期中设计实验项目报告

专业: 软件工程 学号: 2252709 姓名: 杨烜赫 组别: 第6组 同组人员: 黄毅成 张扬

课程名称: 计算机组成原理实验 实验名称: 四位二进制电子锁模拟

实验日期: 2023年11月9日

一、实验目的

设计一个4位二进制电子锁。

二、实验设备

1、电路设计软件

Multisim10.0

2、所用芯片

74LS194D 1片

74LS85D 1片

74LS161D 2片

74LS74D 3 片

74LS04D 3 片

74LS08D 11 片

3.其他设备

5V 工作电压 VCC

5V 100Hz 电压脉冲源

200Hz 蜂鸣器

10kΩ电阻

瞬时型按钮开关

单刀单掷开关

蓝色、红色、绿色指示器

7段式数码管

三、实验原理

概述:

项目方案概述

项目名称: 4位二进制电子锁

步骤 1: 硬件设计

设计电子锁的硬件电路,包括按钮开关、D 触发器、74LS194、74LS85、74LS161、指示器和蜂鸣器等组件。

绘制电路图和 PCB 布局,确保电路连接正确并符合功能要求。

步骤 2: 密码设置功能

实现并行方式设置密码的功能,确保按钮开关能够触发正确的电平变化,并将密码存储在相应的触发器中。

步骤 3: 确认与比较功能

编写代码或配置硬件以实现确认密码并比较的功能,确保密码输入正确时,74LS85 输出高

电平。

步骤 4: 错误输入报警反馈功能

设置错误输入的报警反馈功能、包括红色指示器和蜂鸣器的控制逻辑。

编写代码或配置硬件以处理错误输入情况,并根据计数器的计数值控制反馈。

步骤 5: 开锁次数限制功能

实现开锁次数的限制功能, 当输入错误次数达到 3 次时, 锁被锁定。

确保计数器能够正确计数错误输入的次数,并在达到限制后锁定电子锁。

步骤 6: 测试和调试

对整个电子锁系统进行测试。

调试系统,确保各个功能都能正常工作,并根据需要进行修复和改进。

系统功能

本系统为 4 位二进制电子锁,通过并行方式设置密码,并通过串行方式输入密码,当输入的密码与设定的密码一致时,锁被打开,否则发出报警信号。当输入错误次数超过 4 次时,电子锁被锁定,不再允许开锁。

(1) 输入功能

首先,通过按下 0、1 激活对应瞬时型按钮开关,按键按下到弹起的过程形成一次上升沿脉冲输入到 74LS194 的 CLK 端,同时新连成的通路使对应的电源接地,则由电源连入 D 触发器的一路变为低电平,激活对应的清零端或使能端,使触发器 Q 端输出 0 或 1,该值输入到 74LS194 芯片 SR 端,实现输出右移,即 QA 端的输出被 SR 的值代替,原 QA\QB\QC 端的输出右移至 QB\QC\QD 端,实现串行输入功能。

(2) 确认与比较功能

输入完成后,通过按下空格键拉下单刀单掷开关确认输入,形成的高电平输入左上 D 触发器使数码管显示密码,同时输入右下 D 触发器的 CLK 端形成一次脉冲,由于 D 端无高电平输入,故~Q 端输出高电平,与电源的高电平通过与运算再次形成高电平。该高电平输出至一个蓝色指示器表示确认提示,同时输入至 74LS85 芯片的 AEQB 端激活相等比较功能。74LS85 会把通过四位按钮预设的正确密码与输入的密码进行比较,如果相同,则 OAEQB 端输出高电平,否则输出低电平。

(3) 错误输入报警反馈功能

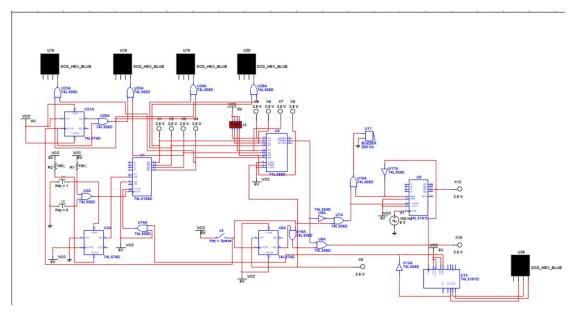
若输入正确,则 74LS85 输出的高电平与确认动作输出的高电平通过与运算形成高电平使绿色指示器亮起,表示开锁成功提示。若输入错误,则 74LS85 输出的低电平通过非门形成高电平与确认动作输出的高电平通过与运算形成高电平,该信号输入到 74LS161 同步四位二进制计数器的 LOAD 端和蜂鸣器方向,使蜂鸣器蜂鸣的同时计数器开始计数。当计数器随自动脉冲记录到 0100(4)时,QC 端输出的高电平使红色指示器亮起提示输入错误,同时通过非门形成低电平使蜂鸣器停止蜂鸣,并输出至计数器的 ENP 端使计数停止并保持在0100。输入错误后,再按一次空格键拉起单刀单掷开关清空错误状态,开关拉起后形成的低电平使计数器 LOAD 端置 0,使其输出同步预置数 0000,关闭红色指示器。

(4) 开锁次数限制功能

输入错误后, 在上述计数器的 QC 端输出的高电平输出至另一个 74LS161 计数器的 CLK 端形成一次脉冲, 激活计数功能, 使数值加 1, 同时数码管显示输错次数。当输入错误次数

达到 4 次 (0100) 后, QC 端输出的高电平通过非门形成低电平, 该信号传输至计数器的 ENP 端使计数停止并保持, 同时往另一方向传输至 74LS194 的 CLR 端使其输出清零。如此一来, 输入的密码将保持在 0000, 输入功能被锁定。

接线示意图



实验小结附图如下:

同济大学实验报告纸

世上 基 姓名 第 4 日 日 日 日 日 日 日 日 日 日 日 日 日 日 日 日 日 日
课程名称 <u>计算机组成原现实验</u> 名称
实验日期 年 月
方案形成这程:
14 11 (2) 1 1 (7 12 12 1 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2
在开始设计这个项目时,我们明确了我们想要设计一个4位二进制里子锁,其中包括密码设置、密码输入、确认和错误次数限制等功能、之后我们仔细挑选了所需的芯片与示性、研究中心的特别类似的
我们仔细知识了50年以上,深好输入、确认和错误次数限制等功能之后
我们仔细挑选了所需的芯片与元件、确保它们能的多满足我们的设计需求 在电路设计方面。我们使用Multisim如供给制度的包括
在电路设计方面。我们使用Multisim软件绘制电路图来模拟元件,将各个 应件按照功能要求连接在一起。确保实现任何知识。
元件按照功能要求连接在一起,确保实现所需功能。在电路设计完成后我们 进行了模拟测试,验证了基本功能下工学证证是的
项目完成情况:在组员共同努力下.电路设计已经完成.通过了模拟测试.基本功能已经正常运行
100,-242110
温到的困难:
在这个项目中我们遇到了一些挑战,最初我们自己的连接有些问题
37×10% 正常打狱测路, 经过仔细的检查与调整 我们发现后发出大力。
时移列9辆出稿有候,我们共同解决了这些问题 在洞江山 古叶独自
路性能不如预期,可能导致信号处理不及时,我们重新考虑了对现有充案的
放进 优化电路布局,使其更紧凑和可维护。
对现有方案的思考与设进: デ
我们在实验完成后考虑了对方案的思考,比如可以使用微控制器成
FPGA等可编程设备来实现更复杂功能和密码管证, 考虑添加用户界面和
是于屏来放进体验。
实验受趋与收获:
在完成这个4位二进制密码锁设计的过程中,我积累了许多主发加经
验与放训,这个实验让我深入了解了数字电路设计的基本原程和技术。在实
1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1
程中大进行36764601260、进行时间的1000万,投资了5660 解决这些问题,提高了解决问题的能力。我学到了如何选择合适应电子部分

同济大学实验报告纸

课程名称 实验日期	
电子没计的各个方面,这个实验为我提供了一个宝贵的饲机会,让我生荣入了解 电子没计的各个方面,这个实验不仅加强了我的理论知识,还增加了我在实际 电子设计中的实践经验,我期待能继续探索电子设计领域,不断提高自己	
电子没计的各个方面,这个实验为我提供了一个宝贵的饲机会,让我生除入了解 电子没计的各个方面,这个实验不仅加强了我的理论知识,还增加了我在实际 电子设计中的实践论验,我期待能继续探索电子设计领域,不断提高自己	
电子没计的各个方面,这个实验为我提供了一个宝贵的饲机会,让我生荣入了解 电子没计的各个方面,这个实验不仅加强了我的理论知识,还增加了我在实际 电子设计中的实践经验,我期待能继续探索电子设计领域,不断提高自己	
也引发计中的实践经验,我期待能继续探索电引到行领域,不断提高自己	
也引发计中的实践经验,我期待能继续探索电引到行领域,不断提高自己	
白打支作表外次少年	
·	