



## มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การสอบกลางภาคการเรียนที่ 1 ปีการศึกษา 2550

| <b>วิช</b> า ENE 2 | 31 D  | igita | l Circuit | and Logic I | Design |
|--------------------|-------|-------|-----------|-------------|--------|
| สอบวันศก           | ร์ที่ | 10 ଶି | ่งหาคม    | 2550        |        |

วิศวกรรมอิเล็กฯ ปีที่ 2 เวลา 13.00-16.00 น.

## <u>คำสั่ง</u>

- 1. ข้อสอบมีทั้งหมด 8 ข้อ 4 หน้า (รวมใบปะหน้า) คะแนนรวม 140 คะแนน
- 2. ให้ทำข้อสอบทุกข้อลงใน<u>สมุดคำตอบ</u>
- 3. <u>ห้าม</u>นำเอกสารใด ๆ เข้าห้องสอบ
- 4. <u>ไม่</u>อนุญาตให้นำเครื่องคำนวณใด ๆ เข้าห้องสอบ
- 5. มีทฤษฎีต่างของ Switching Algebra ให้ในหน้าสุดท้าย

เมื่อนักศึกษาทำข้อสอบเสร็จ ต้องยกมือบอกกรรมการคุมสอบ เพื่อขออนุญาตออกนอกห้องสอบ

ห้ามนักศึกษานำข้อสอบและกระดาษคำตอบออกนอกห้องสอบ นักศึกษาซึ่งทุจริตในการสอบอาจถูกพิจารณาโทษสูงสุดให้พ้นสภาพการเป็นนักศึกษา

| ชื่อ-สกุล             | รหัสนักศึกษา                        |
|-----------------------|-------------------------------------|
| (ผศ. ดร. พีนิจ กำหอม) | ข้อสอบนี้ได้ผ่านการประเมินจาก       |
| ผู้ออกข้อสอบ          | ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ ฯแล้ว |
| โทร. 0-2470-9075      | Oak Olh                             |

(ผศ.ดร. วุฒิชัย อัศวินชัยโชติ)

หัวหน้าภาควิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม

1. จงแปลงเลขต่อไปนี้ (แสคงขั้นตอนการทำ) (20 กะแนน)

# **สำนักหอสมุท** มหาวิทียาลัยเทคโนโลยีพระจอมเกล้าชนบุรี

- 1.1 10110111, = ?,6
- 2
- 1.2  $F3A5_{16} = ?_2$
- $1.3 \quad 12010_3 = ?_{10}$
- $1.4 \quad 1435_{10} = ?_{8}$
- 2. จงแปลงเลขจำนวนจริง 42.70703125 เป็นเลขฐานสอง (แสคงขั้นคอนการทำ) ในรูปของ
  - 2.1 Fixed-point representation โดยเป็นส่วนของจำนวนเค็ม 8 บิท และส่วนของจำนวนเศษส่วน 12 บิท (10 กะแนน)
  - 2.2 Floating-point representation ตามมาตรฐาน IEEE single precision (10 คะแนน)
- 3. ให้ บวก/ลบ เลขต่อไปนี้เมื่อเลขลบแทนอยู่ในรูปอง 2's complement ให้บอกด้วยว่าเกิด overflow ขึ้น หรือไม่ (แสดงขั้นตอน) (12 กะแนน)
  - 3.1 101111111, -110111111,
  - $3.2 \quad 11010100_2 + 11101011_2$
- 4. Switching Algebra ที่ใช้กันเป็นส่วนมาก มีองค์ประกอบ 3 ส่วนคือ (3 คะแนน)
- 5. ให้เขียนวงจร CMOS สำหรับ NOT gate, 2-input NAND gate, 2-input NOR gate และ 2-input AND gate (15 กะแนน)
- 6. ให้วิเคราะห์ปัญหาต่อไปนี้เพื่อ<u>แจกแจงว่ามีสารสนเทศ (information) อะไรที่ต้องใช้ในการแก้ปัญหานี้</u> พร้อม<u>บอกช่วงหรือจำนวนของสารสนเทศ</u> (15 คะแนน)

ปัญหา (โจทย์): ต้องการสร้างระบบควบคุมไฟจราจรบริเวณทางแยกที่เป็นจุคคัดระหว่างถนนสายหลัก และถนนสายรอง โคยให้รถบนถนนสายหลักเป็นไฟเขียวถ้าไม่มีรถบนถนนสายรองมารอ หรือถ้ารถ บนถนนสายรองได้รับไฟเขียวมาเป็นเวลาตามกำหนด

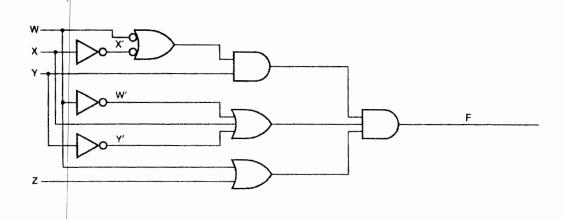
### 7. ให้วิเกราะห์วงจรคิจิตอลข้างล่าง (25 คะแนน)

7.1 เพื่อหา timing diagram เมื่อลำคับของอินพุทเป็นไปตามตารางข้างล่าง (lite

| Time |     | t <sub>0</sub> | t <sub>1</sub> | t <sub>2</sub> | t <sub>3</sub> |
|------|-----|----------------|----------------|----------------|----------------|
| WXYZ | 000 | 0              | 0001           | 0011           | 0111           |

บหาวิทยาลัยเทค ใน โลยีพระจอมเกล้าชนบุรี

7.2 เพื่อหา logic expression ของเอ้าท์พุท F (symbolic analysis)



8. จากจากตารางความจริง (truth table) ที่กำหนดให้ข้างล่าง (30 คะแนน)

| Row# | Inputs  | Output |
|------|---------|--------|
|      | ABCD    | F      |
| 0    | 0000    | 1      |
| 1    | 0001    | 1      |
| 2    | 0010    | 0      |
| 3    | 0 0 1 1 | 1      |
| 4    | 0100    | 1      |
| 5    | 0101    | 0      |
| 6    | 0110    | 0      |
| 7    | 0 1 1 1 | 1      |
| 8    | 1000    | 0      |
| 9    | 1 0 0 1 | 0      |
| 10   | 1010    | 0      |
| 11   | 1011    | 1      |
| 12   | 1100    | 1      |
| 13   | 1101    | ı      |
| 14   | 1110    | 0      |
| 15   | 1111    | 1      |

- (a.) ให้เขียน canonical logic expression ของF(A,B,C,D) ในรูปของ sum-of-product(SOP) (3 คะแนน)
- (b.) ให้เขียน canonical logic expression ของF(A,B,C,D) ในรูปของ product-of-sum(POS) (3 คะแนน)
- (c.) ให้หา minimal SOP โดยใช้ Karnaugh Map (แสดงขั้นตอนการทำ) (10 คะแนน)
- (d.) ให้หา minimal POS โดยใช้ Karnaugh Map (แสดงขั้นตอนการทำ) (10 คะแนน)
- (e.) เปรียบเทียบ complexity ของวงจรที่ได้จาก ข้อ (c.) และ (d.) (4 คะแนน)

#### Switching Algebra Postulates and Theorems



<u>ns</u> บหาวิทยาลัยเทค ใน ใสยีพระจอมเกล้าธนบุรี

1. Closure Properties

- a. Postulate 1a (P1a): If X and Y are in the domain, that is, take on only the values  $\{0,1\}$ , then (X+Y) is also in the domain.
- b. Postulate 1b (P1b): If X and Y are in the domain, that is, take on only the values  $\{0,1\}$ , then (X·Y) is also in the domain.
- 2. Identity Properties
  - a. Postulate 2a (P2a): X + 0 = X
  - b. Postulate 2b (P2b):  $X \cdot 1 = X$
- 3. Commutative Properties
  - **a.** Postulate 3a (P3a): X + Y = Y + X
  - b. Postulate 3b (P3b):  $X \cdot Y = Y \cdot X$
- 4. Distributive Properties
  - **a.** Postulate 4a (P4a):  $X + (Y \cdot Z) = (X+Y) \cdot (X+Z)$
  - b. Postulate 4b (P4b):  $X \cdot (Y+Z) = X \cdot Y + X \cdot Z$
- 5. Complement Properties
  - a. Postulate 5a (P5a):  $X + \overline{X} = 1$
  - b. Postulate 5b (P5b):  $X \cdot \overline{X} = 0$

#### **Theorems**

1. Involution Theorem

Theorem 1 (T1):  $\overline{X} = X$ 

- 2. Identity Theorems
  - a. Theorem 2a (T2a): X + 1 = 1
  - b. Theorem 2b (T2b):  $X \cdot 0 = 0$
- 3. Idempotency Theorems
  - a. Theorem 3a (T3a): X + X = X
  - b. Theorem 3b (T3b):  $X \cdot X = X$
- 4. Associative Theorems
  - a. Theorem 4a (T4a): X + (Y + Z) = (X + Y) + Z
  - b. Theorem 4b (T4b):  $X \cdot (Y \cdot Z) = (X \cdot Y) \cdot Z$
- 5. DeMorgan's Theorems
  - a. Theorem 5a (T5a):  $\overline{X} + \overline{Y} = \overline{X} \cdot \overline{Y}$
  - b. Theorem 5b (T5b):  $\overline{X} \cdot \overline{Y} = \overline{X} + \overline{Y}$
- 6. Adjacency Theorems
  - a. Theorem 6a (T6a):  $X \cdot Y + X \cdot Y = X$
  - b. Theorem 6b (T6b):  $(X + Y) \cdot (X + \overline{Y}) = X$
- 7. Absorption Theorems
  - a. Theorem 7a (T7a):  $X + X \cdot Y = X$
  - Theorem 7b (T7b):  $X \cdot (X+Y) = X$
- 8. Simplification Theorems
  - a. Theorem 8a (T8a): X + X.Y = X + Y
  - b. Theorem 8b (T8b):  $X \cdot (\overline{X} + Y) = X \cdot Y$
- 9. Consensus Theorems
  - a. Theorem 9a (T9a):  $X \cdot Y + \overline{X} \cdot Z + Y \cdot Z = X \cdot Y + \overline{X} \cdot Z$
  - b. Theorem 9b (T9b):  $(X+Y)\cdot(\overline{X}+Z)\cdot(Y+Z)=(X+Y)\cdot(\overline{X}+Z)$