



มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี
การสอบกลางภาคการเรียนที่ 1 ปีการศึกษา 2552

วิชา ENE 231 Digital Circuit and Logic Design

วิศวกรรมอิเล็กทรอนิกส์ ปีที่ 2

สอบวันพุธที่ 30 กันยายน 2552

เวลา 13.00-16.00 น.

คำสั่ง

1. ข้อสอบมีทั้งหมด 7 ข้อ 10 หน้า (รวมใบปะหน้า) คะแนนรวม 120 คะแนน
2. ให้ทำข้อสอบทุกข้อลงในข้อสอบ กระดาษคำตอบของข้อ 6 อยู่ในหน้าสุดท้าย
3. ห้ามนำเอกสารใด ๆ เข้าห้องสอบ
4. อนุญาตให้นำเครื่องคำนวณตามข้อกำหนดของมหาวิทยาลัยเข้าห้องสอบ

เมื่อนักศึกษาทำข้อสอบเสร็จก่อนเวลา ต้องยกมือบอกกรรมการคุมสอบ
เพื่อขออนุญาตออกนอกห้องสอบ

ห้ามนักศึกษานำข้อสอบและกระดาษคำตอบออกนอกห้องสอบ

นักศึกษาซึ่งทุจริตในการสอบอาจถูกพิจารณาโทษสูงสุดให้พ้นสภาพการเป็นนักศึกษา

ชื่อ-สกุล.....รหัสนักศึกษา.....	เลขที่นั่งสอบ

(ผศ. ดร. พินิจ กำหอม)

ผู้ออกข้อสอบ

โทร. 0-2470-9070

ข้อสอบนี้ได้ผ่านการประเมินจาก

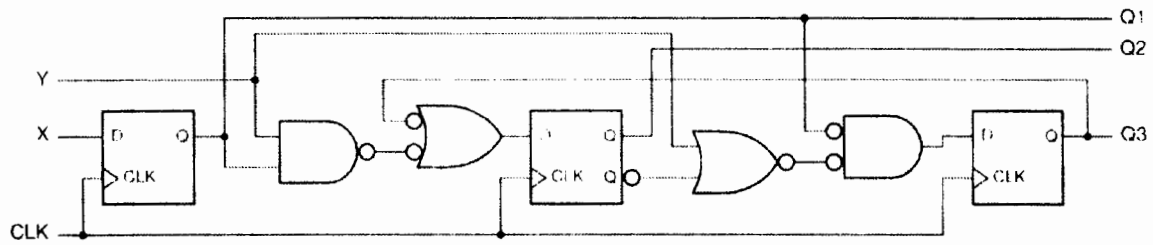
ภาควิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคมแล้ว

(ผศ. ดร. วุฒิชัย อัครวินชัยโชติ)

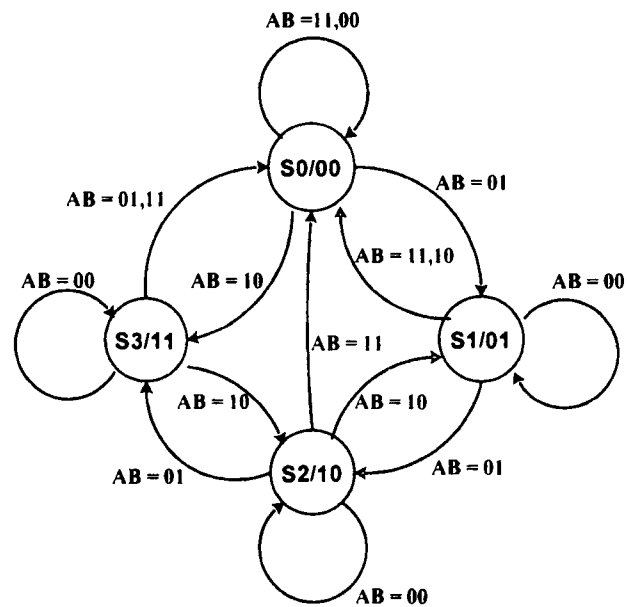
หัวหน้าภาควิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม

ข้อ	1	2	3	4	5	6	7	รวม
เต็ม	20	20	10	20	10	20	20	120
ได้								

1. [Sequential Circuit Analysis] วิเคราะห์วงจร synchronous finite state machine ในรูปข้างล่าง โดยให้เขียน excitation equations, transition table, state/output table และ state diagram(20 คะแนน)



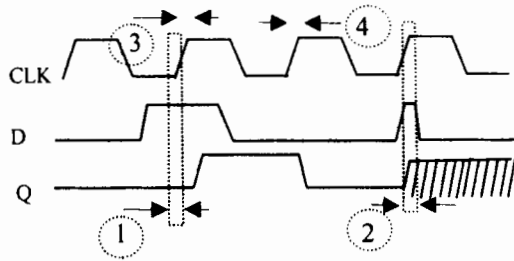
2. [FSM Design] ให้ออกแบบ Finite State Machine (FSM) ที่มี state diagram ตามรูปข้างล่าง โดยต้องแสดง state/output table, transition/output table, excitation tables, และวงจรที่ได้จากการออกแบบ ในการออกแบบ ให้ใช้ binary state assignment และ D flip-flops (20 คะแนน)



-
3. [FSM Design] ให้ออกแบบ state table และ state diagram ของวงจรตรวจนับลำดับของตัวเลข BCD 1 หลัก เพื่อตรวจนับลำดับตัวเลข 1, 1, 2, 3, และ 5 (10 คะแนน)

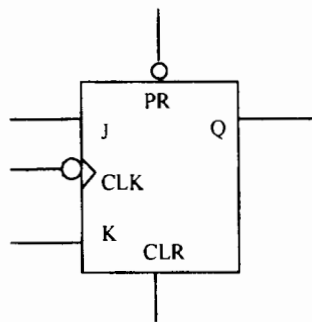
4. [Memory Devices] ตอบคำถามในแต่ละข้อย่อยต่อไปนี้ (20 คะแนน)

4.1 ให้ออกชื่อของ timing parameters ของ D flip-flop (4 คะแนน)



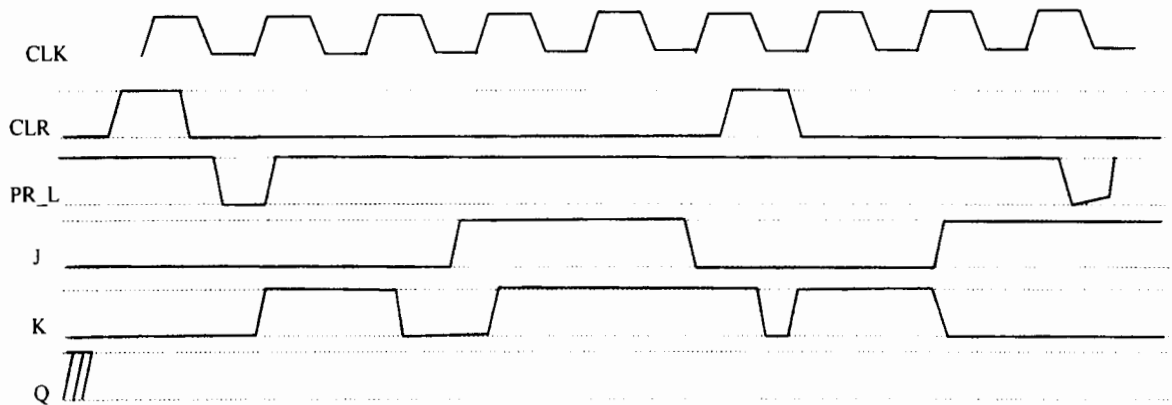
- 1 คือ _____
 2 คือ _____
 3 คือ _____
 4 คือ _____

4.2 ให้ออกชนิดและเขียน Function Table ของ memory device ที่มีสัญลักษณ์ดังรูปข้างล่าง (6 คะแนน)

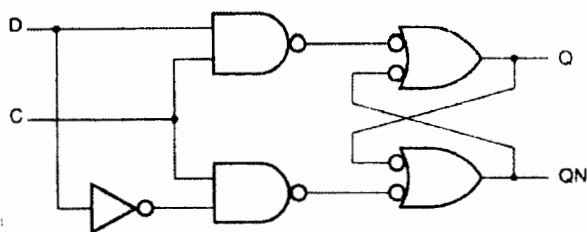


CLR	PR	L	J	K	CLK	Q

4.3 ให้เขียน timing diagram ด้านล่างเพื่อแสดงเข้าที่ทุกของ memory device ในข้อ 4.2 (6 คะแนน)

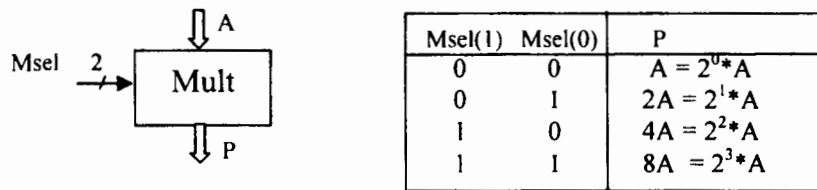


4.4 วงจรข้างล่างนี้เป็น memory device ชนิดใด ให้เขียนตารางความจริงและสัญลักษณ์ (4 คะแนน)



5. [Combinational Circuit Implementation] ให้ใช้ MUXs สร้าง วงจรคูณ A ด้วย 1, 2, 4, หรือ 8 เมื่อ

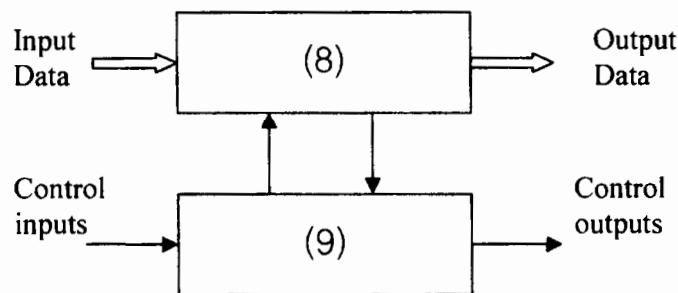
$A = a_7a_6a_5a_4a_3a_2a_1a_0$ เป็นเลขฐานสองขนาด 8 บิต โดยเข้าทั้งหมดมีขนาด 8 บิต (ถ้าผลคูณมีค่าเกิน 255 จะ overflow) และใช้สัญญาณอินพุต 2 บิตเพื่อเลือกว่าจะคูณด้วย 1, 2, 4 หรือ 8 รูปข้างล่างแสดงบล็อกไดอะแกรมและฟังก์ชันของวงจรของวงจร (10 คะแนน)



(คำแนะนำ การคูณ A ด้วย 2^n เท่ากับการเลื่อนบิตของ A ไปทางซ้าย n บิต)

6. [Digital System Implementation] นำหมายเลขของคำตอบที่ถูกต้องจากตัวเลือกที่ให้ไว้มาเติมในช่องคำตอบของแต่ละข้อในกระดาษคำตอบ (คำตอบหนึ่งอาจตอบได้หลายข้อ) (20 คะแนน)

- ในไมโครคอนโทรลเลอร์มีการใช้(1)....เป็นที่เก็บข้อมูลสำหรับการประมวลผล โดยมักจะสร้างเป็น(2).... นอกจากนี้ไมโครคอนโทรลเลอร์ยังต้องการ Timer ซึ่งสามารถสร้างได้จาก(3)....
- บ่อยครั้งที่เราจะต้องแปลง parallel data ไปเป็นแบบ sequential data และกลับกัน เช่นในการสื่อสารข้อมูลแบบ RS232 ซึ่งเราสามารถใส่(4).... ในการแปลงแบบนี้
- ตัวเลขสุ่มในระบบคอมพิวเตอร์เป็นตัวเลขสุ่มเทียม (Pseudorandom Numbers) ซึ่งสร้างได้จาก(5)....
- เราสามารถสร้างวงจรเปรียบเทียบว่า A และ B เท่ากันหรือไม่โดยใช้(6)....หรือ(7)....
- รูปข้างล่างเป็นบล็อกไดอะแกรมของระบบดิจิทัลในระดับ RTL ซึ่งแบ่งเป็นสองส่วนคือ(8).... และ....(9).... ในส่วนของ (8) จะมีองค์ประกอบที่สำคัญสามส่วนคือ ส่วนที่หนึ่งคือ function blocks ซึ่งเป็นส่วนที่ทำหน้าที่ประมวลข้อมูล ส่วนที่สองคือ(10)....ซึ่งใช้ในการเลือกเส้นทางการไหลของข้อมูล (data routing) และส่วนที่สามคือ(11)....ซึ่งใช้ในการเก็บข้อมูล ในส่วนของ (9) จะสร้างด้วย....(12)....



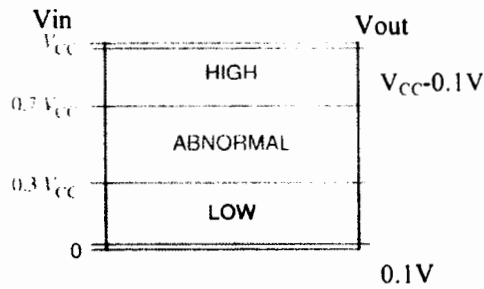
- เมื่อมีอุปกรณ์หลาย ๆ ตัวที่ต้องขอบริการจากระบบเดียวกัน เราจำเป็นต้องมี...(13)....เพื่อเลือกว่าอุปกรณ์ตัวใดจะได้รับการก่อน เมื่อมีการขอบริการเข้ามาพร้อมกัน
- เมื่อต้องการนำตัวเลขที่อยู่ในรูปของรหัส BCD ซึ่งมี 4 บิตต่อหนึ่งหลัก ไปแสดงผลทาง 7-segment LED ซึ่งมี 8 ตำแหน่งของการแสดงผล (7 segments และ 1 decimal point) ต่อหนึ่งหลัก เราจะต้องใช้(14)....ทำหน้าที่แปลงจากข้อมูล BCD ขนาด 4 บิตไปเป็นข้อมูลสำหรับขับ LED 8 ตัว
- เราสามารถใส่(15)....ในการสร้างวงจรในรูปของ SOP และใช้(16)....ในการสร้างวงจร POS
- ในการแปลง two-level network แบบ SOP ไปเป็น multilevel network เราใช้(17)....และเราใช้หลักการ(18)....ในการแปลง two-level-network แบบ POS เป็น multilevel network
- State diagram ในข้อ 2 ของข้อสอบชุดนี้เป็นของ(19)....
- เราสามารถใส่(20)....ในการหารเลขจำนวนเต็มบวกด้วย 2^n เมื่อ n เป็นเลขจำนวนเต็ม

ตัวเลือกของคำตอบ

- (a) multiplexer (MUX) (b) decoder (c) encoder (d) comparator (e) XOR (f) XNOR (g) register
 (h) Linear Feedback Shift Register (LFSR) (i) shift register (j) counter (k) collapsing (l) datapath
 (m) register files (n) control (o) priority encoder (p) Finite State Machine (FSM) (q) NAND-NAND network
 (r) AND-NOT network (s) NOR-NAND network (t) NOR-NOR network (u) factorization

7. [CMOS Logic] ตอบคำถามในแต่ละข้อโดยแสดงที่มาของคำตอบ (20 คะแนน)

7.1 พิจารณาว่า CMOS logic ข้างล่างนี้มี DC Noise Margins เป็นเท่าใดเมื่อ $V_{CC} = 3.3V$ (4 คะแนน)



7.2 ตารางข้างล่างเป็นข้อมูลจากผู้ผลิตของ CMOS INVERTER ที่ใช้ขนาดแรงดัน $V_{CC} = 5V$ จงประมาณค่า rise time และ fall time ของ INVERTER นี้ในขณะที่ขับ capacitive load ขนาด $120pF$ (6 คะแนน)

Parameter	CMOS Load		TTL Load	
	Name	Value	Name	Value
Maximum LOW-state output current (mA)	I_{OLmaxC}	0.02	I_{OLmaxT}	4.0
Maximum LOW-state output voltage (V)	V_{OLmaxC}	0.1	V_{OLmaxT}	0.33
Maximum HIGH-state output current (mA)	I_{OHmaxC}	0.02	I_{OHmaxT}	-4.0
Minimum HIGH-state output voltage (V)	V_{OHminC}	4.4	V_{OHminT}	3.84

7.3 ให้เขียนวงจร Static CMOS ของ $Z = \overline{A(C + D) + (B + E)D}$ (10 คะแนน)