

Архитектура ЭВМ и систем

Лекция № 10

Организация ввода – вывода информации. Системная шина.

План лекции

1. Организация шин. Системная шина.
 - 1.1. Структура системной шины.
 - 1.2. Протокол шины.
 - 1.3. Иерархия шин.
2. Организация взаимодействия между периферийными устройствами и процессором и памятью VM
3. Внешние интерфейсы VM

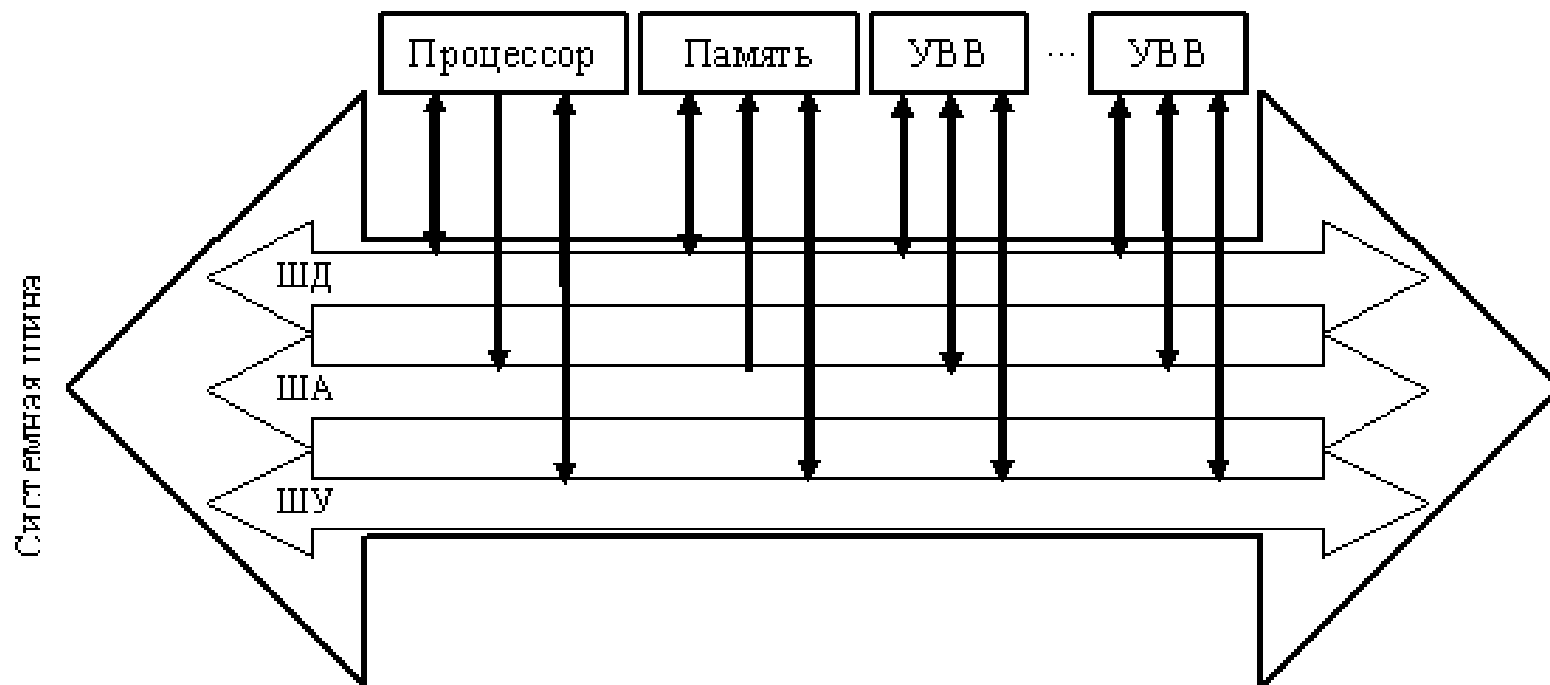
Организация ввода – вывода информации. Системная шина.

- ВМ представляет собой сложную систему, включающую в себя большое количество различных устройств, в том числе, периферийных (внешних).
- Передача информации с периферийного устройства (ПУ) в ВМ называется **операцией ввода**, а передача данных из ВМ в ПУ – **операцией вывода**.
- Для информационного обмена между устройствами ВМ применяются магистрали (шины), к которым эти устройства подключаются.
- В современных ВМ используется иерархия шин, которые отличаются друг от друга пропускной способностью, набором сигналов и протоколом.

Структура системной шины

- **Шина** – это группа проводников, соединяющая различные устройства.
- Физически линии шины реализуются в виде отдельных проводников, как полосы проводящего материала на печатной плате либо как алюминиевые или медные проводящие дорожки на кристалле микросхемы.
- **Системная шина** – это шина, которая служит для физического и логического объединения всех устройств ВМ. Совокупность линий шины можно подразделить на три функциональные группы: шину данных, шину адреса и шину управления.

Структура системной шины



Структура системной шины

В общем, функционирование системной шины можно описать следующим образом:

1. Если одно из устройств хочет передать данные другому, оно должно получить в своё распоряжение шину и передать по ней данные.
2. Если какое-то устройство хочет получить данные от другого устройства, оно должно получить доступ к шине и с помощью соответствующих линий управления и адреса передать другому устройству запрос. Далее оно должно ожидать, пока устройство, получившее запрос, пошлёт данные.

Структура системной шины

Операции на шине называются **транзакциями**.

Основными видами транзакций являются *транзакция чтения (ввода)* и *транзакция записи (вывода)*.

Шинная транзакция включает в себя две части: посылку адреса и приём (или посылку) данных.

Когда два устройства обмениваются информацией по шине, одно из них должно инициировать обмен и управлять им. Такие устройства называются **ведущими**.

Устройства, не обладающие возможностями инициирования транзакции, называются **ведомыми**.

Ведущее устройство может захватить управление шиной в интересах другого устройства. Например, процессор может выступать в роли и ведущего и ведомого устройства, а память — всегда только в роли ведомого устройства.

Структура системной шины

Для передачи адреса используется часть сигнальных линий системной шины – **шины адреса**. На шину адреса могут выдаваться адреса ячеек памяти, номера регистров процессора, адреса портов ввода-вывода и т.п.

В операциях с памятью адрес является физическим, а в операциях ввода-вывода адресом является номер порта.

В некоторых шинах предусмотрены адреса специального вида, обеспечивающие одновременный выбор группы (или всех) ведомых устройств. Такие транзакции называются **широковещательными**.

Ширина шины адреса – число сигнальных линий системной шины, выделенных для передачи адреса. Это одна из базовых характеристик шины, поскольку от неё зависит потенциальная ёмкость адресуемой памяти и число обслуживаемых портов ввода-вывода.

Структура системной шины

Шиной данных называется совокупность линий системной шины, служащих для пересылки данных между устройствами ВМ.

Ширина шины данных – это количество битов информации, которое может быть передано по шине за одну транзакцию (*цикл шины*). Одна транзакция по шине может занимать несколько тактовых периодов. В настоящее время ширина шины данных составляет обычно 32, 64 или 128 бит.

Элемент данных, который задействует всю ширину шины данных, принято называть **словом**.

Ширина шины данных существенно влияет на производительность ВМ. Например, если шина данных имеет ширину вдвое меньшую длины команды процессора, то последний вынужден осуществлять доступ к памяти дважды.

Пропускная способность шины данных – это количество единиц информации (байтов), передаваемых по шине за единицу времени (секунду). Пропускная способность измеряется в бит/с. Она определяется физическим построением шины и природой подключаемых к ней устройств.

Структура системной шины

Если адрес и данные передаются по независимым (выделенным) линиям, то ширина шины адреса и шины данных выбирается независимо.

Если адрес и данные передаются по одним и тем же линиям, то передача осуществляется в разных тактах шины. Этот приём называется **временным мультиплексированием**.

Применение отдельных шин адреса и данных позволяет повысить эффективность использования шины, особенно в транзакции записи, поскольку адрес ячейки памяти и записываемые данные могут передаваться одновременно.

Структура системной шины

Шина управления – это совокупность линий, по которым передаётся управляющая информация и информация о состоянии участвующих в транзакции устройств. Все линии шины управления можно условно подразделить на несколько групп.

Первую группу (2 – 8 линий) образуют линии, по которым передаются сигналы управления транзакциями (тип транзакции, тип адреса, тип применяемого протокола, число байтов, передаваемых по шине данных).

Ко второй группе (1 – 4 линии) относятся линии передачи информации состояния (статуса). Ведомое устройство может информировать ведущее устройство о своём состоянии или передавать код возникшей ошибки.

Третью группу (3 – 11 линий) образуют линии арбитража. В реальных системах на роль ведущего могут одновременно претендовать сразу несколько из подключённых к шине устройств. Однако управлять шиной в каждый момент времени может только одно из них. Процедура допуска к управлению шиной одного из претендентов называется **арбитражем шины**.

Структура системной шины

В *четвёртую группу* (1 – 2 линии) входят линии прерывания. По ним передаются запросы на обслуживание, посылаемые от ведомых устройств к ведущему.

Пятую группу (1 – 4 линии) составляют линии, используемые для организации последовательных локальных сетей. Последовательная передача данных протекает значительно медленнее, и сети выгоднее строить, не загружая быстрые линии основных шин адреса и данных. Кроме того, линии этой группы могут использоваться в качестве дополнительного (хотя и медленного) тракта для замены шины адреса и шины данных в случае их отказа.

К *шестой группе* (4 – 5 линий) относятся линии *позиционного кода*, которые подсоединяются к специальным выводам разъёма. Такой код может быть использован для индивидуальной инициализации материнской или дочерней платы при включении или перезагрузке системы.

В *седьмую группу* (2 – 6 линий) входят линии *тактирования и синхронизации*.

Протокол шины

При обмене информацией по системной шине устройства должны быть уверены в её достоверности.

Например, при параллельной передаче по линиям шины битов адреса или данных не гарантируется их одновременное поступление к ведомому устройству из-за различных искажений сигналов (наложение сигналов, затухание сигналов и т.п.). Данное явление называется **перекосом сигналов**.

При передаче данных также возникают сложности.

Например, в транзакциях чтения имеет место задержка на время, пока ведомое устройство ищет затребованные данные и должно каким-то образом известить о моменте, когда данные можно считать достоверными. Такое явление получило название **перекоса данных**.

Метод, выбираемый при проектировании шин для информирования о достоверности адреса, данных, управляющей информации и информации состояния, называется **протоколом шины**. Используются два основных класса протоколов: **синхронный** и **асинхронный**.

Протокол шины

В *синхронных* шинах имеется центральный генератор тактовых импульсов (ГТИ), к импульсам которого «привязаны» все события на шине.

Тактовые импульсы (ТИ) распространяются по специальной сигнальной линии и представляют собой регулярную последовательность чередующихся нулей и единиц.

Один период такой последовательности называется ***тактовым периодом шины***; он определяет минимальный квант времени на шине.

Все подключённые к шине устройства могут считывать состояние тактовой линии, и все события на шине отсчитываются от начала тактового периода.

Данные могут перемещаться в обоих направлениях, и для каждого направления пересылки имеется свой сигнал подтверждения достоверности информации на шине.

Сигналы управления и адрес всегда передаются от ведущего устройства; информация состояния всегда поступает от ведомого устройства.

Протокол шины

В транзакции чтения стартовый сигнал отмечает присутствие на линиях шины адресной или управляющей информации.

Когда ведомое устройство распознаёт свой адрес и находит затребованные данные, оно помещает эти данные и информацию о состоянии и сигнализирует об их присутствии на шине сигналом подтверждения.

Операция записи выглядит сходно.

Отличие заключается в том, что данные выдаются ведущим устройством в тактовом периоде, следующем за периодом выставления адреса, и остаются на шине до отправки ведомым устройством сигнала подтверждения и информации состояния.

Синхронные протоколы требуют меньше сигнальных линий и являются простыми для понимания, реализации и тестирования.

Однако они менее гибки, поскольку привязаны к конкретной максимальной частоте шины и не позволяют подключать более высокоскоростные устройства.

Протокол шины

В *асинхронном* протоколе начало очередного события на шине определяется не тактовыми импульсами, а предшествующим событием и следует непосредственно за этим событием.

Каждая совокупность сигналов, помещаемых на шину, сопровождается соответствующим синхронизирующим сигналом, который называется ***стробом***. Синхросигналы, формируемые ведомым устройством, называются ***квитирующими (подтверждающими) сигналами***.

В транзакции чтения ведущее устройство выставляет на шину адрес и управляющие сигналы, выжидает время перекося сигналов, после чего выдаёт строб адреса, подтверждающий достоверность информации.

Ведомые устройства следят за адресной шиной, чтобы определить, должны ли они реагировать.

Ведомое устройство, распознавшее свой адрес, отвечает информацией состояния, которая сопровождается сигналом подтверждения адреса.

Протокол шины

Когда ведущее устройство обнаруживает подтверждение адреса, оно знает, что соединение установлено, и готово к анализу информации состояния.

Далее ведущее устройство меняет управляющую информацию, выжидает время перекося и выдаёт строб данных.

(В транзакции записи ведущее устройство одновременно с управляющей информацией выставляет на шину записываемые данные).

Когда ведомое устройство подготовит требуемые данные, оно выдаёт их на шину совместно с новой информацией о состоянии и формирует сигнал подтверждения данных.

Когда ведущее устройство видит этот сигнал, то читает данные с шины и снимает строб данных, чтобы показать, что действия с данными завершены.

Если переданы все необходимые данные, то ведущее устройство снимает и строб адреса. При обнаружении отсутствия строба данных ведомое устройство снимает с шины данные и информацию состояния, переводя шину в свободное состояние.

Протокол шины

В цикле асинхронной шины для подтверждения успешности транзакции используется двунаправленный обмен сигналами управления.

Во избежание бесконечного ожидания, когда по каким-либо причинам ведомое устройство не может послать квитирующий сигнал, в асинхронных шинах используется механизм тайм-аута. Он заключается в том, что задаётся время, спустя которое при отсутствии отклика транзакция принудительно прекращается.

Скорость асинхронной пересылки данных диктуется ведомым устройством, поскольку ведущему устройству для продолжения транзакции приходится ждать отклика.

Асинхронные протоколы по своей сути являются самосинхронизирующимися, поэтому шину совместно могут использовать устройства с различным быстродействием, построенные на базе как старых, так и новых технологий.

Платой за эти преимущества служит увеличение сложности аппаратуры.

Иерархия шин

Если к шине подключено большое количество устройств, её пропускная способность падает, поскольку частая передача прав управления шиной от одного устройства к другому приводит к ощутимым задержкам.

Это является главным недостатком построения ВМ на базе только системной шины.

Хотя преимуществами такого подхода являются простота реализации и низкая стоимость.

Устройства ВМ обладают различным быстродействием: наиболее высокоскоростными из них являются процессор и память, да и ПУ также функционируют с разной скоростью.

Для наиболее эффективного взаимодействия устройств в современных ВМ используется **иерархия шин**, которая выражается в том, что более медленная шина соединена с более быстрой.

Иерархия шин

Двухуровневая иерархия позволяет существенно снизить нагрузку на скоростную шину «процессор – память» и обеспечить её независимую работу от низкоскоростных ПУ.



Двухуровневая иерархия шин

Иерархия шин

Шина «процессор – память» обеспечивает непосредственную связь между процессором и памятью ВМ.

Интенсивный трафик между процессором и памятью требует, чтобы пропускная способность данной шины была наибольшей. Для этого шина всегда проектируется с учётом особенностей организации системы памяти, а длина шины делается по возможности минимальной.

В настоящее время данная шина может работать на частотах 100, 133, 150 МГц и выше.

Шина ввода – вывода используется для соединения процессора и памяти с УВВ.

Такие шины работают на низких (8, 10 МГц) или средних (33, 66 МГц) скоростях, содержат меньше линий по сравнению с шиной «процессор-память», но длина линий может быть весьма большой.

Иерархия шин

В связи с большим разнообразием УВВ, шины ввода-вывода унифицируются и стандартизируются. Типичными примерами таких шин в современных универсальных ВМ могут служить шины ISA, PCI, AGP.

Шины *ISA* (*Industry Standard Architecture* – архитектура промышленного стандарта) и *EISA* (*Extended ISA* – расширенная архитектура промышленного стандарта) работают на частотах 8,3 и 10 МГц, соответственно, и являются на данный момент самыми медленными. Они идеально подходят для соединения ВМ с медленными ПУ (мышью, модемом, низкоскоростными сетевыми адаптерами и т.п.).

Шина *PCI* (*Peripheral Component Interconnect* – взаимодействие периферийных компонентов) служит для соединения процессора и памяти с высокоскоростными ПУ (например, контроллерами дисков) и работает на частоте 33 МГц.

Для передачи большого объёма видеоинформации используется специальная шина *AGP* (*Accelerated Graphic Port* – ускоренный графический порт), которая стандартно работает на частоте 66 МГц, но может работать на частоте 133 МГц. Через AGP подключается видеокарта.

Иерархия шин

ПУ могут группироваться по показателю быстродействия, например, в одну группу могут входить быстродействующие ПУ, в другую группу – более медленные.

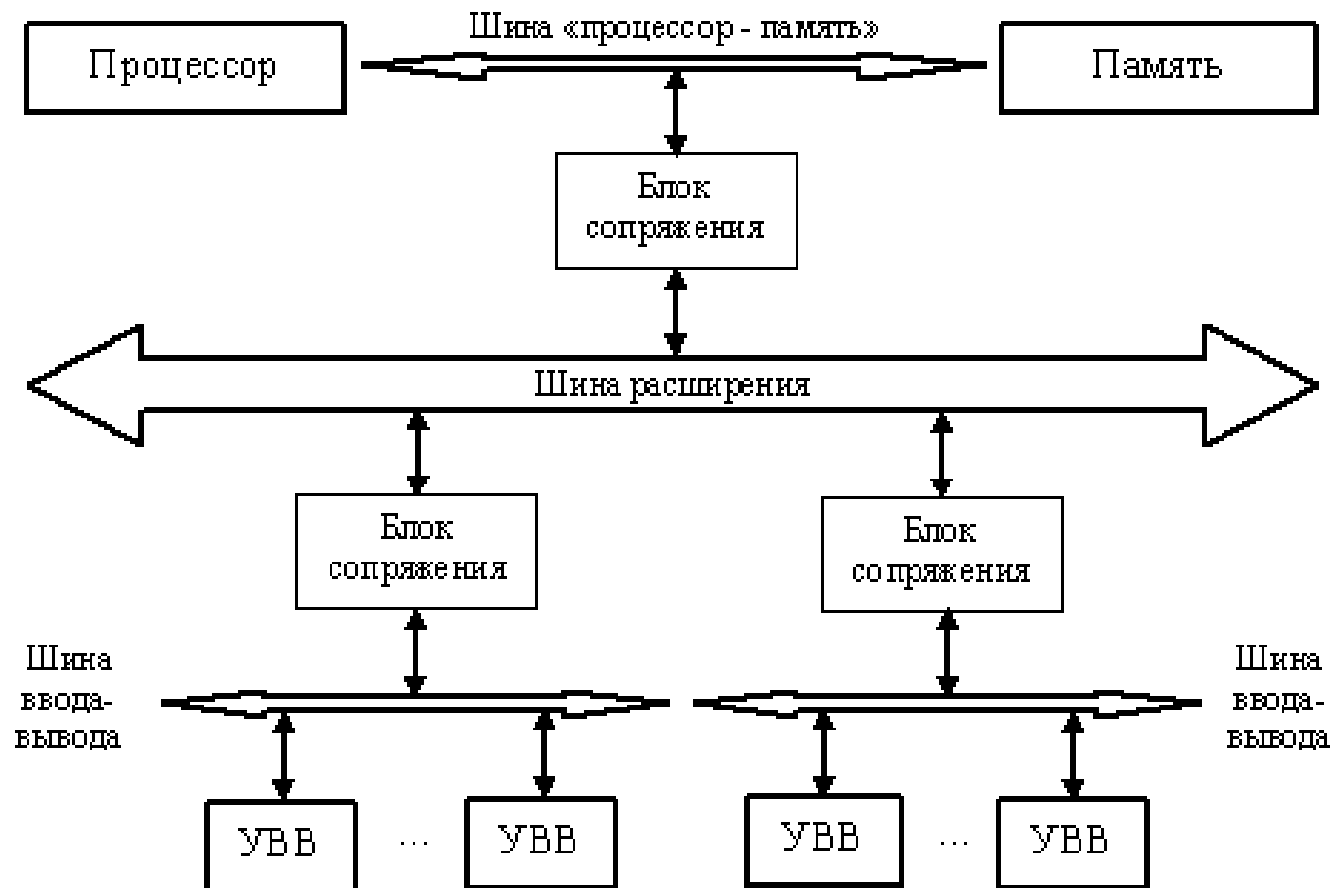
Таким образом, для их взаимодействия с вычислительным ядром ВМ необходимо несколько локальных шин ввода – вывода.

Эти шины подключаются через блоки сопряжения к специальной высокоскоростной шине расширения, которая, в свою очередь, соединяется через блок сопряжения с шиной «процессор – память».

Такая организация шин ещё более снижает нагрузку на шину «процессор – память», а кроме того, медленные ПУ не «тормозят» работу высокоскоростных ПУ.

Такую организацию шин называют **архитектурой с «пристройкой»** или **мезанинной архитектурой** (mezzanine architecture).

Иерархия шин



Трёхуровневая (мезонинная) иерархия шин

Иерархия шин

Существует ещё несколько приёмов, позволяющих повысить производительность шин. Среди них следует отметить *пакетный режим, конвейеризацию и расщепление транзакций*.

1. При *пакетном режиме пересылки информации* один адресный цикл сопровождается множеством циклов данных (либо чтения, либо записи, но не чередующимися). Таким образом, пакет данных передаётся без указания текущего адреса внутри пакета.

При записи в память последовательные элементы блока данных заносятся в последовательные ячейки. В пакетном режиме передаётся адрес только первой ячейки, а все последующие адреса генерируются уже в самой памяти путём последовательного увеличения начального адреса. Чаще всего размер пакета составляет 4 байта.

Недостатком пакетного режима является невозможность восстановления ошибок для частей пакета.

Иерархия шин

2. *Конвейеризация транзакций* заключается в том, что очередной элемент данных может быть отправлен устройством А до того, как устройство В завершит чтение предыдущего элемента.

3. В классическом варианте новая транзакция может начаться только после завершения предыдущей, причём в течение всего периода транзакции шина остаётся занятой. *Расщепление транзакций* заключается в совмещении во времени нескольких транзакций, что эффективно на транзакциях чтения. Также, он требует, чтобы шины адреса и данных были независимыми.

Транзакция чтения разделяется на две части: адресную транзакцию и транзакцию данных. С приходом адреса память приступает к относительно длительному процессу поиска и извлечения затребованных данных. По завершении чтения память запрашивает доступ к шине и направляет считанные данные по шине данных. Фактически от момента поступления запроса до момента формирования отклика шина остаётся незанятой и использоваться для выполнения других транзакций.

Реализация протокола связана с дополнительными затратами.

Организация взаимодействия между ПУ и процессором и памятью ВМ

Работа ПУ не синхронизирована с работой процессора. Запросы со стороны ПУ на установление связи и обмен данными могут поступать в произвольные моменты времени.

Для организации обмена требуются специальные электронные средства согласования форматов и синхронизации процессов. В вычислительных машинах используется три способа обмена данными между ПУ и процессором и памятью:

- 1) программно-управляемая передача, инициируемая процессором;
- 2) передача информации с прерыванием программы, активизируемая по запросу прерывания от ПУ;
- 3) передача информации в режиме прямого доступа к памяти.

Организация взаимодействия между ПУ и процессором и памятью ВМ

При *программно-управляемой передаче* данных обмен осуществляется под управлением процессора, который реализует операции ввода – вывода с помощью соответствующих команд.

Программно-управляемый обмен бывает ***синхронным*** и ***асинхронным***.

Синхронная передача применяется при взаимодействии с быстродействующими ПУ, для обмена с которыми не требуется дополнительной синхронизации, поскольку они всегда готовы к обмену информацией. Этот способ передачи реализуется при минимальных затратах аппаратных и программных средств.

Организация взаимодействия между ПУ и процессором и памятью ВМ

Асинхронный обмен используется при работе с ПУ, быстреедействие которых ниже быстреедействия процессора. В некоторые моменты времени такие ПУ могут оказаться неготовыми к обмену. В этом случае необходимо использовать специальные средства, синхронизирующие процесс приёма – передачи, которые содержатся в адаптере (контроллере) ПУ. Адаптер подключается к шине ВМ и является посредником между ПУ и процессором и памятью (вычислительным ядром).

В режиме ввода данные из ПУ поступают в порт (регистр данных, содержащийся в адаптере) и хранятся в нём до момента пересылки по шине в ВМ. В режиме вывода данные записываются процессором в порт и хранятся там до передачи в устройство вывода.

Для управления процессом обмена в составе адаптеров имеются специальные регистры управления и состояния, доступные процессору для чтения и записи. Перед выполнением любой операции обмена процессор проверяет состояние готовности и по результатам проверки либо осуществляет внешний обмен, либо переходит в состояние ожидания, пока ПУ не будет готово к обмену.

Организация взаимодействия между ПУ и процессором и памятью ВМ

Программно-управляемая передача является самым быстрым способом обмена данными между процессором и ПУ. Однако ему присущи следующие недостатки:

- 1) вынужденные непроизводительные затраты времени процессора на ожидание готовности ПУ к обмену;
- 2) блокирование работы процессора в результате бесконечного ожидания готовности ПУ (когда сигнал готовности не может быть сформирован, например, из-за неисправности ПУ).

Организация взаимодействия между ПУ и процессором и памятью ВМ

Предотвратить потери времени в циклах ожидания и существенно улучшить программное взаимодействие процессора с ПУ позволяет использование прерываний.

Важным отличием *обмена данными с прерыванием* программы от программно-управляемого обмена является то, что в нём инициатором всегда является внешнее устройство, запросившее обмен.

Такое архитектурное решение позволяет повысить производительность процессора при наличии нескольких параллельных процессов, требующих в произвольные моменты времени обслуживания со стороны процессора.

Организация взаимодействия между ПУ и процессором и памятью ВМ

Реализация такого обмена по сравнению с рассмотренным выше требует более сложной аппаратной и программной поддержки.

При готовности к обмену ПУ формирует запрос прерывания и посылает его процессору. Последний, обнаружив сигнал запроса, завершает выполнение операций, которые нельзя прервать, и выполняет определённую последовательность действий. По её завершении процессор восстанавливает состояние на момент прерывания и возвращает управление прерванной программе.

Эффективность обменов с прерыванием программы определяется типом участвующих в обмене ПУ.

При работе с относительно медленными УВВ потери времени на переключение процессора при прерываниях невелики, поэтому организация ввода – вывода с использованием механизма прерываний достаточно эффективна.

Организация взаимодействия между ПУ и процессором и памятью ВМ

Прямой доступ к памяти (ПДП) (DMA – Direct Access Memory) представляет собой высокоскоростной способ обмена между ПУ и ОЗУ, например, при загрузке данных в оперативную память с внешнего носителя.

В режиме ПДП обмен данными осуществляется автономно от центрального процессора. При этом скорость передачи данных определяется только внешними устройствами, что позволяет ВМ выполнять ввод-вывод с максимальной скоростью самих внешних устройств.

Переход в режим ПДП выполняется по запросу внешнего устройства, подобно тому, как обрабатывается запрос прерываний, только управление при этом передаётся внешнему устройству.

Для эффективного управления вводом – выводом в режиме ПДП в современных ВМ используются либо специализированные сопроцессоры ввода – вывода, либо контроллеры ПДП (DMA).

Организация взаимодействия между ПУ и процессором и памятью ВМ

Сопроцессор ввода – вывода – это вспомогательный процессор, работающий в паре с центральным процессором и имеющий собственную систему команд, ориентированную на операции ввода-вывода.

В этом случае все действия по организации передач ввода-вывода реализуются без участия центрального процессора. Сопроцессор ввода – вывода может также выполнять арифметические и логические операции, поиск и преобразования данных.

Когда в программе встречается команда ввода – вывода, центральный процессор передаёт управление сопроцессору ввода – вывода, и далее сопроцессор работает независимо от центрального процессора.

Сопроцессор ввода –вывода является достаточно сложным устройством. При его использовании для организации ПДП часто применяют отдельные шины доступа к ОЗУ со стороны центрального процессора и ПУ.

Организация взаимодействия между ПУ и процессором и памятью ВМ

Сопроцессоры ввода – вывода ещё называют каналами ввода –вывода. Они бывают мультиплексными и селекторными.

Мультиплексный канал одновременно обслуживает параллельно работающие медленные ПУ, попеременно организуя с ними кратковременные сеансы связи. Средства мультиплексного канала для обслуживания одной операции ввода-вывода, называются подканалом. Мультиплексные каналы могут иметь до 256 подканалов, что позволяет подключать до 256 ПУ.

Селекторный канал всегда обслуживает одно ПУ, доводя с ним до полного завершения обмен информацией. Селекторный канал обслуживает быстродействующие ПУ.

Организация взаимодействия между ПУ и процессором и памятью ВМ

Контроллер ПДП по сравнению с сопроцессором ввода – вывода является более простым устройством.

Предварительно запрограммированный контроллер в режиме ПДП управляет обменом данными между ОЗУ и внешним устройством.

При программировании контроллера ПДП обеспечивается его настройка на определённый тип передачи, задаются адреса памяти и размер передаваемого массива данных.

Запрограммированная передача в режиме ПДП инициируется по запросу контроллера ПДП и реализуется параллельно с выполнением процессором своих программ.

Организация взаимодействия между ПУ и процессором и памятью ВМ

В большинстве архитектур современных ВМ предусмотрен очень похожий на ПДП режим, который называется ***захватом шины*** или ***прямым управлением шиной***.

Переход в такой режим начинается по запросу от ПУ, и управление шиной получает контроллер этого ПУ, который берёт на себя полную ответственность за обмен.

Обмен может осуществляться не только между ПУ и памятью, но и между двумя ПУ.

Внешние интерфейсы ВМ

ПУ к шинам ВМ в общем случае подключаются с помощью внешних интерфейсов общего назначения.

Конструктивно такое подключение осуществляется через коммуникационные порты. Такими портами в персональных ВМ являются:

- *параллельные LPT-порты,*
- *последовательные СОМ-порты,*

снабжённые выходными разъёмами, установленными на корпусе системного блока.

Сами коммуникационные порты являются либо элементами системной платы, либо размещаются на платах расширения.

Интерфейс – это совокупность программных и аппаратных средств, предназначенных для передачи информации между компонентами ВМ и включающих в себя электронные схемы, линии и сигналы адресов, данных и управления, алгоритмы передачи сигналов и правила интерпретации сигналов устройствами.

Внешние интерфейсы ВМ

Параллельный LPT-порт был включён в состав первых персональных компьютеров IBM PC для подключения принтеров (отсюда название порта – Line Printer Terminal – LPT). До недавнего времени LPT-порт широко применялся для сопряжения с ВМ разнообразных ПУ.

Интерфейс Centronics был разработан фирмой «Centronics Data Computer Corporation» и изначально обеспечивал только однонаправленную (симплексную) передачу данных. Впоследствии разными фирмами были разработаны двунаправленные (дуплексные) модификации данного интерфейса.

Особенностью параллельного интерфейса является то, что для передачи битов слова используются отдельные сигнальные линии, т.е., все биты передаются одновременно. Скорость передачи данных через параллельный интерфейс выше, чем через последовательный.

Недостатками интерфейса считается невысокое быстродействие и ограничения на протяжённость линий связи (до 2 м).

Внешние интерфейсы ВМ

Интерфейс параллельной передачи Centronics удовлетворяет требованиям стандарта IEEE 1284, принятом в 1994 году, в котором определены режимы работы параллельных портов и сопряженной с ними аппаратуры, характеристики интерфейса и процедура согласования режимов порта и ПУ.

Согласно этому стандарту, через параллельный порт возможен обмен данными в следующих режимах:

1. *Режим совместимости* – однонаправленный вывод.
2. *Полубайтовый обмен* – ввод байта в два цикла (по 4 бит).
3. *Двунаправленный байтовый режим* – ввод байта целиком.
4. *Двунаправленный обмен данными*, при котором управляющие сигналы интерфейса генерируются самим контроллером порта во время цикла обращения к порту.
5. *Двунаправленный обмен с дополнительными возможностями*, в котором осуществляется аппаратное сжатие данных, буферизация данных, обеспечивается использование режимов ПДП и программного ввода – вывода.

Внешние интерфейсы ВМ

При последовательной передаче биты слова передаются поочерёдно, друг за другом (последовательно), по одной линии связи.

Последовательная передача данных представляет собой реализацию трёх последовательных процессов: преобразования параллельных данных источника информации в последовательный формат, передачу последовательной посылки по линии связи и последующего преобразования приёмником принятых данных в параллельный формат. Для выполнения преобразований информации разработаны специальные устройства – *последовательные порты*.

Например, в персональных компьютерах для этих целей используются последовательные порты COM1, COM2, COM3 и COM4.

Для организации последовательного обмена требуются два последовательных порта, которые должны быть установлены на входе и выходе последовательного канала.

Внешние интерфейсы ВМ

Различают два основных способа передачи последовательных данных: *асинхронный* и *синхронный*.

При *асинхронной* передаче последовательность двоичных символов данных обрамляется стартовыми и стоповыми битами, которые передаются вместе с битами данных и служат для синхронизации приёмника и передатчика. Последовательный порт на передающей стороне дополняет информационную посылку необходимыми служебными сигналами, а последовательный порт на приёмной стороне удаляет их и передаёт цифровому приёмнику только данные. Асинхронная передача данных отличается гибкостью.

При *синхронных* обменах приём и передача информационных битов сопровождается передачей специальных синхронизирующих сигналов по дополнительной линии связи. Договорившись с приёмником, передатчик пересылает данные сплошным потоком без разделения блоки (байты). Синхронная передача отличается высокой скоростью, но хуже защищена от помех.

Внешние интерфейсы ВМ

Наиболее распространённым стандартом последовательной связи является интерфейс RS-232C (Recommended Standard – рекомендованный стандарт).

Он был предложен ассоциацией электронной промышленности США в 1969 г. и определял параметры физического интерфейса между последовательным портом и оборудованием каналов связи (чаще всего, модемом). Интерфейс RS-232C гарантирует надёжную передачу информации на расстояние до 15 м со скоростями от 50 бит/с до 19,2 Кбит/с в полудуплексном (передача информации в двух направлениях по линии связи попеременно) и дуплексном режимах. Данные могут передаваться синхронно и асинхронно. Средой передачи информации является витая пара.

При последовательной передаче информации скорость передачи данных меньше, чем при параллельной.

Однако последовательная передача информации обеспечивает связь на большие расстояния (до 15 м против 3 – 5 м при параллельной) и для её реализации требуется меньше сигнальных линий, что снижает её стоимость.

Внешние интерфейсы ВМ

Шина USB (Universal Serial Bus) – универсальная последовательная шина, предназначенная для подключения низкоскоростных УВВ к шинам расширения современных ВМ.

Она разработана по предложению семи ведущих компаний-производителей: «IBM», «DEC», «Intel», «Microsoft» и др., и удовлетворяет следующим требованиям:

1. допускает подключение к шине до 127 устройств, при этом подключение возможно во время работы компьютера;
2. УВВ, подключаемые к шине, получают питание через кабель; существует только один тип кабеля для подключения любого устройства;
3. поддерживается работа устройств реального времени, например, звуковых карт, телефона и пр.

Внешние интерфейсы ВМ

В шине USB нет отдельных линий для данных, адреса и управления, все протокольные функции выполняются с помощью одной пары проводов. По ним передаются организованные определённым образом цепочки битов – пакеты.

В системе USB имеется только один управляющий блок – *контроллер USB*, или *хост*, который выполняет преобразование параллельных данных ВМ в поток битов шины и обратные преобразования; обработку запросов на передачу данных между процессором и внешними устройствами; обработку ошибок передачи и ряд других.

Внешние интерфейсы ВМ

Топология шины USB – дерево, вершиной которого является хост-контроллер. Подключаемые к шине USB устройства являются исключительно ведомыми: они отвечают на запросы хост-контроллера и не могут обмениваться информацией друг с другом.

Для подключения большого числа устройств используются специальные разветвители – хабы, которые обеспечивают дополнительные точки подключения устройств. Допускается до пяти уровней подключения внешних устройств к хост-контроллеру через промежуточные хабы.

Взаимодействие вычислительного ядра ВМ с устройствами USB выполняется только через программный интерфейс. С шиной процессора соединён только хост-контроллер USB, управляющий корневым хабом, встроенным в хост.

При необходимости обмена информацией у ПУ USB процессор направляет соответствующий пакет данных корневому хабу, а последний переправляет его соответствующему устройству.

Внешние интерфейсы ВМ

Согласно Википедии, выделяют следующие версии шины USB:

1. USB 2.0 (2000 г.) обеспечивает высокую скорость передачи до 480 Мбит/с. Шина имеет три режима работы: низкоскоростной (скорость передачи 1,5 Мбит/с), полноскоростной (до 12 Мбит/с), высокоскоростной (до 480 Мбит/с).

2. Wireless USB (2005 г.) позволяет организовывать беспроводную связь (подробнее в следующем разделе).

3. USB 3.0 (2008 г.) обеспечивает скорость передачи информации до 5 Гбит/с; отличается увеличенной силой тока (до 900 мА), что позволяет от одного хаба подпитывать большее количество устройств.

4. USB 3.1, USB 4.0 (2013 г.) позволяет увеличить скорость передачи до 10 Гбит/с.

Благодаря своей универсальности, шина USB применяется для подключения к ВМ самых разнообразных устройств: клавиатуры, мыши, принтера, сканера, аудиосистемы, модема и пр. Она призвана заменить традиционные порты COM и LPT.

Внешние интерфейсы ВМ

Беспроводные интерфейсы применяются для передачи данных на расстояния от нескольких десятков сантиметров до нескольких километров. Они наиболее удобны для пользователей, но при небольших расстояниях их стоимость выше проводных.

Примеры: Bluetooth, WUSB.

Внешние интерфейсы ВМ

Bluetooth («Голубой зуб») – технология передачи данных по радиоканалам в диапазоне частот около 2,5 ГГц на короткие расстояния даже при отсутствии прямой видимости между устройствами.

Стандарт Bluetooth был разработан совместно фирмами «IBM», «Ericsson», «Toshiba», «Intel» и «Nokia». Первоначально предусматривалась дальность передачи до 100 м, скорость передачи до 100 Кбайт/с. Для обеспечения безопасности частота, на которой передаётся информация, регулярно автоматически меняется.

Внешние интерфейсы ВМ

К одному каналу Bluetooth может быть подключено до семи устройств; устройства стандарта Bluetooth могут соединяться друг с другом, образуя **пикосети**, в каждую из которых может входить до 256 устройств.

Пикосеть - сеть, в которой одно устройство является ведущим, а остальные – ведомыми).

Современная высокоскоростная версия Bluetooth 4.0 обеспечивает скорость передачи до 24Мбит/с.

Внешние интерфейсы ВМ

В качестве основной замены Bluetooth фирма «Intel» предложила беспроводную версию интерфейса USB – интерфейс WUSB (Wireless USB – беспроводной USB).

В WUSB используется технология беспроводного интерфейса UWB (Ultra Wide Band), разработанного в Intel и получившего своё название из-за использования им очень широкой полосы частот: от 3,1 до 10,6 ГГц. Скорость передачи данных в этой технологии изменяется в зависимости от скорости передачи: при расстоянии до 2 м скорость может достигать 60 Мбайт/с, а при расстоянии 10 м снижается до 12 Мбайт/с. Хост-контроллер WUSB может поддерживать до 127 устройств в группе. Максимальный радиус действия приёмопередатчиков WUSB составляет 10 м.

Одно из преимуществ технологии UWB заключается в том, что она не создаёт помех для других беспроводных технологий.