

Corrigé TD2

Thèmes abordés

Fonctionnement de la bascule maître-esclave.
 Détermination des caractéristiques temporelles des bascules.

EXERCICE 1: La flip flop

La figure 1 représente une bascule D "maître-esclave" ou "flip-flop" constituée par la mise en série de deux bascules "latch".

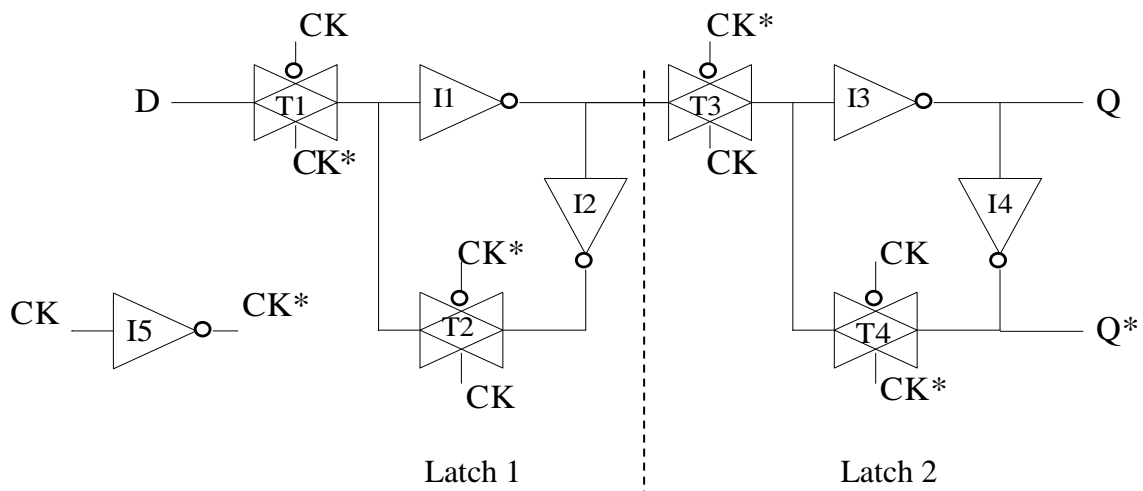


Figure 1

Question 1

Voir chronogramme ci-dessous.

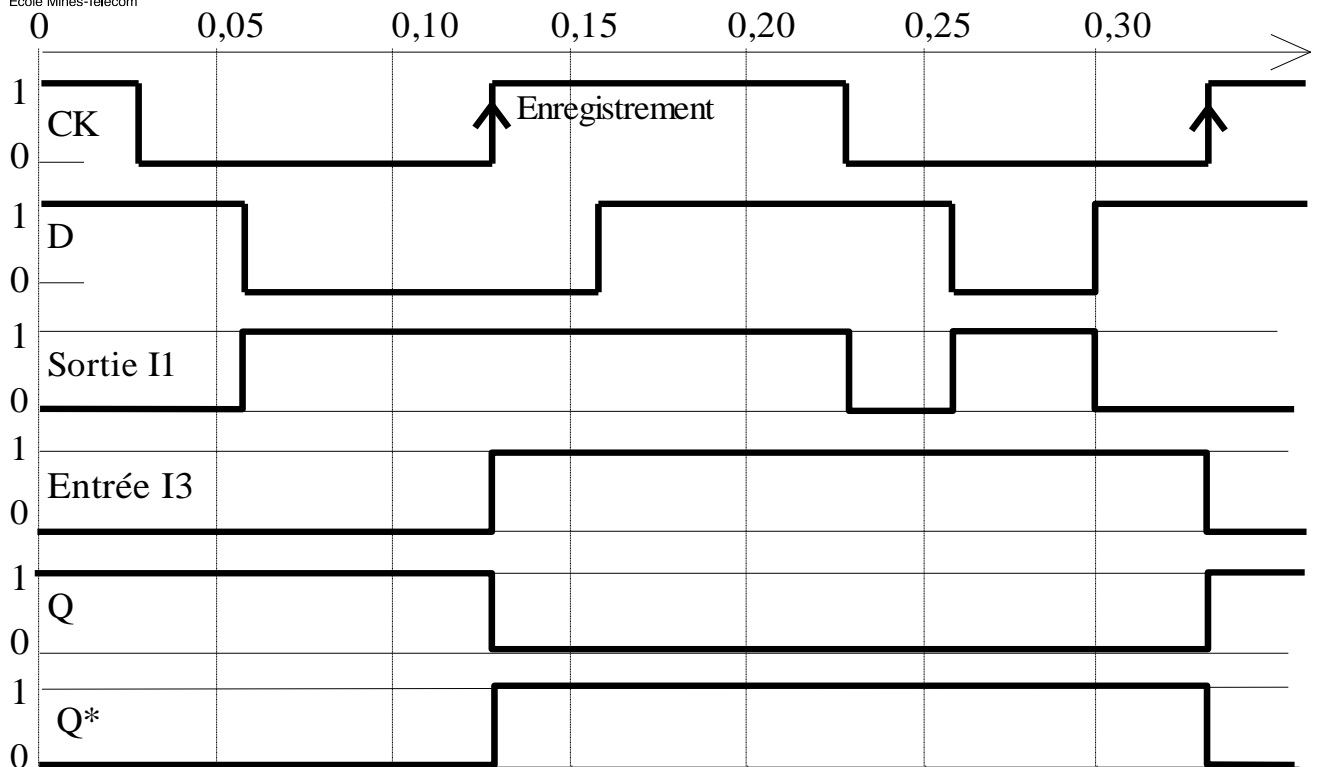




Table de transition

D	CK	Q^+	Q^{*+}
0		0	1
1		1	0

Question 2

Déterminer le temps de prépositionnement t_s (t_{setup}) de la bascule flip-flop : durée minimale de positionnement de la valeur de D avant transition montante de CK.

Le **temps de prépositionnement** correspond au temps nécessaire à la boucle de la latch L1 pour se mettre dans un état prêt au verrouillage par T2. C'est donc la somme des t_p de T1, I1, I2.

Question 3

Déterminer le temps de maintien t_H (t_{hold}) de la bascule flip-flop : durée minimale de maintien de la valeur de D, après transition montante de CK.

Après le front montant de CK, la valeur de D à mémoriser doit être maintenue tant que l'interrupteur T1 n'est pas ouvert ($CK = 1$, $CK^* = 0$). Le **temps de maintien** est donc égal au retard de CK^* par rapport à CK, c'est-à-dire au temps de propagation de l'inverseur I5.

Question 4

Que vaut le temps de propagation de cette bascule (propagation de CK vers Q) ?

L'enregistrement de la donnée D (transfert du maître vers l'esclave) se fait à partir du front montant de CK. Le **temps de propagation vers Q** correspond à la "traversée" de T3 et I3. Le **temps de propagation vers Q*** correspond à la "traversée" de T3, I3 et I4.

Remarque concernant le temps de traversée de T3 : lorsque CK passe de 0 à 1, tant que CK* n'est pas passé à 0, les 2 interrupteurs sont passants (fonctionnement en mode dégradé). Pendant cette durée ($tp(I5)$), il y a *a priori* une phase transitoire de conflit sur la valeur logique à l'entrée de I3. Lorsque les commandes CK et CK* sont à nouveau de valeurs logiques opposées, il faut attendre que la donnée D soit propagée jusqu'à Q pour verrouiller. Une simulation électrique est nécessaire pour une analyse fine du phénomène et un calcul exact du temps de propagation dans l'interrupteur. En revanche, une borne supérieure est donnée par la somme des tp de T3 et I5 :

$$tp(T3) + tp(I3) < t_{CK \rightarrow Q} < tp(T3) + tp(I3) + tp(I5)$$

$$tp(T3) + tp(I3) + tp(I4) < t_{CK \rightarrow Q^*} < tp(T3) + tp(I3) + tp(I4) + tp(I5)$$

Question 5

On boucle la sortie Q sur l'entrée D. Quelle fonction a-t-on réalisé ?*

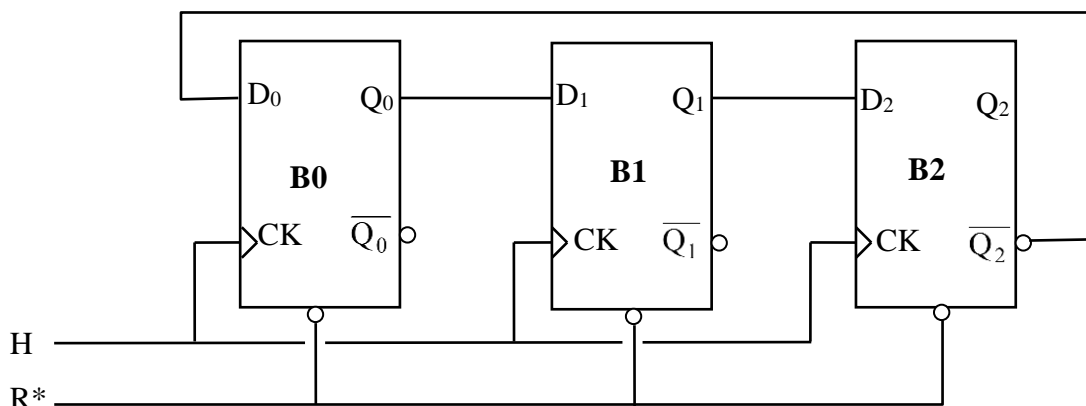
Aurait-on pu utiliser une bascule latch à la place de la bascule flip-flop ? Pourquoi ?

La sortie change à chaque front d'horloge => division par 2 de cette fréquence.

La différence entre la flip-flop et la latch est l'absence de chemin continu entre l'entrée et la sortie dans le cas de la flip-flop. La cellule "maître" peut changer d'état sans que la cellule "esclave" ne le voie. **Ceci est de première importance quand on veut connecter entre eux les points mémoires élémentaires.** Dans le cas du montage en question, l'utilisation d'une latch conduirait à un signal Q qui, lorsque CK = 1 passerait alternativement de 0 à 1 et de 1 à 0 au rythme du temps de propagation de la bascule, et non au rythme de l'horloge.

EXERCICE 2 (FACULTATIF PERSO): Le compteur de Johnson

Soit le schéma suivant:



A l'aide d'un chronogramme et en considérant $Q_0 = Q_1 = Q_2 = 0$ à l'instant initial, donner la fonction du montage ci-dessus.

Quelle est la particularité du code engendré par les sorties Q_0 , Q_1 , Q_2 des bascules ?

12