

总 复 习

考试题型(闭卷)

1、填空题（共10分 1分 \times 10个 4个题目）

2、简答题（共40分 4个 \times 10分）

3、综合计算题（共50分 10分 \times 5个）

第1章 计算机系统概述

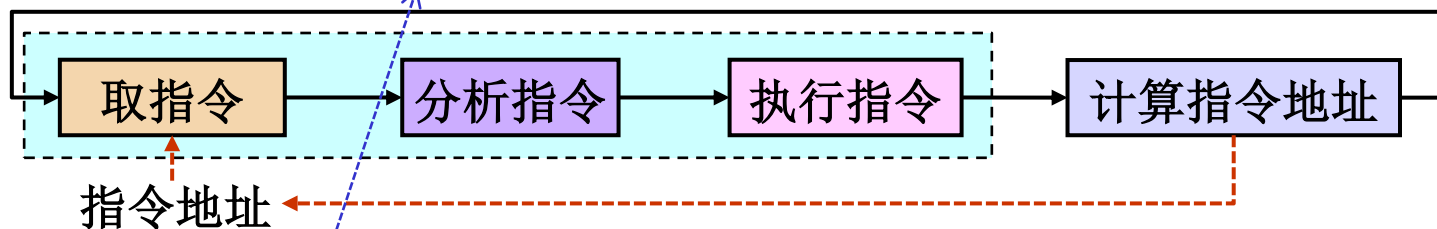
主要内容：硬件组成，工作过程，性能指标

一、计算机硬件组成

1. 冯·诺依曼计算机

☆建立软硬件模型

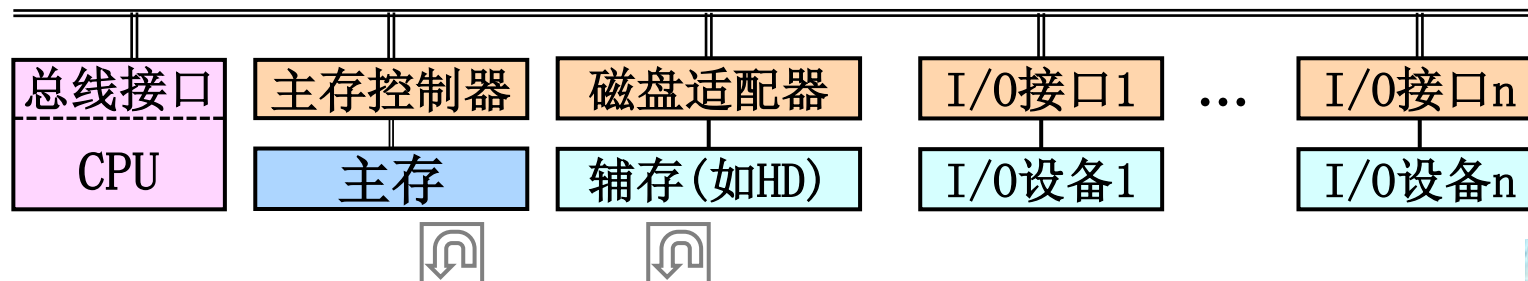
硬件结构、存储器结构，程序组成、指令组成及类型(顺序/转移)，工作方式(预先存放到MEM、自动/逐条取指令并执行)



2. 硬件的结构与组成

☆建立硬件结构、掌握基本概念

基本结构(2点改进)，部件组成(功能/组成)，部件互连(连接/传输)



二、计算机的层次结构

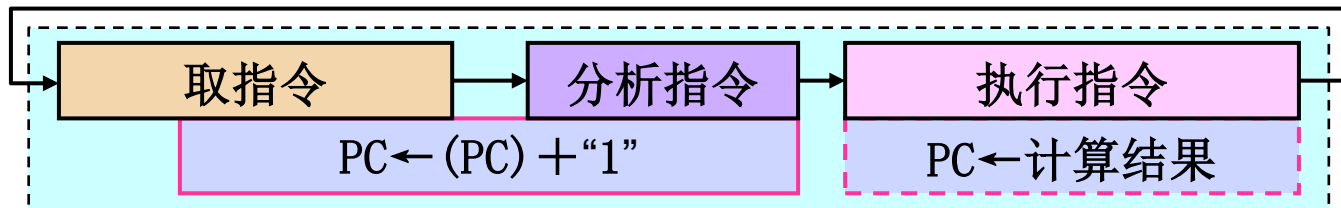
层次结构，软件与硬件(性能/成本)，结构与组成(设计与逻辑实现)

三、计算机的工作过程

1. 计算机的工作方式

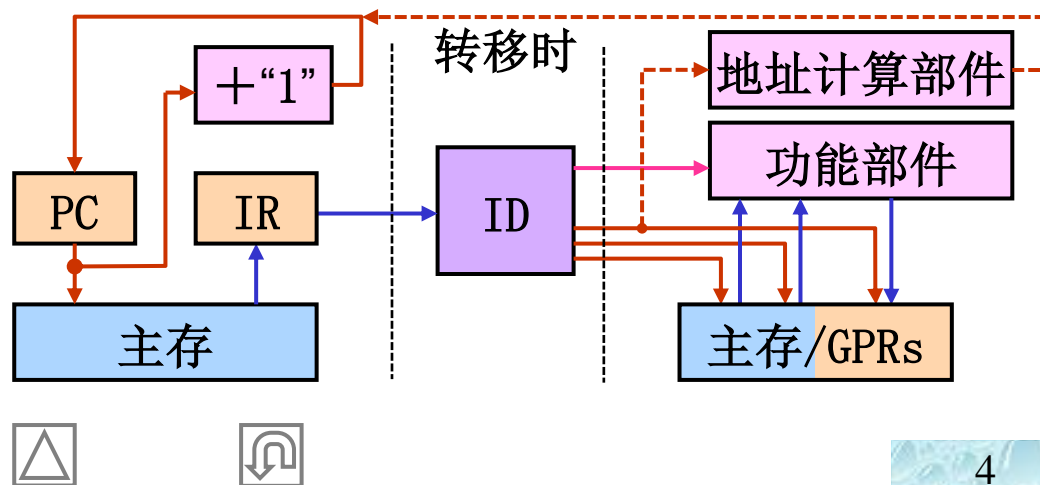
☆深入理解实现方案

程序执行顺序的表示(指令地址序列)，下条指令地址的形成(2种)，
程序的执行机制(循环的指令执行过程、循环处理与执行过程重叠)



2. 程序执行的实现

执行的准备(装入/PC)，
执行的操作过程(3段式)
(需求：按逻辑地址访问主存)



四、计算机的性能指标

1. 硬件的技术指标

☆掌握概念、关联知识点

机器字长、CPU主频、存储容量(CPU可寻址空间)

2. 系统的性能指标

☆熟练运用

响应时间 $T_{\text{响应}} = T_{\text{CPU}} + T_{\text{等待}}$, $T_{\text{CPU}} = I_N \times \text{CPI} \times T_C$

吞 吐 率 $T_P = \sum I_{N(\text{任务}i)} \div T_{\text{CPU}(\text{所有任务})}$

【例】PPT1. P31例2



- *总体要求:**
- ①理解硬件组成(结构、部件、互连)
 - ②理解工作过程(执行准备、执行机制)
 - ③理解性能组成(关联软硬件)

第2章 数据的表示与运算

主要内容：数据编码，数据表示，定点运算组织，运算器组织

一、数据的编码

1. 数制转换

☆熟练运用

2. 机器数编码

☆熟练运用

原码、补码、移码的定义、特性、相互转换

3. 十进制数编码

△了解

4. 字符及字符串编码

△了解编码类型

5. 校验码

冗余检验思想(检错及纠错的原理)

◇掌握

奇偶校验码的编码原理及方法、检验方法及能力

◇掌握

海明校验码的编码原理及方法、检验方法及能力

△了解

(CRC不考)



二、数据的表示

1. 数据的表示方法

△理解相互关系

表示方法(进制/格式/编码)，数据的表示(确定的表示方法/长度)

表示与运算关系(结构-组成)，运算实现(运算、溢出处理)

2. 整数的表示

☆深入理解、熟练运用

定点表示法，整数的表示，整数的类型转换(位扩展/截断)

(默认用补码表示)

└→逻辑实现

3. 实数的表示

☆深入理解、熟练运用

浮点表示法，浮点数的规格化，实数的表示(IEEE 754标准)

4. 非数值数据的表示

◇掌握运算实现方法

逻辑数的表示方法，运算规则、实现方法

字符的表示方法，运算规则、实现方法

←设置标志位的原因

(扩展至有符号关系运算)



三、定点数的运算

1. 加减运算

☆熟练运用、掌握实现方法

补码/无符号加减的运算规则、逻辑实现、溢出判断

(原码运算不考)

└→CF/OF的形成

【例】PPT2. P65例5



2. 移位运算

◇熟练运用

逻辑/算术移位的运算规则、溢出判断 (逻辑实现不考)

3. 乘法运算

△理解方法、计算(易错)

机器乘法实现思路(◇),

无符号/原码/补码一位乘法的运算规则、溢出判断 (逻辑实现/控制流程不考)

四、浮点数的运算

△理解方法、不考计算

浮点加减运算的运算步骤

五、十进制数的加减运算

×不考



六、运算器的组织

1. ALU的组成

◇理解原理

功能(算术仅为加减)、接口、组成(组合逻辑、功能决定引脚)

2. 运算器的组织

◇理解原理、关联数据通路

功能(运算+暂存)、部件组成(2类)、部件互连(总线/点点)

└←数据通路的一部分

*总体要求:

- ①掌握数据的编码方法(数值数据、逻辑数及字符)
- ②理解数据如何表示(表示方法、数据类型)
- ③掌握数据如何运算(运算规则、溢出判断、逻辑实现)
- ④理解运算器如何组织(部件组成、互连方法)

第3章 存储系统

主要内容：层次结构，RAM基础，主存，Cache，虚拟存储器

一、存储系统概述

◇理解原理

技术指标，程序访问局部性，层次结构的组织、工作过程



关联主存/Cache/辅存/程序MEM

二、半导体存储器基础

1. SRAM

☆掌握原理、熟练运用

存储元组成与操作，芯片的组成、引脚组织、读写时序

2. DRAM

◇理解原理

存储元组成与操作，芯片的引脚组织、组成、读写时序、刷新

3. ROM

×不考



三、主存

1. 主存的组成

◇掌握概念

参数来源、组成(ROM+RAM)

2. 主存的逻辑设计

☆综合应用

采用位/字/字位扩展的主存设计(基于SRAM芯片)

3. 主存与CPU的连接

☆综合应用

CPU的MEM接口，主存信号线与CPU引脚的连接

【例】PPT3. P45例1(主存设计与连接)



4. 提高访存速度的技术

◇掌握原理、分析性能

增强的MEM(SDRAM、DDR SDRAM)的工作原理，突发传送模式；

多体交叉MEM(交叉/并行方式)的结构、工作原理

(双端口MEM不考)



四、Cache

1. Cache的基本原理

☆深入理解

性能，存储空间管理(交换单位/交换管理/硬件组织)，工作流程，结构

2. Cache的地址映射

☆掌握原理、可分析性能

全相联、直接、组相联的映射规则、标记选定、地址变换

【例】PPT3. P68~P75例1~例4，自行汇总、比较

3. Cache的替换算法

△理解原理

RAND、FIFO、LRU算法的思想、实现方法、硬件支持

4. Cache的写策略

△理解原理

全写法、写回法的思想、性能、工作流程、硬件支持

五、虚拟存储器

△了解相关概念（如主存分配与地址变换）

*总体要求：①可设计主存、将主存连接到CPU

②掌握Cache的组织与工作原理（任何缓冲器都这样）

第4章 指令系统

主要内容：指令功能、指令格式，OPD存放，寻址方式

一、指令系统组成

☆掌握信息约定方法

指令功能—数据操作(OP/存结果)、指令地址计算(2类)

指令格式—需约定信息(OP/格式、源/目/指令地址)→组成(2段)，
信息的表示方法(显式/隐式)←性能(2点)，
信息的编码(显式信息的约定)，指令字长

二、OPD的存放

◇理解概念

存放部件	长度表示	存放方法		数据地址
REG中	OP码指明 (显式/隐式) [一条指令中]	REG全部、REG低端/部分REG		REG编号
MEM中		端序(大/小)	对齐(是/否)	最小单元地址 (受对齐方式影响)
指令中		端序(同MEM)	对齐(否)	



三、寻址方式

1. 指令寻址方式

☆掌握概念、理解原理

寻址类型(顺序/跳跃)，寻址方式(隐含/直接/相对等)，
寻址方式的识别(译码时)

2. 数据寻址方式

☆掌握概念、理解原理

寻址方式(立即/REG/直接/REG间接/基址/变址/隐含)的地址形成方法，
地址码编码(方式位、地址参数的表示)，寻址方式的识别

四、指令系统发展

△了解概念

- *总体要求：
- ①理解指令信息的约定方法(表示方式及编码)
 - ②理解数据在MEM中的存放方法(~地址码)
 - ③理解寻址方式的地址形成方法(~地址码)
- (说明：指令系统不需要背，考试时会给出)



第5章 中央处理器

主要内容： CPU组成与工作流程，数据通路组织，控制单元组成，异常及中断处理，指令流水线

一、CPU组成与工作流程

☆深入理解

CPU的功能、组成、工作流程，指令的执行过程(步骤及操作)

基础(需求)： 冯氏模型(结构及工作过程)，指令系统

二、数据通路的组织

1. 数据通路的组成

☆深入理解、熟练运用

通路部件(2类)、通路结构(总线/点点)、 μ OP及其控制(μ OPCmd),

指令执行过程的组织(各指令功能 \rightarrow 各 μ OPCmd序列 \rightarrow 状态转换图)

【例】教材P180例起5.1及例5.2，注意不同寻址方式的实现

2. 数据通路的设计

△掌握概念、了解设计流程

单/多周期DP特征，DP设计方法，单/多周期DP的设计(\times)

三、控制器的组成

1. 控制器的基本结构

◇理解原理

组成(3个部件)，工作原理(循环产生 μ OPCmd)，类型(2种)

基础(需求)：ISA的状态转换图(应包含中断响应 μ OPCmd序列)

2. 时序信号的形成

◇理解原理

时序系统组织(信号个数/序列种类[如图5.25]、基于状态转换图)，

时序电路组成(定时逻辑、信号发生器)，定时方式(3种、基于 μ OP)

[CLK→CP→节拍及脉冲]

3. μ OP控制信号的形成

△了解功能

引脚信号、内部逻辑(状态转换图的状态实现)

4. 硬布线控制器的设计

△了解设计流程(看作例题)

5. 微程序控制器的设计

◇理解原理

CPU工作流程的实现方法，CU组成、工作原理 (共理解3张图)

四、异常及中断的处理

1. 基本概念

◇掌握概念

异常及中断的处理时机/分类/返回方式

2. 处理过程

◇理解原理

处理过程(3段)，响应的任务(3点)及实现方法

3. 中断机构的组成

△了解基本结构及功能实现(结合第7章)

五、指令流水线技术

△了解概念、理解原理

工作原理、组成要求、性能、分类 (冒险处理及设计不考)

- *总体要求：**
- ①理解CPU的组成与工作流程(基于CPU功能)
 - ②能够组织指令的执行过程(基于DP、ISA)
 - ③理解CU中时序/ μ OP形成电路的组成(基于状态转换图)
 - ④理解异常/中断的概念及响应方法
 - ⑤了解指令流水线的工作原理及组成要求

第6章 总线及互连

1. 基本概念

☆掌握概念

分类、特性(4点)、性能指标，操作过程 (步骤及动作)

2. 总线仲裁

◇理解原理 (第1步的组织)

集中式仲裁(3种)的仲裁线连接、仲裁时机、仲裁方法、特点

3. 总线定时

◇理解原理 (每步时长的组织)

3种定时方式的定时原理、联络方式、特点

4. 总线传输

△了解 (后3步的组织)

传输需求、所支持模式的表示与实现，总线标准(特性示例)
(不同事务) (不同协议)

5. 总线结构

△了解提高性能的方法

总线结构(3类)的类型、特点，总线接口单元的类型、功能

***总体要求：**掌握基本概念，理解总线操作过程的组织方法

第7章 输入输出系统

主要内容： I/O系统组成，磁盘组成，接口组成，传送控制方式组织

一、I/O系统组成

1. I/O系统组成

△了解软/硬件关系

I/O的性能，硬件组成，软件组成(I/O指令格式)

2. 外设与主机的联系

☆理解数据传送的详细过程

连接方式(传送过程、I/O接口地址组成)，编址方式(软硬件支持、特点)，识别方法，联络方式(3种、基于数据传送方式)

3. I/O的传送控制方式

☆理解I/O的软硬件协同、可分析性能

目标，4种方式的功能、传送控制原理、I/O所占CPU时间

二、外部设备

◇理解磁盘组成、可分析性能

输入设备、输出设备的组成、工作原理(×)，

磁盘的结构、工作原理、性能指标，磁盘信息记录格式

三、I/O接口

△了解概念

功能、I/O端口类型，组成、信息中转原理，I/O端口的访问

四、程序直接控制I/O方式

◇理解控制流程→硬件组织

程序查询方式—I/O控制流程，I/O接口组成、工作过程组织

直接传送方式—I/O控制流程，I/O接口组成

五、程序中断I/O方式

◇理解中断过程→软/硬件组织

I/O控制流程，中断的类型(+多重中断)，中断过程(面向实现)，

I/O接口组织，识别中断源(连接/判优)，中断控制器(×)，

中断系统举例(理解各部件协同)，多重中断及中断屏蔽(×)

六、DMA I/O方式

△了解DMA的传送过程

I/O功能→对CPU的要求，I/O控制流程，传送方式(3种)，

DMA接口结构→传送过程，I/O接口组织(×)

***总体要求：**掌握I/O的软硬件协同，理解各I/O方式的接口组成