

数字电路

实验报告二

计算机科学与技术系
191220008 陈南瞳

一、实验目的

1. 掌握利用基本门电路实现组合逻辑电路的方法
2. 掌握使用组合器件实现组合逻辑电路的方法
3. 掌握组合器件的级联扩展的方法。

二、实验设备和环境

1. 数字电路实验箱 1 个
2. 数字万用表 1 个
3. 集成电路
 - 74HC00 四路 2 输入与非门 4 片
 - 74HC02 四路 2 输入或非门 2 片
 - 74HC04 六路反向器 1 片
 - 74HC10 三路 3 输入与非门 1 片
 - 74HC86 四路 2 输入端异或门 1 片
 - 74HC20 2 路 4 输入与非门 1 片
 - 74HC04 反相器 1 片
 - 74HC139 2-4 译码器 1 片
 - 74HC153 双四选一数据选择器 1 片

三、实验内容和步骤

1. 利用基本逻辑门电路器件实现 1 位二进制数的全加器

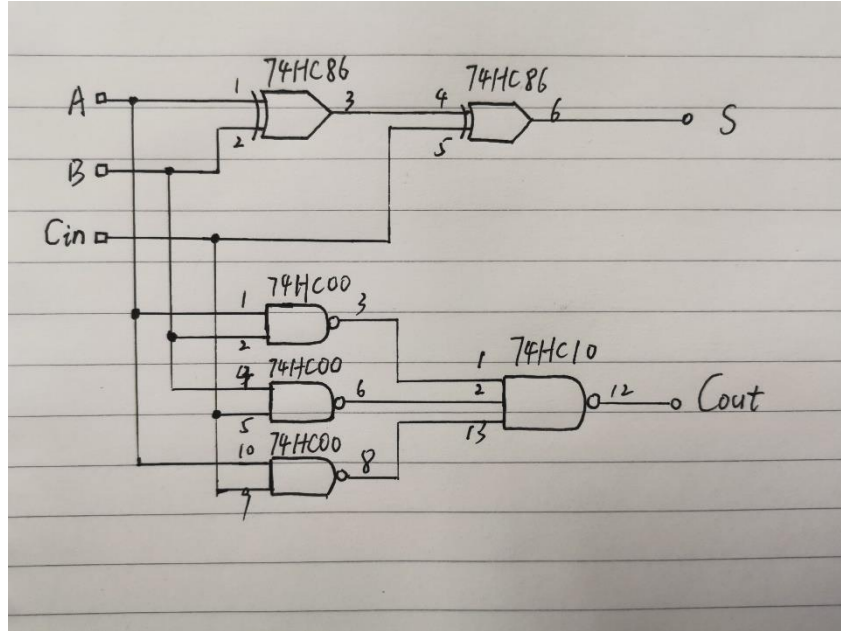
(1)、列出真值表，化简后分别写出求和位和进位的逻辑表达式。

输入			输出	
A	B	C _{in}	S	C _{out}
0	0	0	0	0
1	0	0	1	0
0	1	0	1	0
1	1	0	0	1
0	0	1	1	0
1	0	1	0	1
0	1	1	0	1
1	1	1	1	1

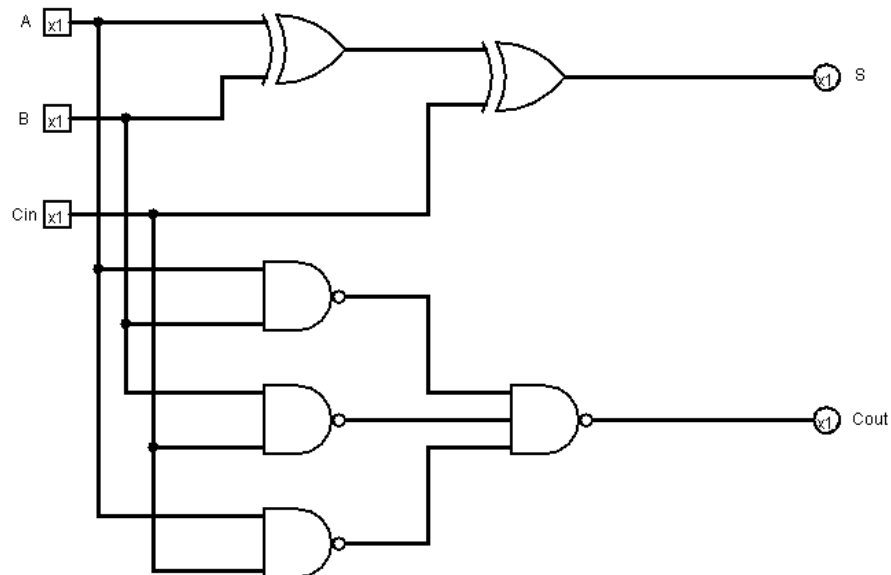
$$S = AB'Cin' + A'BCin' + A'B'Cin + ABCin = A \oplus B \oplus Cin$$

$$Cout = AB + BCin + ACin$$

(2)、画出电路原理图，要求标注器件编号、引脚号、输入输出信号名称等。

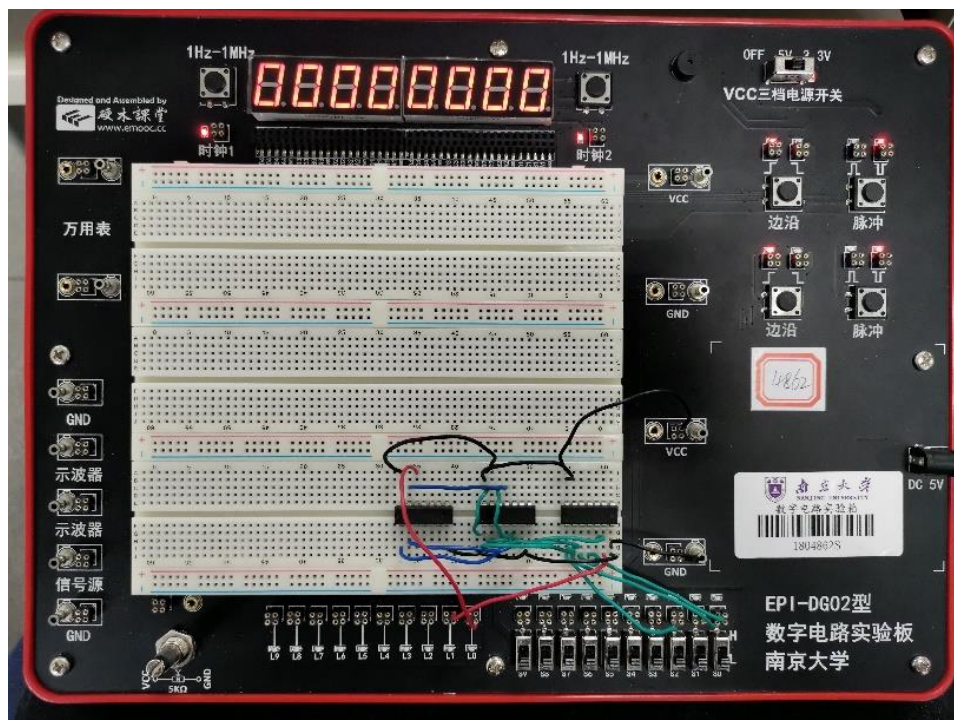


(3)、在 logisim 软件中，实现该电路原理图，验证电路功能，保存设计文件并导出电路图，并插入到实验报告中。



(4)、在面包板实验箱上实现该电路，填写真值表。

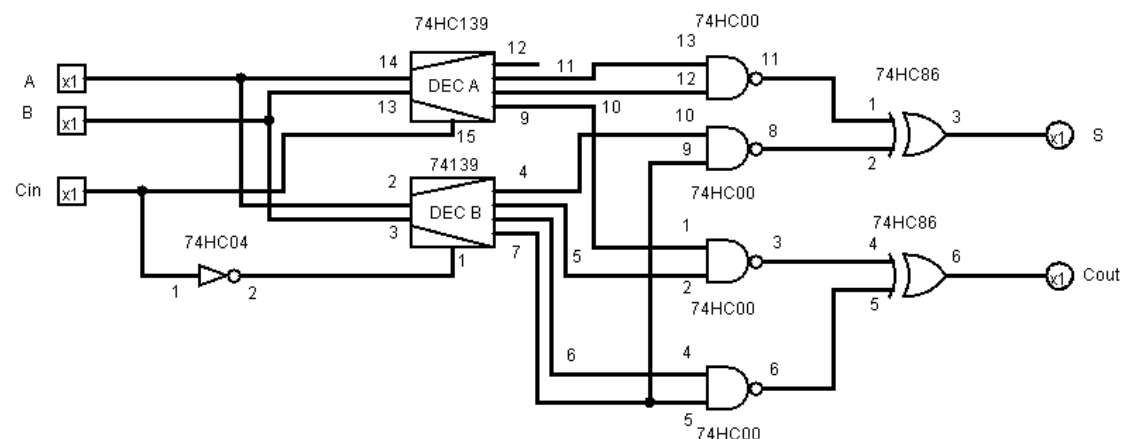
输入			输出	
A	B	C _{in}	S	C _{out}
0	0	0	0	0
1	0	0	1	0
0	1	0	1	0
1	1	0	0	1
0	0	1	1	0
1	0	1	0	1
0	1	1	0	1
1	1	1	1	1

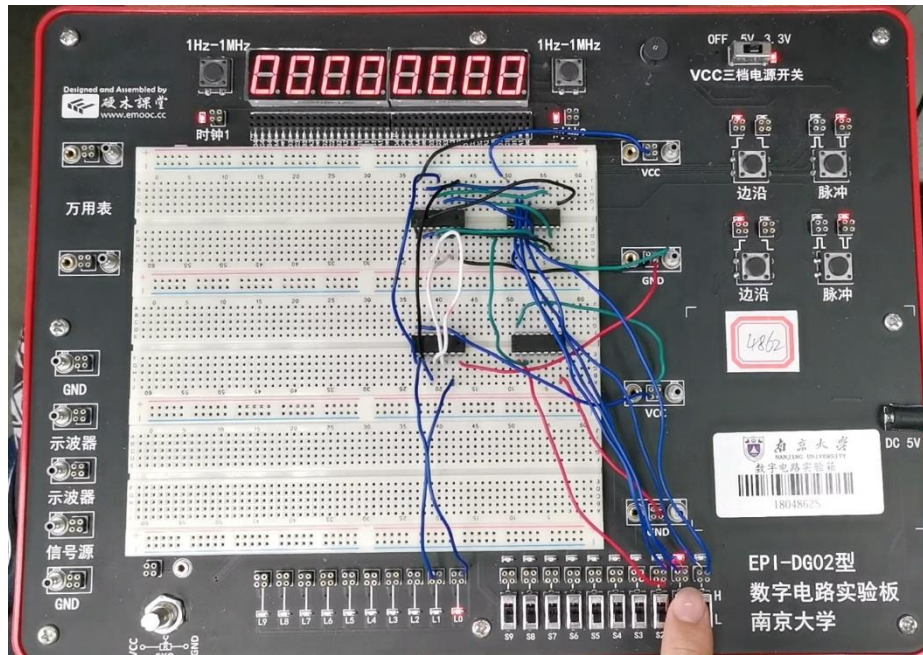


2、分别以 1 片 2-4 译码器 74HC139 和 1 片 4 选 1 多路选择器 74HC153 为主加上尽可能少的逻辑门电路实现一位二进制数全加器。

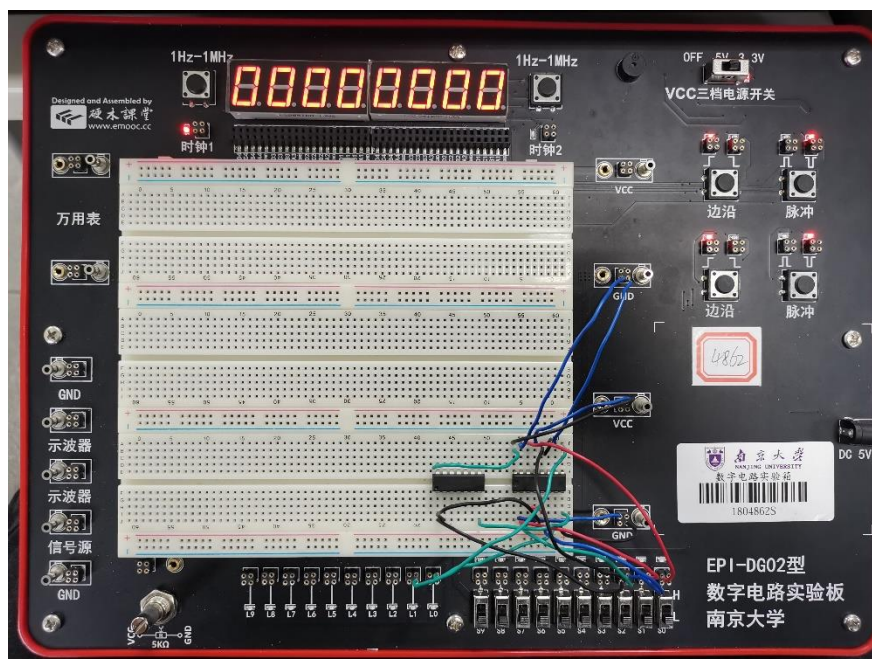
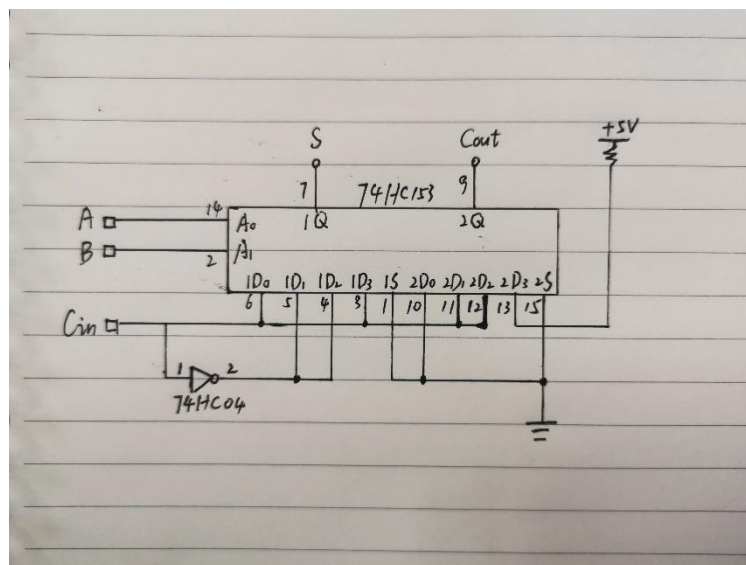
(1)、画出电路原理图，要求标注器件编号、引脚号、输入输出信号名称等。

74HC139:





74HC153:



(2)、在面包板实验箱上实现该电路，填写真值表。

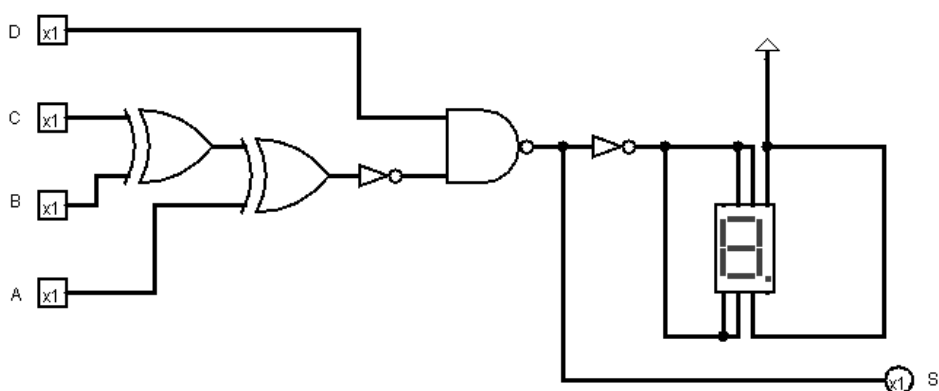
详见视频

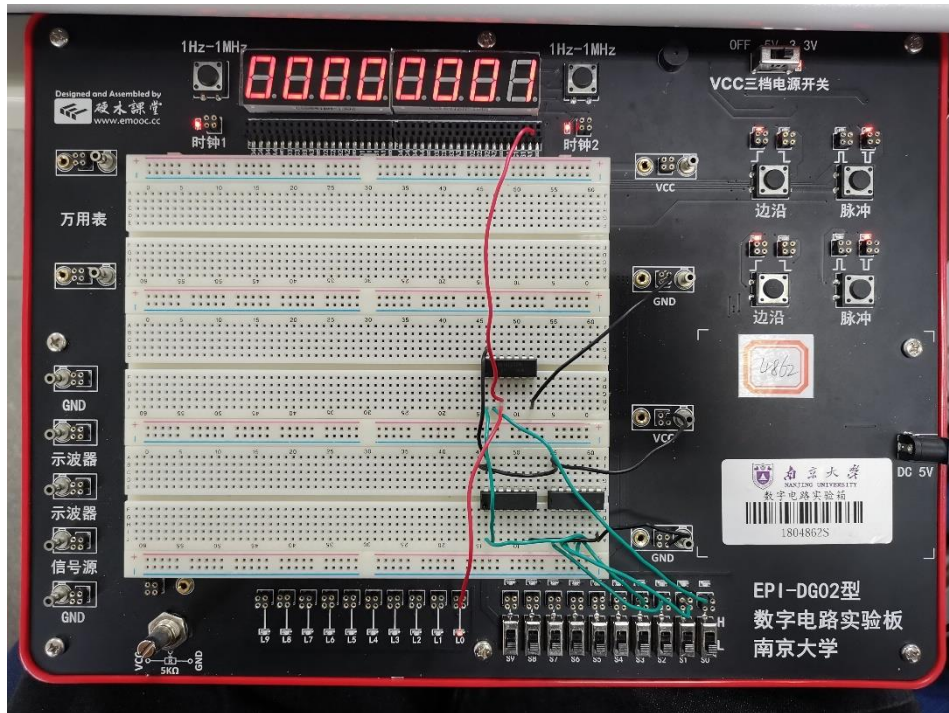
输入			输出	
A	B	C _{in}	S	C _{out}
0	0	0	0	0
1	0	0	1	0
0	1	0	1	0
1	1	0	0	1
0	0	1	1	0
1	0	1	0	1
0	1	1	0	1
1	1	1	1	1

3、利用基本逻辑门电路设计一个 4 位二进制数的检测电路，当输入无符号二进制数为 2、3、5 的倍数时，输出 1。将输入、输出端分别接入到 1 只 7 段数码显示管上，当输出为 1 时，数码管显示 1，输出为 0 时，数码管显示 0。

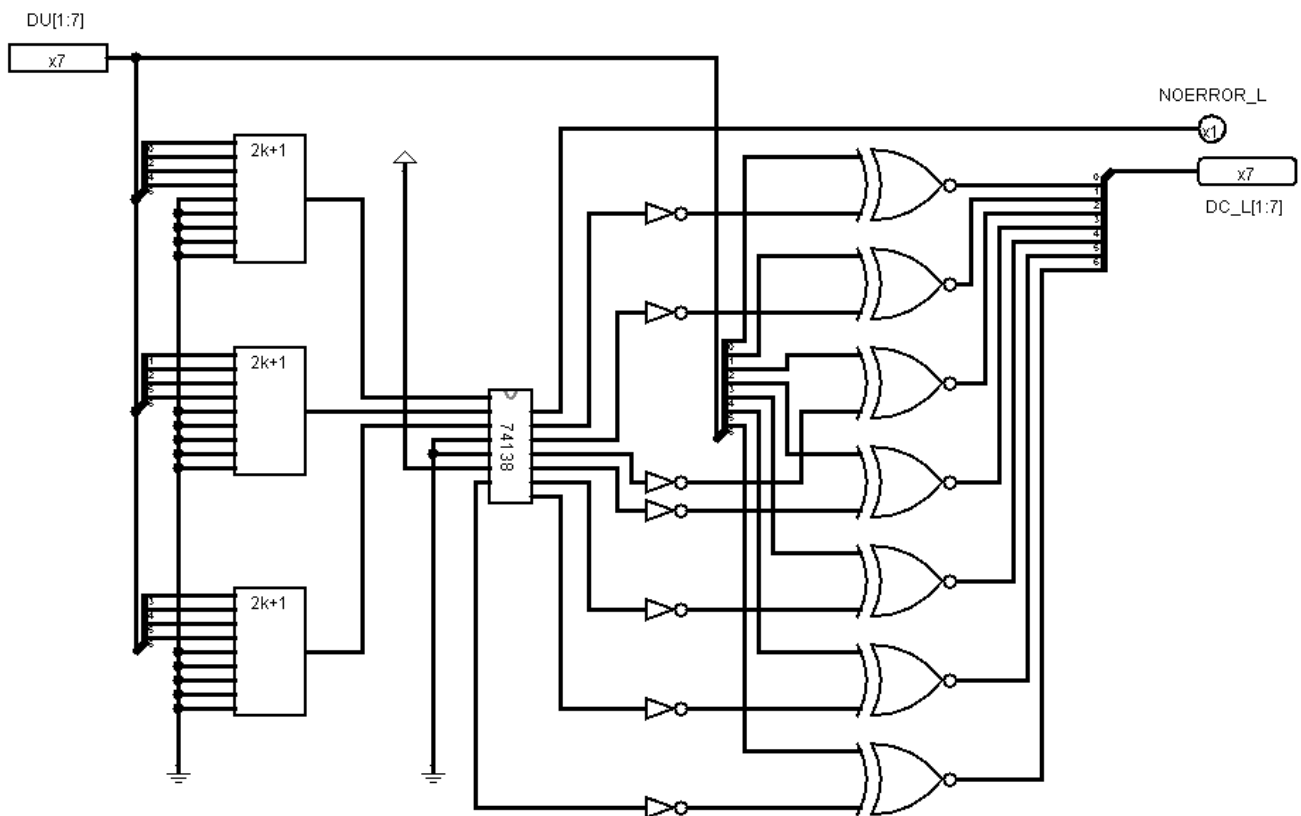
A	B	C	D	S
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

$$S = A \oplus B \oplus C + D'$$





4、利用 logisim 实现课本图 6-73 的 7 位汉明码纠错电路，要求：输入一个错误汉明码验证电路正确性，保存电路设计源文件，导出电路图到实验报告中。



5、设计一公用计算机房的分时上机控制电路。此控制电路策略如下：用 A、B 两个控制端表

示时间段, 00: 表示上午, 01: 表示下午, 10: 表示晚上。有三个年级的学生需要上机, 但在不同的时间段, 他们上机的优先顺序不同: 上午为 1 年级 > 2 年级 > 3 年级, 下午为 2 年级 > 1 年级 > 3 年级, 晚上为 3 年级 > 2 年级 > 1 年级。电路的输出 Y1、Y2 和 Y3 为 1 时分别表示 1 年级、2 年级和 3 年级学生能上机。采用合适组合逻辑实现该电路, 要求写出设计全过程, 并画出逻辑电路图。(选做)

真值表:

A	B	X	Y	Z	QX	QY	QZ
0	0	0	0	0	0	0	0
0	0	0	0	1	0	0	1
0	0	0	1	0	0	1	0
0	0	0	1	1	0	1	0
0	0	1	0	0	1	0	0
0	0	1	0	1	1	0	0
0	0	1	1	0	1	0	0
0	0	1	1	1	1	0	0
0	1	0	0	0	0	0	0
0	1	0	0	1	0	0	1
0	1	0	1	0	0	1	0
0	1	0	1	1	0	1	0
0	1	1	0	0	1	0	0
0	1	1	0	1	1	0	0
0	1	1	1	0	0	1	0
0	1	1	1	1	0	1	0
1	0	0	0	0	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	0	0	1	0
1	0	0	1	1	0	0	1
1	0	1	0	0	1	0	0
1	0	1	0	1	0	0	1
1	0	1	1	0	0	1	0
1	0	1	1	1	0	0	1
1	1	X	X	X	d	d	d

卡诺图:

QX:

AB \ XYZ	000	001	010	011	111	110	101	100
00					1	1	1	1
01							1	1
11	d	d	d	d	d	d	d	d
10								1

$$QX = A'B'X + XY'Z' + A'XY'$$

QY:

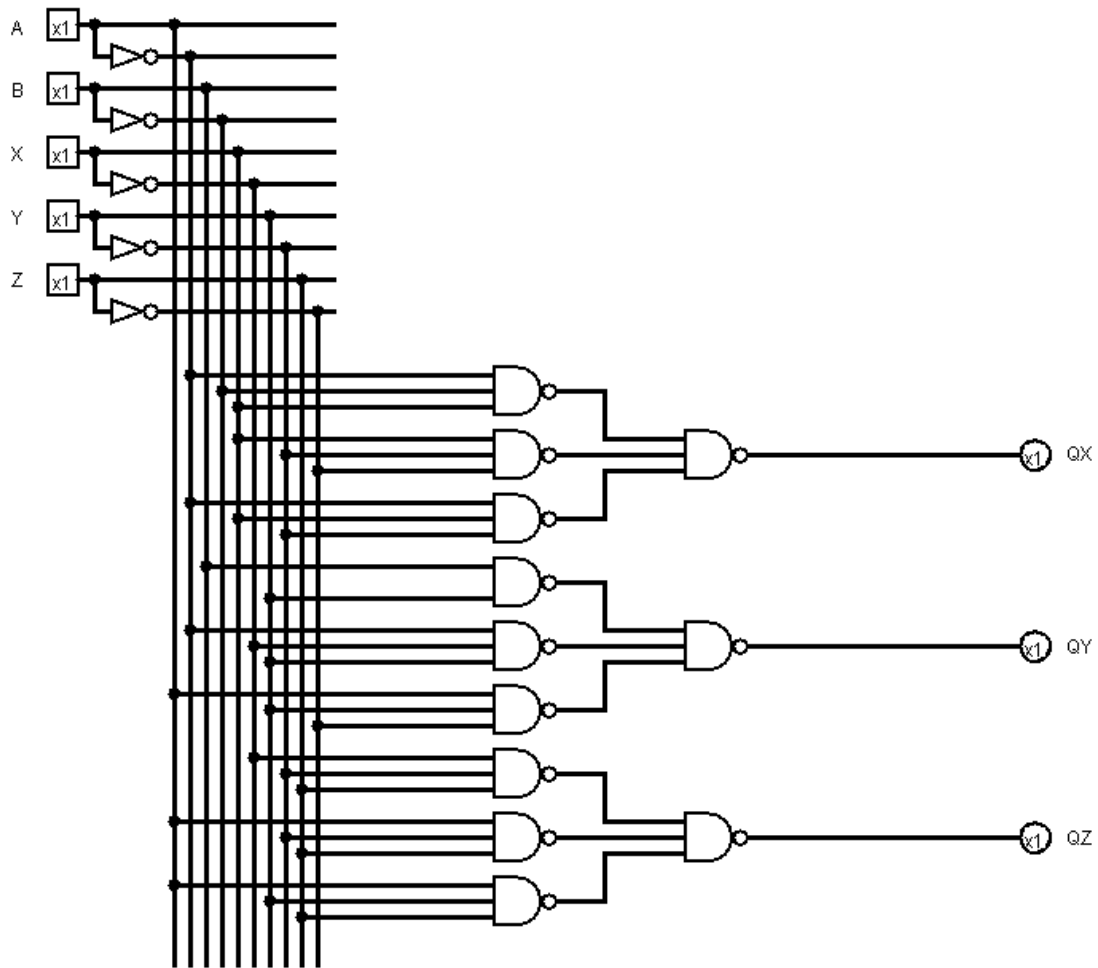
AB \ XYZ	000	001	011	010	110	111	101	100
00			1	1				
01			1	1	1	1		
11	d	d	d	d	d	d	d	d
10			1			1		

$$QY = BY + A'X'Y + AY'Z'$$

QZ:

AB \ XYZ	000	001	011	010	110	111	101	100
00		1						
01		1						
11	d	d	d	d	d	d	d	d
10		1		1	1	1	1	

$$QZ = X'Y'Z + AY'Z + AYZ$$



四、思考题

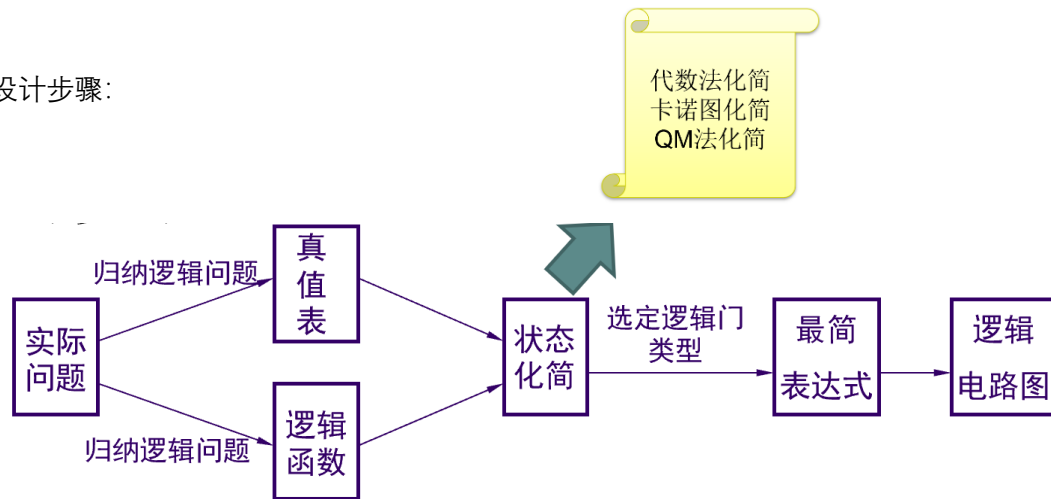
1. 总结组合逻辑电路的分析和设计方法。

组合逻辑电路的分析：是用逻辑函数来描述已知的电路，找出输入、输出间的关系，从而判断电路功能；

分析步骤：

- 1、写出逻辑函数，从输入端开始逐级写出每个逻辑门的输出表达式
- 2、化简逻辑函数表达式（可省略）
- 3、列出真值表，从表中分析输入输出变量关系和逻辑功能
- 4、电路功能分析，将变量赋予实际内涵，归纳出电路的实际功能
- 5、对电路进行评价或改进

设计步骤：



2. 说说组合器件级联扩展的实现方法。

译码器：将数据的低位作为输入端，高位作为选择端接到各个译码器的使能端，来实现当数据增大时依次更换译码器的行为

编码器：当前一个编码器达到最大值时，下一个编码器的使能端被置为 1，再将各个编码器的输出按化简后的表达式连接到最终的输出