

# 苏州大学计算机组成与结构课程试卷 (A) 卷 共 6 页

考试形式 闭 卷 2022 年 12 月

院系 计算机科学与技术学院 年级                      专业                     

学号                      姓名                      成绩                     

## 一、选择题 (每小题 2 分, 共 20 分)

1. 一个完整的计算机系统应包括\_\_\_\_\_。

- A、运算器、存储器、控制器
- B、外部设备和主机
- C、主机和实用程序
- D、硬件系统和软件系统

2. 某计算机的 Cache 共有 16 块, 采用 2 路组相联映射方式 (即每组 2 块)。每个主存块大小为 32 字节, 按字节编址。主存 130 号单元所在主存块应装入到的 Cache 组号是\_\_\_\_\_。

- A、0
- B、2
- C、4
- D、6

3. 程序控制类指令的功能是\_\_\_\_\_。

- A、进行算术运算和逻辑运算
- B、进行主存与 CPU 之间的数据传送
- C、进行 CPU 和 I/O 设备之间的数据传送
- D、改变程序执行顺序

4. 若计算机主存地址为 32 位, 按字节编址, Cache 数据区大小为 32KB, 主存块大小为 64B, 采用直接映射方式和回写(Write Back)策略, 则 cache 行的位数至少是\_\_\_\_\_。

- A、512
- B、513
- C、531
- D、532

5. 主存贮器和 CPU 之间增加 cache 的目的是\_\_\_\_\_。

- A、解决 CPU 和主存之间的速度匹配问题
- B、扩大主存贮器容量
- C、扩大 CPU 中通用寄存器的数量
- D、既扩大主存贮器容量, 又扩大 CPU 中通用寄存器的数量

6. 某计算机的存储器总线中有 24 位地址线和 32 位数据线, 按字编址, 字长为 32 位。若 00 0000H – 1F FFFFH 为 RAM 区, 则需要 512K × 8 位的 RAM 芯片数为\_\_\_\_\_。

- A、8                      B、16                      C、32                      D、64

7. 下列寻址方式中, 最适合按下标顺序访问一维数组元素的是\_\_\_\_\_。

- A. 相对寻址      B. 寄存器寻址      C. 直接寻址      D. 变址寻址

8. 指令周期是指\_\_\_\_\_。

- A、CPU 从主存取出一条指令的时间  
B、CPU 执行指令操作的时间  
C、CPU 从主存取出一条指令时间+CPU 执行这条指令操作的时间  
D、时钟周期时间

9. 某一 SRAM 芯片, 其容量为 1024 × 8 位, 数据线、地址线不复用, 除电源和接地端外, 该芯片引出线的最小数目应是\_\_\_\_\_。

- A、23                      B、25                      C、18                      D、20

10. 在 CPU 中跟踪指令后继地址的寄存器是\_\_\_\_\_。

- A、主存地址寄存器                      B、程序计数器  
C、指令寄存器                      D、状态条件寄存器

## 二、简答题(每小题 4 分, 共 20 分)

1. 计算机中, 二进制定点数有哪几种? 其中 0 的表示形式只有一种的是哪些? 0 的表示形式有两种的是哪些?

2.一条指令包括的信息有哪些？它们分别表示什么？

3.计算机指令中广泛采用的基本寻址方式有哪些？

4.画出一个微程序控制器的简化框图。

5.在一个流水线机器中,完成四个阶段的时间分别是  $T_1=50\text{ns}$ 、 $T_2=60\text{ns}$ 、 $T_3=70\text{ns}$ 、 $T_4=80\text{ns}$ 。则实现 4 级流水线的时钟周期应该取哪个时间？理想情况下,如果连续执行 10 条指令,采用该 4 级流水线和不采用流水线分别需要多少时间？

### 三、问答、计算题(每题 12 分，共 60 分)

1. 某机器字长为 16 位，机器中数据采用浮点数表示，阶码为 7 位（其中符号位占 1 位），数符占 1 位，尾数数值为 8 位。阶码和尾数均采用补码表示，尾数不使用隐含位。

(1) 用该浮点数的数据格式表示 +5.25 及 -0.5。

(2) 写出该机器所能表示的规格化浮点数的范围：最大正数、最小正数、绝对值最小负数、绝对值最大负数，要求写出二进制机器数及相应值。

2. 某计算机系统主存地址为 32 位，按字节编址，指令 Cache 和数据 Cache 与主存之间均采用直接映射方式，主存块大小为 64B，执行如下 C 语言程序段

```
int sum=0;
for(int i=0;i<1024;i++)
    sum=sum+A[i];
```

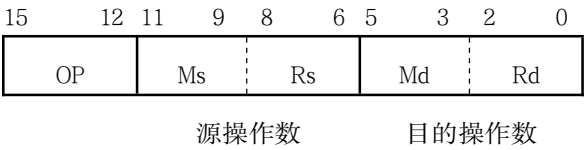
若数组 A 及变量 sum、i 均为 int 型，int 型数据 4B，变量 sum 和 i 分配在寄存器中，数组 A 在主存中的起始地址为 00010C00H，一次内存访问可以读取 32 位数据。

(1) 则该程序段执行过程中，访问数组 A 的数据 Cache 缺失次数为多少？命中率为多少？

(2) 简要说明 CPU 数据访问过程，包括缺页处理过程。

(3) 如果已知 cache 存取周期为  $t_c=50\text{ns}$ ，主存存取周期为  $t_m=250\text{ns}$ ，求平均访问时间  $t_a$  和 cache 系统的效率。

3. 某计算机字长为 16 位，主存地址空间大小为 128 KB，按字编址。采用单字长指令格式，指令各字段定义如下：



转移指令采用相对寻址方式，相对偏移量用补码表示。  
寻址方式定义如下：

Ms / Md	寻址方式	助记符	含义
000B	寄存器直接	Rn	操作数=(Rn)
001B	寄存器间接	(Rn)	操作数=((Rn))
010B	寄存器间接、自增	(Rn)+	操作数=((Rn)), (Rn)+1→Rn
011B	相对	D(Rn)	转移目标地址=(PC)+(Rn)

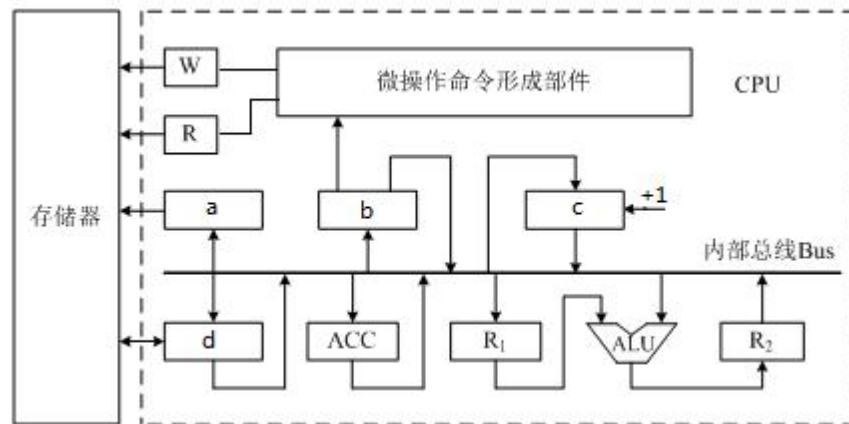
注：(x) 表示存储器地址 x 或寄存器 x 的内容。

请回答下列问题：

- (1) 该指令系统最多可有多少条指令？该计算机最多有多少个通用寄存器？地址寄存器（AR）和数据寄存器（DR）至少各需要多少位？
- (2) 转移指令的目标地址范围是多少？
- (3) 若操作码 1010B 表示加法操作（助记符为 add），寄存器 R1 和 R2 的编号分别为 001B 和 010B，寄存器 R1 的内容为 2000H，寄存器 R2 的内容为 2001H，内存地址 2000H 中的内容为 1234H，内存地址 2001H 中的内容为 5678H，则汇编语句“add (R1), (R2)+”（逗号前为源操作数，逗号后为目的操作数）对应的机器码是什么（用十六进制表示）？该指令执行后，哪些寄存器和存储单元的内容会改变？改变后的内容是什么？

4. 某 CPU 中各部件及其连接关系如下图所示。图中 W 是写控制信号，R 是读控制信号，R1 和 R2 是暂寄存器，ACC 累加寄存器。各部分之间的连线表示数据通路，箭头表示信息传送方向。要求：

- (1) 标出图中 a, b, c, d 四个寄存器的名称；
- (2) 简述指令从存储器取到控制器的数据通路。
- (3) 简述 CPU 将 R1 中数据存入存储器和从存储器中将数据取到 R2 的数据通路。



5. 某磁盘存储器转速为 3000 转/分，共有 4 个记录面，每毫米 5 道，每道记录信息为 12288 字节，最小磁道直径为 230mm，每个面有 275 道。问：

- (1) 磁盘存储器的总容量是多少？
- (2) 最高位密度与最低位密度各是多少？
- (3) 磁盘的数据传输率是多少？