

ЛАБОРАТОРНАЯ РАБОТА №4

ПЛАН

По дисциплине: Разработка ПО для встроенных систем

Тема занятия: Анализ и синтез мультиплексоров и демультиплексоров

Цель занятия: изучение принципов построения мультиплексоров и демультиплексоров

Количество часов: 2

Содержание работы

Мультиплексор (MS) – это функциональный узел, осуществляющий подключение (*коммутацию*) одного из нескольких входов к выходу y . На выход такого устройства передаётся логический уровень того информационного разряда, номер которого в двоичном коде задан на адресных входах x_1 и x_2 . Условное изображение мультиплексора на четыре входа и возможный вариант его структурной схемы показаны на рис. 1 а и б.

При $x_1 = 0$ и $x_2 = 0$, $y = a$; при $x_1 = 0$ и $x_2 = 1$, $y = b$; при $x_1 = 1$ и $x_2 = 0$, $y = c$ и

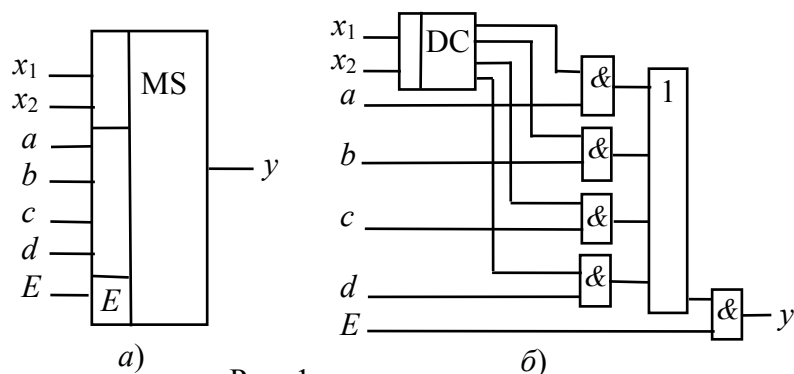


Рис. 1

при $x_1 = 1$ и $x_2 = 1$, $y = d$.

Функционирование мультиплексора описывается выражением

$$y = a\bar{x}_1\bar{x}_2 + b\bar{x}_1x_2 + cx_1\bar{x}_2 + dx_1x_2.$$

Вход E – разрешающий: при $E = 1$ мультиплексор работает как обычно, при $E = 0$ выход узла находится в неактивном состоянии, мультиплексор заперт. Серийные узлы выпускаются с числом адресных входов $n = 2, 3$ и 4 при возможном числе 2^n коммутируемых входов. При необходимости коммутировать большее количество входов используют несколько мультиплексоров. Мультиплексоры находят широкое применение в устройствах отображения информации в различных устройствах управления.

Так как мультиплексор может пропустить на выход сигнал с любого информационного входа, адрес которого установлен на соответствующих адресных входах, то на основе мультиплексоров реализуют логические функции, подавая на информационные входы логические 1 или 0 в соответствии с таблицей переключений, а на адресные входы – аргументы функции.

4. ДЕМУЛЬТИПЛЕКСОР

Демультиплексор (DMS) выполняет функцию, обратную функции мультиплексора, т. е. производит коммутацию одного входного сигнала на 2^n выходов, где n – число адресных входов x_i . Он осуществляет преобразование информации из последовательной формы (последовательно-параллельной) в параллельную. Демультиплексор имеет один информационный вход D и несколько выходов, причем вход подключается к выходу y_i , имеющему заданный адрес.

В качестве примера на рис. 2, а дано условное графическое обозначение демультиплексора, имеющего четыре выхода, закон функционирования которого задан (табл. 1). Пользуясь табл. 1, запишем переключательные функции для выхода устройства:

$$y_0 = D\bar{x}_1\bar{x}_2; y_1 = D\bar{x}_1x_2; y_2 = Dx_1\bar{x}_2; y_3 = Dx_1x_2.$$

Функциональная схема демультиплексора, реализующая эти выражения, приведена на рис. 2, б.

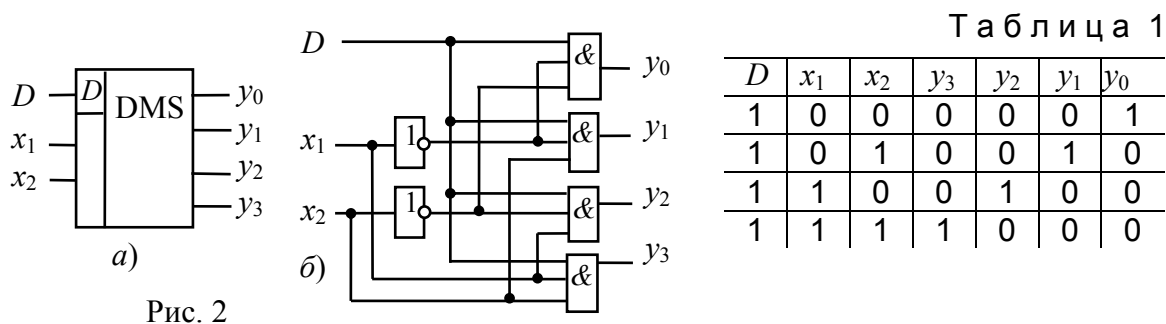


Рис. 2

Если общее число выходов разрабатываемого устройства превышает имеющиеся в выпускаемых интегральных микросхемах, то используют параллельное подключение нескольких схем. На рис. 3, а показано демультиплексорное дерево, построенное

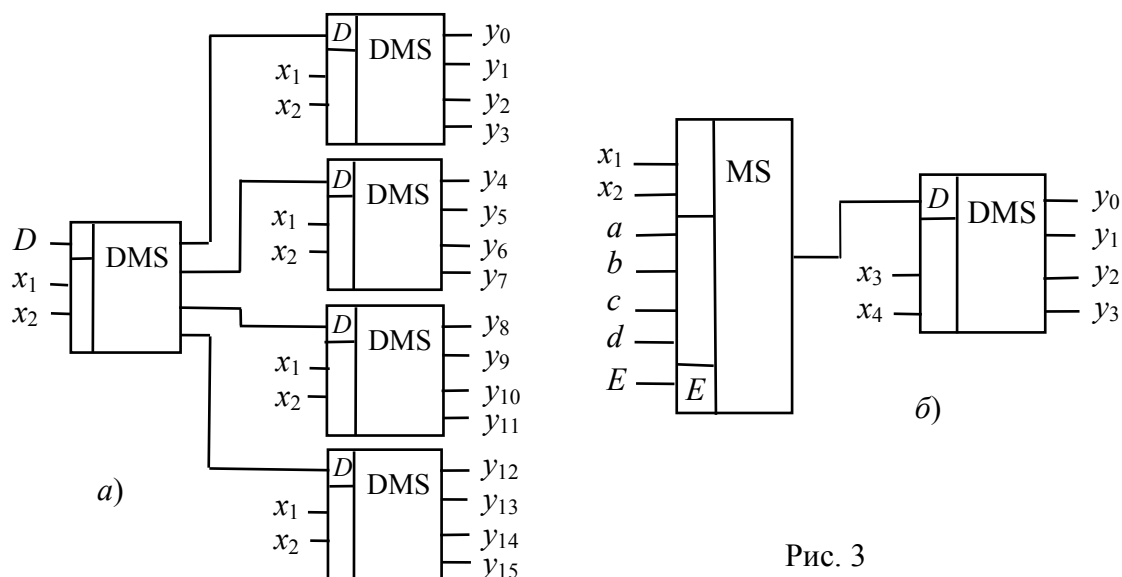


Рис. 3

на мультиплексорах с четырьмя выходами. Объединяя мультиплексор с демультиплексором, получают комбинационное устройство, в котором по заданным адресам один из входов подключается к одному из его выходов (рис. 3, б).

Задание

1). **Собрать** схему (рис. 4) для испытания *мультиплексора MS* 8x1 (из 8 в 1) и **установить** в диалоговых окнах компонентов их параметры или режимы работы.

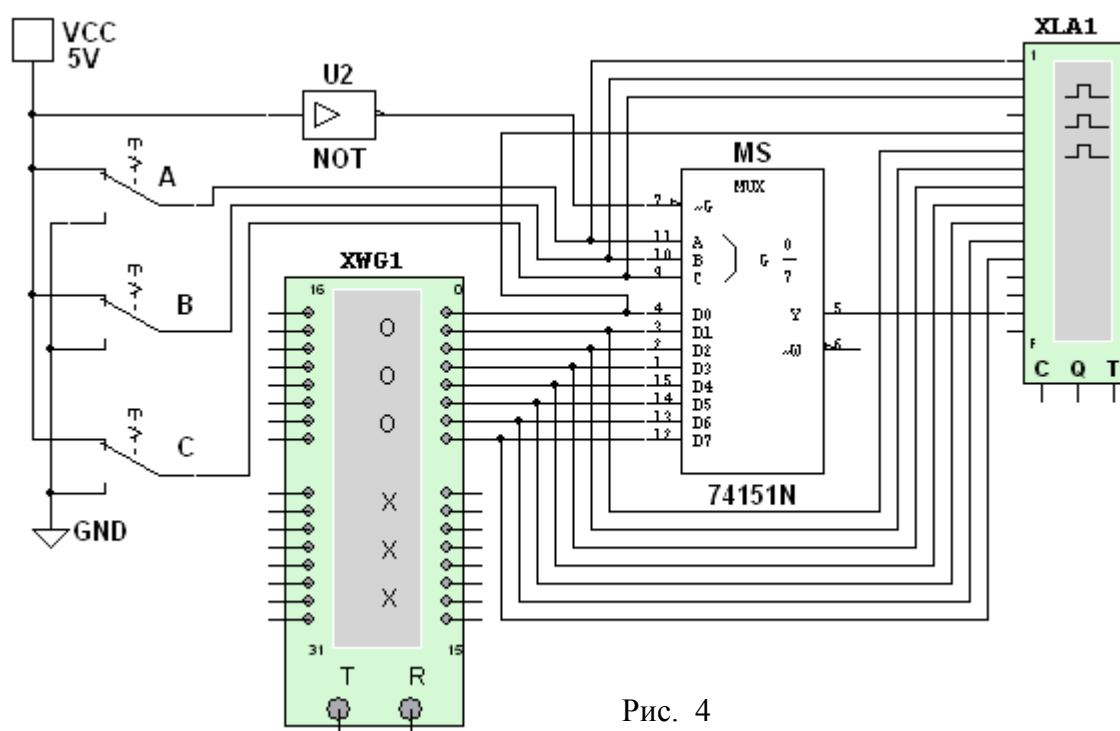


Рис. 4

Скопировать схему (рис. 4) на страницу отчёта.

Мультиплексор **MS** с разрешающим входом **G** осуществляет передачу сигнала с каждого информационного входа **D0**, **D1**, ..., **D7**, заданного 3-разрядным кодом **ABC** – адресом выбираемого входа, на единственный выход **Y**. Разрядность (3) управляющего сигнала определяет количество входов ($2^3 = 8$), с которых мультиплексор может принимать информацию. Если предположить, что к входам **D0**, **D1**, ..., **D7** мультиплексора **MS** присоединено 8 источников цифровых сигналов – генераторов последовательных двоичных слов, то байты от любого из них можно передавать на выход **Y**.

Для иллюстрации работы мультиплексора **MS** запишем в ячейки памяти генератора **XWG1** произвольные 8-разрядные кодовые слова (рис. 5, слева), а с помощью ключей **A**, **B**, **C** сформируем управляющий сигнал 111. Последовательно щёлкая мышью на кнопке **Step** генератора **XWG1** и при **G** = 1, поступающие на вход **D7** мультиплексора байты (сигнал 01001110) с 8-го разряда (на рис. 5, слева 8-й разряд показан стрелкой) логических слов генератора **XWG1** передаются на выход **Y** и на вход анализатора (см. рис. 5, справа).

Если ключ **A** установить в нижнее положение (сформировав, тем самым, адресный код 011), то с входа **D3** на выход **Y** мультиплексора будут поступать байты 4-го разряда логических слов, записанных в ячейки памяти генератора **XWG1**, и т. д.

Записать в первые восемь ячеек памяти генератора **XWG1** произвольные 8-разрядные кодовые слова, **задать** частоту $f_e = 500$ кГц и режим **Step** его работы (см. рис. 5, слева).

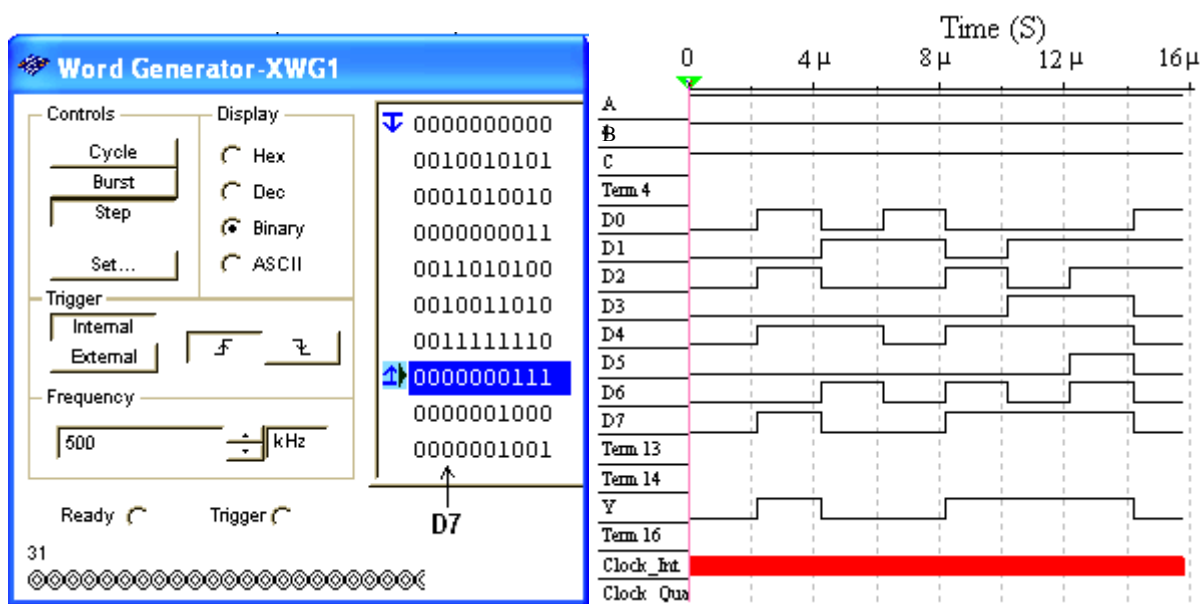


Рис. 5

Задать частоту $f_a = 20$ МГц таймера логического анализатора **XLA1** и количество импульсов таймера **Clock/div** = 20, приходящихся на одно деление.

Установить с помощью ключей **A**, **B** и **C** адресный код (самостоятельно или по указанию преподавателя), например 100_2 (4_{10}) и **запустить** программу моделирования мультиплексора. **Получить** и **скопировать** временные диаграммы входных сигналов **D0**, **D1**, ..., **D7** и выходного сигнала **Y** мультиплексора на страницу отчёта.

Примечание. Таблицы переключений на выходах для рассмотренных библиотечных преобразователей кодов можно вызвать нажатием клавиши помощи **F1** после выделения на схеме соответствующего преобразователя.

2). **Собрать** схему для испытания **демультиплексора DMS 1x16** (из 1 в 16) (рис. 6) и **установить** в диалоговых окнах компонентов их параметры или режимы работы. **Скопировать** схему (рис. 6) в отчёт.

С целью автоматизации процесса моделирования к входу демультиплексора **DMS** подключен логический генератор **XWG1** с записанными в его ячейки памяти адресными кодами от 0000 до 1111, а для визуализации сигналов на выходах включены 16 логических пробников **X1**, **X2**, ..., **X16** и логический анализатор **XLA2**.

Запустить программу моделирования демультиплексора **DMS 1x16**. Последовательно **подавать** (щелкая мышью на кнопке **Step** генератора **XWG1**) на вход демультиплексора логические слова, начиная с комбинации 0000 адресного сигнала и заканчивая комбинацией 1111, и **наблюдать** за изменениями выходных сигналов по показаниям индикаторов и в окне анализатора **XLA2**.

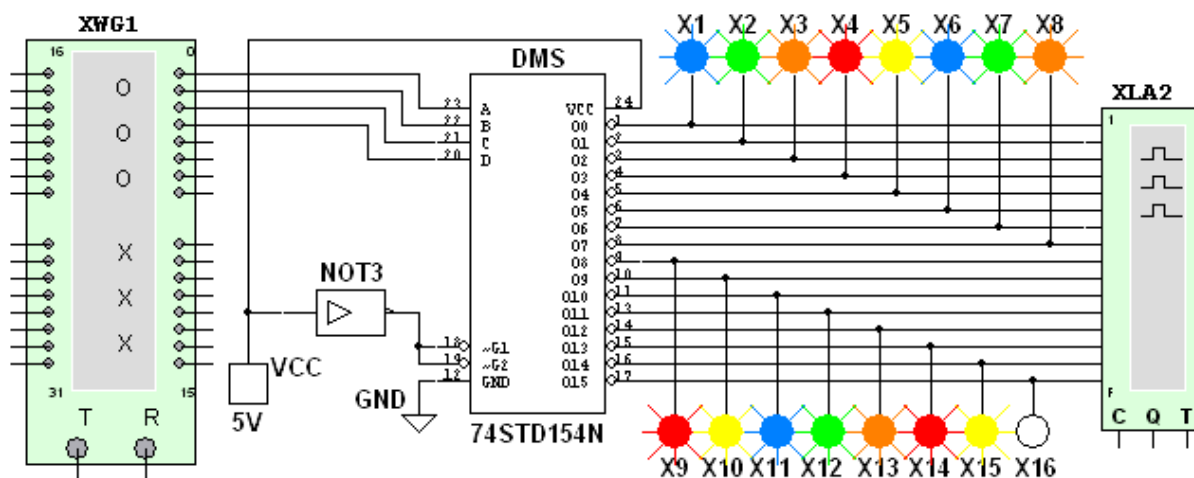


Рис. 6

В исследуемой модели демультиплексора соответствующий активный выход имеет низкий логический уровень (рис. 7), поэтому пробник на этом выходе не

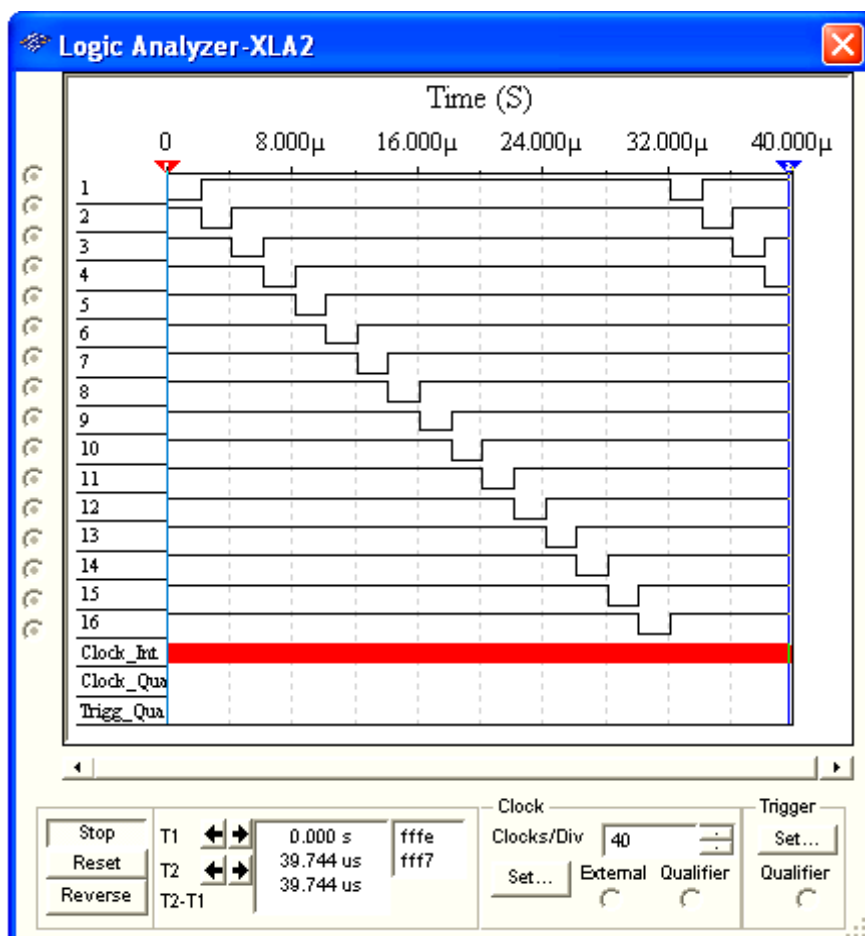


Рис. 7

светится. Так, при подаче последней кодовой комбинации 1111 на вход демультиплексора не светится пробник **X16**, так как активным является выход **15** (см. рис. 6).

Скопировать на страницу отчёта временные диаграммы выходных сигналов демультиплексора **DMS** 1x16.

Примечание. Демультиплексоры как таковые промышленностью не выпускаются, поскольку режим мультиплексирования может быть реализован как частный случай в других устройствах – в дешифраторах.