

Primer Parcial Organización del Computador

FIUBA - 2023-2C

- Nombre y apellido:
- Padrón:
- Hojas adicionales entregadas:

Representación de la información

Estamos desarrollando un algoritmo detector de patrones audio. Para ello, capturamos la señal de una placa de audio profesional a 192 kHz (192000 muestras/seg), con una resolución de 16 bits por muestra. Dado que para que el algoritmo funcione adecuadamente necesitamos una señal de bajo ruido, pero son suficiente 12000 muestras/seg, decidimos hacer un ponderador de 16 muestras. Es decir, por cada 16 muestras las ponderamos según los pesos mostrados a continuación y luego las promediamos.

$$y = \frac{1}{16} \sum_{i=0}^{15} x[i]p[i]$$

Siendo,

```
int16_t p[16] = {1, 2, 3, 4, 5, 6, 7, 8, 8, 7, 6, 5, 4, 3, 2, 1};
```

Si las muestras las tenemos representadas en `int16_t`:

- a. Si el resultado lo tenemos que devolver en una variable tipo `int16_t` ¿Cómo implementaríamos ese ponderador para evitar errores por saturación, sabiendo que por limitaciones de la arquitectura como máximo podemos usar 32 bits para las representaciones?
- b. Si tenemos la siguiente secuencia de muestras:

```
0x000B, 0xFFFE, 0xFFFD, 0x000A, 0x0003, 0xFFF0, 0xFFFD, 0x0008,  
0x0001, 0xFFF7, 0xFFFF, 0x0002, 0x0003, 0xFFFC, 0xFFFE, 0x0003
```

¿Cuánto dará el promedio propuesto en el punto a expresado en hexadecimal?

- c. Si transformáramos las muestras a punto flotante de precisión simple (float), y sabiendo que las muestras cambian muy lento (es decir las muestras vecinas tienen siempre valores similares en el mismo rango) ¿Qué ventajas/desventajas encontraríamos? ¿Por qué?

Microarquitectura

Se tiene una arquitectura con el siguiente esquema:

Con las siguientes características: - Tamaño de palabra: 32 bits - Tamaño de direcciones: 32 bits - Tamaño de todas las instrucciones: 32 bits

Se asume que todos los módulos internos tardan un clock en actualizar sus salidas.

Se pide:

1. Dar la secuencia de micro-instrucciones necesarias para ejecutar la siguiente instrucción:

```
sub r4, r5, 42
```

Dónde el operando de la izquierda es el registro destino, el operando central es el registro fuente 2 y el operando de la derecha es el registro fuente 1 o valor inmediato.

- Indicar claramente a qué etapa del ciclo de instrucción se corresponde cada grupo de micro-instrucciones (Se asume que el PC se encuentra apuntando internamente a la dirección dónde se encuentra la instrucción a implementar).
2. ¿Cómo se modificaría la secuencia de microinstrucciones del punto anterior si mejoramos nuestra arquitectura usando *pipeline*? ejemplificar para las siguientes 3 instrucciones:

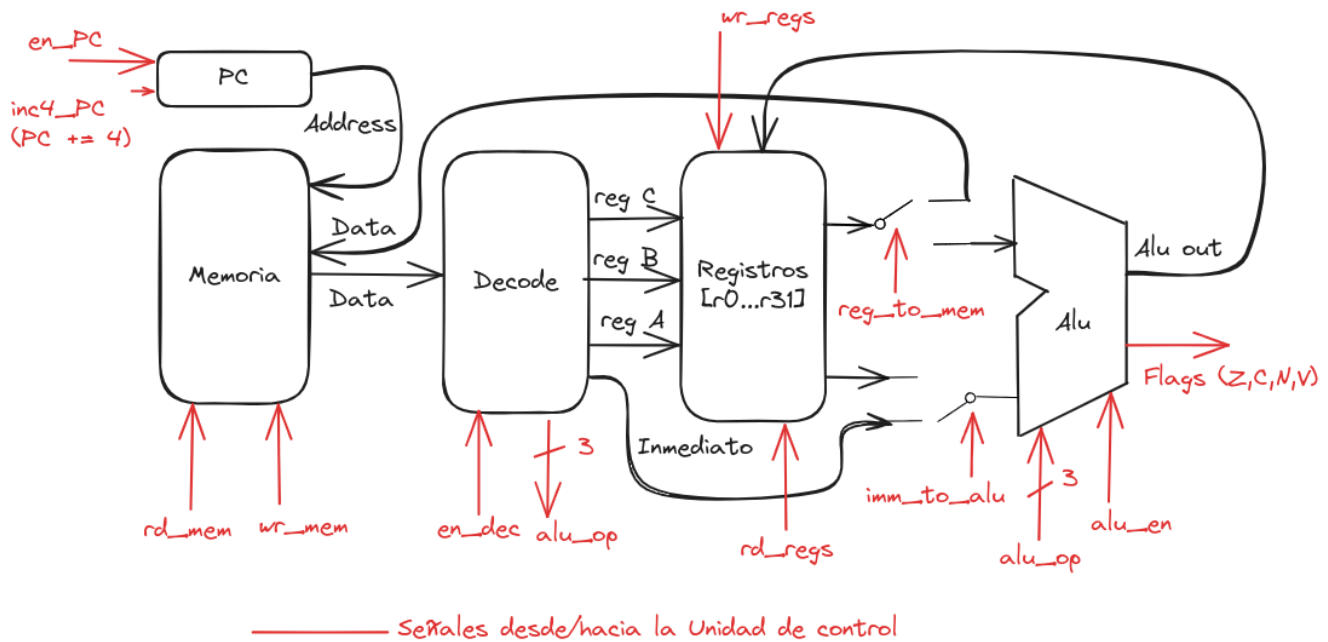


Figure 1: Esquema de la arquitectura

```
sub r4, r5, 42
add r6, r7, r8
add r9, r10, r11
```

Assembly

Implementar una función en assembly que dada una lista enlazada, inserte un nuevo nodo luego del nodo que contenga al primer carácter **index** pasado como segundo parámetro. El nuevo nodo debe contener en su campo **c** al carácter **new** pasado como tercer parámetro. Se puede suponer que los argumentos pasados por parámetros son válidos.

La firma de la función es:

```
void sumaElemento(list_t* lista, char index, char new)
```

Donde la estructura de lista y de su nodo es:

```
typedef struct s_list {
    int size;
    struct s_listElem* first;
    struct s_listElem* last;
} list_t;

typedef struct s_listElem {
    char c;
    struct s_listElem* next;
} listElem_t;
```

Memoria Cache

Hacer el seguimiento de escrituras y lecturas de la siguiente secuencia de direcciones, en una memoria cache con las siguientes características: Dirección de 5 bits y memoria direccionable a byte.

Características de la memoria:

- 4 sets
- 1 líneas por set
- 4 bytes por bloque
- 1 byte por lectura/escritura

Suponga que la memoria cache está vacía al inicio y utiliza como política write-back / write-allocate. La política de desalojo es LRU.

op	address	t	s	b	hit/miss/dirty-miss
W	0x10				
W	0x08				
R	0x18				
R	0x02				
R	0x11				
W	0x1C				
R	0x19				
W	0x19				
R	0x1F				

- ¿Con esta configuración es relevante la política de desalojo? ¿Por qué?