Chapitre 4
Synthèse des systèmes Logiques Synchrones

Cours de logique séquentielle

E. Pigeon

Procédure à suivre pour la synthèse d'une machine d'état synchrone

Le plus difficile mais le plus intéressant

1. Construire le graphe et table des états à partir du cahier des charges
2. Minimiser le nombre d'états
3. Choisir les variables d'états et coder les états
4. Construire la table de transition/sortie à partir de la table des états/sortie

Automatique

6. Choisir le type de bascules (D, J-K, etc.)
7. Construire la table d'excitation des bascules à partir de la table de transition
8. Déterminer les équations d'excitation des bascules à partir de la table d'excitation
9. Déterminer l'équation du circuit combinatoire de sortie à partir de la table d'excitation
10. Etude des états hors cycle et modification
11. Elimination des aléas d'entrée et de sortie

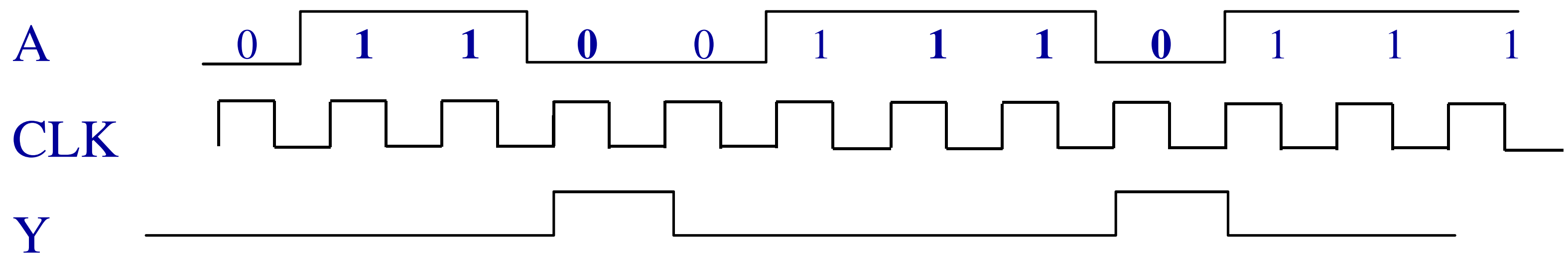
Etape n°1 : Construction du diagramme à partir du cahier des charges

- Cette étape peut être vue comme l'écriture d'un organigramme :
  - Le cahier des charges est bien souvent une vague description du fonctionnement de la machine d'état
  - Les prises de décision doivent se faire en fonction du bon sens et parfois arbitrairement (précision dans la notice)
  - Prendre en compte les cas particuliers (même ceux qui ne sont pas spécifiés dans le cahier des charges)
  - Cette étape est itérative …

Synthèse Exemple 1: Interprétation

- Cahier des charges (Détecteur de séquence)
  - Synthèse d'une machine d'état avec 1 entrée et 1 sortie : A et Y.
  - Y doit passer à 1 lorsque la séquence d'entrée 1 1 0 a été détectée pendant les 3 derniers fronts actifs d'horloge sinon Y = 0.
  - La machine synthétisée est une machine Moore

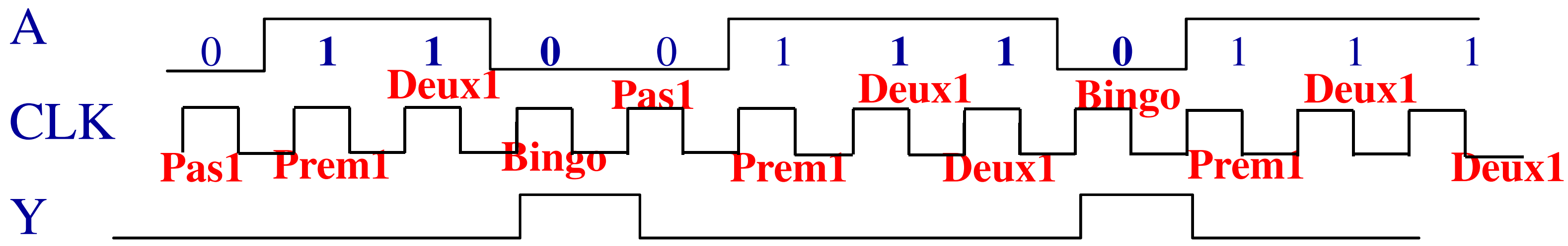
- Interprétation du cahier des charges



Synthèse Exemple 1: Choix des états en vue de la construction du graphe des états

- Etats Possibles (Que doit on se rappeler ?)
  - Initial : mise sous tension (pas de front actif) Y = 0
  - Pas1 : Premier 1 pas détecté Y = 0
  - Prem1 : Premier 1 détecté Y = 0
  - Deux1 : Deuxième 1 consécutif détecté Y = 0
  - Bingo : Code détecté 1 1 0 Y = 1
- Tous les états sont ils utiles ?
  - Remarque: Initial est équivalent à Pas1

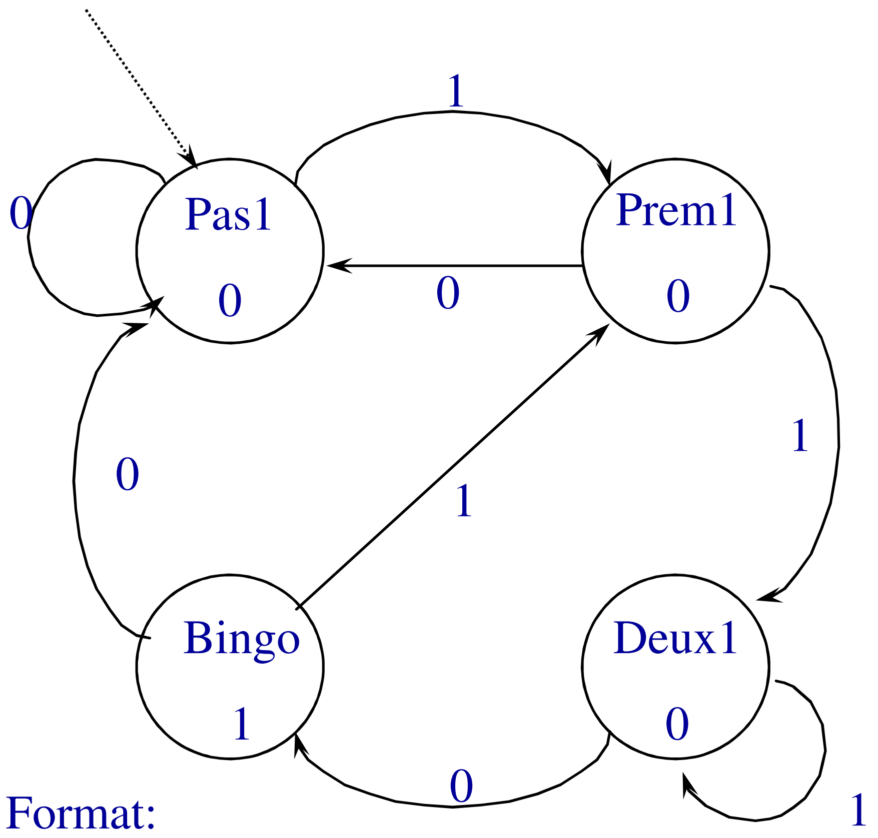
    ➔ union de l'état Initial et Pas1



Synthèse Exemple 1: Graphe et Table des états

Reset

Graphe des états



Format:
Arc: entrée A
Nœud : état/sortie Y

Table des états

S	A = 0	A = 1	Y
Pas1	Pas1	Prem1	0
Prem1	Pas1	Deux1	0
Deux1	Bingo	Deux1	0
Bingo	Pas1	Prem1	1

S^+

Exemple 1: détecteur de 1 1 0

- Etape 2: Minimisation du nombre d'états ✓
- Etape 3: Choix des variables d'états : Binaire naturel

Q_1	Q_2	S	S^+ (A = 0)	S^+ (A = 1)	Y
0	0	Pas1	Pas1	Prem1	0
0	1	Prem1	Pas1	Deux1	0
1	0	Deux1	Bingo	Deux1	0
1	1	Bingo	Pas1	Prem1	1

CCS : 1 porte ET

$Y = Q_1 Q_2$

Synthèse utilisant des bascules J-K

- La procédure reste la même quelque soit le type de bascule sauf pour les étapes :
  - 5. Choix du type de bascule
  - 6. Table d'excitation

Table de transition d'une J-K

	J	K	Q	Q^+
	0	0	0	0
Mémoire	0	0	1	1
	0	1	0	0
Reset	0	1	1	0
	1	0	0	1
Set	1	0	1	1
	1	1	0	1
T	1	1	1	0

Table d'excitation d'une J-K

Q	Q^+	J	K	pour JK
0	0	0	ϕ	00, 01
0	1	1	ϕ	10, 11
1	0	ϕ	1	01, 11
1	1	ϕ	0	00, 10

beaucoup de cas indéfinis :
plus de liberté

Exemple 1-bis

Table de Transition/sortie

$Q_1\,Q_2$	A = 0	A = 1	Y
0 0	0 0	0 1	0
0 1	0 0	1 1	0
1 1	0 0	0 1	0
1 0	1 1	1 1	1

$Q_1^+\,Q_2^+$

Q	Q^+	J	K
0	0	0	ϕ
0	1	1	ϕ
1	0	ϕ	1
1	1	ϕ	0

Table excitation J-K

$Q_1\,Q_2$	A = 0	A = 1	Y
0 0	$0\phi,\ 0\phi$	$0\phi,\ 1\phi$	0
0 1	$0\phi,\ \phi 1$	$1\phi,\ \phi 0$	0
1 1	$\phi 1,\ \phi 1$	$\phi 1,\ \phi 0$	0
1 0	$\phi 0,\ 1\phi$	$\phi 0,\ 1\phi$	1

$J_1\,K_1,\ J_2\,K_2$

Exemple 1-bis

A \ $Q_1 Q_2$	00	01	11	10
0	0	0	ϕ	ϕ
1	0	1	ϕ	ϕ

$J_1 = Q_2 A$

A \ $Q_1 Q_2$	00	01	11	10
0	ϕ	ϕ	1	0
1	ϕ	ϕ	1	0

$K_1 = Q_2$

A \ $Q_1 Q_2$	00	01	11	10
0	0	ϕ	ϕ	1
1	1	ϕ	ϕ	1

$J_2 = A + Q_1$

A \ $Q_1 Q_2$	00	01	11	10
0	ϕ	1	1	ϕ
1	ϕ	0	0	ϕ

$K_2 = \overline{A}$

1 porte ET, 1 porte OU

Exemple 1: détecteur de 1 1 0

- Refaire avec des bascules D

Q_1	Q_2	A = 0	A = 1	Y
0	0	00	01	0
0	1	00	11	0
1	1	00	01	0
1	0	11	11	1

$\cancel{Q_1^+ \; Q_2^+}$

$= D_1 \quad D_2$

$$D_1 = \overline{Q_2}Q_1 + A(Q_1 \oplus Q_2)$$

$$D_2 = A + Q_1\overline{Q_2}$$

3 portes ET, 2 portes OU, 1 porte XOR

Exemple 2: Distributeur de bonbons

- Une machine de bonbons distribue un bonbon lorsque l'on introduit 15 sous dans celle-ci. La machine possède deux détecteurs de pièces, un pour les pièces de 5 sous (« P5 ») et un autre pour les pièces de 10 sous (« P10 »). La machine possède 2 sorties D et R, la première actionne le distributeur de bonbon (« D ») et la deuxième assure la restitution des pièces lorsque le montant introduit est supérieur à 15 sous (« R »).
- Le cahier des charges est le suivant :
  - On ne peut introduire que des pièces de 5 ou 10 sous.
  - Deux pièces ne peuvent être introduites/détectées au même moment;
  - Une pièce n'est détectée que pendant un seul cycle de l'horloge de la machine à états. Entre deux pièces introduites successivement, le capteur retourne à l'état 0 pendant au moins un cycle d'horloge.
- La machine synthétisée sera une machine de Moore. La méthode de synthèse sera la méthode du risque minimal.

Exemple 2: distributrice de bonbons

- Etats Possibles (Que doit on se rappeler ?) : « raisonnement sur les pièces »

1:	Initial	: mise sous tension (pas de pièce)	DR = 00
2:	Pas Pièce	: Pas de pièce détectée	DR = 00
3:	S_5	: Pièce de 5 détectée (Somme = 5)	DR = 00
4:	S_2*5	: 2 Pièces de 5 détectées (Somme = 10)	DR = 00
5:	S_3*5	: 3 Pièces de 5 détectées (Somme = 15)	DR = 10
6:	S_10	: Pièce de 10 détectée (Somme = 10)	DR = 00
7:	S_2*10	: 2 Pièces de 10 détectées (Somme = 20)	DR = 11
8:	S_15	: 1 Pièce de 10 et 1 de 5 détectées (Somme = 15)	DR = 10

Etats : 1 et 2
4 et 6 fusionnables
5 et 8

Rq : les états fusionnables ont la même sortie

Exemple 2: distributrice de bonbons

- Etats Possibles (Que doit on se rappeler ?) : « raisonnement sur la somme »

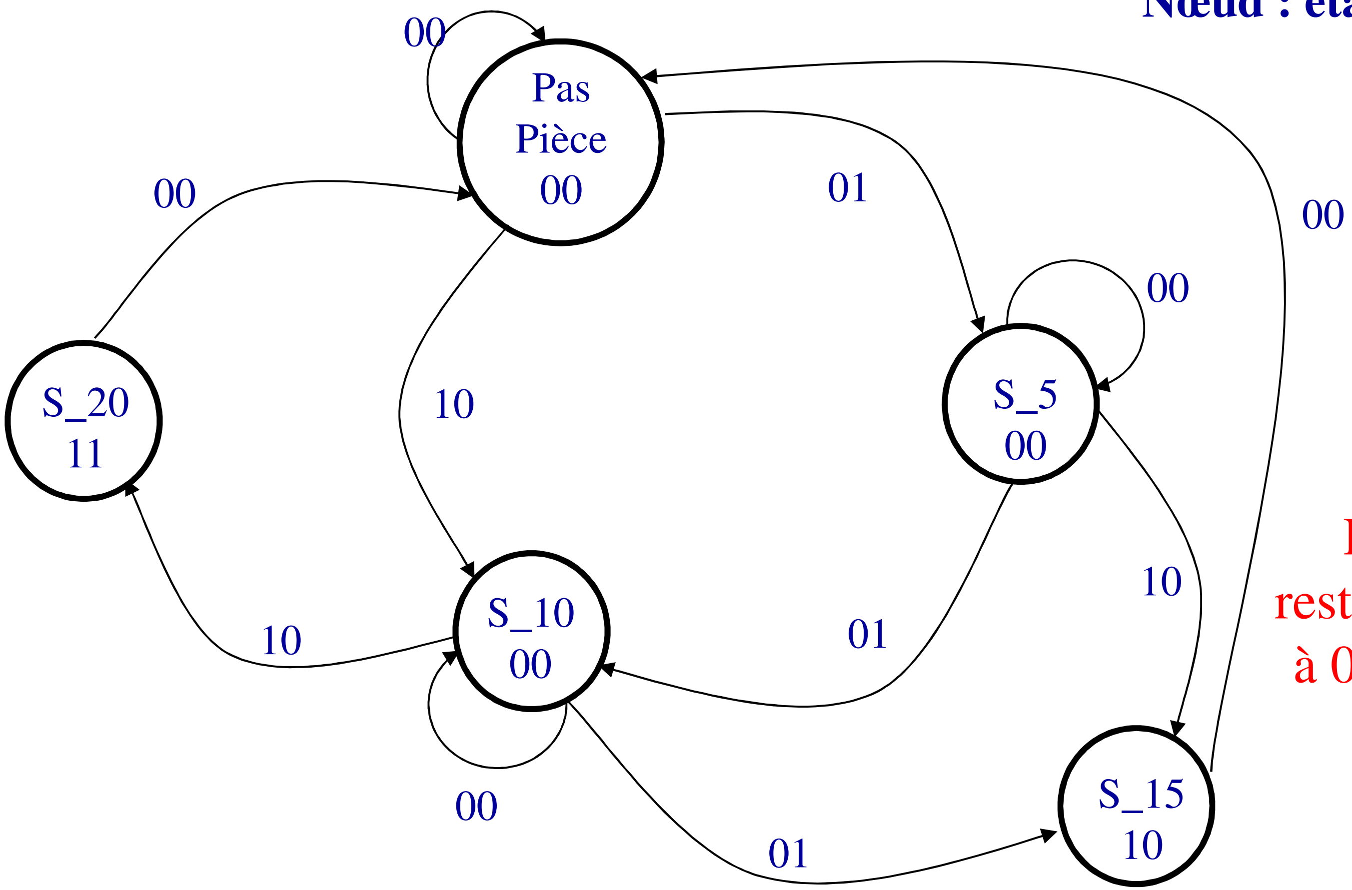
1:	Initial	: mise sous tension (pas de pièce)	DR = 00
2:	Pas Pièce	: Somme = 0	DR = 00
3:	S_5	: Somme = 5	DR = 00
4:	S_10	: Somme = 10	DR = 00
5:	S_15	: Somme = 15	DR = 10
7:	S_20	: Somme = 20	DR = 11

Etats : 1 et 2 fusionnables

Exemple 2: distributrice de bonbons

- Graphe des états :

Format :
Arc : entrées : P10,P5
Nœud : état/sorties : DR

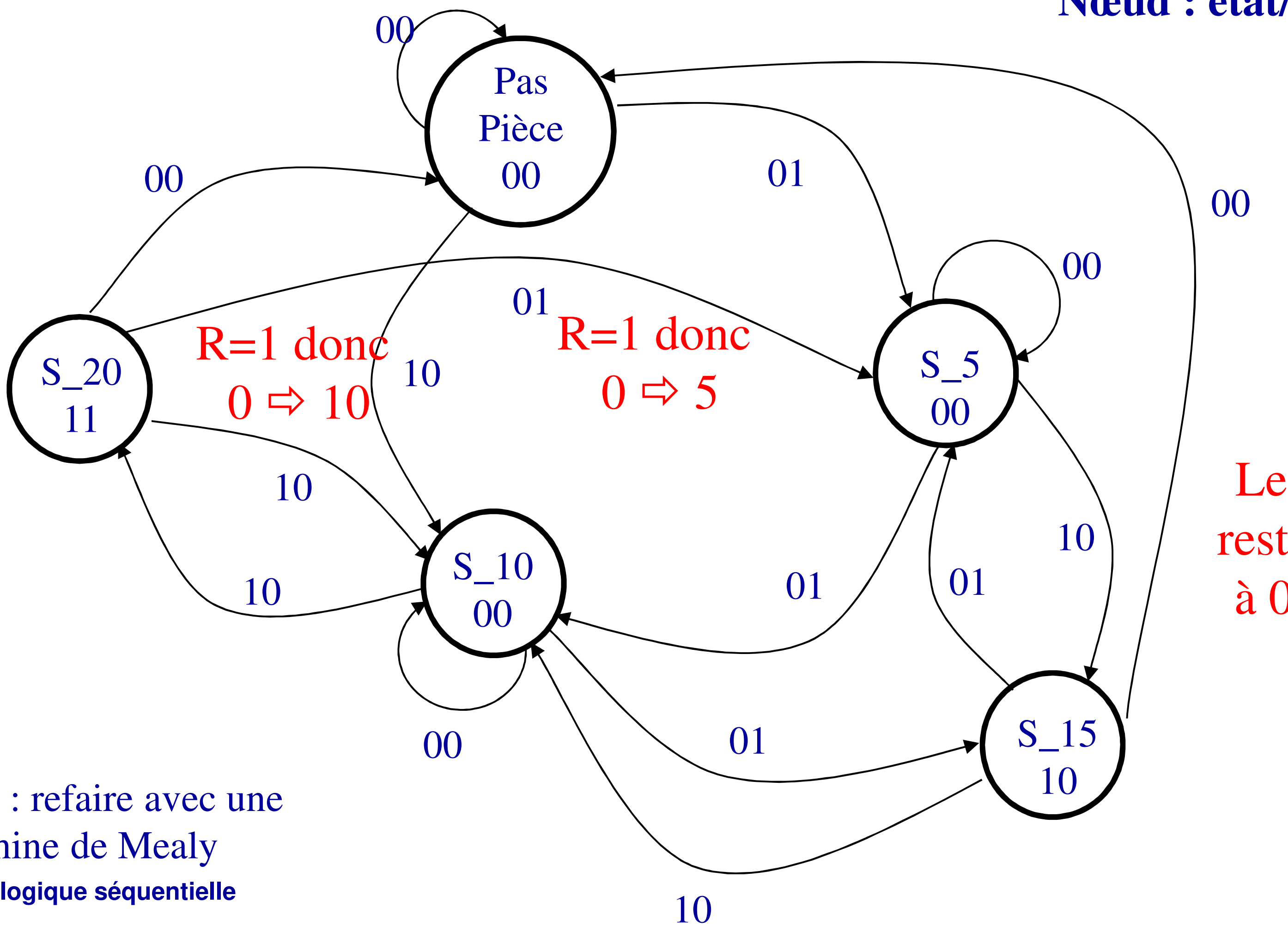


Les capteurs restent une période à 0 après passage d'une pièce

Exemple 2: distributrice de bonbons

- Graphe des états :

Format :
Arc : entrées : P10,P5
Nœud : état/sorties : DR



Le capteur excité restent une période à 0 après passage d'une pièce

Exercice : refaire avec une machine de Mealy

Minimisation du nombre d'état :

- **La minimisation des états à pour objectif de réduire au minimum le nombre d'états (intéressant car diminue la taille du hardware)**

- En règle générale une table des états créée à partir d'un cahier des charges n'est pas minimale, alors il faut :
  - Identifier **les états équivalents (redondant)** :

    Deux états sont équivalents si pour toute entrée X_k, les sorties sont identiques et les états suivants respectifs sont eux-mêmes équivalents ou égaux.

    Remplacer tous les états équivalents par un seul état.

- Cette étape peut être très simple si le concepteur a fait attention lors de l'écriture de la table des états !

Minimisation du nombre d'états :

Table Primitive

1

S	X = 0	X = 1	Y
A	D	B	0
B	C	D	1
C	A	B	1
D	C	D	1
	S^+		

2

S	0	1	Y
A	D	B	0
B	C	D	1
C	A	B	1
~~D~~	~~C~~	~~D~~	~~1~~
	S^+		

3

S	0	1	Y
A	B	B	0
B	C	B	1
C	A	B	1
~~D~~	~~C~~	~~D~~	~~1~~
	S^+		

4

S	0	1	Y
A	B	B	0
B	C	B	1
C	A	B	1
	S^+		

Table Réduite

Minimisation du nombre d'état :

	X			
S	0	1	Y	Z
A	D	B	0	0
B	C	D	1	0
C	A	B	1	0
D	C	D	1	1
	S^+			

?

Minimisation du nombre d'état :

X

S	0	1	Y
A	B	C	0
B	C	D	0
C	A	B	1
D	A	B	1
~~E~~	~~C~~	~~D~~	~~0~~

S^+

Table Primitive des états

2

S	0	1	Y
A	B	C	0
B	C	C	0
C	A	B	1
~~D~~	~~A~~	~~B~~	~~1~~

S^+

3

S	0	1	Y
A	B	C	0
B	C	C	0
C	A	B	1

S^+

Table des états réduite

Procédure à suivre pour la synthèse d'une machine d'état synchrone

Le plus difficile mais le plus intéressant

1. Construire le graphe et table des états à partir du cahier des charges
2. Minimiser le nombre d'états
3. Choisir les variables d'états et coder les états

Automatique

4. Construire la table de transition/sortie à partir de la table des états/sortie
5. Choisir le type de bascules (D, J-K, etc.)
6. Construire la table d'excitation des bascules à partir de la table de transition
7. Déterminer les équations d'excitation des bascules à partir de la table d'excitation
8. Déterminer l'équation du circuit combinatoire de sortie à partir de la table d'excitation
9. Etude des états hors cycle et modification
10. Elimination des aléas d'entrée et de sortie

Etape n°3 : Codage des états

- Quel code binaire choisir pour chaque état ?
- Exemple 1: Soit 3 états A, B, C ($s = 3$):
  - Combien de bits sont nécessaires ?

    $$n >= \log_2(s) \rightarrow n >= 2$$

    (Rq: parfois 2^n est supérieur au nombre minimum requis s !)
  - Avec # bits d'état, quelle combinaison (codage d'état) doit être utilisée pour chaque état ?

Nom de l'état	Codage possible 1	2	3	4
A	00	01	01	10
B	01	11	00	00
C	10	10	11	01

$\Rightarrow$ 4 choix pour A, 3 choix pour B, 2 choix pour C

$$4 \cdot 3 \cdot 2 = 4!/1! = \underline{24 \text{ possibilités !!!}}$$

Codage des états

- Exemple 2: Soit 5 états : A, B, C, D, E et 3 bits de codage, Combien de possibilité de codage sont offertes ?

$$8 \cdot 7 \cdot 6 \cdot 5 \cdot 4 \;=\; 8!\,/\,3! \;=\; \underline{6720}$$

Ou d'une manière générale,

$$\frac{2^n\,! \;:\; (\text{ nombre de codes possibles})!}{(2^n - s)! \;:\; (\text{ nombre de codes inutilisés})!}$$

- Quels sont les conséquences d'un bon codage des états ?

  – ENORMES effets sur la complexité du circuit combinatoire d'entrée et de sortie ET donc sur le coût du montage.

- Comment trouver le meilleur codage ?

  – La seule solution pour arriver au meilleur codage est de tous les essayer et de déterminer à chaque fois les équations des CCE et CCS résultants.

  LONG et PEU PRATIQUE !

  – Sinon l'utilisation de règles empiriques qui permettent d'arriver à des résultats relativement bon par rapport à l'investissement en temps.

Codage des états : Règles à suivre

Dans l'ordre :

- Choisir un code pour l'état initial qui soit facile à réaliser : (tout à 0 où 1)
- Utiliser librement les 2^n états pour obtenir le meilleur codage (pas seulement 0,1,…,s-1)
- Définir des bits ou des combinaisons ayant des significations particulières par rapport aux entrées et sorties (**codes décomposés**). Dans ce cas, il est possible d'utiliser plus de variables d'états que nécessaire.
- Minimiser le nombre de variables d'état commutant à chaque changement d'état :
  - Les états ayant même état futur pour une entrée donnée doivent être adjacents.
  - Les états qui ont même antécédent doivent être adjacents.

Exemple 3 : Codage des états

Exemple : Soit la table des états (5) suivante :

Codages possibles pour coder 5 états

	AB				
S	00	01	11	10	Z
INIT	A0	A0	A1	A1	0
A0	OK_A0	OK_A0	A1	A1	0
A1	A0	A0	OK_A1	OK_A1	0
OK_A0	OK_A0	OK_A0	OK_A1	A1	1
OK_A1	A0	OK_A0	OK_A1	OK_A1	1

Exemple 3 : Codage des états

	$Q_1Q_2Q_3$
INIT	0 0 0
A0	0 0 1
A1	0 1 0
OK_A0	0 1 1
OK_A1	1 0 0

	$Q_1Q_2Q_3$
INIT	0 0 0
A0	1 0 0
A1	1 0 1
OK_A0	1 1 0
OK_A1	1 1 1

- Binaire naturel
  - Le plus simple, PAS le meilleur car codage arbitraire sans réflexion
- Code Décomposé
  - Etat initial = 'tout à 0' pour un RESET facilement réalisable
  - L'état INIT est différencié, alors on utilise $Q_1 = 1$ pour tous les autres codes ainsi $D_1=1$
  - $Z = 1$ dans seulement 2 cas, aussi on utilise $Q_2 = 1$ pour les états ou $Z = 1$ alors $Z = Q_2$
  - On utilise $Q_3 = 1$ pour les transitions qui ont pour cause A=1 (A_1 et OK_A_1) ainsi $D_3=A$

Exemple 3 : Codage des états

	Q_1.....Q_5
INIT	0 0 0 0 1
A0	0 0 0 1 0
A1	0 0 1 0 0
OK_A	0 1 0 0 0
OK_A1	1 0 0 0 0

- Codage 'One Hot'
  - Utilisation d'autant de bit d'état que d'état (plus que le minimum !)
  - Facile à coder et le CCE est facile à réaliser en général
  - Le CCS est réduit à sa plus simple expression si la sortie est vrai pour un seul état sinon une porte OU suffit.

	Q_1....Q_4
INIT	0 0 0 0
A0	0 0 0 1
A1	0 0 1 0
OK_A	0 1 0 0
OK_A1	1 0 0 0

- Codage 'Almost One Hot'
  - 'Almost One Hot' est le même codage que le 'One Hot', mais avec un bit de codage en moins.
  - Utilisation du code 000 pour le RESET
  - Logique de décodage pour la transition vers l'état 000

Ces deux codes amènent souvent des aléas de fonctionnement (cycles pièges) car de nombreux états sont inutilisés

Codage des états indéfinis
Compromis Risque/Coût du codage

- Si des états sont non utilisés (le nombre d'états possibles $2^n > s$), alors deux stratégies sont possibles :

- **Risque Minimum** = plus sur = plus cher
  - On considère que des perturbations peuvent amener la machine dans des états non utilisés (non définis). Dans ce cas, TOUS les états suivants de ces états inutilisés sont placés arbitrairement comme étant l'état initial ou 'idle'.
- **Coût Minimum** = comporte des risques = moins cher
  - On considère que la machine d'état ne peut jamais arriver dans ces état indéfinis. Dans ce cas, les états suivants et la sortie de ces états sont considérés comme étant indéfinis, ce qui permet de réduire sensiblement les équations de la machine d'état.

Codage des états indéfinis
Compromis Risque/Coût du codage

Q_1Q_0	S	X = 0	X = 1	Z
00	A	A	B	0
01	B	C	B	0
10	C	B	A	1

S^+

Que faire de l'état 11 ?

Q_1Q_0	X = 0	X = 1	Z
00	00	01	0
01	10	01	0
10	01	00	1

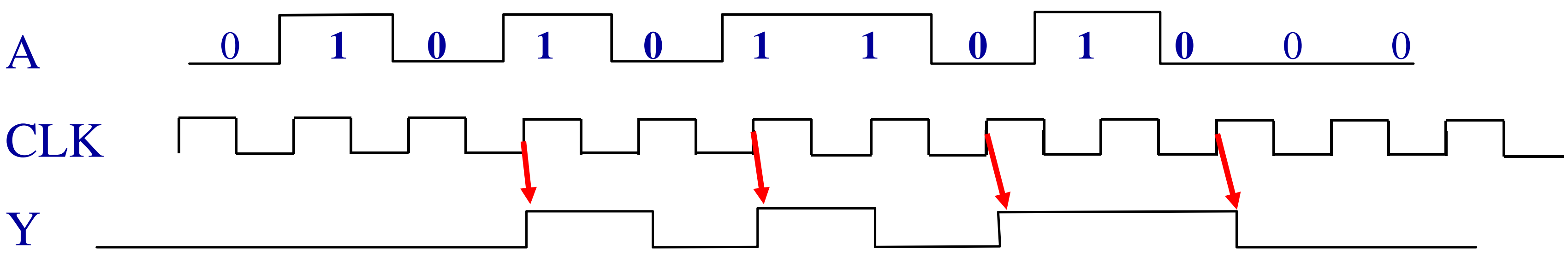
Avec ROUGE = coût minimum

VERT = risque minimum

Synthèse : Exemple 3

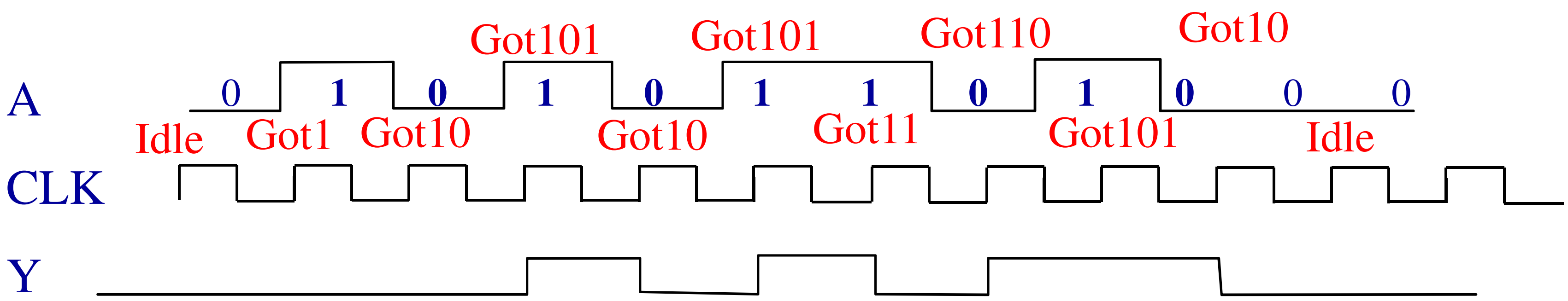
- Cahier des charges (Détecteur de séquence)
  - Synthèse d'une machine d'état avec 1 entrée et 1 sortie : A et Y.
  - Y doit passer à 1 lorsque la séquence d'entrée 1 1 0 ou 1 0 1 a été détectée pendant les 3 derniers fronts actifs d'horloge sinon Y = 0.
  - Les séquences d'entrée correctes se chevauchant sont acceptées
  - Synthèse coût minimal

- Interprétation du cahier des charges



Synthèse Exemple : 3

- Etats Possible (Que doit on se rappeler ?)
  - Idle : mise sous tension ou de 1 détecté Y = 0
  - Got1 : Premier 1 détecté Y = 0
  - Got10 : Séquence A = 10 détectée sur 2 derniers fronts Y = 0
  - Got101 : Séquence A = 101 détectée sur 3 derniers fronts Y = 1
  - Got11 : Séquence A = 11 détectée sur 2 derniers fronts Y = 0
  - Got110 : Séquence A = 110 détectée sur 3 derniers fronts Y = 1



Synthèse : Exemple 3

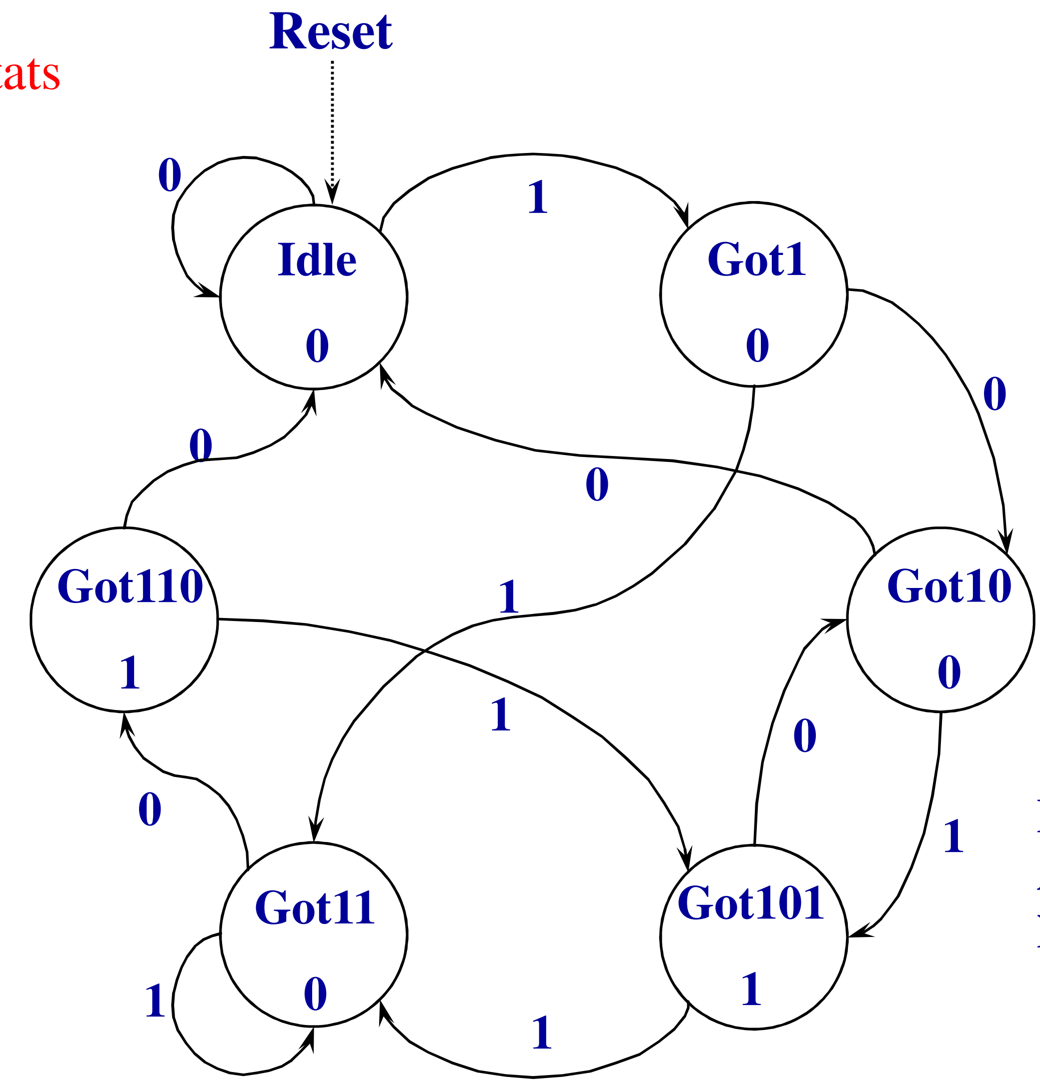
Séquences à repérer : 101 et 110

S	A = 0	A = 1	Y
Idle	Idle	Got1	0
Got1	Got10	Got11	0
Got10	Idle	Got101	0
Got101	Got10	Got11	1
Got11	Got110	Got11	0
Got110	Idle	Got101	1

S^+

Synthèse : Exemple 3

Graphe des états



Format :
Arc : entrée A
Nœud : état/sortie Y

Synthèse : Exemple 3

- Etape 2: Minimisation du nombre d'états ✓
- Etape 3: Codage des états :
  - Etat initial 'tout à 0'
  - $Q_1 = Y$
  - $Q_3^+ = A$
  - Minimisation du nombre de commutation

Q_1	Q_2	Q_3	S	A = 0	A = 1	Y
0	0	0	IDLE	IDLE	Got1	0
0	0	1	Got1	Got10	Got11	0
0	1	0	Got10	IDLE	Got101	0
1	1	1	Got101	Got10	Got11	1
0	1	1	Got11	Got110	Got11	0
1	1	0	Got110	IDLE	Got101	1

S^+

Synthèse : Exemple 3

- Etape 4: Table de Transition/sortie
- Etape 5: Choix du type de bascule ➔ D
- Etape 6: Table d'excitation
  - Même que la table de Transition
  - Choix du coût minimum

$Q_1\ Q_2\ Q_3$	A = 0	A = 1	Y
0 0 0	000	001	0
0 0 1	010	011	0
0 1 0	000	111	0
1 1 1	010	011	1
0 1 1	110	011	0
1 1 0	000	111	1
1 0 0	$\phi\phi\phi$	$\phi\phi\phi$	ϕ
1 0 1	$\phi\phi\phi$	$\phi\phi\phi$	ϕ

Etats indéfinis? (1 0 0, 1 0 1)

$\cancel{Q_1^+\ Q_2^+\ Q_3^+}$

$= D_1\ D_2\ D_3$

$Y = Q_1$

Synthèse : Exemple 3 (coût minimal)

- Etape 7: CCE
  - D1, D2, D3 = F (A, Q1, Q2, Q3)

D_1 :

Q_3 A \ Q_1 Q_2	00	01	11	10
00				ϕ
01		1	1	ϕ
11				ϕ
10		1		ϕ

$$D_1 = \overline{Q_1} Q_2 Q_3 \overline{A} + Q_2 \overline{Q_3} A$$

3 portes ET, 2 portes OU

$$D_2 = Q_2 A + Q_3$$

D_2 :

Q_3 A \ Q_1 Q_2	00	01	11	10
00				ϕ
01		1	1	ϕ
11	1	1	1	ϕ
10	1	1	1	ϕ

$$D_3 = A$$

D_3 :

Q_3 A \ Q_1 Q_2	00	01	11	10
00				ϕ
01	1	1	1	ϕ
11	1	1	1	ϕ
10				ϕ

Synthèse : Exemple 3 (risque minimal)

- Etape 7: CCE
  - D1, D2, D3 = F (A, Q1, Q2, Q3)

D_1 :

$Q_3 A$ \ $Q_1 Q_2$	00	01	11	10
00				
01		1	1	
11				
10		1		

$$D_1 = \overline{Q_1}Q_2Q_3\overline{A} + Q_2\overline{Q_3}A$$

$\boxed{\text{5 portes ET, 4 portes OU}}$

$$D_2 = Q_2A + Q_3\left(\overline{Q_1} + Q_2\right)$$

D_2 :

$Q_3 A$ \ $Q_1 Q_2$	00	01	11	10
00				
01		1	1	
11	1	1	1	
10	1	1	1	

$$D_3 = A\left(\overline{Q_1} + Q_2\right)$$

D_3 :

$Q_3 A$ \ $Q_1 Q_2$	00	01	11	10
00				
01	1	1	1	
11	1	1	1	
10				

Procédure à suivre pour la synthèse d'une machine d'état synchrone

Le plus difficile mais le plus intéressant

1. Construire le graphe et table des états à partir du cahier des charges
2. Minimiser le nombre d'états
3. Choisir les variables d'états et coder les états

Automatique

4. Construire la table de transition/sortie à partir de la table des états/sortie
5. Choisir le type de bascules (D, J-K, etc.)
6. Construire la table d'excitation des bascules à partir de la table de transition
7. Déterminer les équations d'excitation des bascules à partir de la table d'excitation
8. Déterminer l'équation du circuit combinatoire de sortie à partir de la table d'excitation
9. Etude des états hors cycle et modification
10. Elimination des aléas d'entrée et de sortie

Exemple 4: Synthèse d'un chenillard

On désire réaliser un séquenceur à 4 bits D,C,B,A, présentant le cycle suivant :

DCBA = 0001, 0010, 0100, 1000, 0001, ……

Les bascules utilisées sont des bascules D synchrones actives sur front descendant. La méthode de synthèse sera la méthode du coût minimal.

-a] Établir le diagramme des états représentant cette machine.

-b] Établir la table des excitations correspondant à ce graphe.

-c] Donner les équations des excitations de chaque bascule (synthèse coût minimale).

-d] Dessiner le logigramme correspondant.

-e] On cherche maintenant à savoir si il existe des cycles pièges et les corriger le cas échéant. Pour cela, écrire la table de transition complète (selon le modèle donné ci-dessous).

-f] Dessiner le graphe des états complets.

Nombre de bascules :

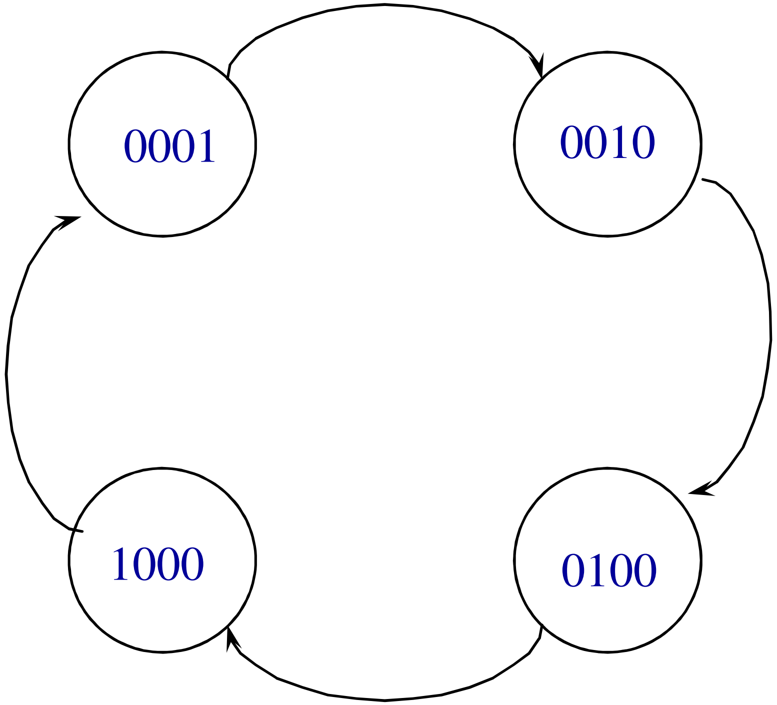
2 ➡ Minimisation du nombre de bascules (recodage de l'état par le CCS)

4 ➡ Minimisation du circuit combinatoire de sortie

Exemple 4: Synthèse d'un séquenceur

Minimisation du circuit combinatoire de sortie

Graphe des états « nominal »



Codage 'one hot'

Table des états

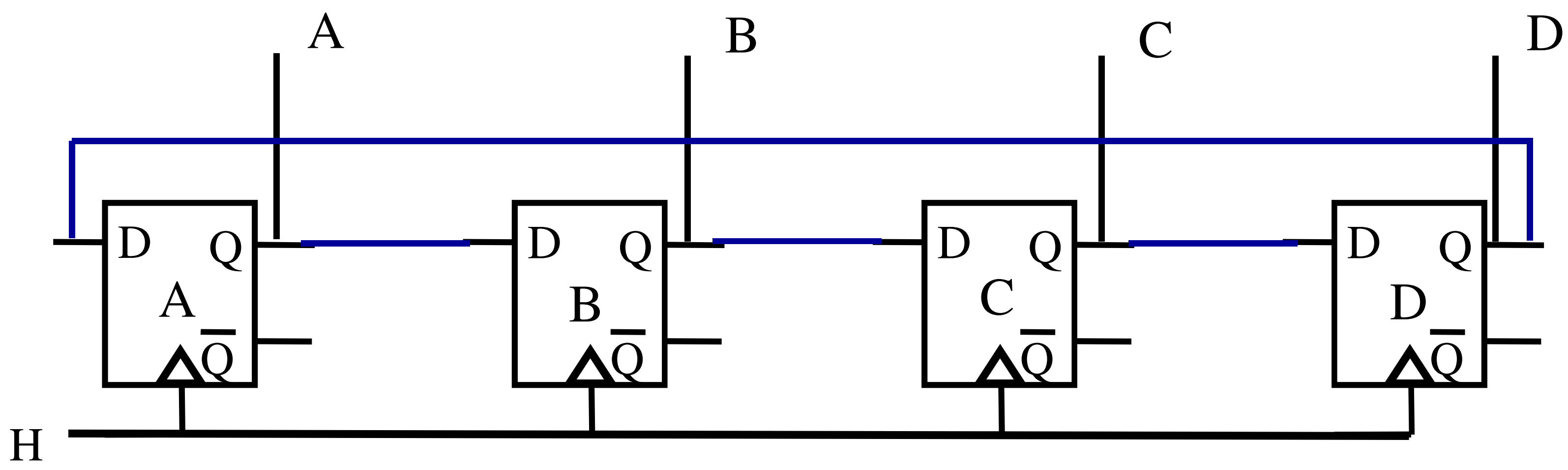
S	S^+	D_D D_C D_B D_A
0001	0010	0 0 1 0
0010	0100	0 1 0 0
0100	1000	1 0 0 0
1000	0001	0 0 0 1

Équations des excitations avec une synthèse coût minimal

$$D_D = Q_C$$
$$D_c = Q_B$$
$$D_B = Q_A$$
$$D_A = Q_D$$

Exemple 4: Synthèse d’un séquenceur

Logigramme :

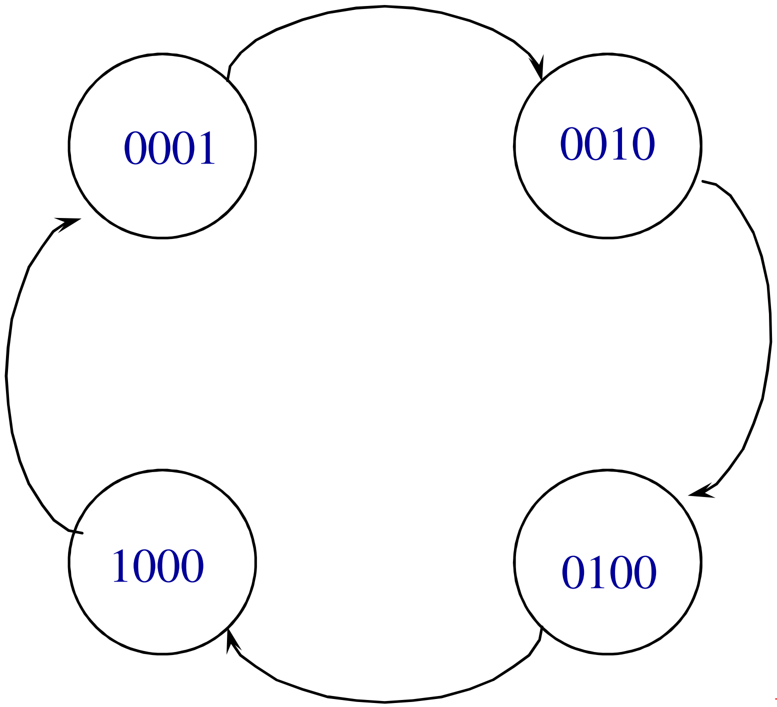


$D_A = Q_D$ $D_B = Q_A$ $D_c = Q_B$ $D_D = Q_C$

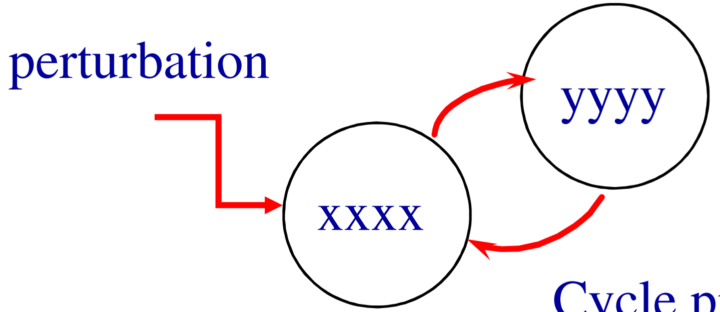
Exemple 4 : Synthèse d'un séquenceur

Que se passe-t-il pour les états hors cycle :

Cycle nominal :



Etats hors cycle nominal :



Cycle piège :

La machine reste bloquée dans ce « cycle piège »

• Modification des équations d'excitations afin d'éliminer ce cycle

• Utilisation des entrées de forçage

Exemple 4: Synthèse d'un séquenceur

Graphe complet des états

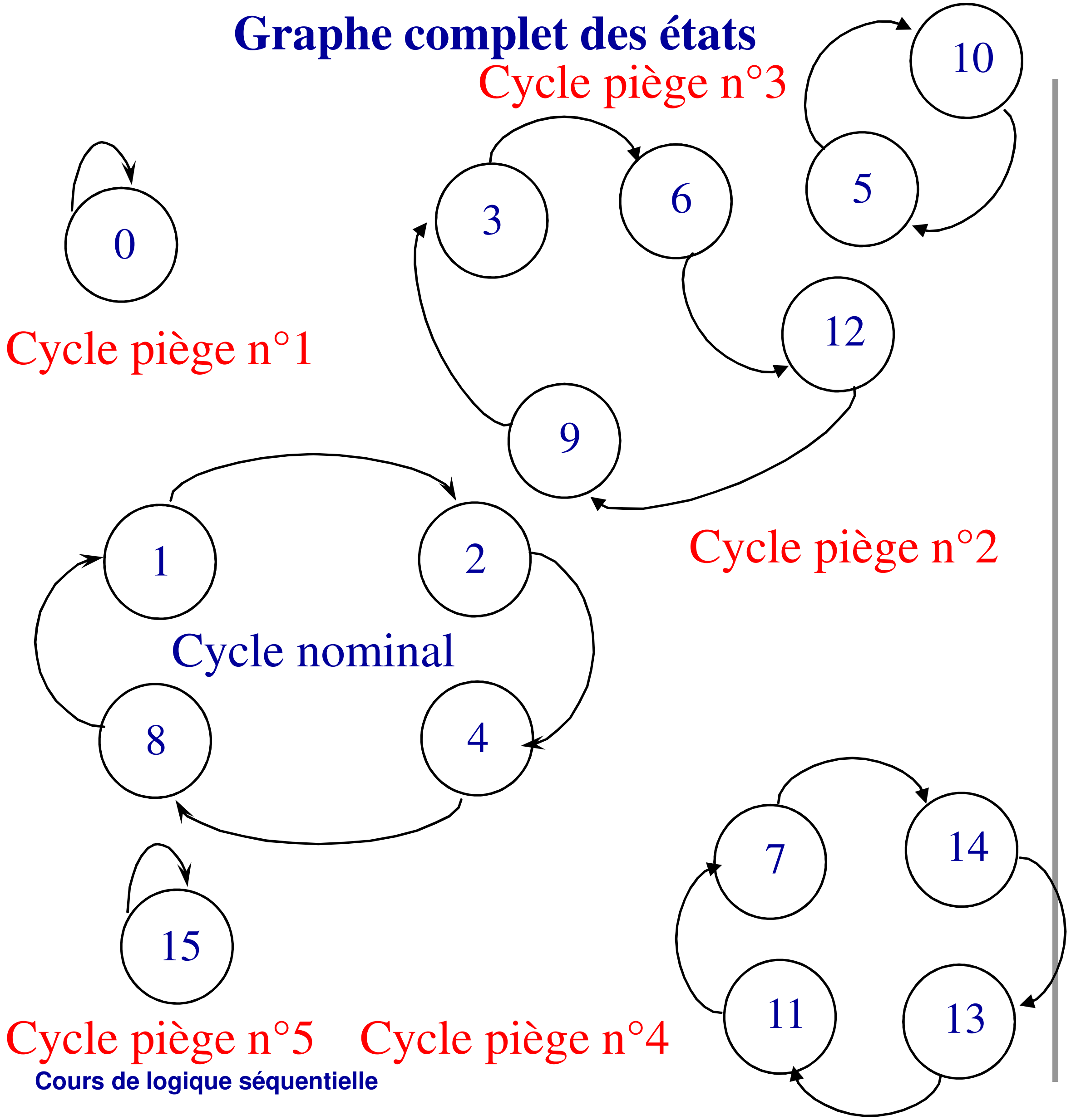


Table complète des états

	S	S^+	
0	0000	0000	0
1	0001	0010	2
2	0010	0100	4
3	0011	0110	6
4	0100	1000	8
5	0101	1010	10
6	0110	1100	12
7	0111	1110	14
8	1000	0001	1
9	1001	0011	3
10	1010	0101	5
11	1011	0111	7
12	1100	1001	9
13	1101	1011	11
14	1110	1101	13
15	1111	1111	15

Exemple 4: Synthèse d'un séquenceur

Modification des équations d'excitations : cycle 1

Rupture du cycle piége n°1 en modifiant $D_A=Q_D$.

On veut que pour état 0 et état 8, l'état futur soit l'état 1 :D_A =1

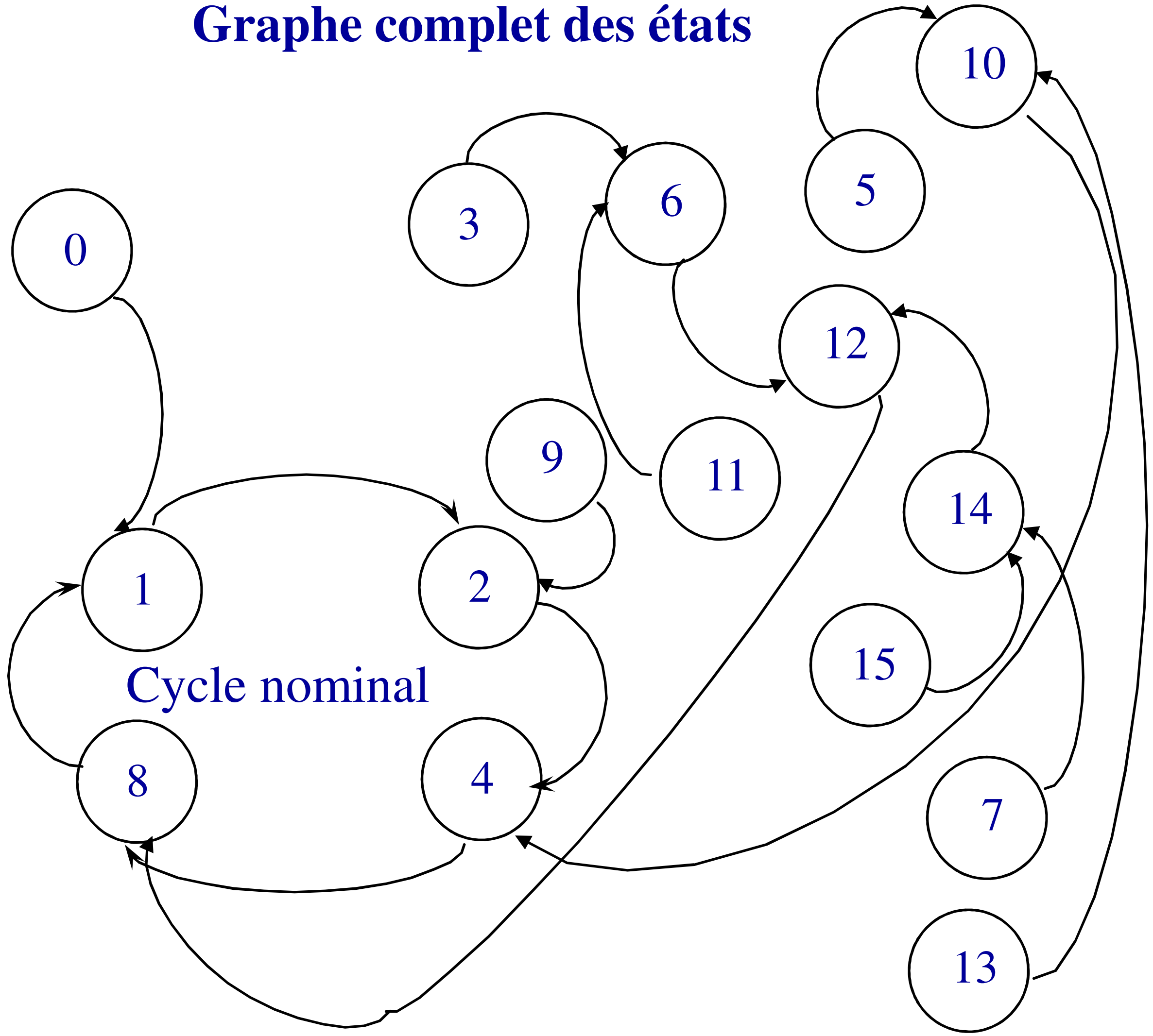
$$D_A = Q_D \overline{Q_C}\,\overline{Q_B}\,\overline{Q_A} + \overline{Q_D}\,\overline{Q_C}\,\overline{Q_B}\,\overline{Q_A}$$

$$D_A = \overline{Q_C}\,\overline{Q_B}\,\overline{Q_A}$$

D'ou la nouvelle Table de transition :

Exemple 4: Synthèse d’un séquenceur

Graphe complet des états



Disparition des Cycles piège !!!!

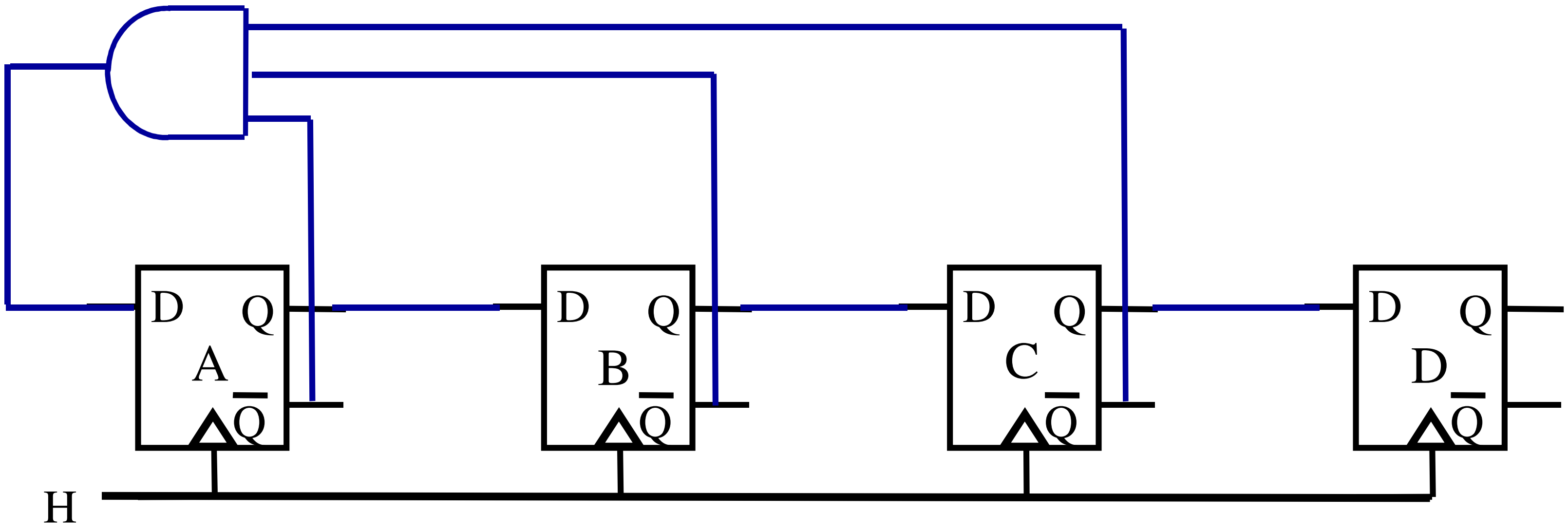
Table complète des états

	S	S^+	
0	0000	0001	1
1	0001	0010	2
2	0010	0100	4
3	0011	0110	6
4	0100	1000	8
5	0101	1010	10
6	0110	1100	12
7	0111	1110	14
8	1000	0001	1
9	1001	0010	2
10	1010	0100	4
11	1011	0110	6
12	1100	1000	8
13	1101	1010	10
14	1110	1100	12
15	1111	1110	14

Exemple 4: Synthèse d'un séquenceur

Logigramme :

$D_A = \overline{Q_C}\,\overline{Q_B}\,\overline{Q_A}$



$D_B = Q_A$ $D_c = Q_B$ $D_D = Q_C$

Exemple 4: Synthèse d’un séquenceur

Minimisation du nombre de bascules

Graphe des états

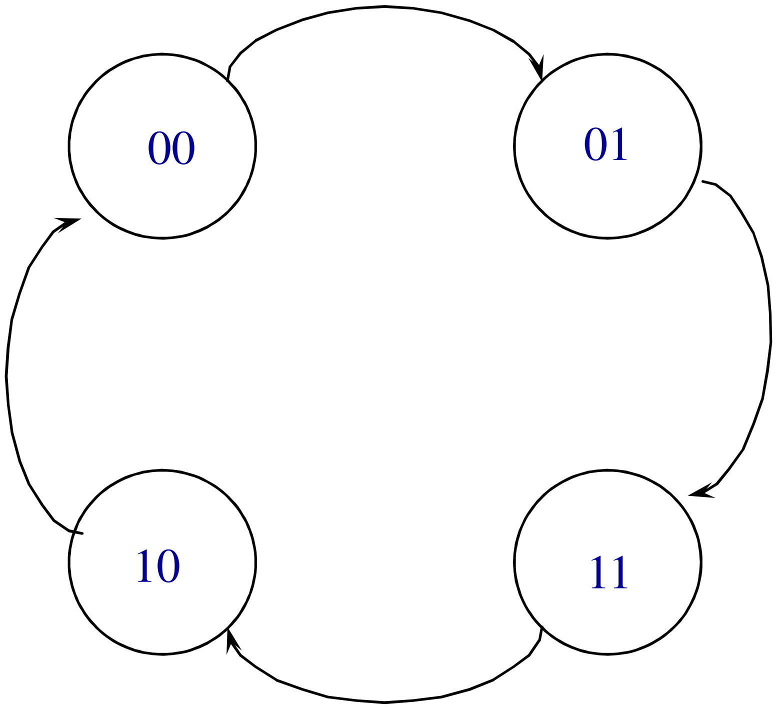


Table des états

S	S^+	D_B	D_A
00	01	0	1
01	11	1	1
11	10	1	0
10	00	0	0

Équations des excitations

$$D_B = Q_A$$
$$D_A = \overline{Q_B}$$

Pas d’état hors cycle nominal

Exemple 4: Synthèse d'un séquenceur

Minimisation du nombre de bascules

Reconstruction de la séquence par le CCS

Table de sortie

S	DCBA
00	0001
01	0010
11	0100
10	1000

$$D = Q_B \overline{Q_A}$$

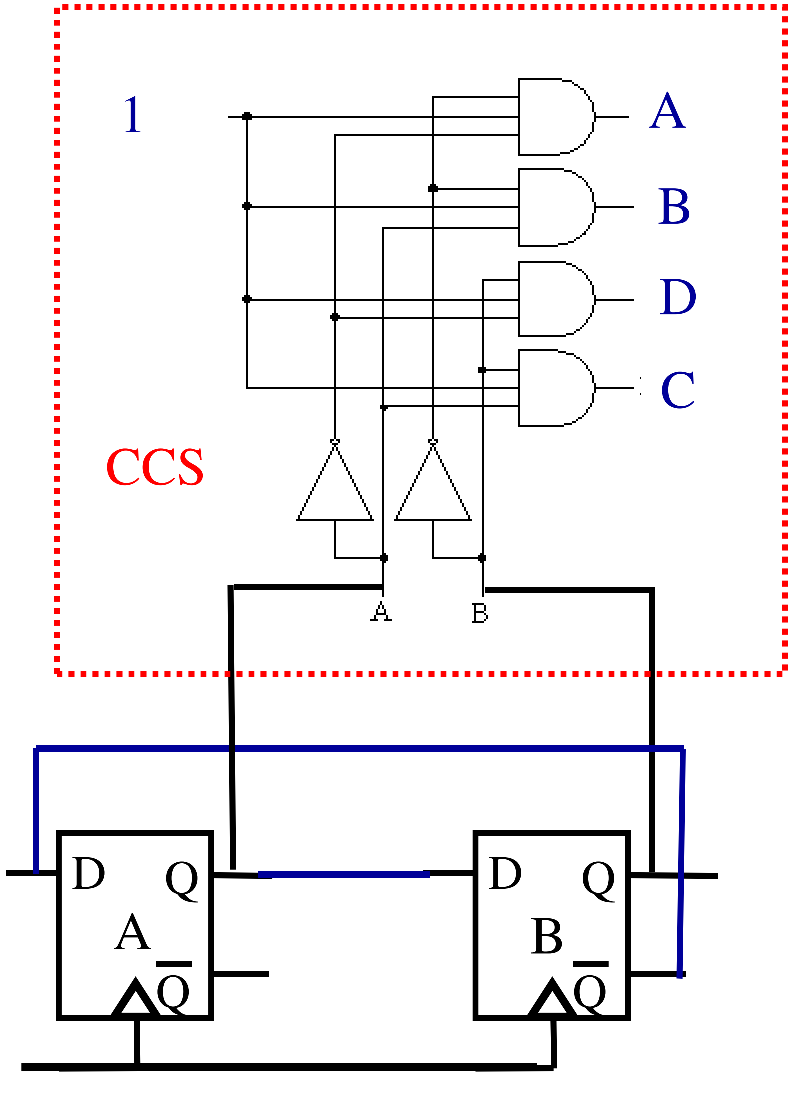
$$C = Q_B Q_A$$

$$B = \overline{Q_B} Q_A$$

$$A = \overline{Q_B}\,\overline{Q_A}$$

Exemple 4: Synthèse d'un séquenceur

Utilisation d'un démultiplexeur

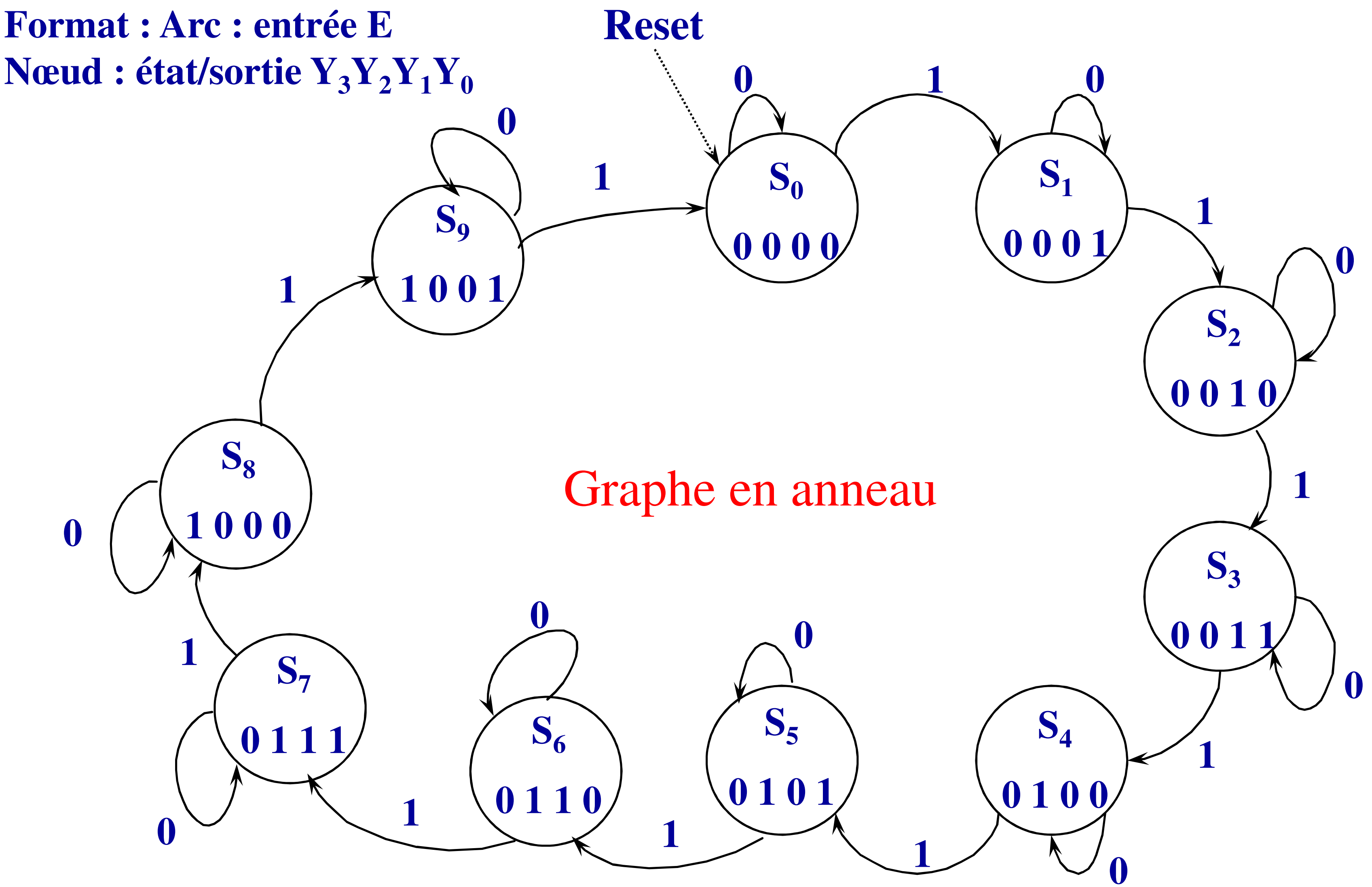


Exemple 5: Synthèse d'un compteur

On désire faire la synthèse d'une machine synchrone (horloge : H) possédant une entrée E et 4 sorties (Y_0, Y_1, Y_2, Y_3). Cette machine compte en BCD le nombre de fronts actifs de l'horloge (front montant) lorsque l'entrée E est à un niveau haut sinon elle reste bloquée sur la dernière valeur comptée lorsque l'entrée E est à un niveau bas. On utilisera des bascules D et la méthode du coût minimal pour cette synthèse.

Construire le graphe des états de ce compteur :

Exemple 5 : Graphe des états



Exemple 5 : Table des états

S	E = 0 (S^+)	E = 1 (S^+)	OUT Y_3	Y_2	Y_1	Y_0
S_0	S_0	S_1	0	0	0	0
S_1	S_1	S_2	0	0	0	1
S_2	S_2	S_3	0	0	1	0
S_3	S_3	S_4	0	0	1	1
S_4	S_4	S_5	0	1	0	0
S_5	S_5	S_6	0	1	0	1
S_6	S_6	S_7	0	1	1	0
S_7	S_7	S_8	0	1	1	1
S_8	S_8	S_9	1	0	0	0
S_9	S_9	S_0	1	0	0	1

Exemple 5 : Table de transition

En utilisant ce tableau des états, écrire la table de transition/sortie en utilisant le codage binaire naturel et la méthode du coût minimal. On utilisera un codage d'état comportant toutes les variables d'état à 0 lorsque aucun front n'a été détecté. Quels sont les avantages de ce codage ?

- Initialisation très simple
- Pas de CCS (de 0 à 9 : binaire naturel = BCD)

Nombre de bascules ?

10 états utiles → 4 bascules → 16 états codés

↓

6 états hors cycle

Exemple 5 : Table de transition

S	$Q_3Q_2Q_1Q_0$	0	1	Y_3	Y_2	Y_1	Y_0
S_0	0 0 0 0	0 0 0 0	0 0 0 1	0	0	0	0
S_1	0 0 0 1	0 0 0 1	0 0 1 0	0	0	0	1
S_2	0 0 1 0	0 0 1 0	0 0 1 1	0	0	1	0
S_3	0 0 1 1	0 0 1 1	0 1 0 0	0	0	1	1
S_4	0 1 0 0	0 1 0 0	0 1 0 1	0	1	0	0
S_5	0 1 0 1	0 1 0 1	0 1 1 0	0	1	0	1
S_6	0 1 1 0	0 1 1 0	0 1 1 1	0	1	1	0
S_7	0 1 1 1	0 1 1 1	1 0 0 0	0	1	1	1
S_8	1 0 0 0	1 0 0 0	1 0 0 1	1	0	0	0
S_9	1 0 0 1	1 0 0 1	0 0 0 0	1	0	0	1
S_{10}	1 0 1 0	$\phi\ \phi\ \phi\ \phi$	$\phi\ \phi\ \phi\ \phi$	ϕ	ϕ	ϕ	ϕ
S_{11}	1 0 1 1	$\phi\ \phi\ \phi\ \phi$	$\phi\ \phi\ \phi\ \phi$	ϕ	ϕ	ϕ	ϕ
S_{12}	1 1 0 0	$\phi\ \phi\ \phi\ \phi$	$\phi\ \phi\ \phi\ \phi$	ϕ	ϕ	ϕ	ϕ
S_{13}	1 1 0 1	$\phi\ \phi\ \phi\ \phi$	$\phi\ \phi\ \phi\ \phi$	ϕ	ϕ	ϕ	ϕ
S_{14}	1 1 1 0	$\phi\ \phi\ \phi\ \phi$	$\phi\ \phi\ \phi\ \phi$	ϕ	ϕ	ϕ	ϕ
S_{15}	1 1 1 1	$\phi\ \phi\ \phi\ \phi$	$\phi\ \phi\ \phi\ \phi$	ϕ	ϕ	ϕ	ϕ

$Q_3^+Q_2^+Q_1^+Q_0^+$

Codage Coût Minimal : ϕ

Exemple 5 : Équations d'évolution

Avec des bascules D : **$Q^+ = D$** (table de transition = table d'évolution)

D_0 :

E=0

$Q_3 Q_2$ \ $Q_1 Q_0$	00	01	11	10
00	0	1	1	0
01	0	1	1	0
11	ϕ	ϕ	ϕ	ϕ
10	0	1	ϕ	ϕ

$Q_0\overline{E}$

E=1

$Q_3 Q_2$ \ $Q_1 Q_0$	00	01	11	10
00	1	0	0	1
01	1	0	0	1
11	ϕ	ϕ	ϕ	ϕ
10	1	0	ϕ	ϕ

$\overline{Q_0}E$

$$D_0 = Q_0\overline{E} + \overline{Q_0}E$$

Exemple 5 : Équations d'évolution

Avec des bascules D : **$Q^+ = D$** (table de transition = table d'évolution)

D_1 :

E=0

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	0	1	1
01	0	0	1	1
11	ϕ	ϕ	ϕ	ϕ
10	0	0	ϕ	ϕ

$Q_1\overline{E}$

E=1

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	1	0	1
01	0	1	0	1
11	ϕ	ϕ	ϕ	ϕ
10	0	0	ϕ	ϕ

$Q_1\overline{Q_0}$

$\overline{Q_3}\,\overline{Q_1}\,Q_0\,E$

Ou $\overline{Q_3}\,E\,(Q_1 \oplus Q_0)$

$$D_1 = Q_1\overline{E} + Q_1\overline{Q_0} + \overline{Q_3}\,\overline{Q_1}\,Q_0\,E$$

Exemple 5 : Équations d'évolution

Avec des bascules D : **$Q^+ = D$** (table de transition = table d'évolution)

D_2 :

E=0

$Q_3 Q_2$ \ $Q_1 Q_0$	00	01	11	10
00	0	0	0	0
01	1	1	1	1
11	ϕ	ϕ	ϕ	ϕ
10	0	0	ϕ	ϕ

$Q_2\,\overline{E}$

E=1

$Q_3 Q_2$ \ $Q_1 Q_0$	00	01	11	10
00	0	0	1	0
01	1	1	0	1
11	ϕ	ϕ	ϕ	ϕ
10	0	0	ϕ	ϕ

$Q_2\,\overline{Q_1}$

$Q_2\,\overline{Q_0}$

$$D_2 \quad Q_2\overline{E} + \quad Q_2\overline{Q_1} \quad + \quad Q_2\overline{Q_0}$$

Exemple 5 : Équations d'évolution

Avec des bascules D : **$Q^+ = D$** (table de transition = table d'évolution)

D_3 :

E=0

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	ϕ	ϕ	ϕ	ϕ
10	1	1	ϕ	ϕ

$Q_3\overline{E}$

E=1

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	ϕ	ϕ	ϕ	ϕ
10	1	0	ϕ	ϕ

$EQ_2Q_1Q_0$

$\overline{Q_0}\,Q_3$

$$D_3 = Q_3\overline{E} + \overline{Q_0}\,Q_3 + EQ_2Q_1Q_0$$

Exemple 5 : Étude des états hors cycle

Détermination des états suivants pour les états hors cycle si existence de cycle piège

⬇

Modification des excitations

$$Q_0^+ = Q_0\overline{E} + \overline{Q_0}E$$

$$Q_1^+ = Q_1\overline{E} + Q_1\overline{Q_0} + \overline{Q_3}\,\overline{Q_1}Q_0E$$

$$Q_2^+ = Q_2\overline{E} + Q_2\overline{Q_1} + Q_2\overline{Q_0}$$

$$Q_3^+ = Q_3\overline{E} + \overline{Q_0}Q_3 + EQ_2Q_1Q_0$$

$Q_3Q_2Q_1Q_0$	0	1	Y_3	Y_2	Y_1	Y_0
0 0 0 0	0 0 0 0	0 0 0 1	0	0	0	0
0 0 0 1	0 0 0 1	0 0 1 0	0	0	0	1
0 0 1 0	0 0 1 0	0 0 1 1	0	0	1	0
0 0 1 1	0 0 1 1	0 1 0 0	0	0	1	1
0 1 0 0	0 1 0 0	0 1 0 1	0	1	0	0
0 1 0 1	0 1 0 1	0 1 1 0	0	1	0	1
0 1 1 0	0 1 1 0	0 1 1 1	0	1	1	0
0 1 1 1	0 1 1 1	1 0 0 0	0	1	1	1
1 0 0 0	1 0 0 0	1 0 0 1	1	0	0	0
1 0 0 1	1 0 0 1	0 0 0 0	1	0	0	1
1 0 1 0	1 0 1 0	1 0 1 1	ϕ	ϕ	ϕ	ϕ
1 0 1 1	1 0 1 1	0 0 0 0	ϕ	ϕ	ϕ	ϕ
1 1 0 0	1 1 0 0	1 1 0 1	ϕ	ϕ	ϕ	ϕ
1 1 0 1	1 1 0 1	0 1 0 0	ϕ	ϕ	ϕ	ϕ
1 1 1 0	1 1 1 0	1 1 1 1	ϕ	ϕ	ϕ	ϕ
1 1 1 1	1 1 1 1	1 0 0 0	ϕ	ϕ	ϕ	ϕ

$Q_3^+Q_2^+Q_1^+Q_0^+$

Exemple 5 : Graphe des états