中国科学技术大学

2016-2017 学年第二学期考试试卷

考试科目: 计算机组成原理 得分:

院系: 姓名: 学号:

一、 简单题 (40分=5分*8)

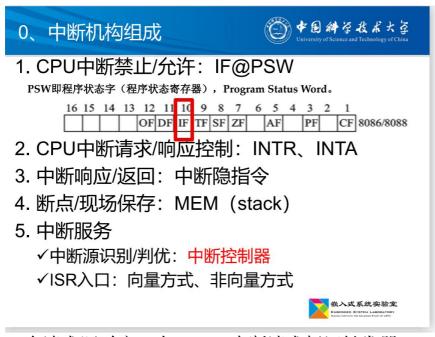
现代计算机优化冯诺依曼结构

现代计算机以存储器为中心,而冯诺依曼结构以运算器为中心。

指令类型&寻址方式

P176-181

中断系统组成



一个请求源对应一个 INTR 中断请求标记触发器 ①保护程序断点②寻找服务程序人口地址③关中断 通过中断控制器识别和判优中断源。

中断隐指令保护断点、中断服务程序 ISR 保存和恢复寄存器内容。

总线同步异步半同步的读写时序图

同步/异步传送例题



□ 例 画图说明异步串行传送方式发送十六进制数据95H。要求字符格式为: 1位起始位、8位数据位、1位偶校验位、1位终止位

解: 95H = 1001 0101B

异步串行传送在起始位后传输数据位的最低位,数据位的最高位之后传输校验位,最后终止位。95H的偶校验位为0,波形图如下:



?

快表慢表作用

快表:

- ✓为什么要使用快表?
 - 页表一般保存在主存中,即使逻辑页已经在主存中,也至少需要访问两次物理主存才能完成需要的访存操作,这使得虚存的存取时间加倍
- ✓ 为减少访存次数,对页表进行二级缓存,将页表中最活跃的部分存放在高速存储器(如Cache)中,组成快表TLB
 - TLB: 专用于页表缓存的高速存储部件
 - 保存在主存中的完整页表称为慢表

慢表:

?

示意图表示指令周期、机器周期、访存周期、总线周期、DMA 周期之间 关系

定长机器周期: 机器周期=时钟周期

不定长指令周期:分别为 3、4、5个机器周期

总线周期指完成一次总线操作的时间

DMA 周期挪用 (周期窃取)

DMA 控制器与主存间传送一个数据时,占用(窃取)一个或多个 CPU 周期。即 CPU 暂停工作一个周期,然后继续执行程序。

CPU 设计步骤

指令集、单周期、多周期、流水线、数据通路、控制信号、状态机

PC, 手机区别

https://www.jianshu.com/p/a227659401c4

二、综合题 (60分)

1.用 4 位 booth 算法计算 3*4-(7分)-

2.cache 直接映射, 判断 hit/miss (8分)

P132-136

3.disk/DMA controller,作用, 工作方式 (7分)

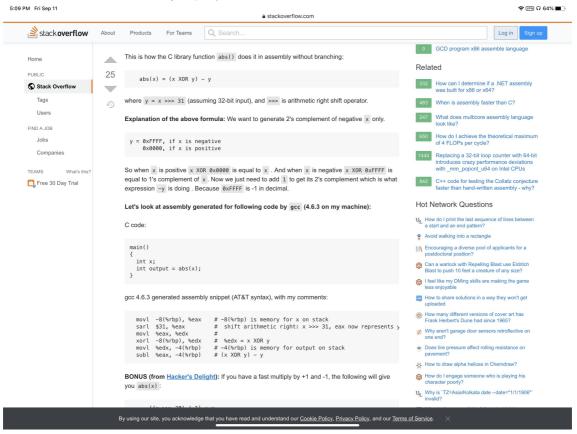
查 PPT!

4.计算存储器单个芯片全部以及总容量, 位数 (8分)

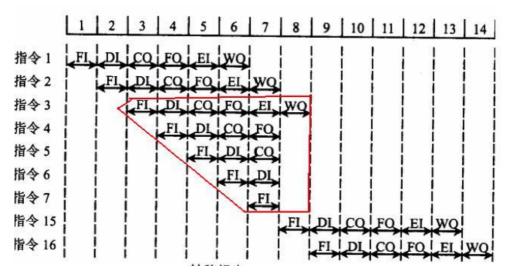
P110-111

5.abs instruction: why mips don't have?, if have, what format?

abs instruction: 绝对值指令



6.pipeline (10分)



跳转指令是?

指令 3

延迟槽可插入几条指令?

4条4~7

为减少流水线损失可采取哪些措施?

分支预测等。

可以试试 P250 第 5 题

7.指令执行 (15分)

RegDat Shift | Add result | 1 | Add resu

and sw 指令执行过程?

执行中的控制信号?

若采用单周期,则指令周期长度是?