第四章 微机总线

Karry

- 1. 数据总线、地址总线、控制总线 芯片总线、内总线、外总线
- 2. 寻址,数据传送

3. 答:

- · RESET: 复位请求, 高电平有效时, CPU 回到初始状态;
- HOLD: 总线请求, 高电平有效时, 其他总线主控设备向 CPU 申请占用总线;
- NMI: 不可屏蔽中断请求。外界向 CPU 申请不可屏蔽中断;
- INTR: 可屏蔽中断请求。高电平有效时,中断请求设备向 CPU 申请可屏蔽中断。

4. 答:

当8088进行读写存储器或I0接口时,如果存储器或I0接口无法满足CPU的读写时序(来不及提供或读取数据时),需要CPU插入等待状态Tw。

在读写总线周期的T3和T4之间插入Tw。

5. 答:

- T1 周期, CPU 进行读操作;
- T2 T4 周期, CPU 对数据总线输出高阻态,选通存储器或 I/0接口,向 CPU 传输数据。
- T4 的下降沿, CPU 对数据总线采样

6. 答:

8088每个总线周期只能读写一个字节数据。所以读取指令长度为3个字节的指令"ADD [2000H],AX"需要3个时钟周期,执行时需要2个时钟周期。

读取指令是:存储器读 总线周期,执行时是存储器写总线周期。