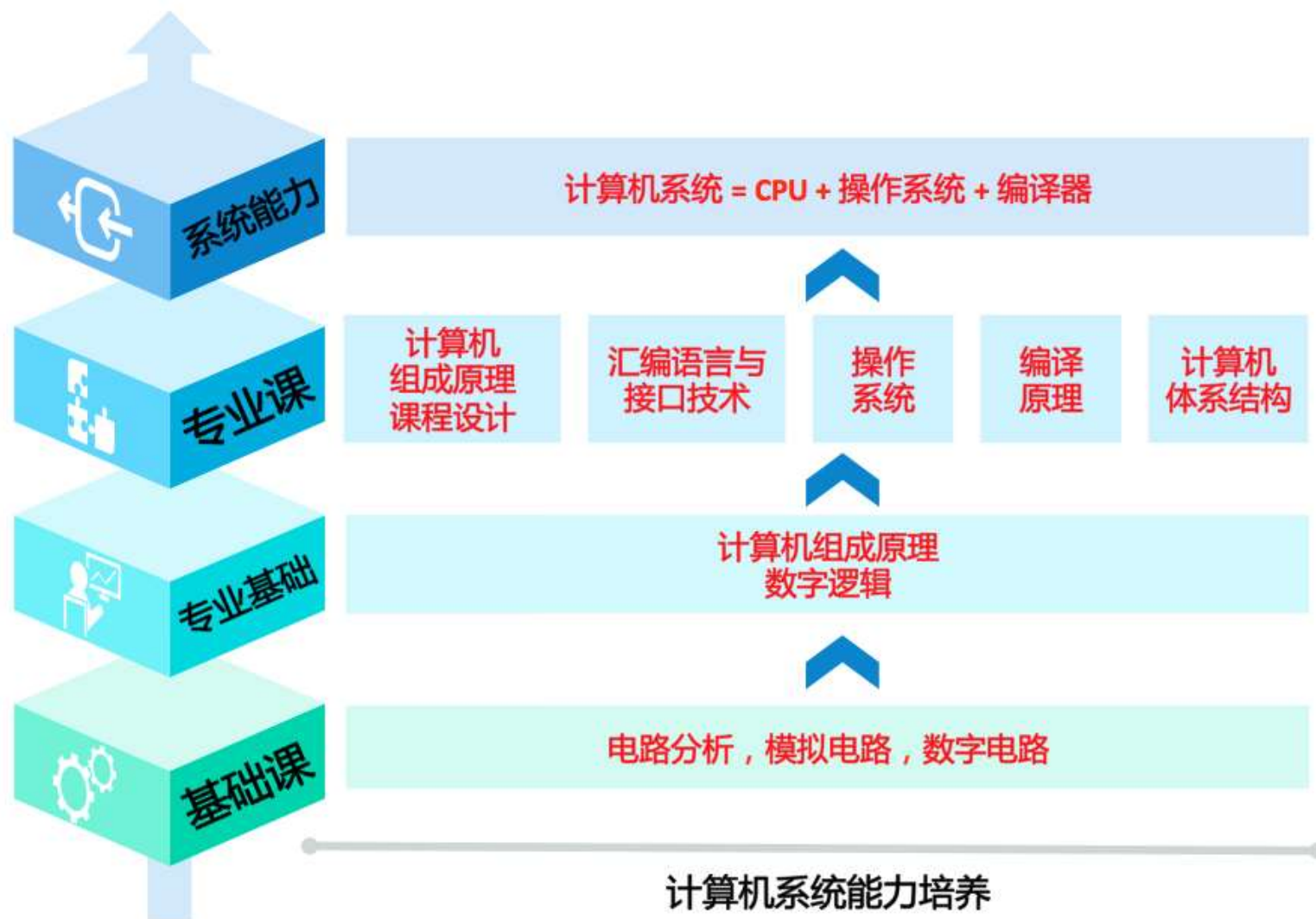


《数字逻辑》 课程简介

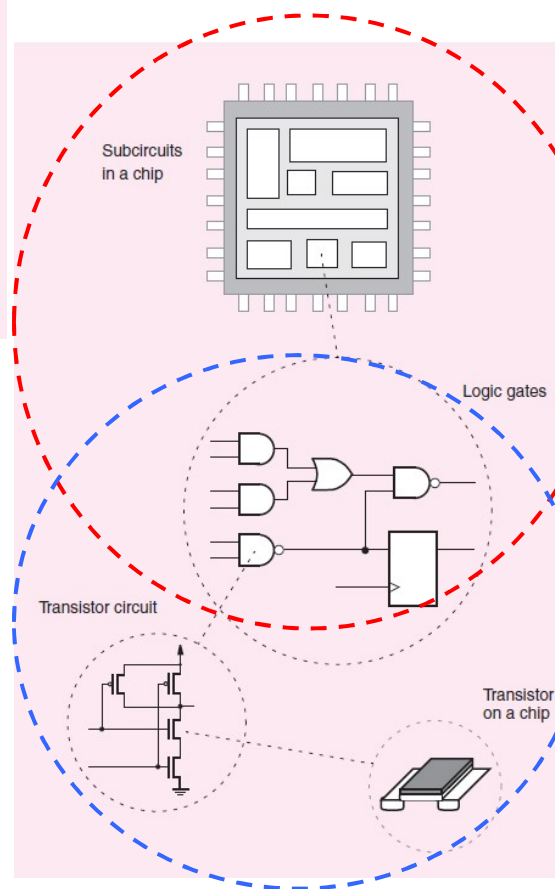
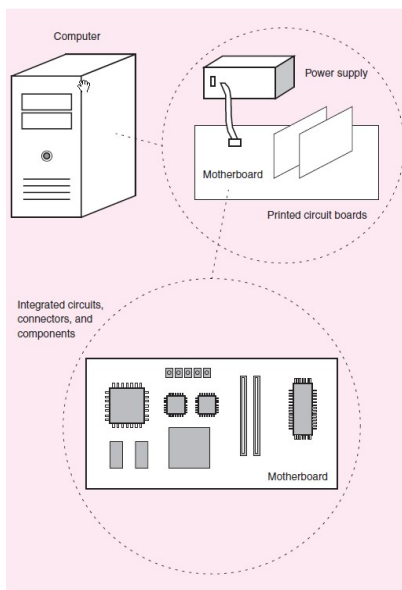
齐悦

qiyuee@ustb.edu.cn

计算机系统能力课程体系

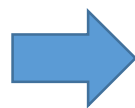
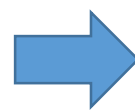


课程目标（内容上）



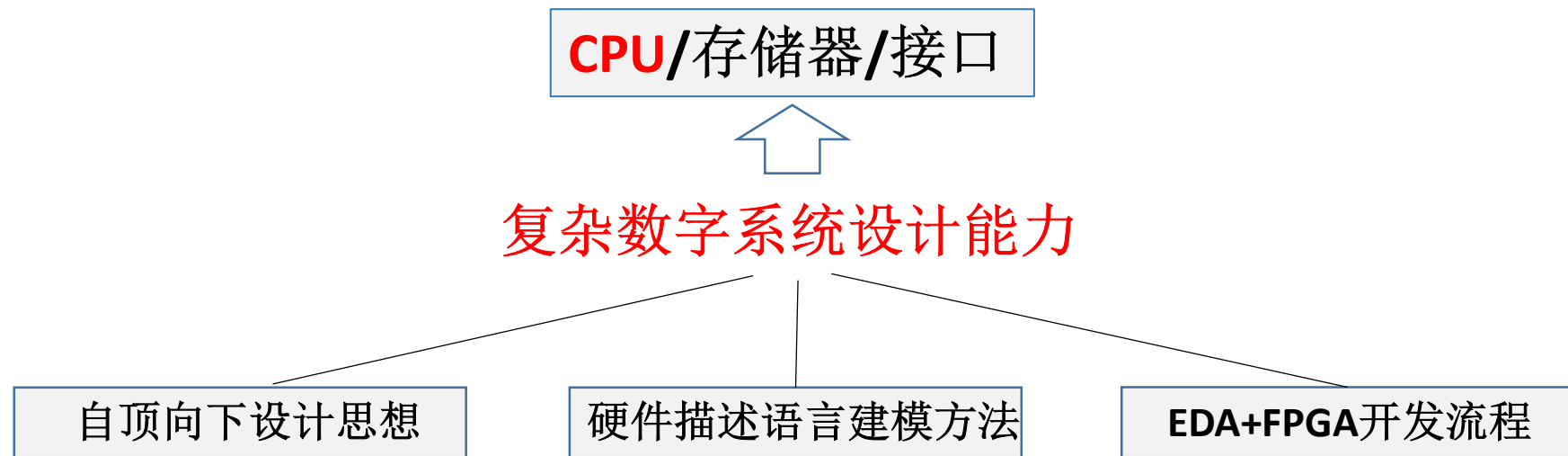
数字逻辑

数字电路



纯手工搭建的**CPU**

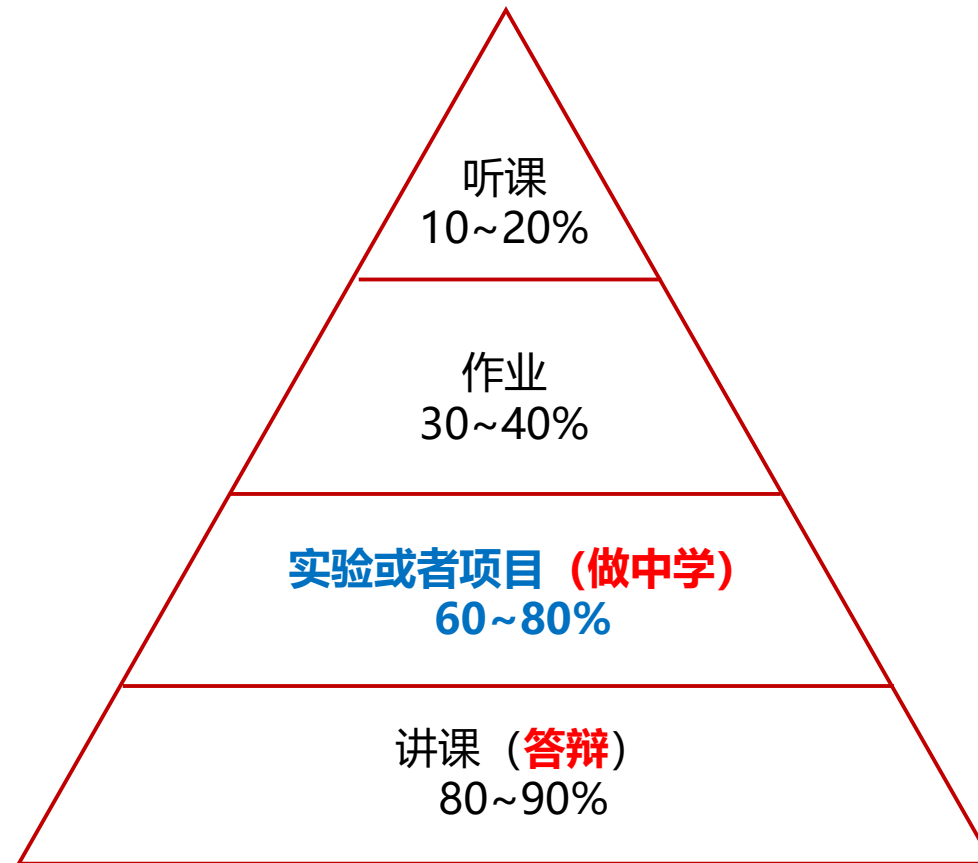
课程目标（能力上）



EDA: Electronic design automation

FPGA: Field Programmable Gate Array

理论课程+项目实践+专业竞赛



学习转化率金字塔

课程安排

■ 课堂学习：16学时

- 绪论 **1-2** 学时
- 组合逻辑及**Verilog**基础 **4** 学时
- 时序逻辑电路**HDL**建模 **4** 学时
- 同步时序电路设计 **3** 学时
- 数字系统设计 **3-4** 学时

■ 实验：16学时

- **2**人一组领取实验板
- 验证实验
- 设计实验
- 验收：**ppt + 演示 + 现场问答**
- **代码+报告提交系统查重**



- [1]蒂芬布朗 著，吴建辉 译，《数字逻辑基础与Verilog设计》（第3版）
[2]夏宇闻 著，《Verilog数字系统设计教程》，北京航空航天大学出版社
[3]约翰 F.韦克利著，林生等 译《数字设计：原理与实践（原书第5版）》

实验平台

■ EDA工具: Vivado (实验课前安装好)

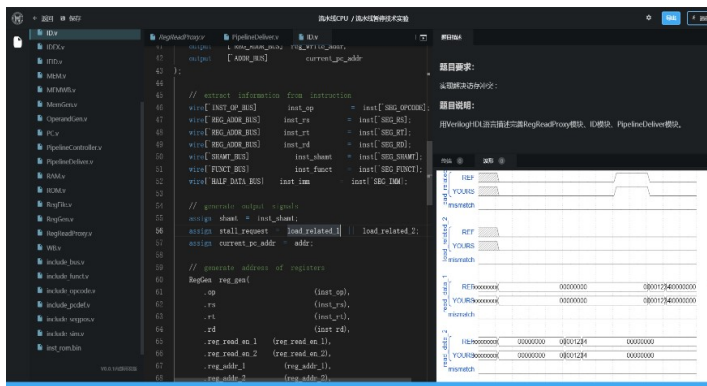
Vivado 安装说明 <https://www.bilibili.com/video/av35948660>



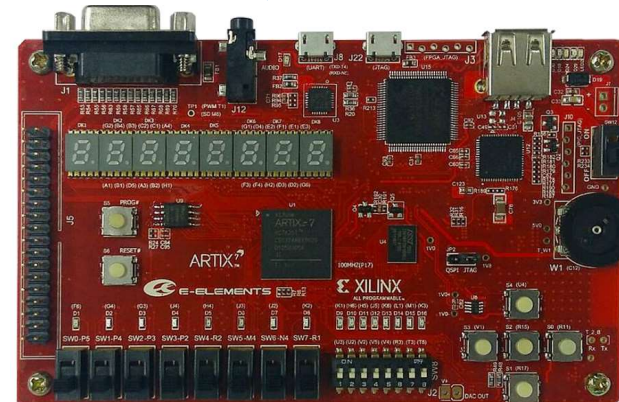
作业



实验



Verilog OJ



FPGA(EGO1)

考核方法

名称	内容	分值
平时考察	作业+实验	40
	课堂答题+考勤	10
期末考试	50	

网络资源

- Viviado 安装说明
 - <https://www.bilibili.com/video/av35948660>
- 实验常见错误
 - <https://www.bilibili.com/video/av36308236>
- EGo五分钟快速上手-HDL流程视
 - <https://www.bilibili.com/video/av24701535/>
- Ego五分钟搭建你的数字积木视频
 - <https://www.bilibili.com/video/av10888635>
- EGo五分钟快速掌握硬件在线调试视频
<https://www.bilibili.com/video/av11039323/>

01 • 代码规范

02 • 如何Debug

03 • 常见代码错误