

Bộ định thời và ngắt (tiếp)

TS Nguyễn Hồng Quang



Electrical Engineering

1

Khái niệm về ngắt

- Khái niệm và định nghĩa



Electrical Engineering

2

7.2.1. Hệ thống kích hoạt theo sự kiện (Event-drive System)

- Là hệ thống có khả năng đáp ứng lại với các sự kiện xảy ra trong hệ
- Các công việc mà hệ thống đáp ứng lại các sự kiện gọi là dịch vụ cho sự kiện (event service)



7.2.1 Hởi vòng

- Ví dụ về hệ thống điều khiển sự kiện

– Vòng lặp Polling:

```
int main (void)
{
    sys_init();
    while (TRUE)
    {
        if (event_1)
            service_event_1();
        if (event_2)
            service_event_2();
        -
        -
        if (event_n)
            service_event_n();
    }
}
```



7.2.1 Khái niệm về ngắt – Hỏi vòng

- Một số đặc điểm của hỏi vòng (polling):
 - Cấu trúc hệ thống đơn giản
 - Các sự kiện bình đẳng, không phân cấp bậc
 - Thời gian phản ứng 1 sự kiện phụ thuộc nhiều yếu tố
 - Nếu sự kiện mới thêm vào, thời gian vòng quét dài ra

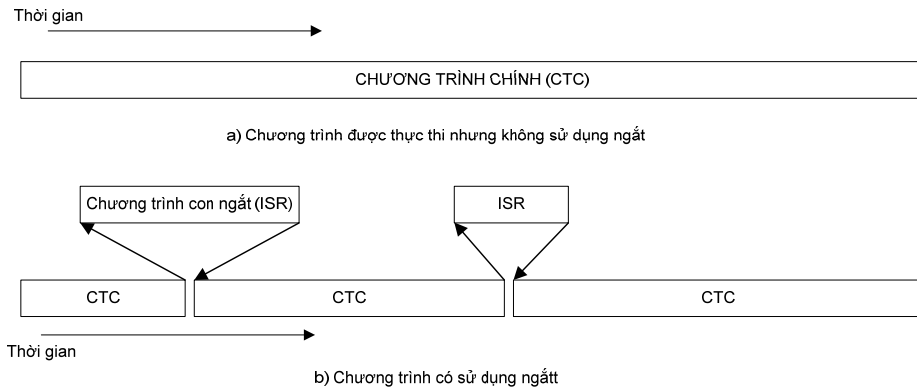


7.2.2. Định nghĩa Ngắt của Vi điều khiển

- Ý tưởng: Sự xuất hiện của một sự kiện làm “ngắt” tiến trình thực hiện chương trình chính, dừng lại và thực hiện một tiến trình khác.
- Chương trình mới gọi là chương trình dịch vụ ngắt – Interrupt Service Routine (ISR)
- ISR sau khi kết thúc, điều khiển lại trở về chương trình chính



7.2.2 Chu trình ngắt



Giải đồ thực thi chương trình: a) Không dùng ngắt; b) Có dùng ngắt

ngắt
Electrical Engineering

7 7

7.2.2 Đặc điểm của ngắt

- Ngắt làm chương trình có tính ưu tiên
- Ngắt giúp hệ thống phản ứng nhanh hơn với các sự kiện
- Ngắt làm song song hóa các tác vụ trong chương trình
- Ngắt làm chương trình phức tạp hơn



Electrical Engineering

8 8

7.2.3 Các nguyên nhân gây ngắt

- Nguyên nhân ngắt: nguồn ngắt
- Ngắt cứng: nguồn ngắt từ bên ngoài đưa tới
 - Ví dụ: Tín hiệu chuyển từ 1 \rightarrow 0 đưa về 1 chân của vi điều khiển (nút bấm)
- Ngắt mềm: nguồn ngắt từ các thiết bị ngoại vi bên trong vi điều khiển
 - Ví dụ: tín hiệu báo tràn bộ định thời



7.2.3 Các sự kiện xảy ra ngắt

- Timer 0 tràn (ngắt mềm)
- Timer 1 tràn (ngắt mềm)
- Truyền và nhận tín hiệu nối tiếp (ngắt mềm)
- Sự kiện ngoài 0 (ngắt cứng) P3.2
- Sự kiện ngoài 1 (ngắt cứng) P3.3



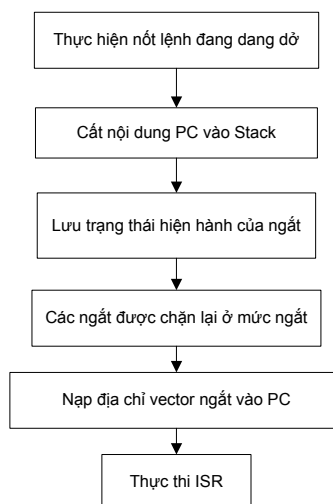
7.2.3 Bảng Vector ngắt

Nguồn ngắt	Cờ ngắt	Địa chỉ vector
Reset hệ thống	RST	0000H
Ngắt ngoài 0	IE0	0003H
Bộ định thời 0	TF0	000BH
Ngắt ngoài 1	IE1	0013H
Bộ định thời 1	TF1	001BH
Cổng nối tiếp	TI hoặc RI	0023H

- Đối với mỗi ngắt thì phải có một trình phục vụ ngắt ISR (Interrupt service routine)
- Đối với mỗi ngắt thì có một vị trí cố định trong bộ nhớ để giữ địa chỉ ISR của nó. Nhóm các vị trí nhớ được dành riêng để gửi các địa chỉ của các ISR được gọi là bảng véc tơ ngắt



7.2.3 Các bước thực hiện ngắt



7.2.3 Thanh ghi điều khiển ngắt

D7							D0
EA	--	ET2	ES	ET1	EX1	ET0	EX0

EA IE.7 Nếu EA = 0 thì mọi ngắt bị cấm
Nếu EA = 1 thì mỗi nguồn ngắt được cho phép hoặc bị cấm bằng các
bật hoặc xoá bit cho phép của nó.

-- IE.6 Dự phòng cho tương lai
ET2 IE.5 Cho phép hoặc cấm ngắt tràn hoặc thu của Timer2 (8051)
ES IE.4 Cho phép hoặc cấm ngắt cổng nối tiếp
ET1 IE.3 Cho phép hoặc cấm ngắt tràn của Timer1
EX1 IE.2 Cho phép hoặc cấm ngắt ngoài 1
ET0 IE.1 Cho phép hoặc cấm ngắt tràn của Timer0
EX0 IE.0 Cho phép hoặc cấm ngắt ngoài 0



7.2.4 Ví dụ lập trình ngắt cho bộ định thời

- Khi cờ TF được đặt lên 1, lệnh chờ “JNB TF, đích”. Vấn đề với phương pháp này, bộ vi điều khiển không thể làm được bất kỳ việc gì khác.
- Sử dụng các ngắt khi cờ TF được bật lên và bộ vi điều khiển bị ngắt và nhảy tới bảng véc tơ ngắt để phục vụ ISR.
- Bằng cách này thì bộ vi điều khiển có thể làm những công việc khác cho đến khi nào nó được thông báo rằng bộ định thời đã quay tràn



7.2.4 Ví dụ

Viết một chương trình để tạo ra một sóng vuông tần số 50Hz trên chân P1.2. XTAL = 11.0592MHz.

```
ORG 0
LJMP MAIN
ORG 000BH ;ISR for Timer 0
CPL P1.2
MOV TL0,#00
MOV TH0,#0DCH
RETI
ORG 30H
;-----main program for initialization
MAIN:MOV TMOD,#00000001B ;Timer 0, Mode 1
MOV TL0,#00
MOV TH0,#0DCH
MOV IE,#82H ;enable Timer 0 interrupt
SETB TR0
HERE:SJMP HERE
END
```



7.2.4 ISR có kích thước lớn

```
ORG 0000H ;vector ngắt của Reset hệ thống
LJMP MAIN ;nhảy đến chương trình chính
ORG 00xxH ;00xxH là vector ngắt
LJMP ISR ;nhảy đến chương trình con
ORG 0030H ; địa chỉ bắt đầu của chương trình chính
MAIN: ;chương trình chính bắt đầu
-
-
ISR: ;chương trình con dịch vụ ngắt
-
-
RETI ;trở về chương trình chính
```



7.2.5 Ưu tiên ngắt

D7							D0
--	--	PT2	PS	PT1	PX1	PT0	PX0

- Thanh ghi IP sét lập mức ưu tiên ngắt
- Bít D7 và D6 hay IP.7 và IP.6 - chưa dùng.
- Bít D5 hay IP.5 là bít ưu tiên ngắt Timer2 (dùng cho 8052)
- Bít D4 hay IP.4 là bít ưu tiên ngắt cổng nối tiếp
- Bít D3 hay IP.3 là bít ưu tiên ngắt Timer1
- Bít D2 hay IP.2 là mức ưu tiên ngắt ngoài 1
- Bít D1 hay IP.1 là mức ưu tiên ngắt Timer 0
- Bít D0 hay IP.0 là mức ưu tiên ngắt ngoài 0



Electrical Engineering

17

7.2.5 Ví dụ

- Mức ưu tiên ngắt được thiết lập bởi lệnh
 - “MOV IP, #0000 1100B”.
- Lệnh “MOV IP, #0000 1100B” lập ngắt ngoài (INT1) và ngắt bộ Timer1 (TF1) có mức ưu tiên cao hơn các ngắt khác.
 - Mức ưu tiên cao nhất: Ngắt ngoài 1 (INT1)
 - Ngắt bộ Timer 1 (TF1)
 - Ngắt ngoài 0 (INT0)
 - Ngắt bộ Timer0 (TF0)
- Mức ưu tiên thấp nhất: Ngắt cổng truyền thông nối tiếp (RI + RT).



Electrical Engineering

18

7.2.5 Ngắt trong ngắt

- Không ngắt ưu tiên nào bị dừng khi nó đang thực hiện
- Ngắt ưu tiên cao có thể xảy ra khi ngắt ưu tiên thấp đang thực hiện
- Ngắt ưu tiên thấp chỉ có thể xảy ra khi không có ngắt nào thực hiện
- Nếu 2 ngắt cùng xảy ra, ngắt nào ưu tiên cao sẽ thực hiện trước, còn nếu cả hai có cùng mức ưu tiên, ngắt nào đến trước sẽ thực hiện trước



7.2.5 Ví dụ

```

ORG 0000H
LJMP MAIN
; - - Trình ISR đối với Timer1 để tạo ra xung vuông
ORG 001BH          ; Địa chỉ ngắt của Timer1 trong bảng vec tơ ngắt
LJMP ISR-T1        ; Nhảy đến ISR
ORG 0030H          ; Sau bảng vec tơ ngắt

MAIN: MOV TMOD, #10H ; Chọn Timer1 chế độ 1
      MOV P0, #0FFH  ; Chọn cổng P0 làm đầu vào nhận dữ liệu
      MOV TL1, #018H ; Đặt TL1 = 18 byte thấp của - 1000
      MOV TH1, #0FCH ; Đặt TH1 = FC byte cao của - 1000
      MOV IE, #88H   ; IE = 10001000 cho phép ngắt Timer1
      SETB TR1       ; Khởi động bộ Timer1

BACK: MOV A, P0       ; Nhận dữ liệu đầu vào ở cổng P0
      MOV P1, A       ; Chuyển dữ liệu đến P1
      SJMP BACK       ; Tiếp tục nhận và chuyển dữ liệu

ISR-T1: CLR TR1       ; Dừng bộ Timer1
        CLR P2.1      ; P2.1 = 0 bắt đầu xung mức thấp
        MOV R2, #4     ; 2 chu kỳ máy MC (Machine Cycle)
        DJNZ R2, HERE  ; 4 x 2 MC = 8 MC
        MOV TL1, #18H  ; Nạp lại byte thấp giá trị 2 MC
        MOV TH1, #0FCH ; Nạp lại byte cao giá trị 2 MC
        SETB TR1       ; Khởi động Timer1 1 MC
        SETB P2.1      ; P2.1 = 1 bật P2.1 trở lại cao
        RETI           ; Trở về chương trình chính
    
```



7.2.6 Ngắt cứng ngoài

- 8051 có hai ngắt phần cứng ngoài là INT0 và INT1.
- Tương ứng với chân P3.2 và P3.3 và địa chỉ của chúng trong bảng vec tơ ngắt là 0003H và 0013H.
- Có hai mức kích hoạt cho các ngắt phần cứng ngoài: Ngắt theo mức và ngắt theo sườn.



7.2.6 Ngắt theo mức

- Chân INT0 và INT1 bình thường ở mức cao nếu một tín hiệu ở mức thấp đặt vào thì thực hiện ngắt.
- Tín hiệu mức thấp tại chân INT phải mất đi trước khi lệnh cuối cùng của trình phục vụ ngắt RETI
- Nếu không một ngắt khác sẽ lại được tạo ra. Hay nói cách khác, nếu tín hiệu ngắt mức thấp không được lấy đi khi ISR kết thúc thì nó không thể hiện như một ngắt khác

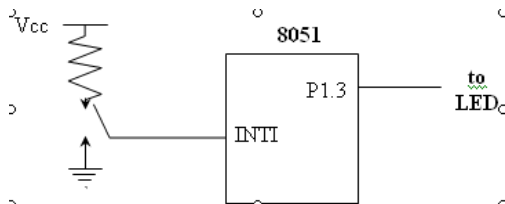


7.2.6 Ví dụ

```

ORG 0000H
LJMP MAIN          ; Nhảy đến bảng vec tơ ngắt
ORG 0013H          ; Trình phục vụ ngắt ISR cho INT1
SETB P1.3          ; Bật đèn LED
MOV R3, #255       ;
BACK: DJNZ R3, BACK ; Giữ đèn LED sáng một lúc
      CLR P1.3      ; Tắt đèn LED
      RETI          ; Trở về từ ISR

MAIN: MOV IE, #10000100B ; Cho phép ngắt dài
      SJMP HERE     ; Chờ ở đây cho đến khi được ngắt
  
```



Electrical Engineering

23

7.2.6 Ngắt theo sườn

- Thanh ghi TCON giữ các bit cờ IT0 và IT1 xác định chế độ ngắt theo sườn hay ngắt theo mức của các ngắt phần cứng IN0 và IN1 là các bit D0 và D2 của thanh ghi TCON tương ứng.
- Khi bật lại nguồn thì TCON.0 (IN0) và TCON.2 (IN1) đều ở mức thấp (0) nghĩa là các ngắt phần cứng ngoài của các chân INT0 và INT1 là ngắt theo mức thấp.
- Bằng việc chuyển các bit TCON.0 và TCON.2 lên cao qua các lệnh “SETB TCON.0” và “SETB TCON.2” thì các ngắt phần cứng ngoài INT0 và INT1 trở thành các ngắt theo sườn.



Electrical Engineering

24

7.2.6 Thanh ghi TCON

- Bit TF1 hay TCON.7 là cờ tràn của bộ Timer1. Nó được lập bởi phần cứng khi bộ đếm/ bộ định thời 1 tràn, nó được xoá bởi phần cứng khi bộ xử lý chỉ đến trình phục vụ ngắt.
- Bit TR1 hay TCON.6 là bit điều khiển hoạt động của Timer1. Nó được thiết lập và xoá bởi phần mềm để bật/ tắt Timer1.
- Bit TF0 hay TCON.5 tương tự như TF1 dành cho Timer0.
- Bit TR0 hay TCON.4 tương tự như TR1 dành cho Timer0.
- Bit IE1 hay TCON.3 cờ ngắt ngoài 1 theo sườn. Nó được thiết lập bởi CPU khi sườn ngắt ngoài (chuyển từ cao xuống thấp) được phát hiện. Nó được xoá bởi CPU khi ngắt được xử lý. Lưu ý: Cờ này không chốt những ngắt theo mức thấp.
- Bit IT1 hay TCON.2 là bit điều khiển kiểu ngắt. Nó được thiết lập và xoá bởi phần mềm để xác định kiểu ngắt ngoài theo sườn xuống hay mức thấp.
- Bit IE0 hay TCON.1 tương tự như IE1 dành cho ngắt ngoài 0.
- Bit IT0 hay TCON.0 tương tự như bit IT1 dành cho ngắt ngoài 0.



7.2.6 Lưu ý

- Khi các trình phục vụ ngắt ISR kết thúc (nghĩa là trong thanh ghi thực hiện lệnh RETI). Các bit này (TCON.1 và TCON.3) được xoá để báo rằng ngắt được hoàn tất và 8051 sẵn sàng đáp ứng ngắt khác trên chân đó. Để ngắt khác được nhận và thì tín hiệu trên chân đó phải trở lại mức cao và sau đó nhảy xuống thấp để được phát hiện như một ngắt theo sườn.
- Trong thời gian trình phục vụ ngắt đang được thực hiện thì chân INTn bị làm ngưng không quan tâm đến nó có bao nhiêu lần chuyển dịch từ cao xuống thấp. TCON.1 và TCON.3 chỉ bị xoá bởi lệnh RETI là lệnh cuối cùng của ISR. Do vậy, sẽ không bao giờ cần đến các lệnh xoá bit này như “CLR TCON.1” hay “CLR TCON.3” trước lệnh RETI trong trình phục vụ ngắt đối với các ngắt cứng INT0 và INT1.



7.2.7 Các lệnh dùng bảo vệ

PUSH ACC

PUSH PSW

.....

POP PSW

POP ACC

Các thanh ghi cần bảo vệ

- PSW
- DPTR (DPH/DPL)
- PSW
- ACC
- B
- Registers R0-R7



Electrical Engineering

27

7.2.7 Bảo vệ thanh ghi khi xảy ra ngắt

- **CLR C** ;Clear carry
MOV A,#25h ;Load the accumulator with 25h
ADDC A,#10h ;Add 10h, with carry
- Ngắt có thể làm thay đổi giá trị thanh ghi



Electrical Engineering

28

7.2.7 Các lỗi khi sử dụng ngắt

- Quên không bảo vệ thanh ghi
- Quên không trả lại giá trị sau khi kết thúc ngắt
- Trả về ngắt dùng ret thay vì dùng reti

