

Đề thi điện tử số:
Thời gian làm bài: 90 phút
Được sử dụng tài liệu.

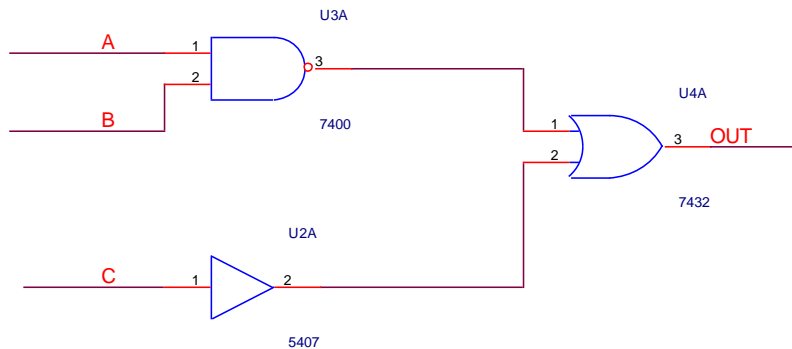
Câu 1: 1 điểm

Cho số nhị phân 8 bit $(10100111)_2$ hãy biểu diễn qua mã BCD 8421.

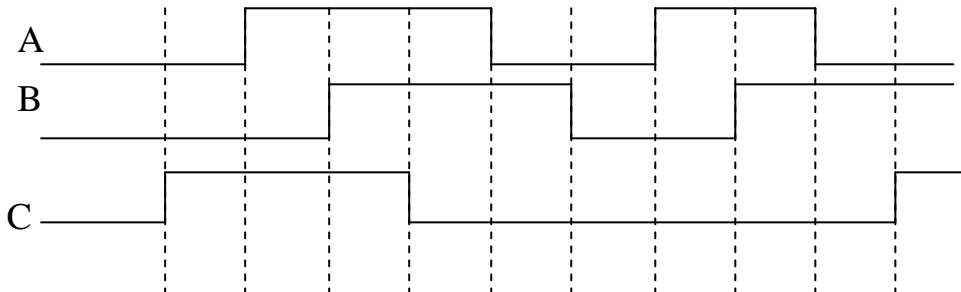
Biểu diễn $(-15)_{10}$ sang mã bù hai 8 bit.

Câu 2: 1,5 điểm.

Cho mạch điện như hình 1, hãy vẽ dạng tín hiệu đầu ra OUT biết các tín hiệu A, B, C có dạng như trên hình 2 (vẽ lại dạng tín hiệu vào bài thi).



H1.



H2.

Câu 3: 2 điểm

Cho hàm P (A,B,C,D) dưới dạng bìa cacno như hình 3. Sử dụng phương pháp bìa cacno để tìm hàm tối giản dưới dạng tích các tổng.

CD \ AB	AB			
	00	01	11	10
00	1	1	1	0
01	0	1	1	0
11	0	0	1	0
10	0	0	1	0

Câu 4: 3 điểm

Thiết kế một mạch logic đồng bộ bởi xung nhịp với bảng trạng thái và đầu ra cho trên hình 4. Tín hiệu đầu ra chỉ phụ thuộc vào trạng thái hiện tại (mô hình máy Moore). Sử dụng 3 biến trạng thái Q3 Q2 Q1 là 3 D flip-flop cho các trạng thái A=001, B=010, C=101, D=111.

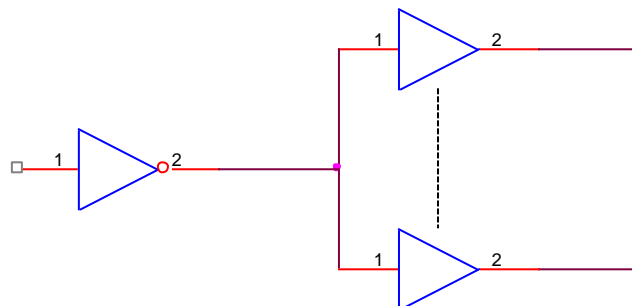
X			
S	0	1	Z
A	A	B	0
B	C	B	1
C	D	A	1
D	A	A	0

S'

H4.

Câu 5: 1,5 điểm.

Cho hai vi mạch đảo và đệm tương xứng về mức logic. Đầu ra của phần tử đảo nối với đầu vào của phần tử đệm như hình 5. Thông số của vi mạch cho trong hình 6. Hãy tính hệ số Fanout của đầu ra phần tử đảo khi tải là input của các phần tử đệm.



H5

	I_{IH}	I_{IL}	I_{OH}	I_{OL}
Đảo	0.02mA	0.3mA	4mA	1.2mA
Đệm	0.01mA	0.2mA	4mA	1.2mA

H6

Câu 6: 1 điểm.

Bộ nhớ có 1024 địa chỉ (ô nhớ), mỗi địa chỉ có khả năng cất giữ 4 bit. Hỏi số bit của bộ nhớ là:

- (a) 1024. (b) 8192 (c) 8 (d) 4096

Một bộ nhớ có 256 địa chỉ (ô nhớ), có:

- (a) 256 đường địa chỉ. (c) 6 đường địa chỉ.
(b) 1 đường địa chỉ. (d) 8 đường địa chỉ.