BÀI TẬP ĐIỆN TỬ SỐ

Bài 1. Chứng minh các biểu thức sau

a.
$$\overline{AB + \overline{A} \overline{B}} = \overline{AB} + A\overline{B}$$

b.
$$AB + \overline{A}C = (A + C)(\overline{A} + B)$$

c.
$$\overline{AC + B\overline{C}} = \overline{AC} + \overline{B}\overline{C}$$

Bài 2. Xây dựng bảng thật và viết biểu thức lôgic của hàm F xác định như sau:

- a. F(A,B,C) = 1 ứng với tổ hợp biến có số lượng biến bằng 1 là một số chẵn hoặc không có biến nào bằng 1. Các trường hợp khác thì hàm bằng 0.
- b. F(A,B,C,D) = 1 ứng với tổ hợp biến có ít nhất 2 biến bằng 1. Các trường hợp khác thì hàm bằng 0.

<u>Bài 3.</u> Tối thiểu hoá các hàm sau bằng phương pháp đại số:

a.
$$F(A, B, C, D) = (A + BC) + \overline{A}(\overline{B} + \overline{C})(AD + C)$$

b.
$$F(A,B,C) = (A+B+C)(A+B+\overline{C})(\overline{A}+B+C)(\overline{A}+B+\overline{C})$$

Bài 4. Tối thiểu hoá hàm sau bằng bìa Các-nô:

a.
$$F(A,B,C,D) = \mathbf{R}(0,2,5,6,9,11,13,14)$$

b.
$$F(A,B,C,D) = R(1,3,5,8,9,13,14,15)$$

c.
$$F(A,B,C,D) = R(2,4,5,6,7,9,12,13)$$

d.
$$F(A,B,C,D,E) = R(0,1,9,11,13,15,16,17,20,21,25,26,27,30,31)$$

Bài 5. Giả sử có bàn phím gồm có 9 phím đánh số từ 1 đến 9. Hãy thiết kế bộ mã hoá ưu tiên cho bàn phím này.

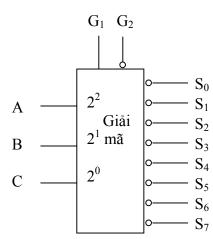
Bài 6. Sơ đồ khối của bộ giải mã 3 đầu vào như hình bên:

Nguyên lý làm việc của bộ giải mã:

Nếu $G_1 = 0$ hoặc $G_2 = 1$:Các đầu ra của bộ giải mã từ S_0 đến S_7 đều bằng 1.

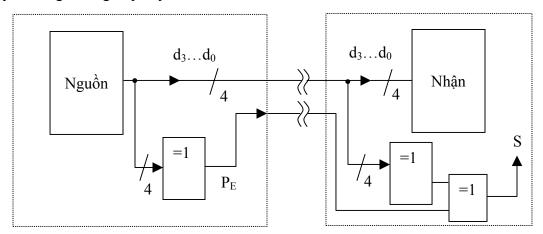
Nếu $G_1 = 1$ và $G_2 = 0$: Úng với một tổ hợp ABC ở đầu vào, một trong 8 đầu ra từ S_0 đến S_7 sẽ bằng 0, 7 đầu ra còn lại bằng 1.

Hãy thiết kế bộ giải mã này chỉ dùng các mạch NAND và mạch NOT.



<u>Bài 7.</u> Sử dụng 2 bộ chọn kênh 8-1 và các phần tử lôgic cơ bản cần thiết để thiết kế bộ cộng 4 số 1 bit a₃, a₂, a₁, a₀.

Bài 8. Việc truyền tin từ nguồn số liệu 4 bit d3, d2, d1, d0 đến nơi nhận được thực hiện theo cách truyền song song. Để kiểm tra lỗi truyền, người ta sử dụng tính chẵn, lẻ của số lượng bit bằng 1 trong số 4 bit số liệu đó. Ngoài 4 bit số liệu còn truyền đồng thời bit P_E để phục vụ cho kiểm tra lỗi truyền. Hãy phân tích sơ đồ và cho biết cơ chế phát hiện lỗi truyền trong trường hợp này.



Bài 9. Tổng hợp bố chon kênh 2-1 dùng chỉ các phần tử NAND có 2 đầu vào.

Bài 10. Tổng hợp bộ nhân 2 số 2 bit mà không dùng bộ cộng.

Bài 11. Tổng hợp bộ so sánh 2 số 4 bit $A = a_3a_2a_1a_0$ và $B = b_3b_2b_1b_0$ mà không dùng phần tử so sánh. Bộ so sánh có 8 đầu vào là 8 bit của 2 số cần so sánh. Bộ so sánh có 3 đầu ra, mỗi đầu ra bằng 1 sẽ cho biết A > B, A < B hay A = B. Hai đầu ra còn lại của bộ so sánh sẽ bằng 0.

Biết rằng A > B nếu (a3 > b3) hoặc (a3=b3) và (a2>b2) hoặc (a3=b3) và (a2=b2) và (a1>b1) hoặc ((a3=b3) và (a2=b2) và (a1=b1) và (a0>b0).

Lập luận tương tự cho trường hợp A <B.

A = B nếu các cặp bit tương ứng đồng thời bằng nhau.

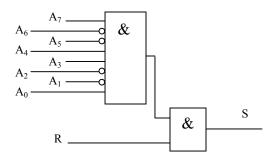
<u>**Bài 12.**</u> Tổng hợp bộ chọn kênh 2-1 có thêm đầu vào CS. Nếu đầu CS = 0 thì bộ chọn kênh hoạt động bình thường, nếu CS =1 thì đầu ra bộ chọn kênh luôn bằng 0. Hãy thực hiện cách mắc 2 bộ chọn kênh 2-1 như trên để có một bộ chọn kênh 4-1.

<u>**Bài 13.**</u> Thực hiện bộ chuyển đổi mã cho phép chuyển đổi từ mã nhị phân 4 bit sang mã chỉ thị 7 thanh như sau:

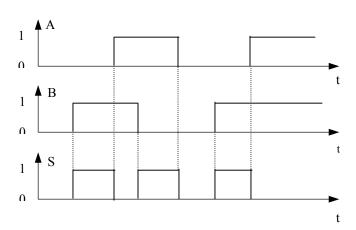


<u>Bài 14</u>. Tổng hợp mạch tổ hợp thực hiện phép toán sau : M = N + 3, biết rằng N là số 4 bit mã BCD còn M là số 4 bit.

<u>Bài 15.</u> Với giá trị nào của tổ hợp $(A_7A_6...A_1A_0)_2$ thì S = R



<u>Bài 16</u>. Thực hiện mạch tổ hợp có 2 đầu vào, 1 đầu ra với dạng tín hiệu ở các đầu vào A, B và đầu ra S như sau:



<u>**Bài 17.**</u> Hãy sử dụng 1 bộ chọn kênh để tạo hàm lôgic:

$$F(A,B,C) = AB + \overline{B}C + \overline{A}BC \; .$$

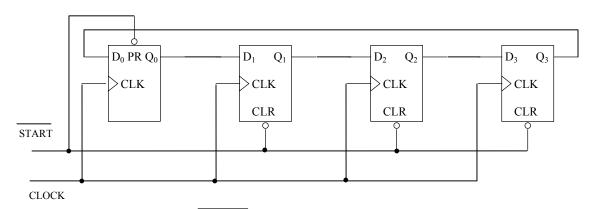
Chứng minh câu trả lời.

Bài 18. Dùng bộ chọn kênh 8-1 để tạo ra hàm sau:

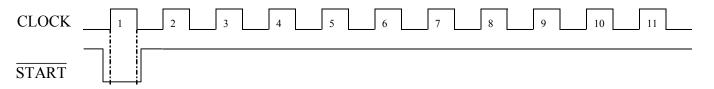
$$F(A,B,C,D) = R(0,2,5,6,8,11,13,14,15)$$

Chứng minh câu trả lời.

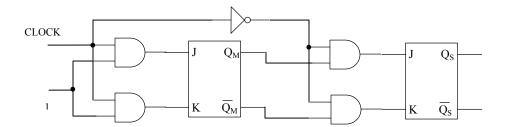
<u>Bài 19.</u> Cho hệ dãy như sau:



Cho dạng tín hiệu CLOCK và \overline{START} như hình vẽ. Hãy vẽ dóng trên cùng trục thời gian tín hiệu ở các đầu ra Q_0 , Q_1 , Q_2 , Q_3 và giải thích.

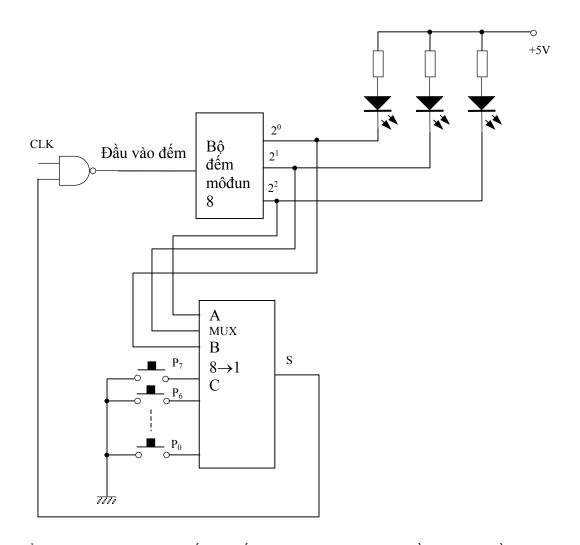


Bài 19. Cho sơ đồ như sau:



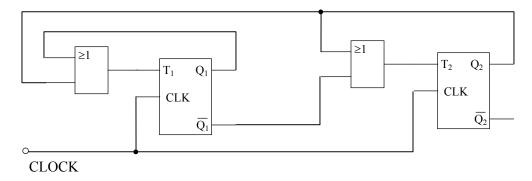
Giả thiết ban đầu QM = QS = 0. Hãy vẽ dạng QM và QS dóng trên cùng trục thời gian cho 4 xung CLOCK và giải thích.

Bài 20. Cho sơ đồ như sau. Mô tả hoạt động của sơ đồ khi phím P4 được ấn.



<u>Bài 21.</u> Tổng hợp bộ so sánh liên tiếp hai số A, B có độ dài bit tuỳ ý bằng hệ dãy đồng bộ dùng trigơ JK theo mô hình Moore. Hai số A, B được so sánh bắt đầu từ bit LSB.

<u>Bài 22.</u> Cho sơ đồ đồng bộ dùng trigo T như sau. Hãy phân tích và cho biết chức năng của sơ đồ.



Bài 23. Bài tập lớn mô phỏng hệ dãy:

Tổng hợp hệ dãy đồng bộ dùng trigo JK theo mô hình Mealy. Hệ có 1 đầu vào x và 1 đầu ra y. Đầu ra y=1 nếu ở đầu vào x xuất hiện theo qui luật x=1001. Các trường hợp khác thì y=0. Bằng ngôn ngữ tuỳ chọn hãy lập trình mô phỏng hệ dãy đã tổng hợp được.