

TRƯỜNG ĐHBK HN VIỆN ĐIỆN	ĐỀ THI HỌC PHẦN KĨ THUẬT VI XỬ LÝ - EE3480 ĐỀ SỐ: 1 THỜI GIAN LÀM BÀI: 90 PHÚT	Chữ ký GV phụ trách HP	Bộ môn
-----------------------------	--	---------------------------	--------

Ghi chú: SV được sử dụng tài liệu tham khảo, không được sử dụng điện thoại, laptop....

Phần trắc nghiệm sinh viên khoanh thẳng vào đề. Nộp lại đề cùng bài thi.

Họ và tên SV:..... Mã số SV:.....

I) TRẮC NGHIỆM

I.1) Phần trắc nghiệm có tối đa 2 phương án đúng

Câu 1: Chu trình thực hiện một lệnh của bộ vi xử lý bao gồm các bước thực hiện theo trình tự:

- A. Tìm lệnh (Đọc lệnh), thực hiện lệnh, giải mã lệnh
- B. Tìm lệnh (Đọc lệnh), thực hiện lệnh
- C. Tìm lệnh (Đọc lệnh), giải mã lệnh, thực hiện lệnh
- D. Tất cả các phương án trên

Câu 2: Một vi điều khiển (microcontroller) là vi mạch có:

- A. Vi xử lý (microprocessor) và cổng vào/ra
- B. Vi xử lý (microprocessor) và bộ nhớ
- C. Vi xử lý (microprocessor), bộ nhớ, và cổng vào/ra
- D. Vi xử lý (microprocessor), bộ nhớ, cổng vào/ra, và các ngoại vi (Timer, UART,...)

Câu 3: Kiến trúc nào của hệ vi xử lý có không gian bộ nhớ dữ liệu và không gian bộ nhớ chương trình phân biệt:

- A. Kiến trúc Harvard
- B. Kiến trúc Von Neumann
- C. Không kiến trúc nào

Câu 4: Thanh ghi bộ đếm chương trình PC (Program Counter) chứa thông tin:

- A. Số lệnh mà chương trình đã thực hiện
- B. Địa chỉ ô nhớ chứa mã lệnh tiếp theo cần thực hiện
- C. Thông tin tạm thời của bộ xử lý
- D. Địa chỉ chứa toán hạng của lệnh

Câu 5: Bộ nhớ ngăn xếp có thể sử dụng để chứa các thông tin:

- A. Địa chỉ trở về từ chương trình con
- B. Dữ liệu của chương trình
- C. Địa chỉ của chương trình con của lệnh CALL cần thực hiện
- D. Mã lệnh cần thực hiện

I.2) Phần trắc nghiệm **chỉ có 1 phương án đúng**

Câu 6: Vi điều khiển 8051 có khả năng quản lý bộ nhớ dữ liệu tối đa:

- A. 64kB
- B. 64kB+128B
- C. 64kB+256B
- D. 64kB-128B

Câu 7: Các chân của 8051 tham gia trong hoạt động ghép nối và truy cập với bộ nhớ chương trình ngoài là:

- A. Cổng P2 và cổng P0
- B. Cổng P2, cổng P0, PSEN, ALE
- C. Cổng P2, cổng P0, chân P3.7, P3.6, PSEN, EA và ALE
- D. Cổng P2, cổng P0, PSEN, EA và ALE

Câu 8: Khi thoát ra khỏi chế độ Idle, 8051 cần có các ngắt hoặc có tín hiệu Reset và:

- A. ALE và PSEN giữ ở mức cao
- B. Nội dung các thanh ghi SFRs và RAM bị xóa
- C. Nội dung các thanh ghi SFRs và RAM không thay đổi
- D. Clock đến CPU và các ngoại vi

Câu 9: Điều kiện để bộ định thời của MCS-51 hoạt động đếm sự kiện là:

- A. $C/\overline{T}=1$ và $TR1=1$
- B. $C/\overline{T}=0$ và $TR1=1$
- C. $C/\overline{T}=0$, $TR1=1$, $GATE=1$
- D. $C/\overline{T}=1$, $TR1=1$, $GATE=0$

Câu 10: Ở cổng truyền tin nối tiếp của 8051, tốc độ truyền tin được quyết định bởi tốc độ tràn của Timer 1 và:

- A. f_{osc}
- B. TH1
- C. SMOD
- D. tất cả các ý trên

Câu 11: Trong MCS51, câu lệnh nào dưới đây là đúng để chọn dãy thanh ghi (Bank) làm việc là Bank 2?

- A. CLR RS0
CLR RS1
- B. CLR RS0
SETB RS1
- C. SETB RS0
CLR RS1
- D. SETB RS0
SET RS1

Câu 12: Trong MCS51, sau khi thực hiện xong đoạn lệnh dưới đây, thì ô nhớ đầu tiên trong vùng nhớ của ngăn xếp có địa chỉ là?

```
MOV A, #5FH
MOV SP, #5EH
MOV SP, A
```

- A. 5EH
- B. 5FH
- C. 60H
- D. 61H

Câu 13: Trong MCS51, để đặt bit có địa chỉ 67H trong vùng RAM nội định địa chỉ theo bit nhận giá trị 1, ta dùng lệnh nào?

- A. SETB 67B
- B. MOV A, #67H
- C. MOV A, 2CH
ORL A, # 80H
MOV 2CH, A
- D. Cả 2 câu A, C đều đúng

Câu 14: Trong vi điều khiển 8051, khối lệnh nào dưới đây là đúng để thiết lập mức ưu tiên ngắt giảm dần theo thứ tự sau: Timer 0 → Serial Port Interrupt → INT0 → INT1 → Time 1?

- A. MOV IP, #12H
- B. MOV IP, #02H
- C. MOV IP, #10H
- D. MOV IP, #11H

Câu 15: Trong MCS51, cho khối lệnh sau:

```
MOV A, #97H
ADD A, #7BH
SWAP A
RRC A
```

Sau khi thực hiện xong khối lệnh trên, nội dung của thanh ghi A là?

- A. A = 12H
- B. A = 89H
- C. A = 88H
- D. A = 90H

Câu 16: Tốc độ baud rate của truyền tin nối tiếp

Khi bộ truyền nhận dữ liệu nối tiếp (UART) của vi xử lý 8051 hoạt động ở mode 1. Để tốc độ baudrate là 9600, ta phải nạp giá trị nào cho thanh ghi TH1. Biết tần số thạch anh của hệ là 11.0592 MHz và bit SMOD = 1.

- A. 0xFA
- B. 0xF4
- C. 0xF8
- D. 0xFD

Câu 17: Chuẩn truyền nào sau đây là truyền nối tiếp đồng bộ:

- A. RS232A
- B. RS232C
- C. I2C
- D. RS485

Câu 18: Sau khi thực hiện lệnh nào dưới đây thì các chân P1.3 và P1.4 là các chân input?

- A. MOV P1, #10H
- B. MOV P1, #18H
- C. MOV P1, #0CH
- D. MOV P1, #0F7H

Câu 19: Biết tần số thạch anh của vi xử lý 8051 là 12MHz. Xét đoạn chương trình tạo xung vuông ở chân P2.3 sau:

```
CLR    P2.3
CLR    TF0
MOV    TMOD, #01
MOV    TL0, #XX
MOV    TH0, #YY
SETB   P2.3
SETB   TR0
AGAIN: JNB TF0, AGAIN
CLR    P2.3
CLR    TR0
CLR    TF0
```

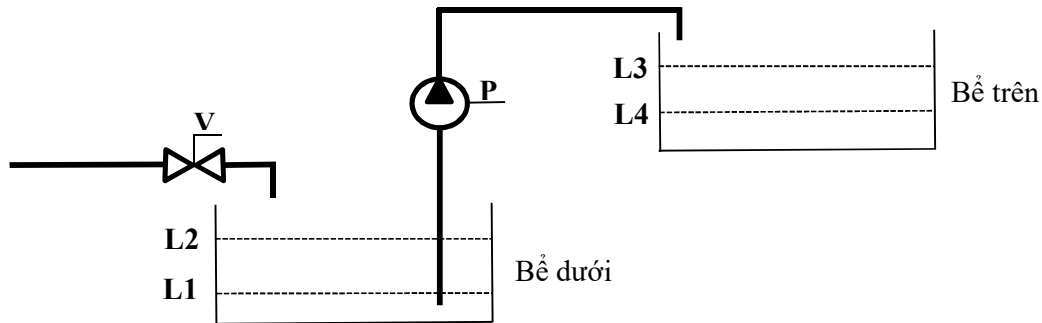
Để chương trình tạo xung vuông có độ rộng xung là 5ms, các giá trị cần nạp cho hai vị trí XX và YY lần lượt là :

- A. XX = 0x78; YY = 0xEC
- B. XX = 0x78; YY = 0xEE
- C. XX = 0xEC; YY = 0x78
- D. XX = 0xEE; YY = 0x78

Câu 20: Cổng nào của 8051 khi hoạt động ở chế độ vào ra số (input/output) bắt buộc phải mắc thêm điện trở kéo (pull-up) ở bên ngoài?

- A. P0
- B. P0 và P2
- C. P0 và P1
- D. P1

II) TỰ LUẬN



Cho bài toán bơm nước vào hai bể như hình trên. Biết rằng valve V có lưu lượng lớn hơn bơm P và cả hai được điều khiển bật bằng giá trị lô-gic 1, và tắt bằng giá trị điều khiển logic 0.

Các cảm biến đo mức nước L1, L2, L3, L4 có giá trị lô-gic là 1 khi đạt ngưỡng và là 0 khi dưới ngưỡng. Cơ chế hoạt động của hệ thống điều khiển như sau:

- Bể dưới: khi có mức nước dưới L1, Valve V sẽ bật để mở valve cho nước vào bể, khi mức nước đạt mức L2 Valve V sẽ tắt để nước ngừng chảy vào bể.
- Bể trên: khi mức nước dưới L4 thì bơm P sẽ bật để bơm nước vào bể và khi mức nước đạt mức L3 thì bơm sẽ tắt để ngừng bơm nước vào bể. Tuy nhiên để bảo vệ bơm P thì bơm sẽ chỉ hoạt động nếu mức nước của bể dưới là lớn hơn mức L1

Yêu cầu thiết kế bộ điều khiển logic sử dụng VĐK 8051:

- 1) Kết nối các chân vào ra của VĐK 8051 với các tín hiệu V, P, L1, L2, L3, L4
- 2) Vẽ lưu đồ thuật toán của VĐK để thực hiện bài toán bơm đầy hai bể
- 3) Lập trình cho VĐK với lưu đồ thuật toán đề xuất (yêu cầu chú thích các câu lệnh)

TRƯỜNG ĐHBK HN VIỆN ĐIỆN	ĐỀ THI HỌC PHẦN KĨ THUẬT VI XỬ LÝ - EE3480 ĐỀ SỐ: 2 THỜI GIAN LÀM BÀI: 90 PHÚT	Chữ ký GV phụ trách HP	Bộ môn
-----------------------------	--	---------------------------	--------

Ghi chú: SV được sử dụng tài liệu tham khảo, không được sử dụng điện thoại, laptop....

Phần trắc nghiệm sinh viên khoanh thẳng vào đề. Nộp lại đề cùng bài thi.

Họ và tên SV:..... Mã số SV:.....

I) TRẮC NGHIỆM

I.1) Phần trắc nghiệm có tối đa 2 phương án đúng

Câu 1: Kiến trúc nào của hệ vi xử lý có không gian bộ nhớ chương trình và không gian bộ nhớ dữ liệu phân biệt:

- A. Kiến trúc Von Neumann
- B. Kiến trúc Harvard
- C. Không kiến trúc nào

Câu 2: Bộ nhớ ngăn xếp có thể sử dụng để chứa các thông tin:

- A. Dữ liệu của chương trình
- B. Địa chỉ của chương trình con của lệnh CALL cần thực hiện
- C. Mã lệnh cần thực hiện
- D. Địa chỉ trở về từ chương trình con

Câu 3: Một vi điều khiển (microcontroller) là vi mạch có:

- A. vi xử lý (microprocessor) và cổng vào/ra
- B. vi xử lý (microprocessor), bộ nhớ, và cổng vào/ra
- C. vi xử lý (microprocessor) và bộ nhớ
- D. vi xử lý (microprocessor), bộ nhớ, cổng vào/ra, và các ngoại vi (Timer, UART,...)

Câu 4: Thanh ghi bộ đếm chương trình PC (Program Counter) chứa thông tin:

- A. Số lệnh mà chương trình đã thực hiện
- B. Địa chỉ chứa toán hạng của lệnh
- C. Địa chỉ ô nhớ chứa mã lệnh tiếp theo cần thực hiện
- D. Thông tin tạm thời của bộ xử lý

Câu 5: Chu trình thực hiện một lệnh của bộ vi xử lý bao gồm các bước thực hiện theo trình tự:

- A. Tìm lệnh (Đọc lệnh), thực hiện lệnh, giải mã lệnh
- B. Tìm lệnh (Đọc lệnh), giải mã lệnh, thực hiện lệnh
- C. Tìm lệnh (Đọc lệnh), thực hiện lệnh
- D. Tất cả các phương án trên

I.2) Phần trắc nghiệm **chỉ có 1 phương án đúng**

Câu 6: Vi điều khiển 8051 có khả năng quản lý bộ nhớ chương trình tối đa

- A. 64kB
- B. 64kB+128B
- C. 64kB+256B
- D. 64kB-128B

Câu 7: Các chân của 8051 tham gia trong hoạt động ghép nối và truy cập với bộ nhớ chương trình ngoài là:

- A. Cổng P2, cổng P0, chân P3.7, P3.6, PSEN, EA và ALE
- B. Cổng P2, cổng P0, PSEN, EA và ALE
- C. Cổng P2 và cổng P0
- D. Cổng P2, cổng P0, PSEN, ALE

Câu 8: Khi thoát ra khỏi chế độ Idle, 8051 cần có các ngắt hoặc có tín hiệu Reset và:

- A. Nội dung các thanh ghi SFRs và RAM không thay đổi
- B. Clock đến CPU và các ngoại vi
- C. ALE và PSEN giữ ở mức cao
- D. Nội dung các thanh ghi SFRs và RAM bị xóa

Câu 9: Điều kiện để bộ định thời của MCS-51 hoạt động đếm sự kiện là :

- A. $C/\overline{T}=0$, TR1=1, GATE=0
- B. $C/\overline{T}=1$, TR1=1, GATE=0
- C. $C/\overline{T}=1$ và TR1=1
- D. $C/\overline{T}=0$, TR1=1, GATE=1

Câu 10: Ở cổng truyền tin nối tiếp của 8051, tốc độ truyền tin được quyết định bởi tốc độ tràn của Timer 1 và:

- A. f_{osc} và SMOD
- B. TH1 và TL1
- C. TH1
- D. Cả A và C

Câu 11: Trong MCS51, câu lệnh nào dưới đây là đúng để chọn dãy thanh ghi (Bank) làm việc là Bank 1?

- A. CLR RS0
CLR RS1
- B. CLR RS0
SETB RS1
- C. SETB RS0
CLR RS1
- D. SETB RS0
SET RS1

Câu 12: Trong MCS51, sau khi thực hiện xong đoạn lệnh dưới đây, thì ô nhớ đầu tiên trong vùng nhớ của ngăn xếp có địa chỉ là?

```
MOV R1, #59H  
MOV A, R1  
MOV SP, A
```

- A. 5AH
- B. 60H
- C. 5BH
- D. 59H

Câu 13: Trong MCS51, lệnh nào dưới đây để đặt bit có địa chỉ 56H trong vùng RAM nội định địa chỉ theo bit nhận giá trị 1?

- A. SETB 56B
- B. MOV A, 2AH
ORL A, # 40H
MOV 2AH, A
- C. MOV A, #56H
- D. Cả 2 câu A, B đều đúng

Câu 14: Trong vi điều khiển 8051, khối lệnh nào dưới đây là đúng để thiết lập mức ưu tiên ngắt giảm dần theo thứ tự sau: INT0 → INT1 → Serial Port Interrupt → Timer 0 → Time 1?

- A. MOV IP, #05H
- B. MOV IP, #16H
- C. MOV IP, #15H
- D. MOV IP, #17H

Câu 15: Trong MCS51, cho khối lệnh sau:

```
MOV A, #28H
ADD A, #6CH
SWAP A
RRC A
```

Sau khi thực hiện xong khối lệnh trên, nội dung của thanh ghi A là?

- A. A = 24H
- B. A = 94H
- C. A = 4AH
- D. A = 25H

Câu 16: Tốc độ baud rate của truyền tin nối tiếp

Khi bộ truyền nhận dữ liệu nối tiếp (UART) của vi xử lý 8051 hoạt động ở mode 1. Để tốc độ baudrate là 9600, ta phải nạp giá trị nào cho thanh ghi TH1. Biết tần số thạch anh của hệ là 11.0592 MHz và bit SMOD = 0.

- A. 0xFA
- B. 0XF4
- C. 0xF8
- D. 0xFD

Câu 17: Chuẩn truyền nào sau đây là truyền nối tiếp đồng bộ:

- A. RS232A
- B. I2C
- C. RS232B
- D. RS485

Câu 18: Sau khi thực hiện lệnh nào dưới đây thì các chân P1.5 và P1.4 là các chân input?

- A. MOV P1, #10H
- B. MOV P1, #18H
- C. MOV P1, #3FH
- D. MOV P1, #2FH

Câu 19: Biết tần số thạch anh của vi xử lý 8051 là 12MHz. Xét đoạn chương trình tạo xung vuông ở chân P2.3 sau:

```
CLR    P2.3
CLR    TF0
MOV    TMOD, #01
MOV    TL0, #XX
MOV    TH0, #YY
SETB   P2.3
SETB   TR0
AGAIN: JNB TF0, AGAIN
CLR    P2.3
CLR    TR0
CLR    TF0
```

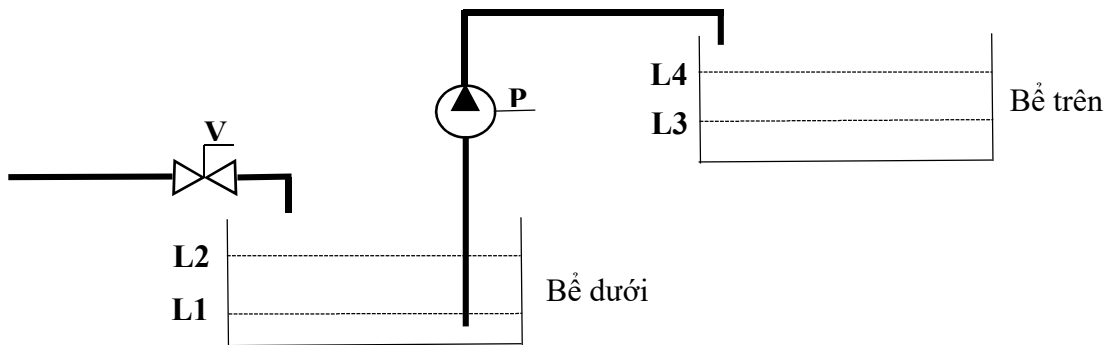
Để chương trình tạo xung vuông có độ rộng xung là 10ms, các giá trị cần nạp cho hai vị trí XX và YY lần lượt là :

- A. XX = 0xF0; YY = 0xD8
- B. XX = 0xDF; YY = 0x80
- C. XX = 0xD8; YY = 0xF0
- D. XX = 0x80; YY = 0xDF

Câu 20: Cổng nào của 8051 khi hoạt động ở chế độ vào ra số (input/output) bắt buộc phải mắc thêm điện trở kéo (pull-up) ở bên ngoài

- A. P0 và P1
- B. P0 và P2
- C. P0
- D. P1

II) TỰ LUẬN



Cho bài toán bơm nước vào hai bể như hình trên. Biết rằng valve V có lưu lượng lớn hơn bơm P và cả hai được điều khiển bật bằng giá trị lô-gic 1, và tắt bằng giá trị điều khiển logic 0.

Các cảm biến đo mức nước L1, L2, L3, L4 có giá trị lô-gic là 1 khi đạt ngưỡng và là 0 khi dưới ngưỡng. Cơ chế hoạt động của hệ thống điều khiển như sau:

- Bể dưới: khi có mức nước dưới L1, Valve V sẽ bật để mở valve cho nước vào bể, khi mức nước đạt mức L2 Valve V sẽ tắt để nước ngừng chảy vào bể.
- Bể trên: khi mức nước dưới L3 thì bơm P sẽ bật để bơm nước vào bể và khi mức nước đạt mức L4 thì bơm sẽ tắt để ngừng bơm nước vào bể. Tuy nhiên để bảo vệ bơm P thì bơm sẽ chỉ hoạt động nếu mức nước của bể dưới là lớn hơn mức L1

Yêu cầu thiết kế bộ điều khiển logic sử dụng VĐK 8051:

- 1) Kết nối các chân vào ra của VĐK 8051 với các tín hiệu V, P, L1, L2, L3, L4
- 2) Vẽ lưu đồ thuật toán của VĐK để thực hiện bài toán bơm đầy hai bể
- 3) Lập trình cho VĐK với lưu đồ thuật toán đề xuất (yêu cầu chú thích các câu lệnh)

TRƯỜNG ĐHBK HN VIỆN ĐIỆN	ĐỀ THI HỌC PHẦN KĨ THUẬT VI XỬ LÝ - EE3480 ĐỀ SỐ: 3 THỜI GIAN LÀM BÀI: 90 PHÚT	Chữ ký GV phụ trách HP	Bộ môn
-----------------------------	--	---------------------------	--------

Ghi chú: SV được sử dụng tài liệu tham khảo, không được sử dụng điện thoại, laptop....

Phần trắc nghiệm sinh viên khoanh thẳng vào đề. Nộp lại đề cùng bài thi.

Họ và tên SV:.....Mã số SV:.....

D) TRẮC NGHIỆM

I.1) Phần trắc nghiệm có tối đa 2 phương án đúng

Câu 1: Một vi điều khiển (microcontroller) là vi mạch có:

- A. vi xử lý (microprocessor) và bộ nhớ
- B. vi xử lý (microprocessor) và cổng vào/ra
- C. vi xử lý (microprocessor), bộ nhớ, cổng vào/ra, và các ngoại vi (Timer, UART,...)
- D. vi xử lý (microprocessor), bộ nhớ, và cổng vào/ra

Câu 2: Thanh ghi bộ đếm chương trình PC (Program Counter) chứa thông tin:

- A. Số lệnh mà chương trình đã thực hiện
- B. Thông tin tạm thời của bộ xử lý
- C. Địa chỉ ô nhớ chứa mã lệnh tiếp theo cần thực hiện
- D. Địa chỉ chứa toán hạng của lệnh

Câu 3: Chu trình thực hiện một lệnh của bộ vi xử lý bao gồm các bước thực hiện theo trình tự:

- A. Tìm lệnh (Đọc lệnh), thực hiện lệnh, giải mã lệnh
- B. Tìm lệnh (Đọc lệnh), giải mã lệnh, thực hiện lệnh
- C. Tìm lệnh (Đọc lệnh), thực hiện lệnh
- D. Tất cả các phương án trên

Câu 4: Bộ nhớ ngăn xếp có thể sử dụng để chứa các thông tin:

- A. Địa chỉ trở về từ chương trình con
- B. Địa chỉ của chương trình con của lệnh CALL cần thực hiện
- C. Mã lệnh cần thực hiện
- D. Dữ liệu của chương trình

Câu 5: Kiến trúc nào của hệ vi xử lý có không gian bộ nhớ dữ liệu và không gian bộ nhớ chương trình phân biệt:

- A. Kiến trúc Harvard
- B. Kiến trúc Von Neumann
- C. Không kiến trúc nào

I.2) Phần trắc nghiệm **chỉ có 1 phương án đúng**

Câu 6: Vi điều khiển 8051 có khả năng quản lý bộ nhớ dữ liệu tối đa:

- A. 64kB
- B. 64kB-128B
- C. 64kB+128B
- D. 64kB+256B

Câu 7: Các chân của 8051 tham gia trong hoạt động ghép nối và truy cập với bộ nhớ dữ liệu ngoài là:

- A. Cổng P2, cổng P0, chân P3.7, P3.6, PSEN, EA và ALE
- B. Cổng P2, cổng P0, PSEN, EA và ALE
- C. Cổng P2 và cổng P0, ALE, P3.6 và P3.7
- D. Cổng P2, cổng P0, PSEN, ALE

Câu 8: Khi thoát ra khỏi chế độ Idle, 8051 cần có các ngắt hoặc có tín hiệu Reset và:

- A. Nội dung các thanh ghi SFRs và RAM không thay đổi
- B. Clock đến CPU và các ngoại vi
- C. ALE và PSEN giữ ở mức cao
- D. Nội dung các thanh ghi SFRs và RAM bị xóa

Câu 9: Điều kiện để bộ định thời của MCS-51 hoạt động đếm sự kiện là :

- A. $C/\overline{T}=0$, TR1=1, GATE=0
- B. $C/\overline{T}=1$ và TR1=1
- C. $C/\overline{T}=0$ và TR1=1
- D. $C/\overline{T}=1$, TR1=1, GATE=0

Câu 10: Ở cổng truyền tin nối tiếp của 8051, tốc độ truyền tin được quyết định bởi tốc độ tràn của Timer 1 và:

- A. f_{osc}
- B. SMOD
- C. TL1
- D. TF1

Câu 11: Trong MCS51, sau khi thực hiện xong đoạn lệnh dưới đây, thì ô nhớ đầu tiên trong vùng nhớ của ngăn xếp có địa chỉ là?

```
MOV 10H, #39H
MOV A, 10H
MOV SP, A
```

- A. 40H
- B. 3AH
- C. 3BH
- D. 39H

Câu 12: Trong MCS51, câu lệnh nào dưới đây là đúng để chọn dãy thanh ghi (Bank) làm việc là Bank 0?

- A. CLR RS0
CLR RS1
- B. CLR RS0
SETB RS1
- C. SETB RS0
CLR RS1
- D. SETB RS0
SET RS1

Câu 13: Trong MCS51, lệnh nào dưới đây để đặt bit có địa chỉ 34H trong vùng RAM nội định địa chỉ theo bit nhận giá trị 1?

- A. MOV A, 26H
ORL A, # 10H
MOV 26H, A
- B. SETB 34B
- C. MOV A, #34H
- D. Cả 2 câu A, B đều đúng

Câu 14: Trong vi điều khiển 8051, khối lệnh nào dưới đây là đúng để thiết lập mức ưu tiên ngắt giảm dần theo thứ tự sau: Timer 0 → Timer 1 → INT0 → INT1 → Serial Port Interrupt?

- A. MOV IP, #1AH
- B. MOV IP, #0AH
- C. MOV IP, #18H
- D. MOV IP, #12H

Câu 15: Trong MCS51, cho khối lệnh sau:

```
MOV A, #3AH  
ADD A, #D9H  
SWAP A  
RRC A
```

Sau khi thực hiện xong khối lệnh trên, nội dung của thanh ghi A là?

- A. A = 13H
- B. A = 98H
- C. A = 4AH
- D. A = 89H

Câu 16: Tốc độ baud rate của truyền tin nối tiếp

Khi bộ truyền nhận dữ liệu nối tiếp (UART) của vi xử lý 8051 hoạt động ở mode 1. Để tốc độ baudrate là 2400, ta phải nạp giá trị nào cho thanh ghi TH1. Biết tần số thạch anh của hệ là 11.0592 MHz và bit SMOD = 1.

- A. 0xFA
- B. 0XF4
- C. 0xF8
- D. 0xFD

Câu 17: Chuẩn truyền nào sau đây là truyền nối tiếp đồng bộ:

- A. RS232B
- B. RS232C
- C. RS485
- D. I2C

Câu 18: Sau khi thực hiện lệnh nào dưới đây thì các chân P1.3 và P1.2 là các chân input?

- A. MOV P1, #1CH
- B. MOV P1, #18H
- C. MOV P1, #66H
- D. MOV P1, #99H

Câu 19: Biết tần số thạch anh của vi xử lý 8051 là 12MHz. Xét đoạn chương trình tạo xung vuông ở chân P2.3 sau:

```
CLR    P2.3
CLR    TF0
MOV    TMOD, #01
MOV    TL0, #XX
MOV    TH0, #YY
SETB   P2.3
SETB   TR0
AGAIN: JNB TF0, AGAIN
CLR    P2.3
CLR    TR0
CLR    TF0
```

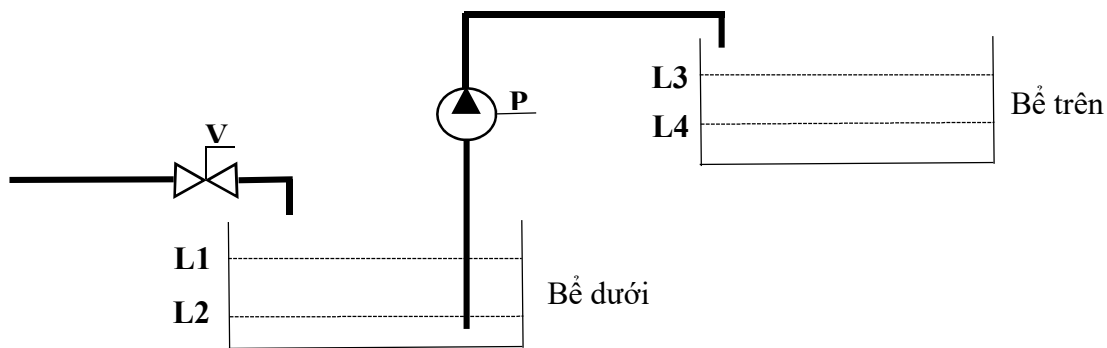
Để chương trình tạo xung vuông có độ rộng xung là 15ms, các giá trị cần nạp cho hai vị trí XX và YY lần lượt là :

- A. XX = 0x68; YY = 0xC5
- B. XX = 0x65; YY = 0xC8
- C. XX = 0xC5; YY = 0x68
- D. XX = 0xC8; YY = 0x65

Câu 20: Cổng nào của 8051 khi hoạt động ở chế độ vào ra số (input/output) bắt buộc phải mắc thêm điện trở kéo (pull-up) ở bên ngoài

- A. P3
- B. P2 và P3
- C. P0 và P1
- D. P0

II) TỰ LUẬN



Cho bài toán bơm nước vào hai bể như hình trên. Biết rằng valve V có lưu lượng lớn hơn bơm P và cả hai được điều khiển bật bằng giá trị lô-gic 1, và tắt bằng giá trị điều khiển logic 0.

Các cảm biến đo mức nước L1, L2, L3, L4 có giá trị lô-gic là 0 khi đạt ngưỡng và là 1 khi dưới ngưỡng. Cơ chế hoạt động của hệ thống điều khiển như sau:

- Bể dưới: khi có mức nước dưới L2, Valve V sẽ bật để mở valve cho nước vào bể, khi mức nước đạt mức L1 Valve V sẽ tắt để nước ngừng chảy vào bể.
- Bể trên: khi mức nước dưới L4 thì bơm P sẽ bật để bơm nước vào bể và khi mức nước đạt mức L3 thì bơm sẽ tắt để ngừng bơm nước vào bể. Tuy nhiên để bảo vệ bơm P thì bơm sẽ chỉ hoạt động nếu mức nước của bể dưới là lớn hơn mức L2

Yêu cầu thiết kế bộ điều khiển logic sử dụng VĐK 8051:

- 1) Kết nối các chân vào ra của VĐK 8051 với các tín hiệu V, P, L1, L2, L3, L4
- 2) Vẽ lưu đồ thuật toán của VĐK để thực hiện bài toán bơm đầy hai bể
- 3) Lập trình cho VĐK với lưu đồ thuật toán đề xuất (yêu cầu chú thích các câu lệnh)

TRƯỜNG ĐHBK HN VIỆN ĐIỆN	ĐỀ THI HỌC PHẦN KĨ THUẬT VI XỬ LÝ - EE3480 ĐỀ SỐ: 4 THỜI GIAN LÀM BÀI: 90 PHÚT	Chữ ký GV phụ trách HP	Bộ môn
-----------------------------	--	---------------------------	--------

Ghi chú: SV được sử dụng tài liệu tham khảo, không được sử dụng điện thoại, laptop....

Phần trắc nghiệm sinh viên khoanh thẳng vào đề. Nộp lại đề cùng bài thi.

Họ và tên SV:..... Mã số SV:.....

I) TRẮC NGHIỆM

I.1) Phần trắc nghiệm có tối đa 2 phương án đúng

Câu 1: Một vi điều khiển (microcontroller) là vi mạch có:

- A. vi xử lý (microprocessor), bộ nhớ, cổng vào/ra, và các ngoại vi (Timer, UART,...)
- B. vi xử lý (microprocessor), bộ nhớ, và cổng vào/ra
- C. vi xử lý (microprocessor) và cổng vào/ra
- D. vi xử lý (microprocessor) và bộ nhớ

Câu 2: Chu trình thực hiện một lệnh của bộ vi xử lý bao gồm các bước thực hiện theo trình tự:

- A. Tìm lệnh (Đọc lệnh), thực hiện lệnh, giải mã lệnh
- B. Tìm lệnh (Đọc lệnh), giải mã lệnh, thực hiện lệnh
- C. Tìm lệnh (Đọc lệnh), thực hiện lệnh
- D. Tất cả các phương án trên

Câu 3: Kiến trúc nào của hệ vi xử lý có không gian bộ nhớ dữ liệu và không gian bộ nhớ chương trình phân biệt:

- A. Kiến trúc Harvard
- B. Kiến trúc Von Neumann
- C. Không kiến trúc nào

Câu 4: Bộ nhớ ngăn xếp có thể sử dụng để chứa các thông tin:

- A. Địa chỉ trở về từ chương trình con
- B. Địa chỉ của chương trình con của lệnh CALL cần thực hiện
- C. Mã lệnh cần thực hiện
- D. Dữ liệu của chương trình

Câu 5: Thanh ghi bộ đếm chương trình PC (Program Counter) chứa thông tin:

- A. Số lệnh mà chương trình đã thực hiện
- B. Thông tin tạm thời của bộ xử lý
- C. Địa chỉ ô nhớ chứa mã lệnh tiếp theo cần thực hiện
- D. Địa chỉ chứa toán hạng của lệnh

I.2) Phần trắc nghiệm chỉ có 1 phương án đúng

Câu 6: Vi điều khiển 8051 có khả năng quản lý bộ nhớ dữ liệu tối đa:

- A. 64kB+128B
- B. 64kB-128B
- C. 64kB
- D. 64kB+256B

Câu 7: Các chân của 8051 tham gia trong hoạt động ghép nối và truy cập với bộ nhớ dữ liệu ngoài là:

- A. Cổng P2, cổng P0, chân P3.7, P3.6, PSEN, EA và ALE
- B. Cổng P2 và cổng P0, ALE, P3.6 và P3.7
- C. Cổng P2, cổng P0, PSEN, EA và ALE
- D. Cổng P2, cổng P0, PSEN, ALE

Câu 8: Điều kiện để 8051 có thể thoát ra khỏi chế độ Idle là:

- A. Nội dung các thanh ghi SFRs và RAM không thay đổi
- B. Clock đến CPU và các ngoại vi
- C. Cần có các ngắt hoặc có tín hiệu Reset
- D. Nội dung các thanh ghi SFRs và RAM bị xóa

Câu 9: Điều kiện để bộ định thời của MCS-51 hoạt động đếm sự kiện là :

- A. $C/\overline{T}=0$, TR1=1, GATE=0
- B. $C/\overline{T}=1$ và TR1=1
- C. $C/\overline{T}=0$ và TR1=1
- D. $C/\overline{T}=1$, TR1=1, GATE=0

Câu 10: Ở cổng truyền tin nối tiếp của 8051, tốc độ truyền tin được quyết định bởi tốc độ tràn của Timer 1 và:

- A. f_{osc}
- B. SMOD
- C. a và b
- D. TL1 và TH1

Câu 11: Trong MCS51, lệnh nào dưới đây để đặt bit có địa chỉ 45H trong vùng RAM nội định địa chỉ theo bit nhận giá trị 1?

- A. MOV A, 28H
ORL A, # 20H
MOV 28H, A
- B. MOV A, #45H
- C. SETB 45B
- D. Cả 2 câu A, C đều đúng

Câu 12: Trong MCS51, sau khi thực hiện xong đoạn lệnh dưới đây, thì ô nhớ đầu tiên trong vùng nhớ của ngăn xếp có địa chỉ là?

```
MOV 10H, #3FH
MOV R0, #10H
MOV A, @R0
MOV SP, A
```

- A. 3EH
- B. 41H
- C. 3FH
- D. 40H

Câu 13: Trong MCS51, câu lệnh nào dưới đây là đúng để chọn dãy thanh ghi (Bank) làm việc là Bank 3?

- A. CLR RS0
CLR RS1
- B. CLR RS0
SETB RS1
- C. SETB RS0
CLR RS1
- D. SETB RS0
SETB RS1

Câu 14: Trong vi điều khiển 8051, khối lệnh nào dưới đây là đúng để thiết lập mức ưu tiên ngắt giảm dần theo thứ tự sau: Timer 0 → INT1 → INT0 → Timer 1 → Serial Port Interrupt?

- A. MOV IP, #12H
- B. MOV IP, #07H
- C. MOV IP, #16H
- D. MOV IP, #06H

Câu 15: Trong MCS51, cho khối lệnh sau:

```
MOV A, #8EH
ADD A, #26H
SWAP A
RRC A
```

Sau khi thực hiện xong khối lệnh trên, nội dung của thanh ghi A là?

- A. A = 5AH
- B. A = 4BH
- C. A = 25H
- D. A = B4H

Câu 16: Tốc độ baud rate của truyền tin nối tiếp

Khi bộ truyền nhận dữ liệu nối tiếp (UART) của vi xử lý 8051 hoạt động ở mode 1. Để tốc độ baudrate là 2400, ta phải nạp giá trị nào cho thanh ghi TH1. Biết tần số thạch anh của hệ là 11.0592 MHz và bit SMOD = 0.

- A. 0xFA
- B. 0xF4
- C. 0xF8
- D. 0xFD

Câu 17: Chuẩn truyền nào sau đây là truyền nối tiếp đồng bộ:

- A. I2C
- B. RS232C
- C. RS232A
- D. RS485

Câu 18: Sau khi thực hiện lệnh nào dưới đây thì các chân P1.7 và P1.6 là các chân input?

- A. MOV P1, #7FH
- B. MOV P1, #9DH
- C. MOV P1, #0C7H
- D. MOV P1, #5FH

Câu 19: Biết tần số thạch anh của vi xử lý 8051 là 12MHz. Xét đoạn chương trình tạo xung vuông ở chân P2.3 sau:

```
CLR    P2.3
CLR    TF0
MOV    TMOD, #01
MOV    TL0, #XX
MOV    TH0, #YY
SETB   P2.3
SETB   TR0
AGAIN: JNB TF0, AGAIN
CLR    P2.3
CLR    TR0
CLR    TF0
```

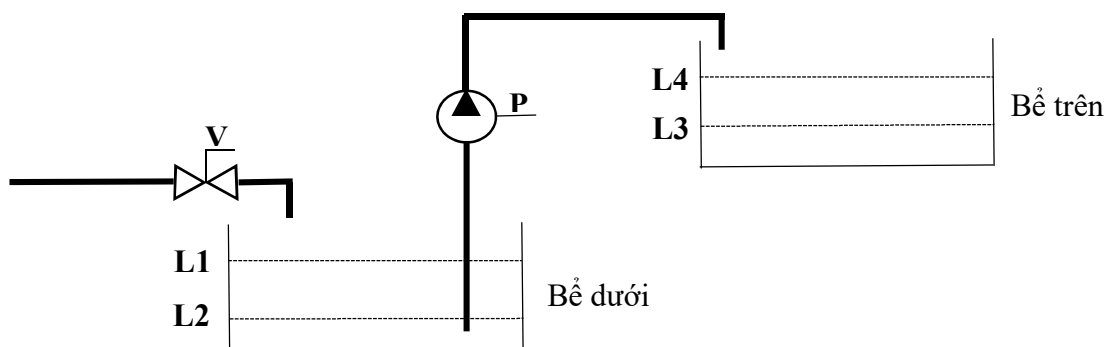
Để chương trình tạo xung vuông có độ rộng xung là 20ms, các giá trị cần nạp cho hai vị trí XX và YY lần lượt là :

- A. XX = 0xE0; YY = 0xB1
- B. XX = 0xE1; YY = 0xB0
- C. XX = 0xB1; YY = 0xE0
- D. XX = 0xB0; YY = 0xE1

Câu 20: Cổng nào của 8051 khi hoạt động ở chế độ vào ra số (input/output) bắt buộc phải mắc thêm điện trở kéo (pull-up) ở bên ngoài

- A. P2 và P3
- B. P0 và P2
- C. P0
- D. P1

II) TỰ LUẬN



Cho bài toán bơm nước vào hai bể như hình trên. Biết rằng valve V có lưu lượng lớn hơn bơm P và cả hai được điều khiển bật bằng giá trị lô-gic 1, và tắt bằng giá trị điều khiển logic 0.

Các cảm biến đo mức nước L1, L2, L3, L4 có giá trị lô-gic là 0 khi đạt ngưỡng và là 1 khi dưới ngưỡng.

Cơ chế hoạt động của hệ thống điều khiển như sau:

- Bể dưới: khi có mức nước dưới L2, Valve V sẽ bật để mở valve cho nước vào bể, khi mức nước đạt mức L1 Valve V sẽ tắt để nước ngừng chảy vào bể.
- Bể trên: khi mức nước dưới L3 thì bơm P sẽ bật để bơm nước vào bể và khi mức nước đạt mức L4 thì bơm sẽ tắt để ngừng bơm nước vào bể. Tuy nhiên để bảo vệ bơm P thì bơm sẽ chỉ hoạt động nếu mức nước của bể dưới là lớn hơn mức L2

Yêu cầu thiết kế bộ điều khiển logic sử dụng VĐK 8051:

- 1) Kết nối các chân vào ra của VĐK 8051 với các tín hiệu V, P, L1, L2, L3, L4
- 2) Vẽ lưu đồ thuật toán của VĐK để thực hiện bài toán bơm đầy hai bể
- 3) Lập trình cho VĐK với lưu đồ thuật toán đề xuất (yêu cầu chú thích các câu lệnh)

