



0000\_0000h (при доступе к собственной периферии)

\* PCBase = или

0000\_0000h (при доступе Cortex-A5 центрального узла к собственной периферии)

\*\* CCPUBase = или

6000\_0000h (при доступе снаружи CCPU)

0000\_0000h, где X=A/C/E для PC0/1/2/3 соответственно (при доступе в другой PC)

\*\*\* L2C доступен только Cortex-A5 центрального узла при CCPUBase=0000\_0000h

Рисунок 5.3 - Карта памяти периферийных устройств CPU и CCPU

					ЮФКВ.431282.020РЭ		Лист
							333
Изм.	Лист	№ докум.	Подп.	Дата			
Инв.№подл.		Подп. и дата		Взам.инв.№	Инв.№дубл.	Подп. и дата	
31406-1		30.11.2017		31406			