EXU功能描述和实现原理

在本次处理器设计中，execution unit由4个子模块alu，branch，mul和div部分组成，在alu中执行基本加减、移位、逻辑运算等指令，在branch中执行分支和跳转指令，而mul和div则是进行了RV32M的扩展

ALUFU核心计算模块ALU支持12种RISC-V标准算术逻辑运算。计算单元采用全组合逻辑设计，关键路径优化为：

操作数选择器：基于OprSel枚举的多路选择器，支持4种操作数来源

32位加法器：支持SUB操作的补码转换

译码阶段：根据fu\_signals.opr1\_sel区分LUI/AUIPC特殊指令，对I-type指令提取instr[7:5]生成func3信号（因为接收到的instr是截去后7位opcode后的25位instr）

BranchFU处理控制流指令，包括条件分支和无条件跳转，通过instr\_type来区分

采用双校验点设计：方向预测校验和目标地址校验来检验是否预测成功，预测失败时设置mispred信号作为错误标记并冻结后续指令提交，并产生flush信号

MUL部分采用基4（Radix-4）Booth编码算法进行多周期乘法，并支持4种乘法运算

DIV\_REM部分采用非恢复式移位减法除法算法，支持2种除法和2种取余运算

乘法器借鉴：

https://github.com/[criwits/chisel-booth-multiplier: A Booth Multiplier written in Chisel](https://github.com/criwits/chisel-booth-multiplier/)

除法器借鉴：

https://github.com/[moamoai/chisel\_divider](https://github.com/moamoai/chisel_divider)