

上海富芮坤微电子有限公司

FR508x 开发环境搭建

V0.0.4

FR5080 开发环境搭建

目录

- FR5080 开发环境搭建.....1
 - 1.1 安装虚拟机.....1
 - 1.2 新建虚拟机.....2
 - 1.3 虚拟机参数配置3
 - 1.3.1 虚拟机内存配置.....3
 - 1.3.2 网络适配器配置.....3
 - 1.3.3 虚拟机系统时间设置.....4
 - 1.4 虚拟机安装 JLINK.....5
 - 1.5 虚拟机安装 xt-ocd 调试软件.....5
 - 1.6 Xplorer 软件.....6
 - 1.6.1 设置 workspace 路径.....6
 - 1.6.2 设置 Xplorer debug 仿真参数.....7
 - 1.6.3 JLINK 和开发板接线.....7
 - 1.7 Xplorer 工程文件配置9
 - 1.7.1 新建工程.....9
 - 1.7.2 工程文件配置10
 - 1.7.3 工程编译属性配置11
 - 1.8 软件仿真14
- 历史修订..... 18

1.1 安装虚拟机

运行 VMware-workstation-full-15.5.5-16285975.exe，按照提示步骤安装

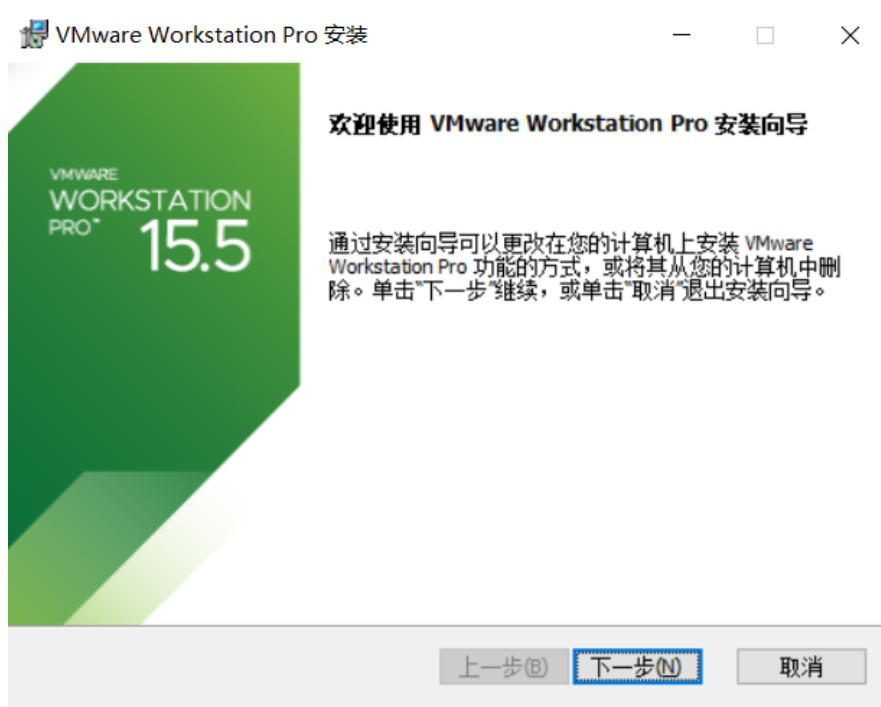


图 1-1-1

1.2 新建虚拟机

运行安装好的 VMware.exe，打开虚拟机，选择已提供的虚拟系统 window7 x64

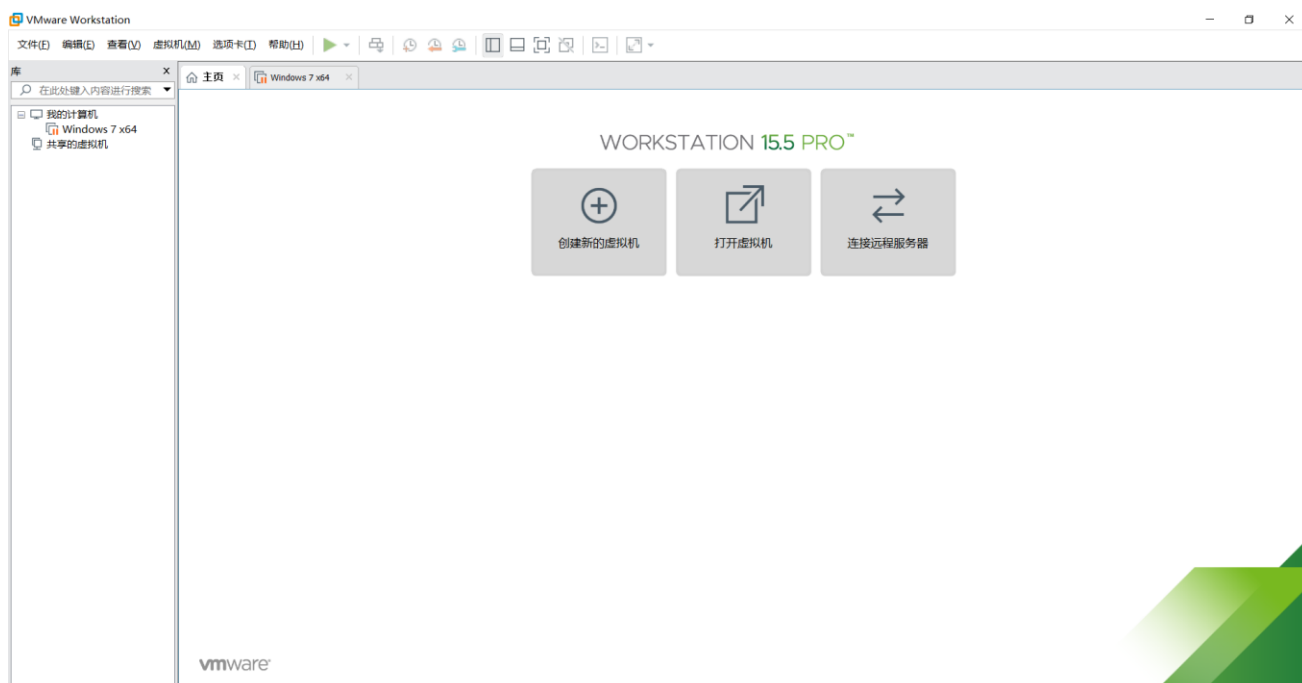


图 1-2-1 VMware 界面

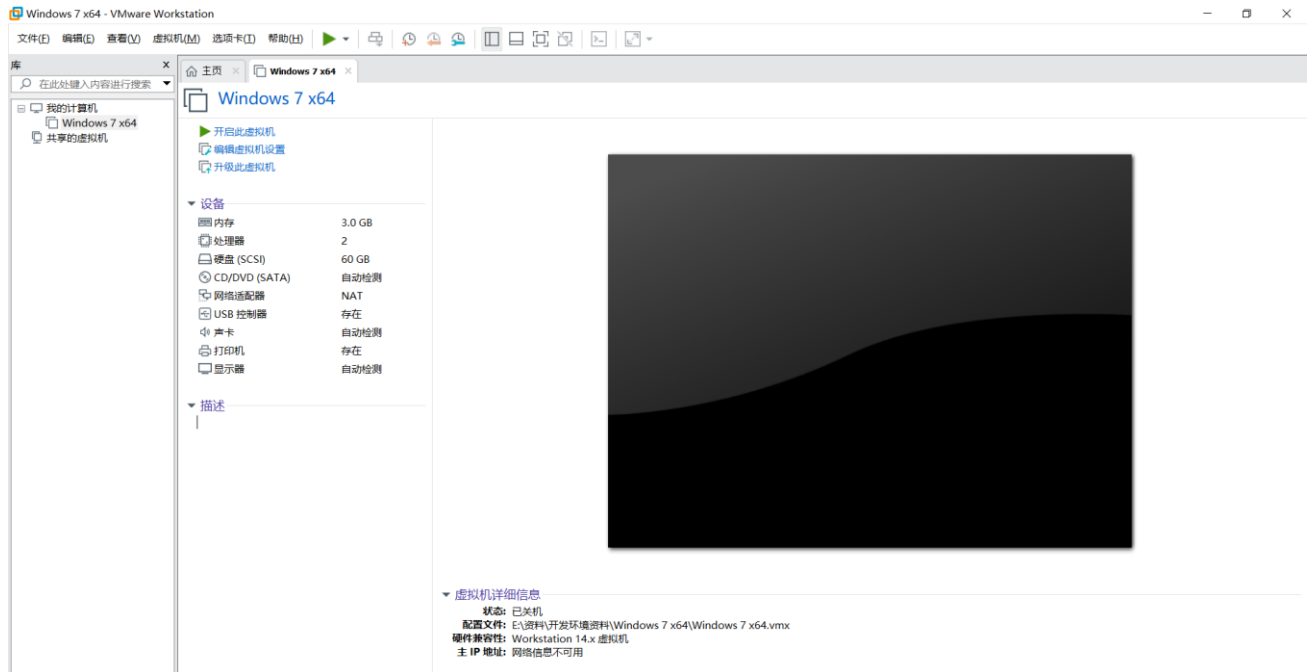


图 1-2-2 Window 7 x64 界面

1.3 虚拟机参数配置

1.3.1 虚拟机内存配置

虚拟机内存的大小参数(根据 PC 情况选择内存大小，建议 2G 以上)



图 1-3-1 虚拟机内存配置

1.3.2 网络适配器配置

网络配置器的状态要**禁用**。

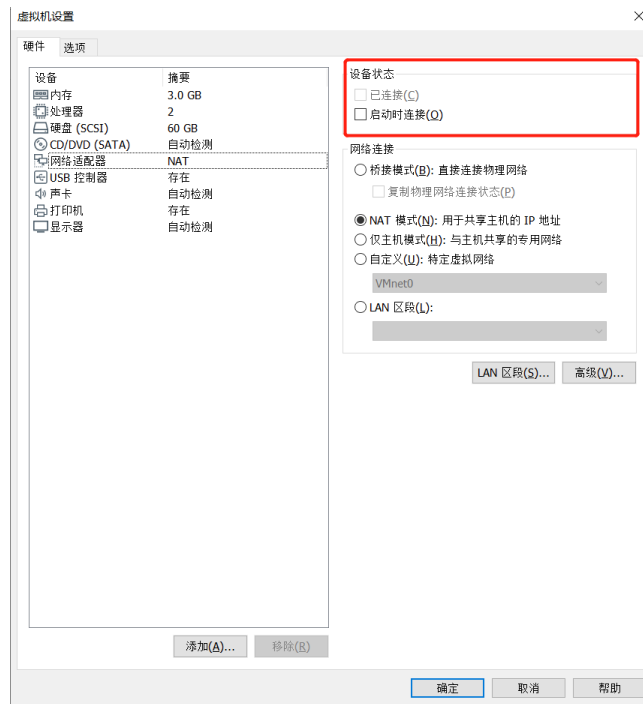


图 1-3-2 网络适配器选项

1.3.3 虚拟机系统时间设置

设置好上述两个参数配置，点击运行->开启此虚拟机

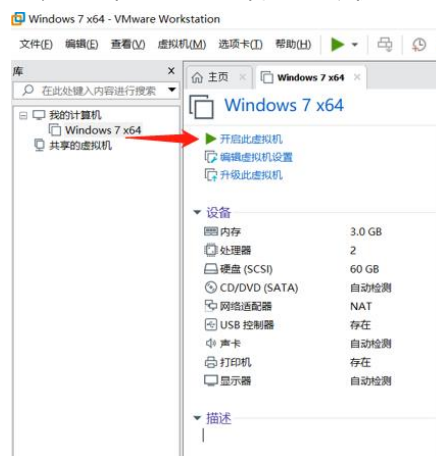


图 1-3-3-1 开启虚拟机

运行后，在 windows7 的桌面右下角时间跟随当前 PC 系统时间，需要手动修改到 2018 年，否则软件编译时，会编译报错。

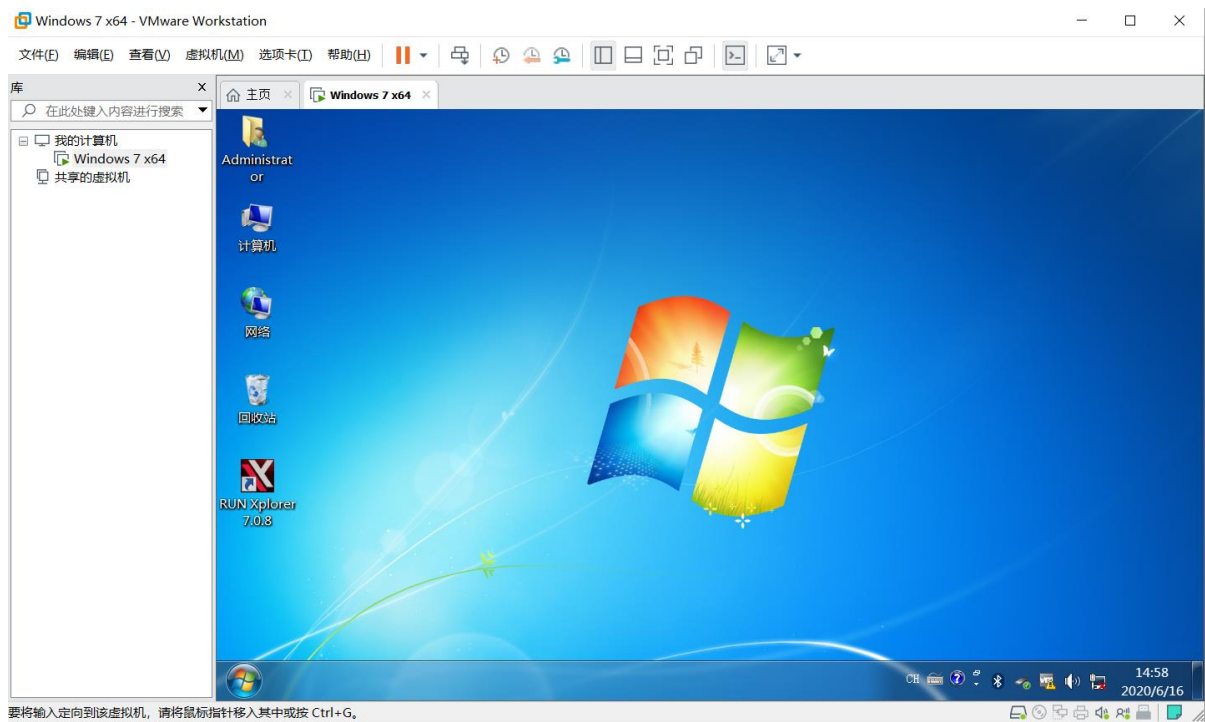


图 1-3-3-2 虚拟机下 windows7 界面

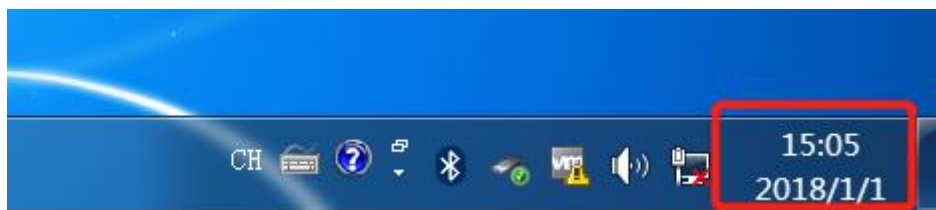


图 1-3-3-3 系统时间设置 2018 年

1.4 虚拟机安装 JLINK

1.5 虚拟机安装 xt-ocd 调试软件

1、打开 xt-ocd.exe 软件，点击 next，不需要设置其余默认安装选项设置即可。

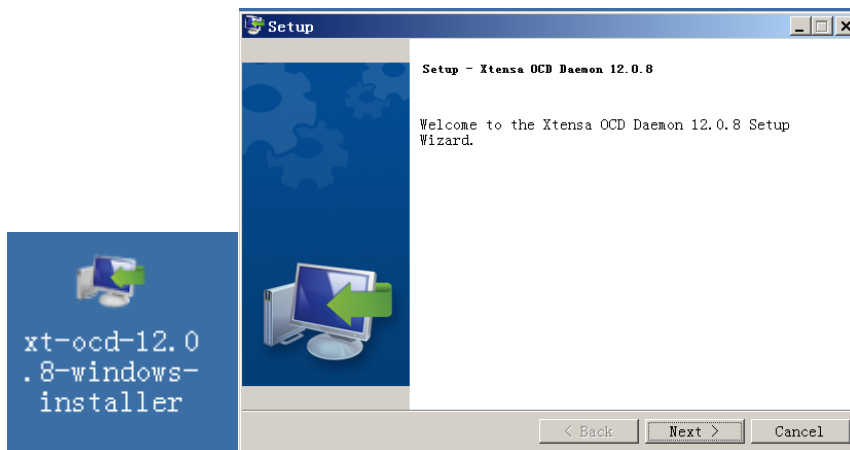


图 1-5-1

1.6 Xplorer 软件

1.6.1 设置 workspace 路径，这个路径要选择 dsp sdk 代码根目录，如图

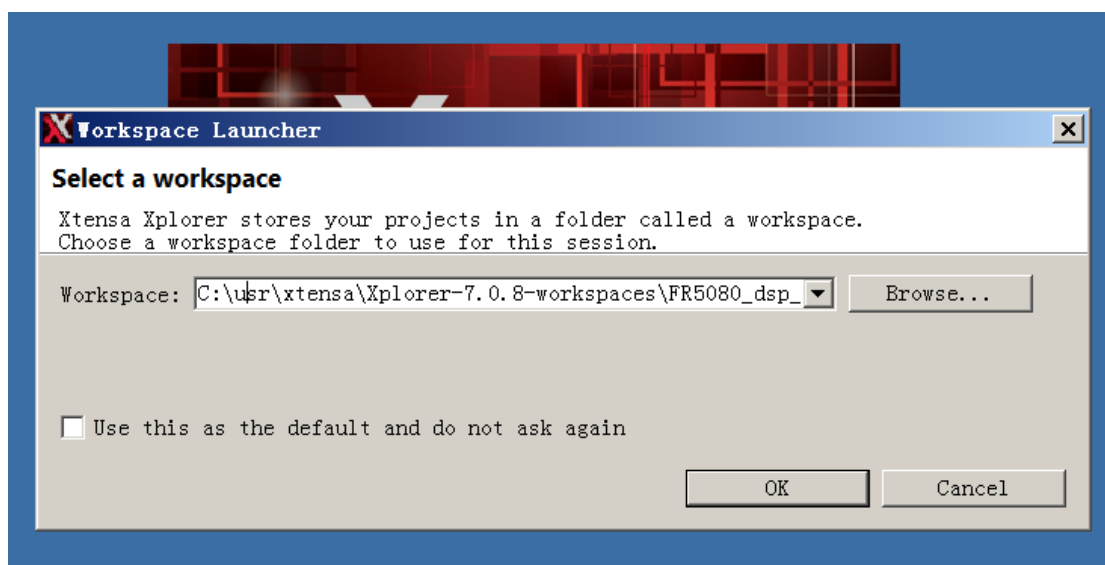
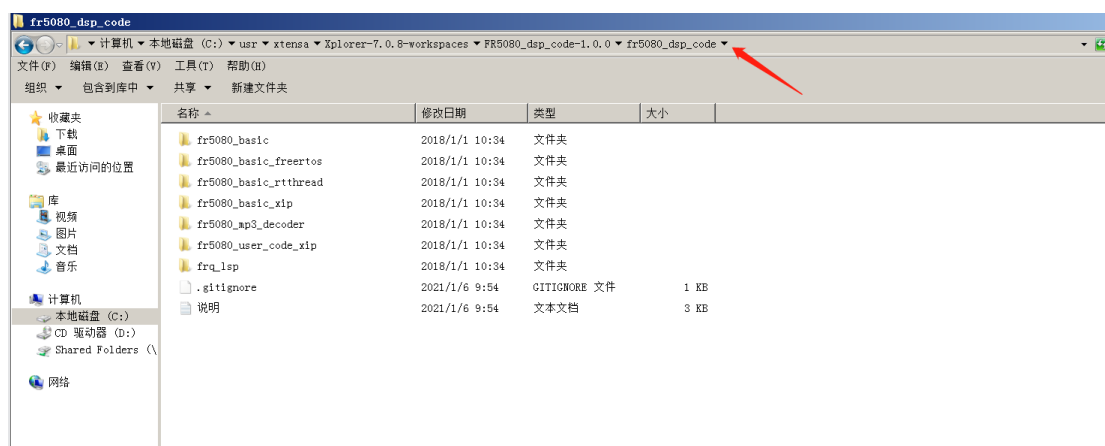


图 1-6-1

1.6.2 设置 Xplorer debug 仿真参数

选项 Run->Debug Configurations

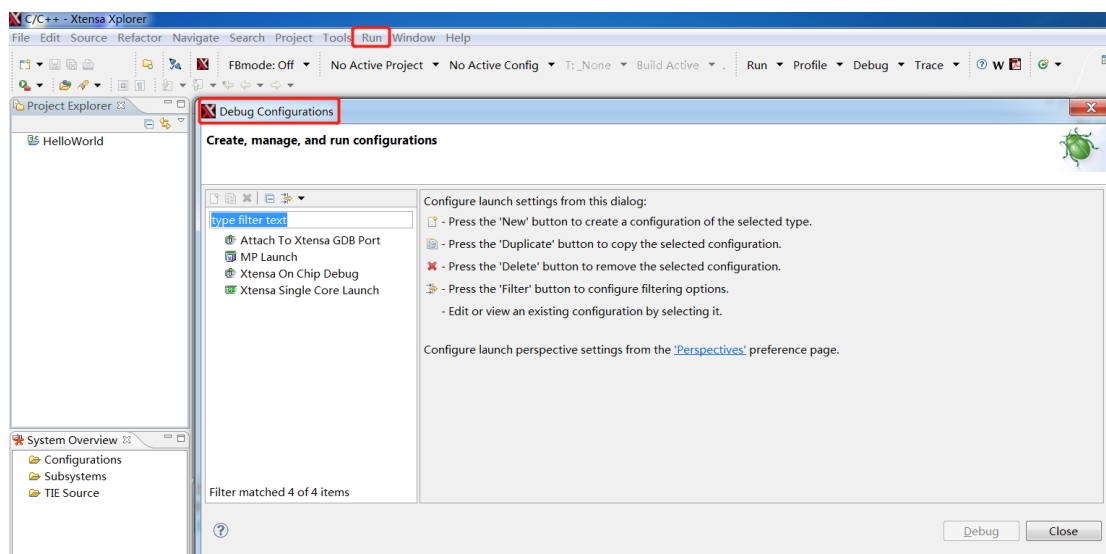


图 1-6-2 debug configuratio 界面

双击 Xtensa on Chip Debug，新建仿真参数

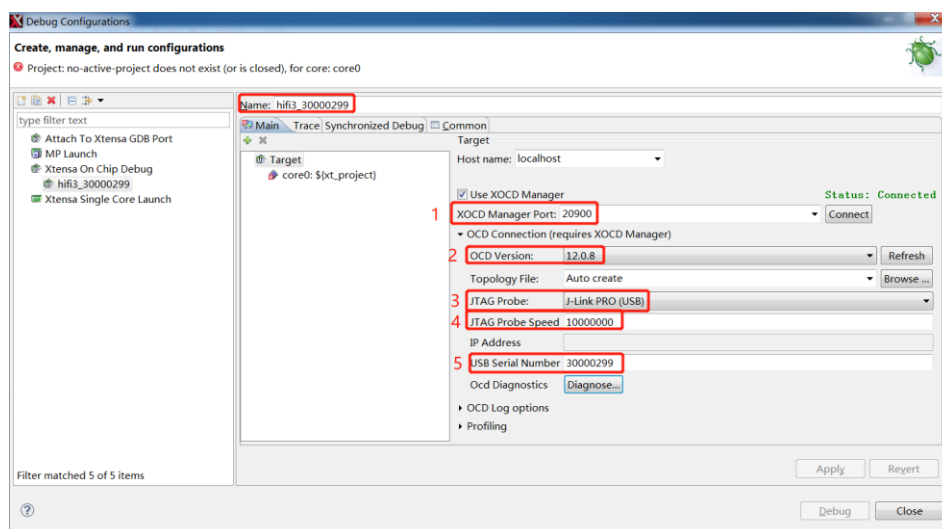


图 1-6-3 debug configuratio 参数界面

1. XOCD Manager port:端口设置 20900
2. OCD Version: 选择安装 12.0.8 版本
3. JTAG Probe: 选择 J-LINK PRO(USB)
4. JTAG Probe Speed: 可以根据速率自行选择，建议使用 1000000(1M)
5. USB Serial Number: 设置 jlink SN 号

1.6.3 JLINK 和开发板接线

1、DSP 仿真是用 JTAG 接口，用 JLINK 和开发连接示意图如下：

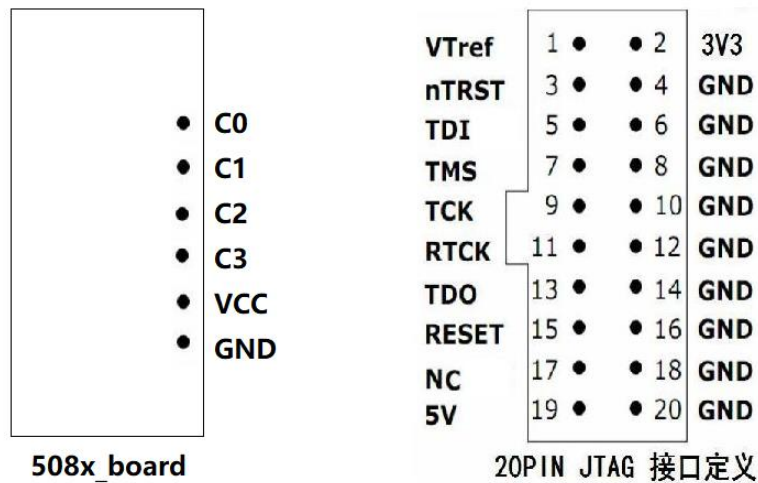
C0-> JTAG_TCK

C1-> JTAG_TMS

C2-> JTAG_TDO

C3-> JTAG_TDI

注意:如果 508x 的供电可以 4.2V 以下



按照顺序 1-5, 依次设置参数, 设置完点击 Apply 应用。开发板连接 JLINK 设备, USB 供电, 点击 Ocd Diagnostics, 进入诊断设备界面, 点击 Query 查询

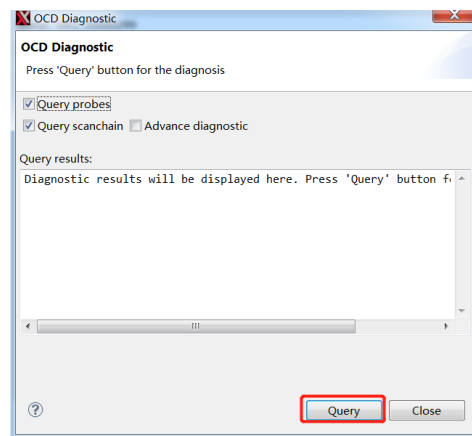


图 1-6-4 Ocd Diagnostics 界面

如下图指示, 则说明 debug 配置完成

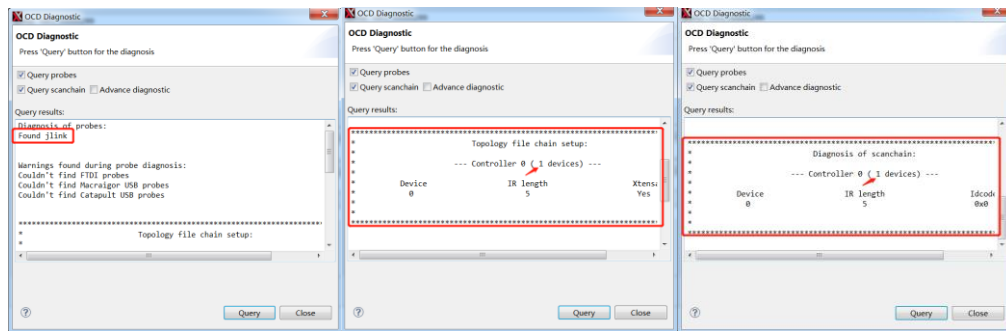


图 1-6-5 Ocd Diagnostics 界面

1.7 Xplorer 工程文件配置

1.7.1 新建工程

在 C:\usr\xtensa\Xplorer-7.0.8-workspaces, 解压官方提供的 sdk 代码

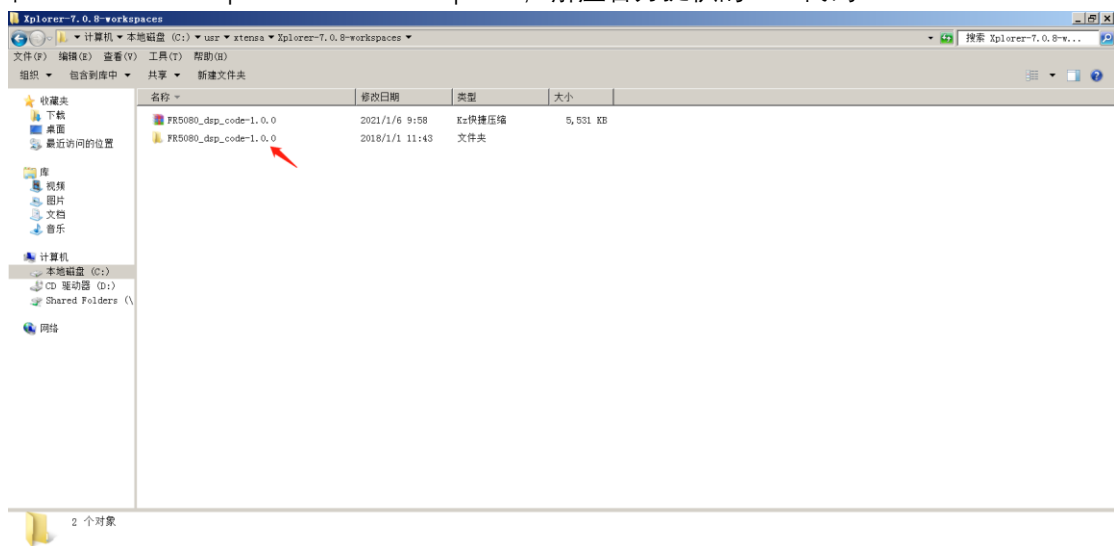


图 1-7-1 工程文件夹

双击点开官方 sdk 代码, 可以看到以下几个文件夹:

1) fr5080_basic 和 fr5080_mp3_decoder 两个工程用于进行分段加载的测试, 他们使用的 Isp 分别为 fr5080_Isp_basic 和 fr5080_Isp_user_app

2) fr5080_basic_xip 和 fr5080_mp3_decoder_xip 两个工程用于进行分段加载的测试, 他们使用的 Isp 分别为 fr5080_Isp_basic_xip 和 fr5080_Isp_user_app_xip

3) fr5080_basic_freertos 是基于 fr5080_basic 调试通过的可以运行 freeRTOS 的工程, 使用的 Isp 是 fr5080_Isp_basic_freertos_xip。这个工程测试了全功能的 FreeRTOS, 消耗了比较多的 RAM 资源, 对应的 M3 工程 iRAM 分配了 64KB, 剩余用作 dRAM。

4. fr5080_basic_rtthread 是基于 fr5080_basic 调试通过的可以运行 RT-Thread 的工程, 使用的 Isp 是 fr5080_Isp_basic_debug_rtthread_iram, 这个工程测试了 UI 的引擎。DSP 端 iram

(160KB) 和 dram (256KB) 采用了默认的初始配置

=

名称	修改日期	类型	大小
fr5080_basic	2021/1/6 9:54	文件夹	
fr5080_basic_freertos	2021/1/6 9:54	文件夹	
fr5080_basic_rtthread	2021/1/6 9:54	文件夹	
fr5080_basic_xip	2021/1/6 9:54	文件夹	
fr5080_mp3_decoder	2021/1/6 9:54	文件夹	
fr5080_user_code_xip	2021/1/6 9:54	文件夹	
frq_lsp	2021/1/6 9:54	文件夹	
.gitignore	2021/1/6 9:54	文本文档	1 KB
说明.txt	2021/1/6 9:54	文本文档	3 KB

图 1-7-1-1 工程内容

1.7.2 工程文件配置

打开 Xplorer 软件，左侧 project Explorer 右键 Import 或者在 File->Import

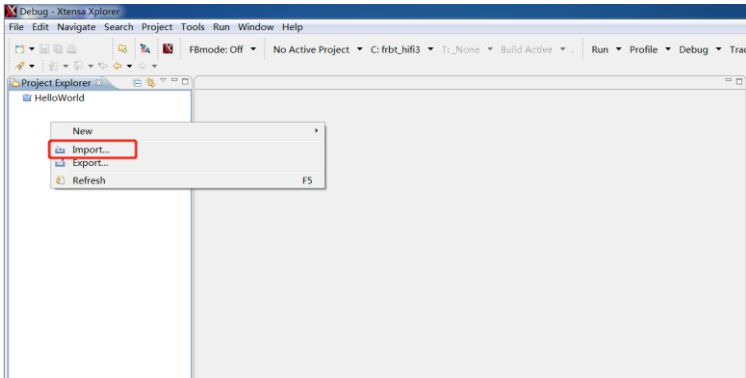


图 1-7-2 Import 导入工程

打开 Import，选择 General->Existing Projects into Workspace，选中之后点击 Next

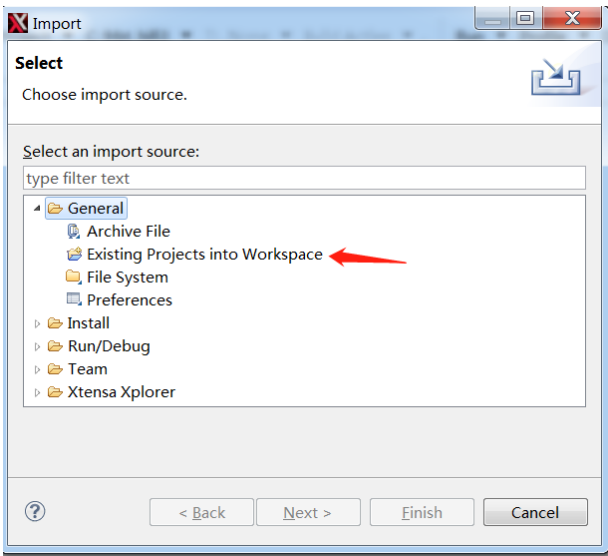


图 1-7-3 选择工程类型

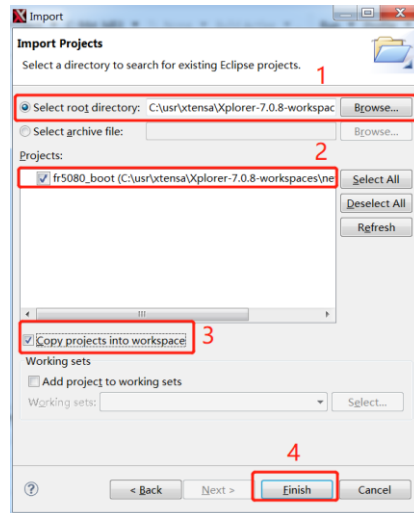


图 1-7-4 加载工程界面

- 1、选择刚刚新建的工程文件路径：
- 2、C:\usr\xtensa\Xplorer-7.0.8-workspaces\FR5080_dsp_code-1.0.0\fr5080_dsp_code\fr5080_basic
- 3、勾选 2,3
- 4、如果提示已经存在的文件，点击 refresh 更新
- 5、选择好文件路径，点击 Finish 完成

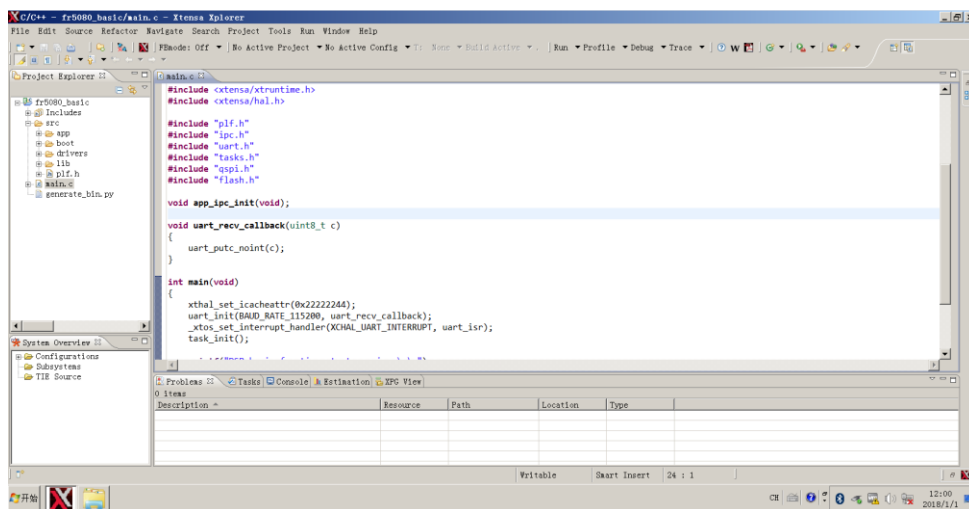


图 1-7-5 工程导入完成界面

1.7.3 工程编译属性配置

右键工程文件，选择 Build properties 或者 Project->Build properties

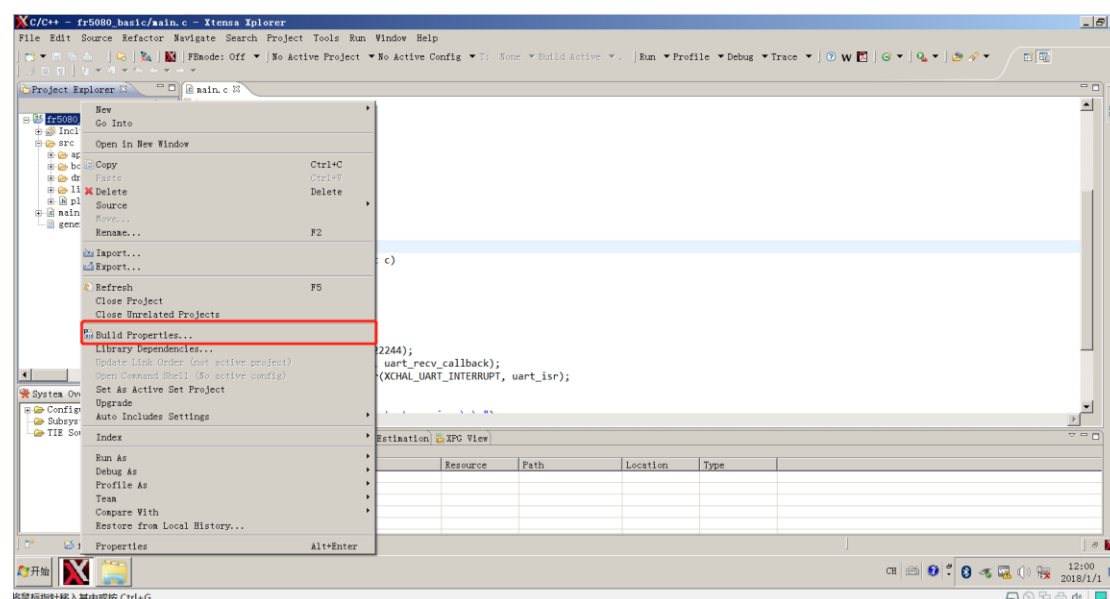


图 1-7-6 Build properties

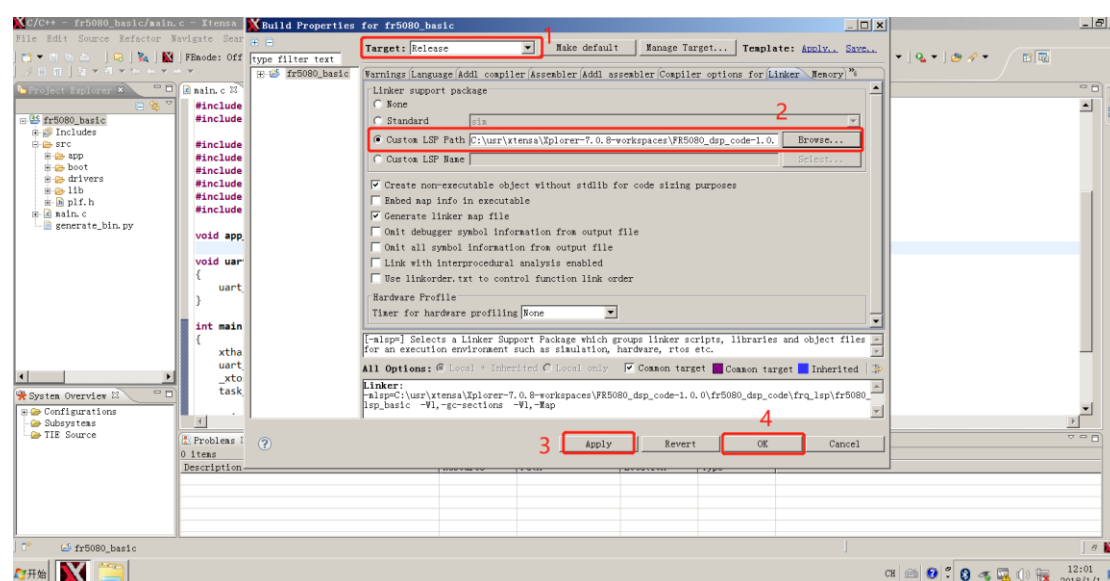


图 1-7-7 设置 Build properties

- 1、选择 Release
- 2、加载链接脚本路径 C:\usr\xtensa\Xplorer-7.0.8-workspaces\FR5080_dsp_code-1.0\fr5080_dsp_code\frq_lsp\fr5080_lsp_basic, 这里需要注意代码路径如果有改动, 链接脚本的路径也需要修改, lsp 链接文件——对应工程, 不可以随意修改。
- 3、点击 Apply
- 4、完成之后点击 OK 即可

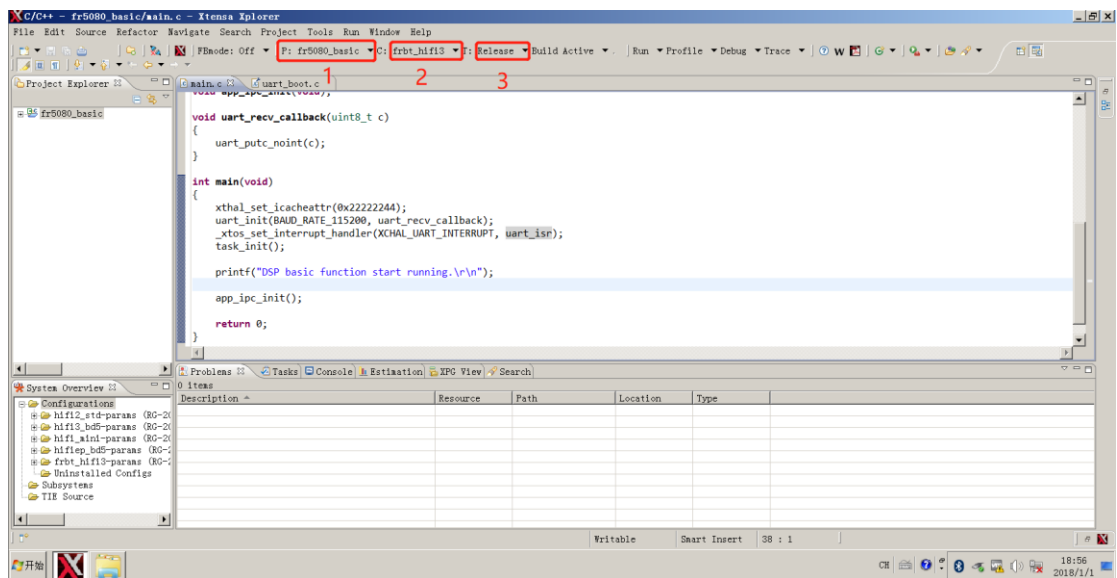


图 1-7-8 设置 Build properties

- 1、选择对应的工程
- 2、选择 frbt_hifi3 编译配置文件，需要手动添加该选项，(看图 1-7-9 添加 config build)
- 3、选择 Release

如下图添加 frbt_hifi3

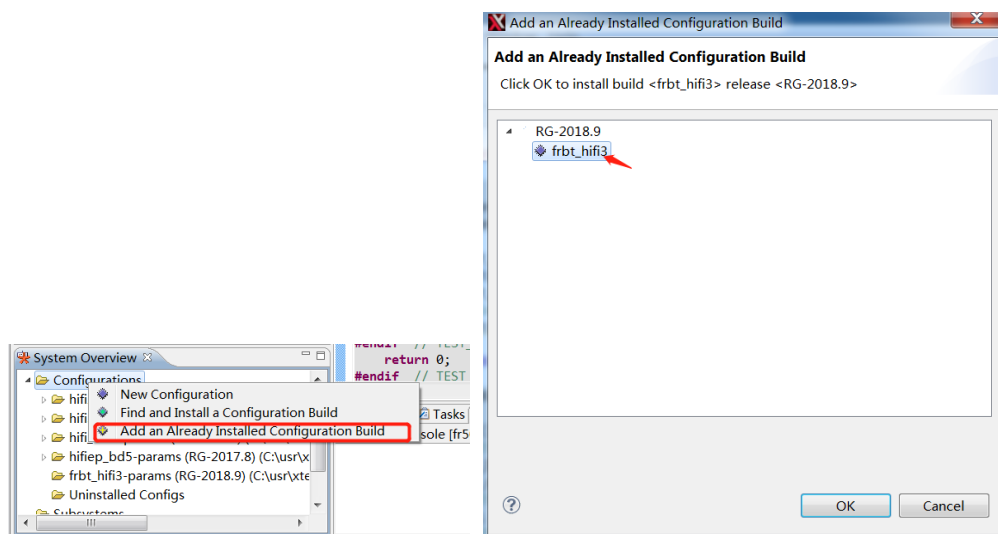


图 1-7-9 添加 config build

配置设置好，点击 Build Active 编译工程(如果虚拟机时间需设置成 2018，否则编译报错)

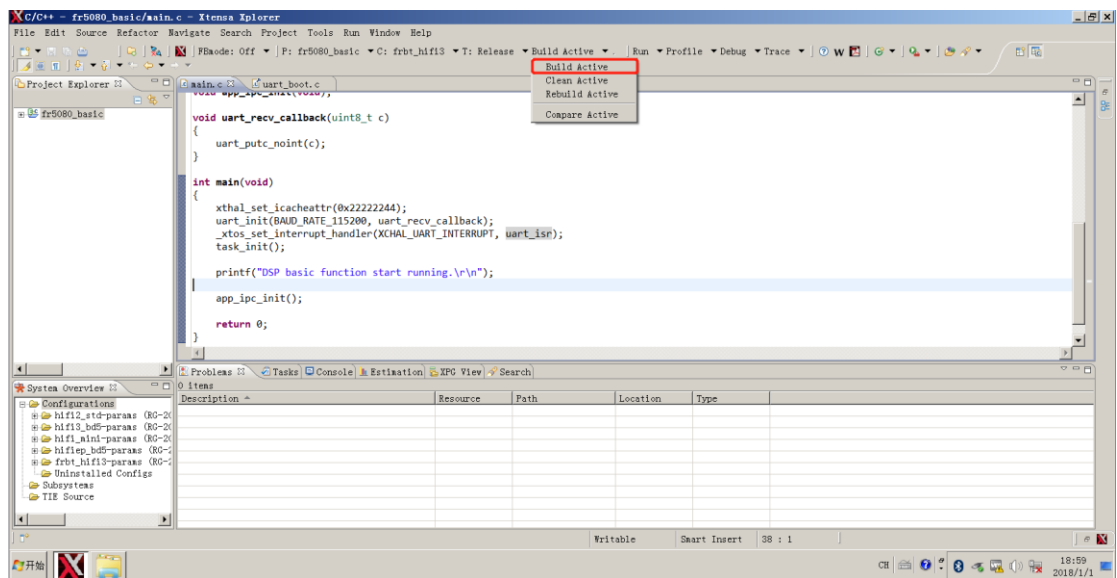


图 1-7-9-1 编译配置图

编译成功如下图

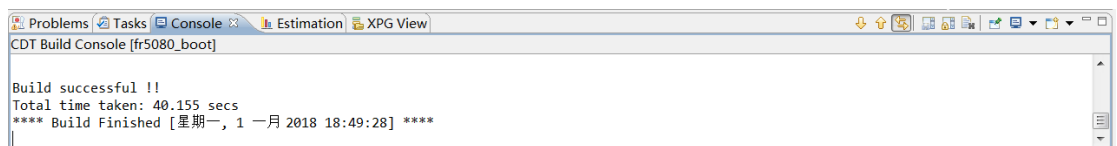


图 1-7-9-2 编译成功

1.8 软件仿真

工程编译成功之后，点击 debug 运行

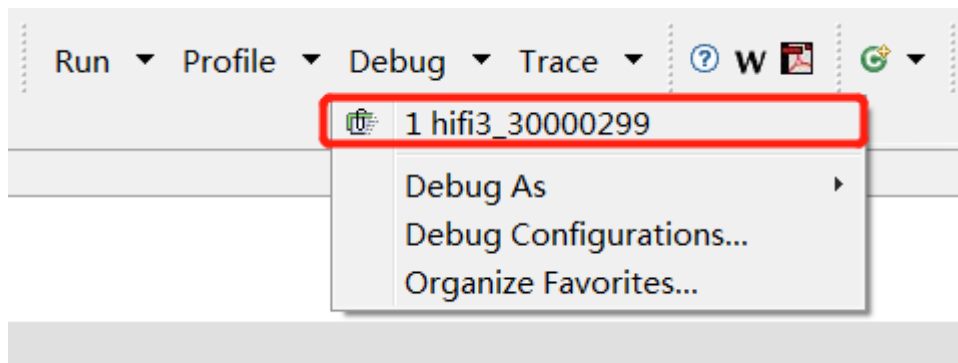


图 1-8-1 debug 选项

如下图红色标记的，功能键高亮，则可仿真运行

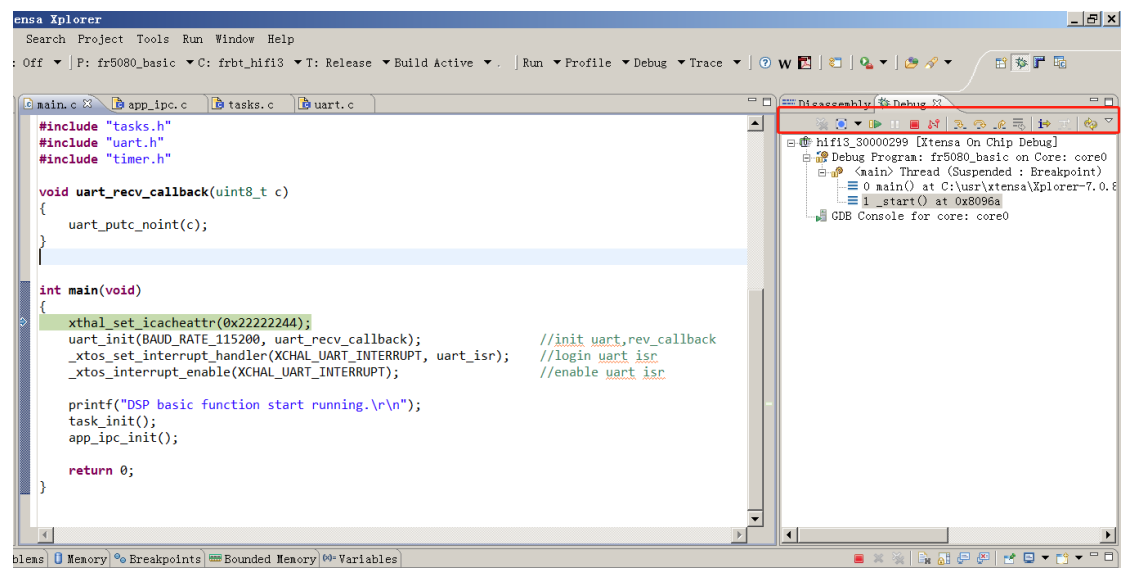
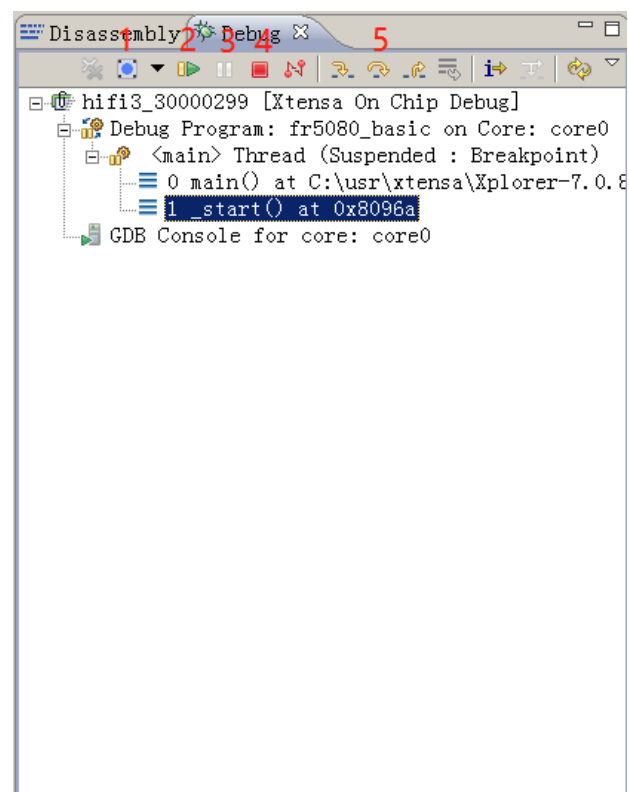


图 1-8-1 debug 界面

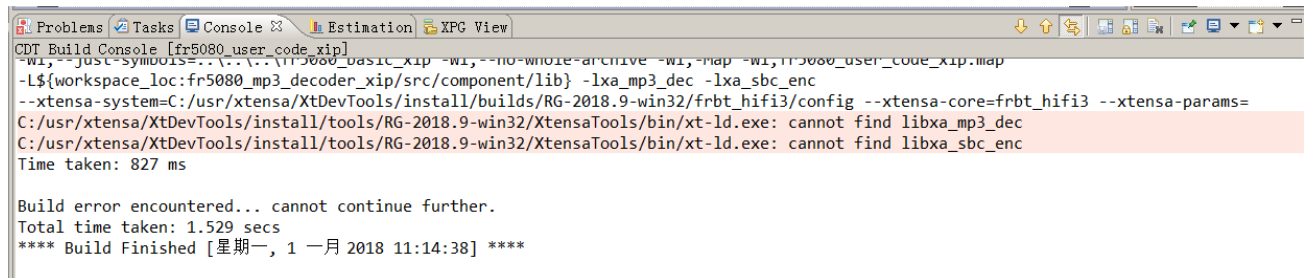


- 1) 系统复位
- 2) 全速运行
- 3) 全速运行的时候可暂停
- 4) 退出 debug 模式
- 5) 单步调试可能

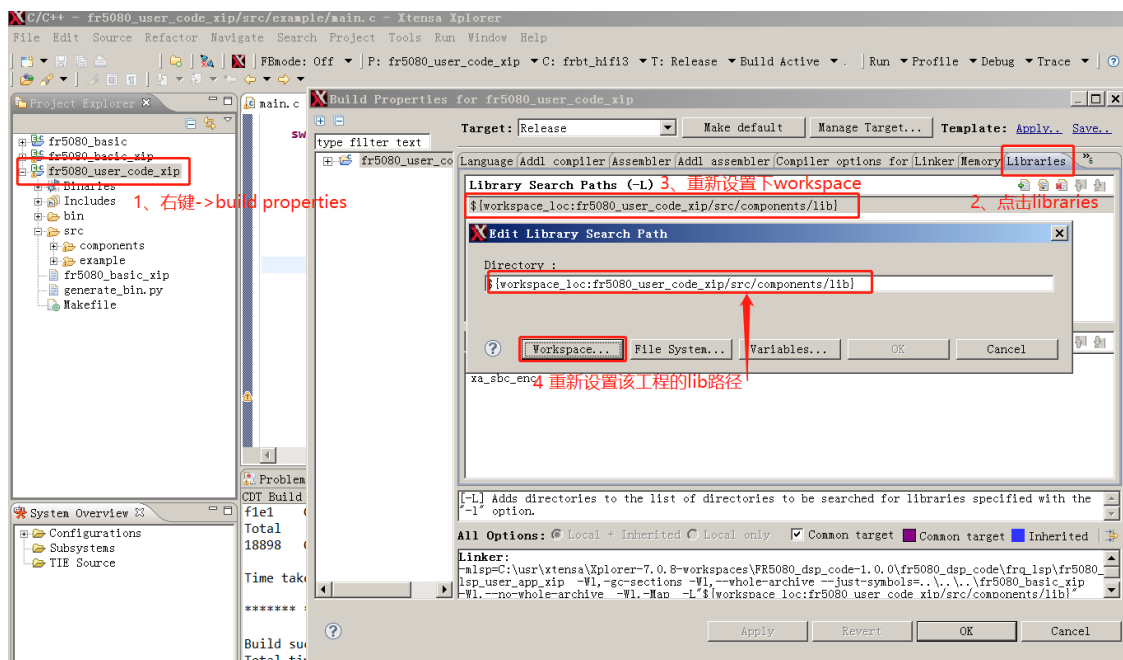
通过完成上述操作，软件环境工程搭建已完成。

1.9 导入工程报错解决问题

1.9.1 cannot find libxa_mpc_dec/cannot find libxa_sbc_enc?

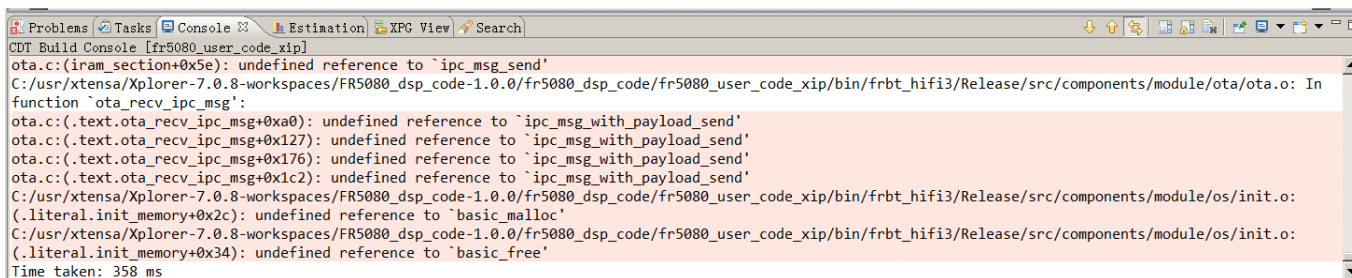


解决方法:



- 1、右键工程->build properties
- 2、点击 libraries
- 3、双击 workspace 选项
- 4、找到对应工程，重新设置\${workspace_loc:fr5080_user_code_xip/src/components/lib}

1.9.2 未找到定义函数 undefined reference to 'basic_free'?

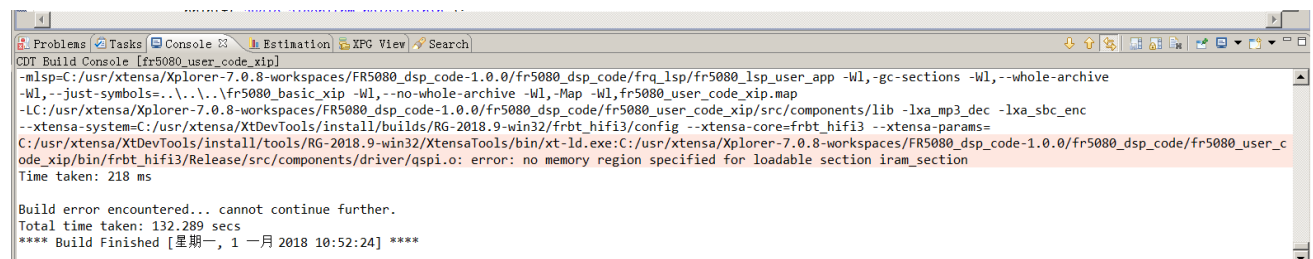


因为 fr5080_user_code_xip 函数是依赖于 basic_xip，这里更新 basic_xip 的依赖文件。

FR5080_dsp_code-1.0.0\fr5080_dsp_code\fr5080_basic_xip\bin\frbt_hifi3\Release 如图

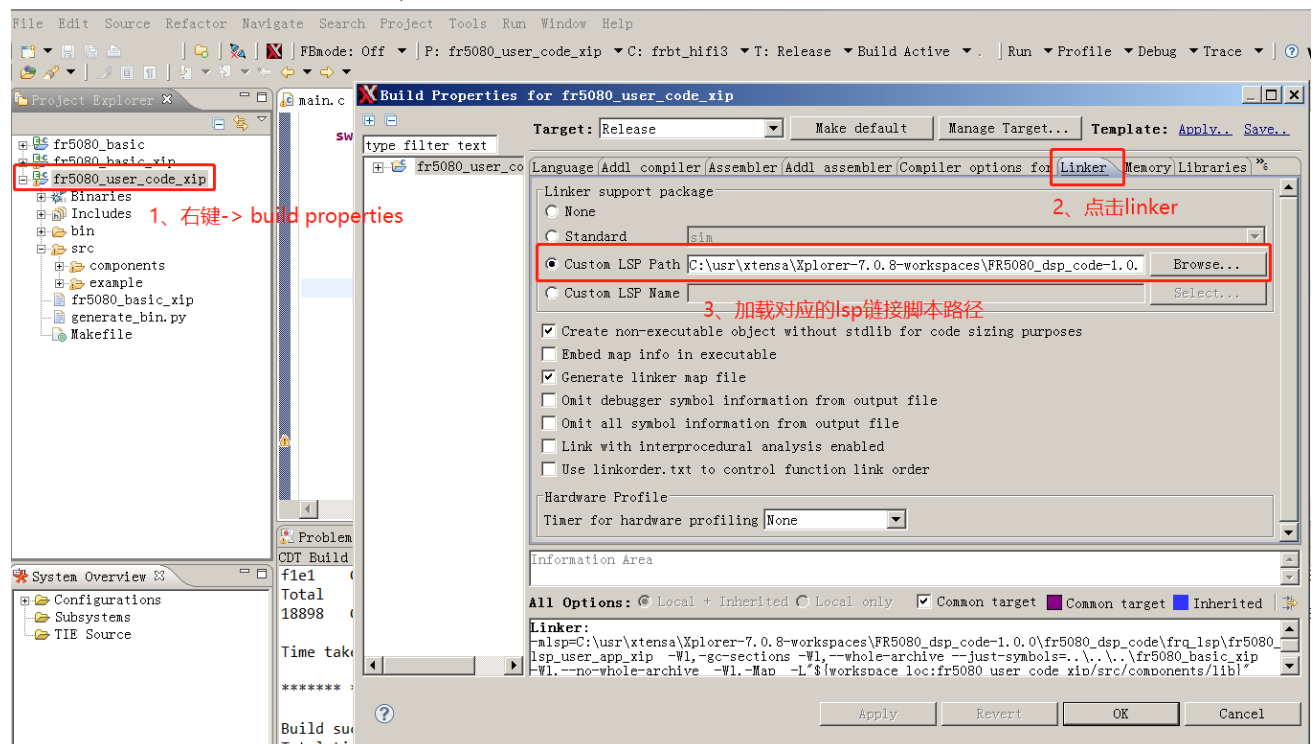
名称	修改日期	类型	大小
src	2018/1/1 9:33	文件夹	
._build_props_	2018/1/1 17:20	_BUILD_PROFS...	78 KB
build	2018/1/1 17:20	文本文档	78 KB
fr5080_basic_xip	2018/1/1 17:20	文件	69 KB
fr5080_basic_xip.map	2018/1/1 17:20	MAP 文件	157 KB
lastreal	2018/1/1 17:20	文本文档	78 KB
main.d	2018/1/1 17:20	D 文件	1 KB
main.o	2018/1/1 17:20	O 文件	4 KB
objfiles.list	2021/1/18 9:55	LIST 文件	7 KB

1.9.3 no memory region specified for loadable section iram_section?



解决方法:

该问题是 fr5080_user_code_xip 链接脚本路径没加载对导致的



1、右键工程-> build properties

2、点击 linker

3、加载对应的 lsp 链接脚本路径

1.9.4 cannot open specs file

```
CDT Build Console [fr5080_user_code_xip]
-Wl,--no-whole-archive -Wl,-Map -Wl,fr5080_user_code_xip.map -LZ:/work/freq_git/508x_dsp_release/fr5080_user_code_xip/src/components/lib -lxa_mp3_dec
-lxa_sbc_enc --xtensa-system=C:/usr/xtensa/XtDevTools/install/builds/R6-2018.9-win32/frbt_hifi3/config --xtensa-core=frbt_hifi3 --xtensa-params=
xt-xc++ ERROR: cannot open specs file "Z:/vmware_share/xtensa_workspace/frq_lsp/fr5080_lsp_user_app_xip/specs".
Time taken: 94 ms

Build error encountered... cannot continue further.
Total time taken: 295.605 secs
**** Build Finished [星期一, 1 一月 2018 15:38:11] ****
```

解决方法和 1.9.3 一致

历史修订

文档修订记录

序号	版本	修订人	时间	备注
1	V0.0.1	邓宇航	2020.06.17	
2	V0.0.2	邓宇航	2020.09.17	USB Serial Number 需要设置成自己 jlink sn 号
3	V0.0.3	邓宇航	2020.11.09	增加 jlink 接口示意图，工程为最新 demo