


Groupe EM GABON Ecole d'Ingénieurs de Libreville		Département : Génie Informatique et Maintenance (GIM) Niveau : Licence 1
Cours : Microélectronique et AO Partie 1 : Microélectronique	TRAVAUX PRATIQUES	Date : 11/11/2024 Numéro : 1
CÂBLAGE DE CIRCUITS INTEGRES LOGIQUES		

### A. Mise en situation et objectifs du TP :

En cours magistral, nous avons abordé les fondamentaux de la microélectronique. Dans ce contexte, nous avons :

- Enuméré quelques composants qui lorsqu'ils sont assemblés et alimentés ou non en courant électrique, participent aux fonctions de transmission/réception, traitement et stockage des informations par les circuits microélectroniques des appareils ou systèmes électroniques, à l'instar des : transistors, diodes, résistances, condensateurs, inducteurs et circuits intégrés.
- Précisé que dans un micro-ordinateur, les circuits intégrés sont responsables de l'exécution de la plupart des tâches de calcul, d'encodage, de multiplexage, ... Grâce aux principes de l'Algèbre de Boole et à travers leurs composants de base que sont les portes logiques, ils effectuent des opérations logiques sur une ou plusieurs entrées binaires pour produire une seule sortie binaire. A ce titre, sept (7) portes logiques fondamentales ainsi que les opérations booléennes qu'elles réalisent ont été mentionnées.
- Défini la table de vérité comme une méthode mathématique, pratique et complète qui permet de valider d'une part le fonctionnement d'une porte logique dans toutes les conditions possibles et d'autre part, la conception d'un circuit logique entier ; en calculant toutes les sorties binaires à partir de toutes les combinaisons possibles d'entrées binaires. A cet effet, les tables de vérité des sept (7) portes logiques fondamentales ont été élaborées sur la base des propriétés de l'Algèbre de Boole.

Dans ce TP, nous allons :

- Câbler et simuler le fonctionnement des 7 portes logiques fondamentales afin de vérifier l'exactitude des postulats des tables de vérité, vues en cours et par conséquent les lois de composition booléennes.
- Câbler et simuler le fonctionnement des montages électroniques équivalents à certaines fonctions logiques, afin de confirmer d'une part la non-unicité des circuits logiques et d'autre part, de montrer comment l'utilisation de circuits équivalents plus simples ; contribue à optimiser l'efficacité et l'efficience des dispositifs des calculs.

Ce que vous allez apprendre dans ce TP :


- ✓ Se familiariser avec le logiciel Logisim.
- ✓ Comment utiliser le logiciel Logisim pour réaliser et simuler le montage électronique d'un circuit logique avant son câblage physique.
- ✓ Comment sont représentés le 0 logique et le 1 logique dans un circuit électronique.

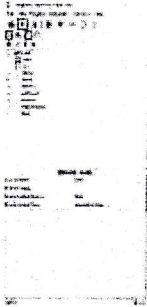
Ce que vous devez faire avant de commencer le TP :

- ✓ Maîtriser son cours de microélectronique et en particulier les notions de logique numérique.
- ✓ Avoir en possession un ordinateur et s'assurer que le logiciel Logisim y est installé.

### B. Simulation du fonctionnement des portes logiques

Afin de présenter quelques portes logiques présentes par milliers dans les ordinateurs et permettent d'obtenir une rapidité de calcul impressionnante) nous allons dans un premier temps, les étudier à l'aide du logiciel de simulation : Logisim. Pour cela, lancer l'exécutable du logiciel. L'écran suivant s'affiche :

Groupe EM GABON Ecole d'Ingénieurs de Libreville		Département : Génie Informatique et Maintenance (GIM) Niveau : Licence 1
Cours : Microélectronique et AO Partie 1 : Microélectronique	TRAVAUX PRATIQUES	Date : 11/11/2024 Numéro : 1
CÂBLAGE DE CIRCUITS INTEGRES LOGIQUES		



Les principaux menus pour ce TP :

**Wiring** : éléments de câblage

**Gates** : menu présentant toutes les portes logiques

**Input/Output** : bibliothèque des entrées et des sorties d'un circuit

**Base** : les utilitaires

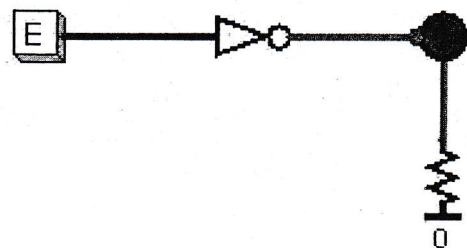
### 1. La porte logique NON (NOT)

a. Réaliser alors le montage schématisé du **montage 1** permettant d'obtenir la table de vérité d'une **porte logique NON**. Pour tester la porte, on utilisera comme composants :

- Un bouton E pour commander le signal d'entrée (Etat relâché 0, Etat enfoncé 1)
- Une diode électroluminescente S pour déterminer l'état de sortie (Couleur grise pour diode éteinte, couleur orange pour diode allumée)
- Une résistance de rappel (résistance couplée au piquet de terre).

b. Simuler le circuit, puis compléter la table de vérité.

E	S
0	1
1	0



- c. Que peut-on conclure de cette expérience ?  
d. Comment sont traduits les 0 et 1 logiques dans ce circuit ?

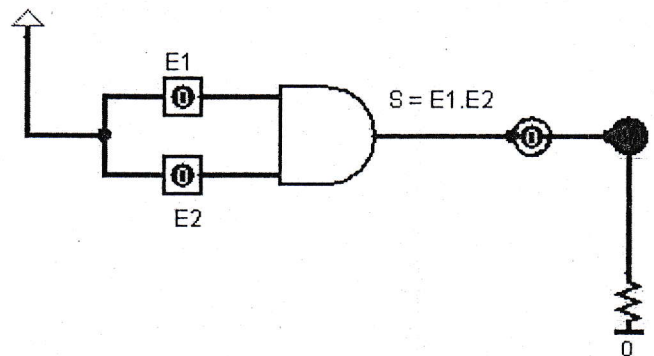
### 2. La porte logique ET (AND)

Montage 1

a. Réaliser le montage schématisé du **montage 2** permettant d'obtenir la table de vérité d'une **porte logique AND**. Pour tester la porte, on utilisera deux entrées et une sortie logiques quelconques ; la sortie étant couplée à une diode électroluminescente.

b. Simuler le montage puis, compléter la table de vérité.


E1	E2	S
0	1	0
0	0	0
1	0	0
1	1	1



Montage 2

- c. Que peut-on conclure de cette expérience ?

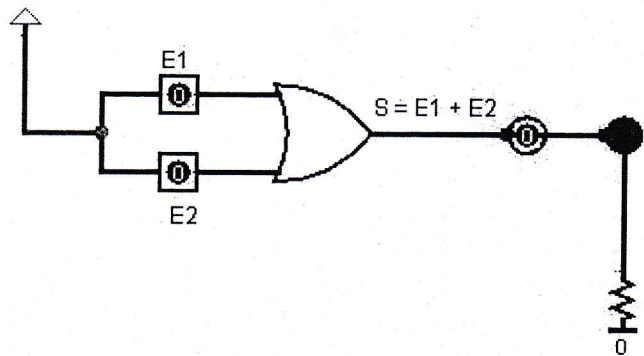


Groupe EM GABON Ecole d'Ingénieurs de Libreville		Département : Génie Informatique et Maintenance (GIM) Niveau : Licence 1
Cours : Microélectronique et AO Partie 1 : Microélectronique	TRAVAUX PRATIQUES	Date : 11/11/2024 Numéro : 1
CÂBLAGE DE CIRCUITS INTEGRES LOGIQUES		

### 3. La porte logique OU (OR)

- d. Réaliser le montage schématisé du **montage 3** permettant d'obtenir la table de vérité d'une **porte logique OR**. Pour tester la porte, on utilisera deux entrées et une sortie logiques quelconques ; la sortie étant couplée à une diode électroluminescente.
- e. Simuler le montage puis, compléter la table de vérité.

E1	E2	S
0	1	1
0	0	0
1	0	1
1	1	1



**Montage 3**

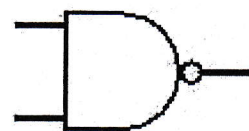
- f. Que peut-on conclure de cette expérience ?

### 4. Les portes logiques NAND, NOR et XOR

Procéder de manière analogique pour réaliser, simuler et conclure sur l'expérience des portes logiques **NAND**, **NOR** et **XOR** en se basant sur les expressions algébriques de leurs fonctions logiques.

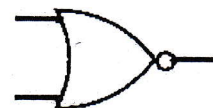
#### 4.1. La porte NAND

E1	E2	S
0	1	1
0	0	1
1	0	1
1	1	0



#### 4.2. La porte NOR


E1	E2	S
0	1	0
0	0	1
1	0	0
1	1	0



#### 4.3. La porte XOR (OU exclusif)

E1	E2	S
0	1	1



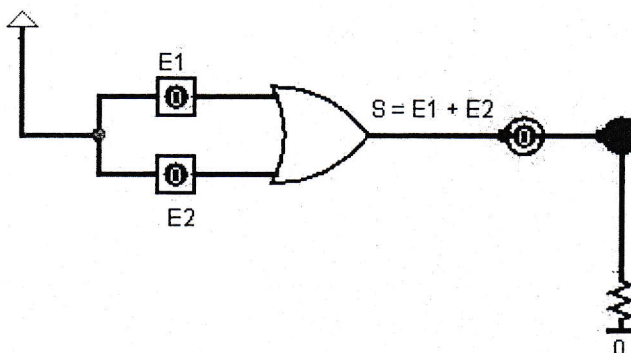
Groupe EM GABON Ecole d'Ingénieurs de Libreville		Département : Génie Informatique et Maintenance (GIM) Niveau : Licence 1
Cours : Microélectronique et AO Partie 1 : Microélectronique	TRAVAUX PRATIQUES	Date : 11/11/2024 Numéro : 1
CÂBLAGE DE CIRCUITS INTEGRES LOGIQUES		

### 3. La porte logique OU (OR)

d. Réaliser le montage schématisé du **montage 3** permettant d'obtenir la table de vérité d'une **porte logique OR**. Pour tester la porte, on utilisera deux entrées et une sortie logiques quelconques ; la sortie étant couplée à une diode électroluminescente.

e. Simuler le montage puis, compléter la table de vérité.

E1	E2	S
0	1	1
0	0	0
1	0	1
1	1	1



f. Que peut-on conclure de cette expérience ?

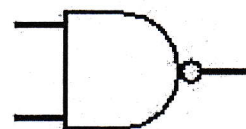
**Montage 3**

### 4. Les portes logiques NAND, NOR et XOR

Procéder de manière analogique pour réaliser, simuler et conclure sur l'expérience des portes logiques **NAND**, **NOR** et **XOR** en se basant sur les expressions algébriques de leurs fonctions logiques.

#### 4.1. La porte NAND

E1	E2	S
0	1	1
0	0	1
1	0	1
1	1	0



#### 4.2. La porte NOR


E1	E2	S
0	1	0
0	0	1
1	0	0
1	1	0



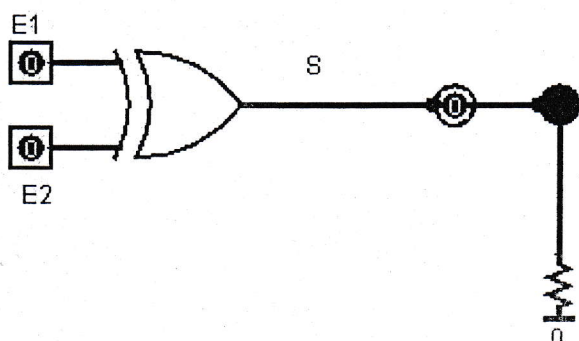
#### 4.3. La porte XOR (OU exclusif)

E1	E2	S
0	1	1



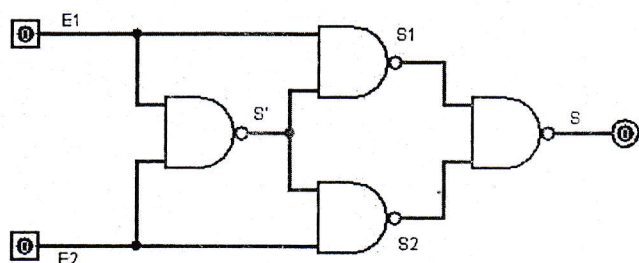
<b>Groupe EM GABON</b> <b>Ecole d'Ingénieurs de Libreville</b>		Département : <b>Génie Informatique et Maintenance (GIM)</b> Niveau : <b>Licence 1</b>
Cours : <b>Microélectronique et AO</b> Partie 1 : <b>Microélectronique</b>	<b>TRAVAUX PRATIQUES</b>	Date : <b>11/11/2024</b> Numéro : <b>1</b>
<b>CÂBLAGE DE CIRCUITS INTEGRES LOGIQUES</b>		

- a. Câbler les trois logigrammes suivants, puis simuler leur fonctionnement pour compléter leur table de vérité.



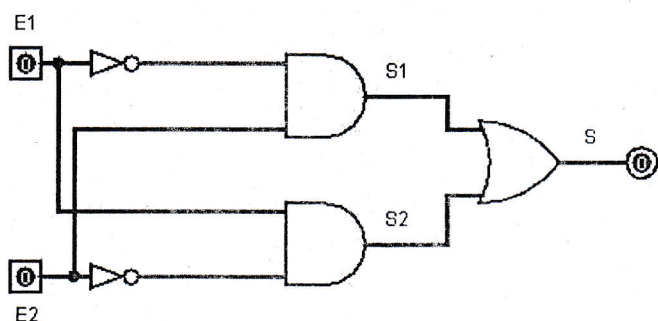
1

E1	E2	S
0	0	0
1	0	1
0	1	1
1	1	1



2

E1	E2	S'	S1	S2	S
0	0				
1	0				
0	1				
1	1				



3

E1	E2	S1	S2	S
0	0			
1	0			
0	1			
1	1			

- b. Que peut-on tirer comme conclusion(s)  
c. Quel est le circuit logique le plus performant ? Justifiez votre réponse !
4. Quelles conclusions ressortent de ce TP ?