



## Canal dublu, putere redusă, 16 biți, intrare în serie

# CONVERTOR DIGITAL ÎN ANALOG

### CARACTERISTICI

- **microPUTERE DE FUNCȚIONARE: 500μA la 5V**
- **RESETARE LA PORNIRE LA SCALA ZERO**
- **ALIMENTARE: +2,7V până la +5,5V**
- **SUPERTEMPERATURA MONOTONICĂ PE 16 BIȚI**
- **TIMP DE DEFENSARE: 10μs la ±0,003% FSR**
- **CROSSTALK AC ULTRA-JOZ: -100dB tip**
- **INTERFATA SERIAL DE PUTERE MICĂ CU INTRARI DEclanșate de SCHMITT**
- **AMPLIFICATOR TAMPON DE IEȘIRE PE CHIP CU OPERARE SINĂ LA SINĂ**
- **ARHITECTURA DE INTRARE DUBLĂ TAMPON**
- **ACTUALIZARE ȘI OPRIRE SIMULTANĂ SAU SECVENȚIALĂ**
- **PACHET MINUS MSOP-8**

### APLICAȚII

- **INSTRUMENTAȚIE PORTATĂ**
- **SERVO-CONTROL ÎN BUCLĂ ÎNCHISĂ**
- **CONTROLUL PROCESULUI**
- **SISTEME DE ACHIZIȚIE DE DATE**
- **ATENUARE PROGRAMABILĂ**
- **PERIFERICE PC**

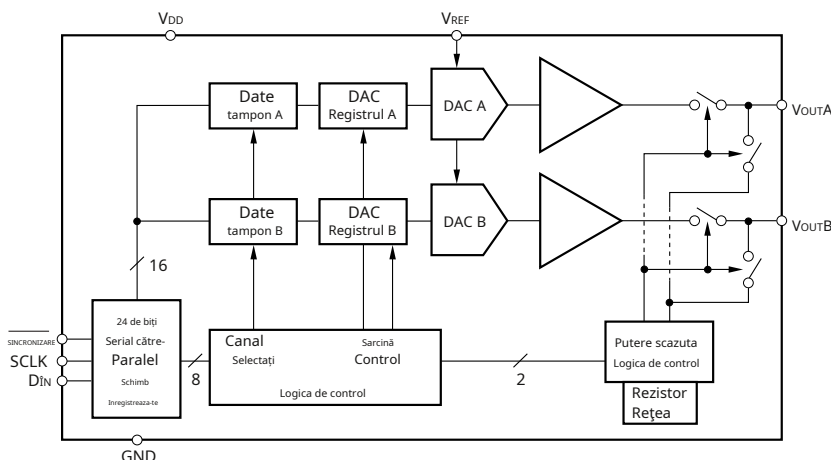
### DESCRIERE

DAC8532 este un convertor digital-analog (DAC) pe 16 biți, cu două canale, care oferă funcționare cu putere redusă și o interfață de gazdă serială flexibilă. Fiecare amplificator de ieșire de precizie pe cip permite realizarea oscilației de ieșire sină la sină în intervalul de alimentare de la 2,7V la 5,5V. Dispozitivul acceptă o interfață serială standard cu 3 fire capabilă să funcționeze cu frecvențe de intrare a tacului de date de până la 30MHz pentru  $V_{DD}=5V$ .

DAC8532 necesită o tensiune de referință externă pentru a seta domeniul de ieșire al fiecărui canal DAC. De asemenea, în dispozitiv este încorporat un circuit de resetare la pornire care asigură că ieșirile DAC pornesc la scară zero și rămân acolo până când are loc o scriere validă. DAC8532 oferă o funcție flexibilă de oprire, accesată prin interfața serială, care reduce consumul de curent al dispozitivului la 200nA la 5V.

Consumul redus de energie al acestui dispozitiv în funcționare normală îl face ideal pentru echipamente portabile care funcționează cu baterie și alte aplicații cu consum redus. Consumul de energie este de 2,5 mW la 5 V, reducându-se la 1μW în modul de oprire.

DAC8532 este disponibil într-un pachet MSOP-8 cu un interval de temperatură de funcționare specificat de -40°C până la +105°C.



Vă rugăm să rețineți că o notificare importantă privind disponibilitatea, garanția standard și utilizarea în aplicații critice a produselor Texas Instruments cu semiconductori și declinarea răspunderii la acestea apare la sfârșitul acestei foi de date.

## Evaluări MAXIME ABSOLUTE<sup>(1)</sup>

V <sub>DD</sub> la GND .....	-0,3V la +6V Tensiune de
intrare digitală la GND .....	-0,3V la +V <sub>DD</sub> + 0,3V V <sub>OUT</sub> sau V <sub>OUT</sub> la
GND .....	-0,3V la +V <sub>DD</sub> + 0,3V Interval de temperatură de
funcționare .....	-40°C până la +105°C Interval de temperatură
de depozitare .....	-65°C până la +150°C Intervalul de
temperatură al joncțiunii C (T <sub>Jmax</sub> ) .....	+150°C Disiparea
puterii .....	(T <sub>Jmax</sub> - T <sub>A</sub> )/θ <sub>JA</sub>
θ <sub>JA</sub> Impedanta termică .....	206°C/W θ <sub>JC</sub>
Impedanta termică .....	44°
Temperatura plumbului C/W, lipire:	
Faza de vapori (60s) .....	+215°C
Infraroșu (15s) .....	+220°C

NOTĂ: (1) Tensiunile de peste cele enumerate la „Evaluări maxime absolute” pot cauza deteriorarea permanentă a dispozitivului. Expunerea la condiții maxime absolute pentru perioade lungi poate afecta fiabilitatea dispozitivului.



## ELECTROSTATIC SENSIBILITATE LA DESCARCARE

Acest circuit integrat poate fi deteriorat de ESD. Texas Instruments recomandă ca toate circuitele integrate să fie manipulate cu precauții adecvate. Nerespectarea procedurilor adecvate de manipulare și instalare poate cauza daune.

Daunele ESD pot varia de la degradarea subtilă a performanței până la defecțiunea completă a dispozitivului. Circuitele integrate de precizie pot fi mai susceptibile la deteriorare, deoarece modificările parametrice foarte mici ar putea face ca dispozitivul să nu respecte specificațiile publicate.

## INFORMAȚII PACHET/COMANDĂ

PRODUS	PACHET-PLUMB	PACHET DESIGNATOR <sup>(1)</sup>	SPECIFICAȚIE TEMPERATURA GAMĂ	PACHET MARCARE	COMANDA NUMĂR	TRANSPORT MEDIA, CANTITATE
DAC8532	MSOP-8 "	DGK "	- 40°C până la +105°C "	D32E "	DAC8532IDGK DAC8532IDGKR	Tub, 80 Bandă și rola, 2500

NOTĂ: (1) Pentru cele mai recente specificații și informații despre pachet, consultați site-ul nostru web la [www.ti.com](http://www.ti.com).

## CARACTERISTICI ELECTRICE

V<sub>DD</sub> = +2,7V până la +5,5V. -40°C până la +105°C, dacă nu se specifică altfel.

PARAMETRU	CONDIȚII	DAC8532			UNITATE
		MIN	TYP	MAX	
<b>PERFORMANȚĂ STATICĂ<sup>(1)</sup></b> Rezoluție Precizie relativă Eroare la scară zero de neliniaritate diferențială Eroare la scară completă Eroare de câștig Derivarea erorii la scară zero Câștigarea coeficientului de temperatură Potrivirea canal la canal PSRR	Monoton pe 16 biți       R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 200pF	16	  + 5 - 0,15  ±20 ±5 15 0,75	  ±0,0987 ±1 + 25 - 1.0 ±1.0	Biți % din FSR LSB mV % din FSR % din FSR μV/°C ppm de FSR/°C mV mV/V
<b>CARACTERISTICI DE IESIRE<sup>(2)</sup></b> Gama de tensiune de ieșire Timp de stabilire a tensiunii de ieșire  Slew Rate Stabilitate capacitivă a sarcinii  Schimbarea codului Glitch Impulse Digital Feedthrough DC Crosstalk AC Crosstalk Impedanta de ieșire DC Scurt circuit  Timp de pornire	  L <sub>A</sub> ±0,003% FSR 0200H la FD00H R <sub>L</sub> = 2kΩ; 0pF < C <sub>L</sub> < 200pF R <sub>L</sub> = 2kΩ; C <sub>L</sub> = 500pF  R <sub>L</sub> = ∞ R <sub>L</sub> = 2kΩ 1LSB Schimbare în jurul Major Carry   V <sub>DD</sub> = +5V V <sub>DD</sub> = +3V Ieșirea din modul Power-Down V <sub>DD</sub> = +5V Ieșirea din modul Power-Down V <sub>DD</sub> = +3V	0	  8 12 1 470 1000 20 0,5 0,25 - 100 1 50 20  2.5 5	V <sub>REF</sub>  10          - 96	V μs μs V/μs pF pF nV-s nV-s LSB dB Ω mA mA  μs μs
<b>PERFORMANȚĂ AC</b>  SNR THD SFDR SINAD	BW = 20 kHz, V <sub>DD</sub> = 5V F <sub>OUT</sub> = 1 kHz, primele 19 armonice eliminate		94 67 69 65		dB dB dB dB

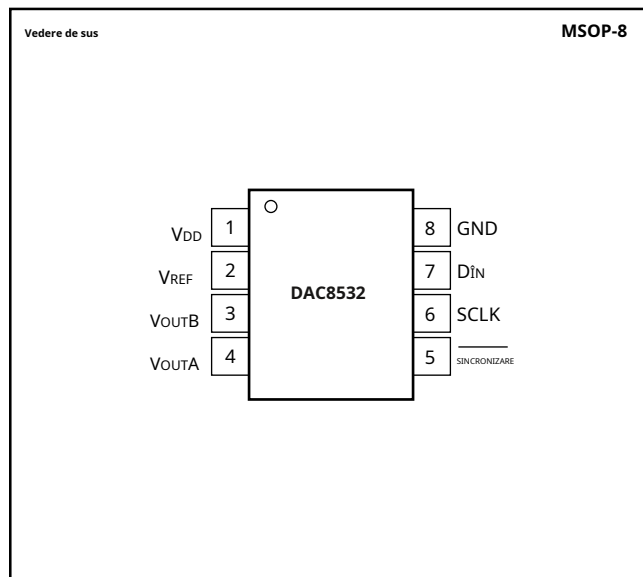
# CARACTERISTICI ELECTRICE (continuare)

V<sub>DD</sub>= +2,7V până la +5,5V. -40°C până la +105°C, dacă nu se specifică altfel.

PARAMETRU	CONDIȚII	DAC8532			UNITATE
		MIN	TYP	MAX	
<b>INTRARE DE REFERINȚĂ</b> Curentul de referință  Interval de intrare de referință Impedanța de intrare de referință	V <sub>REF</sub> = V <sub>DD</sub> = +5V V REF= V <sub>DD</sub> = +3V	0	67 40 75	90 54 V <sub>DD</sub>	μA μA V kΩ
<b>INTRARI LOGICE(2)</b> Curentul de intrare V <sub>INL</sub> , tensiune joasă de intrare V <sub>INL</sub> , tensiune joasă de intrare V <sub>INH</sub> , tensiune înaltă de intrare V <sub>INH</sub> , Pin Capacitate de intrare de înaltă tensiune	V <sub>DD</sub> = +5V V <sub>DD</sub> = +3V V <sub>DD</sub> = +5V V <sub>DD</sub> = +3V	2.4 2.1		±1 0,8 0,6 3	μA V V V pF
<b>CERINTE DE PUTERE</b> V <sub>DD</sub> e <sub>uDD</sub> (Mod normal) V <sub>DD</sub> = +3,6V până la +5,5V V <sub>DD</sub> = +2,7V până la +3,6V e <sub>uDD</sub> (toate modulele de oprire) V V <sub>DD</sub> = +3,6V până la +5,5V V <sub>DD</sub> = +2,7V până la +3,6V	DAC activ și fără curent de sarcină V <sub>IH</sub> = V <sub>DD</sub> și V <sub>IL</sub> = GND V <sub>IH</sub> = V DDși V <sub>IL</sub> = GND  V <sub>IH</sub> = V <sub>DD</sub> și V <sub>IL</sub> = GND V <sub>IH</sub> = V DDși V <sub>IL</sub> = GND	2.7	500 450  0,2 0,05	5.5  800 750  1 1	V  μA μA  μA μA
<b>EFICIENȚA PUTERII</b> e <sub>uout</sub> /I <sub>DD</sub>	e <sub>USARCINĂ</sub> = 2mA, V <sub>DD</sub> = +5V		89		%
<b>INTERVAL DE TEMPERATURĂ</b> Performanță specificată		- 40		+ 105	°C

NOTE: (1) Linearitatea calculată utilizând un interval de cod redus de la 485 la 64714; ieșire descărcată. (2) Asigurat prin proiectare și caracterizare, nu testat în producție.

## CONFIGURARE PIN



## DESCRIERI PIN

PIN	NUME	DESCRIERE
1	VDD	Intrare sursă de alimentare, de la +2,7 V până la +5,5
2	VREF	V. Tensiunea de referință de intrare.
3	VOUTB	Tensiune de ieșire analogică de la DAC B.
4	VOUTA	Tensiune de ieșire analogică de la DAC A.
5	SINCROZARE	Intrare SYNC declanșată de nivel (activ LOW). Acesta este semnalul de sincronizare a cadrelor pentru datele de intrare. Când SYNC devine LOW, activează registrul de deplasare de intrare și datele sunt transferate pe marginea descendentă a SCLK. Acțiunea specificată de octetul de control de 8 biți și cuvântul de date de 16 biți este executată după cea de-a 24-a margine de ceas SCLK descendentă (cu excepția cazului în care SYNC este luată HIGH înainte de această margine, caz în care frontul ascendent al SYNC acționează ca o întrerupere și secvența de scriere este ignorat de DAC8532).
6	SCLK	Intrare ceas serial. Datele pot fi transferate la rate de până la 30 MHz la 5 V.
7	DÎN	Intrare de date serial. Datele sunt tactate în registrul de deplasare de intrare pe 24 de biți pe fiecare margine descendentă a intrării ceasului serial.
8	GND	Punct de referință la pământ pentru toate circuitele piesei.

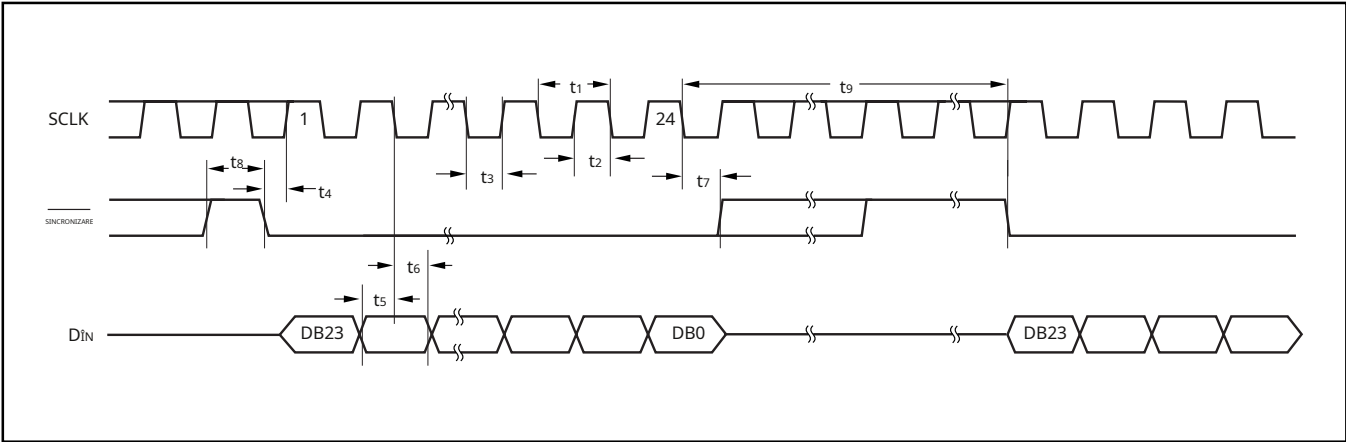
CARACTERISTICI DE TEMPORIZARE(1, 2)

VDD= +2,7V până la +5,5V; toate specificațiile -40°C până la +105°C, dacă nu este specificat altfel.

PARAMETRU	DESCRIERE	CONDIȚII	DAC8532			UNITATE
			MIN	TYP	MAX	
t(3)	Timpul ciclului SCLK	VDD= 2,7 V până la 3,6 VV DD= 3,6 V până la 5,5 V	50 33			ns ns
t2	SCLK HIGH Timp	VDD= 2,7 V până la 3,6 VV DD= 3,6 V până la 5,5 V	13 13			ns ns
t3	SCLK LOW Timp	VDD= 2,7 V până la 3,6 VV DD= 3,6 V până la 5,5 V	22.5 13			ns ns
t4	SYNC cu SCLK Rising Timp de configurare a marginii	VDD= 2,7 V până la 3,6 VV DD= 3,6 V până la 5,5 V	0 0			ns ns
t5	Ora de configurare a datelor	VDD= 2,7 V până la 3,6 VV DD= 3,6 V până la 5,5 V	5 5			ns ns
t6	Timp de păstrare a datelor	VDD= 2,7 V până la 3,6 VV DD= 3,6 V până la 5,5 V	4.5 4.5			ns ns
t7	Al 24-lea SCLK Falling Edge la SYNC Rising Edge	VDD= 2,7 V până la 3,6 VV DD= 3,6 V până la 5,5 V	0 0			ns ns
t8	Timp minim SYNC HIGH	VDD= 2,7 V până la 3,6 VV DD= 3,6 V până la 5,5 V	50 33			ns ns
t9	Al 24-lea SCLK Falling Edge la SYNC Falling Edge	VDD= 2,7 V până la 5,5 V	100			ns

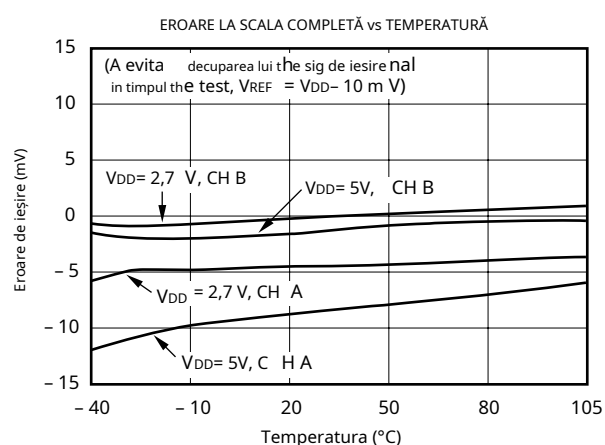
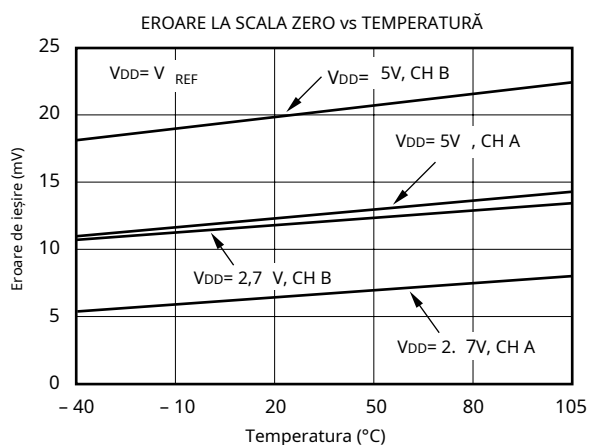
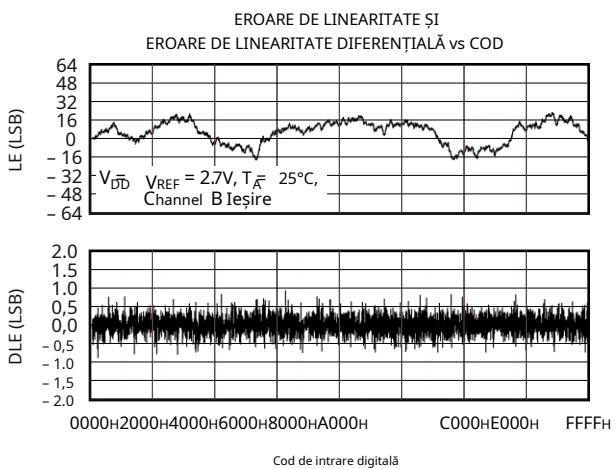
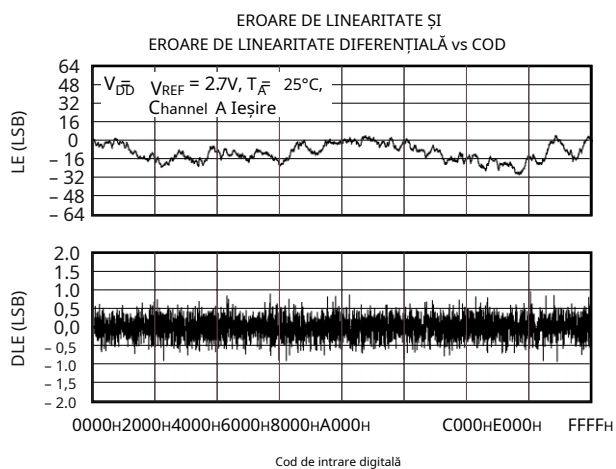
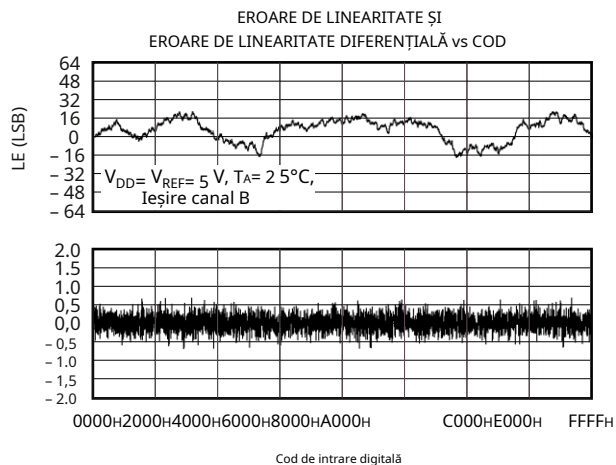
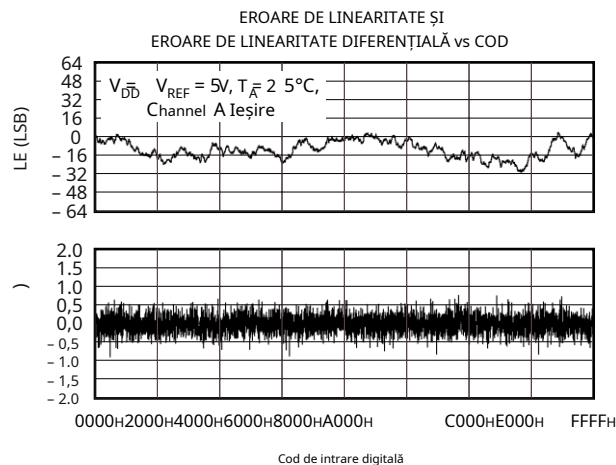
NOTE: (1) Toate semnalele de intrare sunt specificate cu tr= 5ns (10% până la 90% din VDD) și cronometrat de la un nivel de tensiune de (VIL+ VIH)/2. (2) Consultați diagrama de sincronizare a operațiunii de scriere în serie, mai jos. (3) Frecvența maximă SCLK este de 30 MHz la VDD= +3,6V până la +5,5V și 20MHz la VDD= +2,7V până la +3,6V.

Operație de scriere în serie



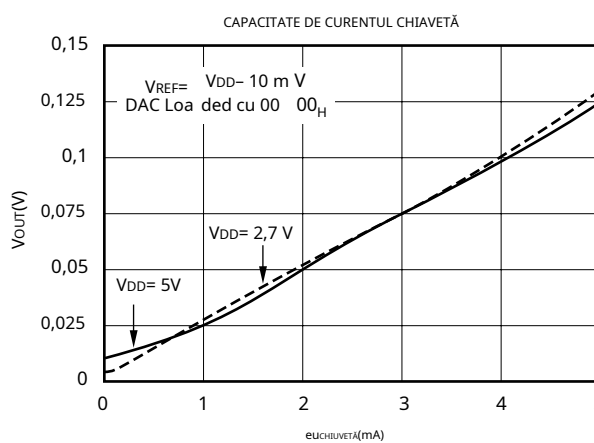
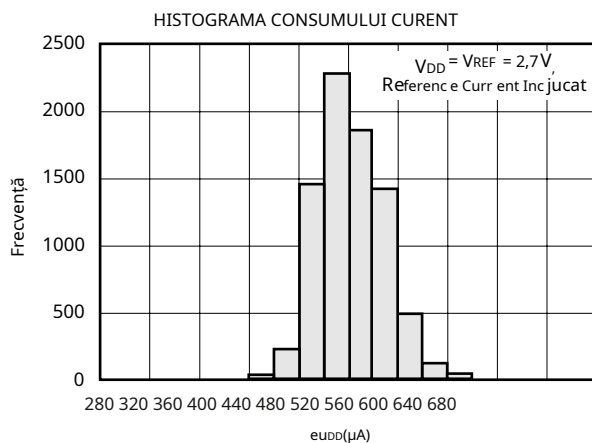
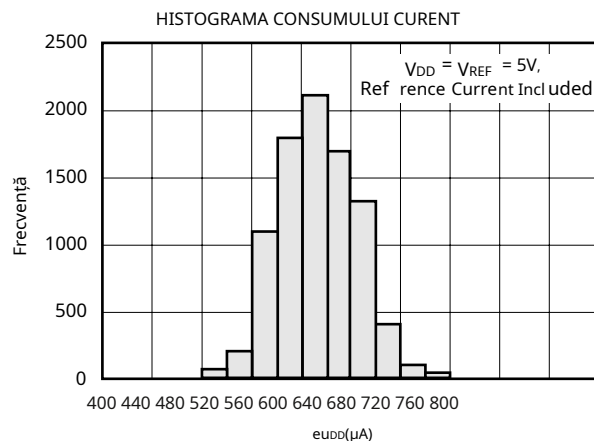
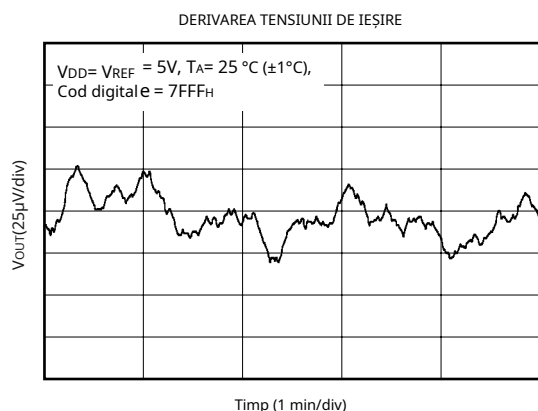
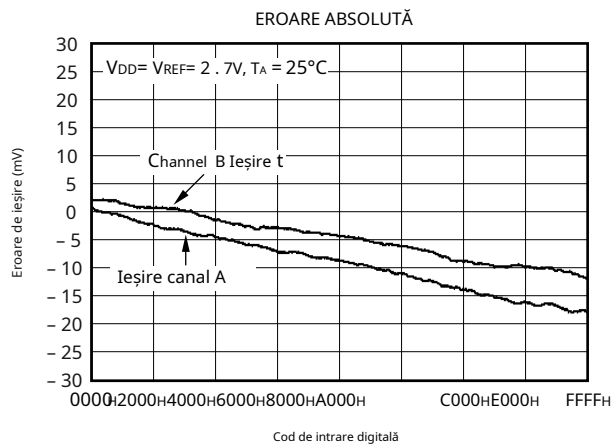
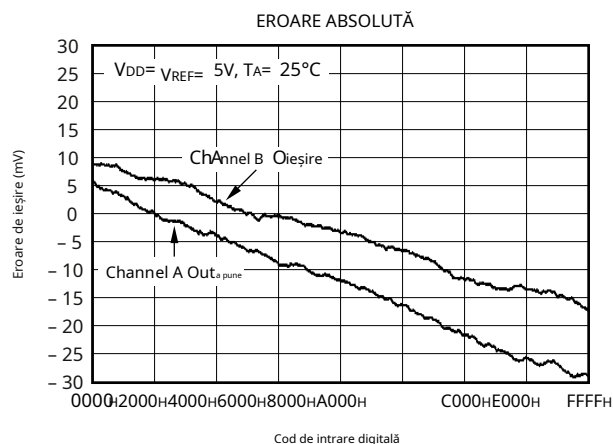
# CARACTERISTICI TIPICE

La  $T_A = +25^\circ\text{C}$ , dacă nu este specificat altfel.



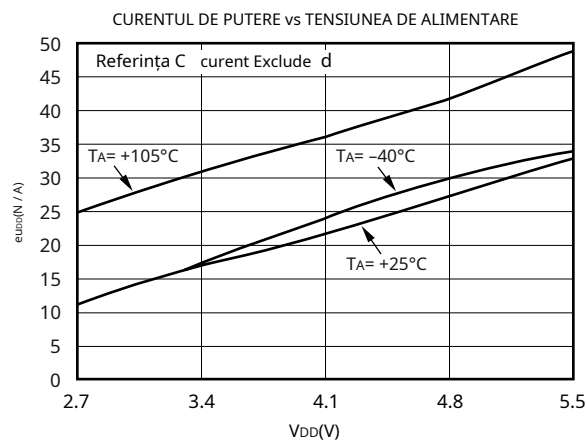
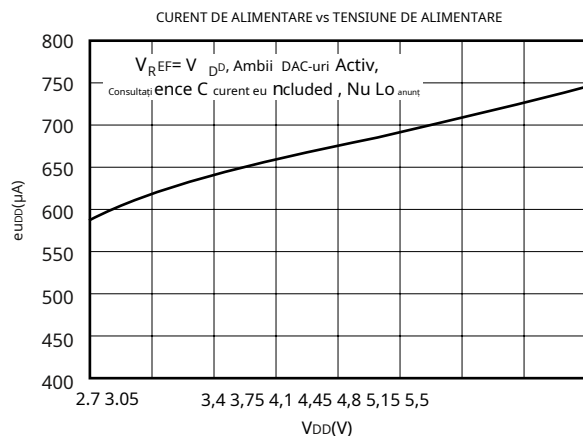
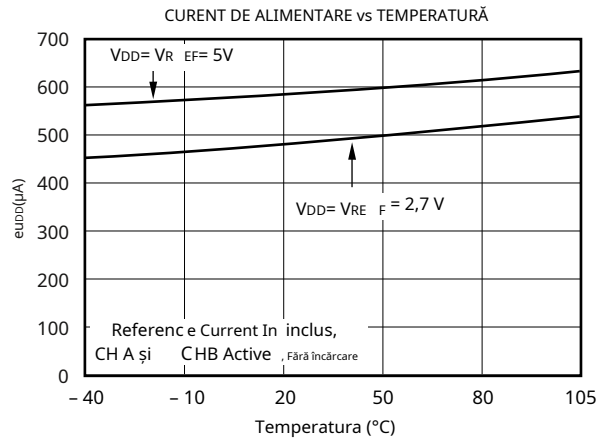
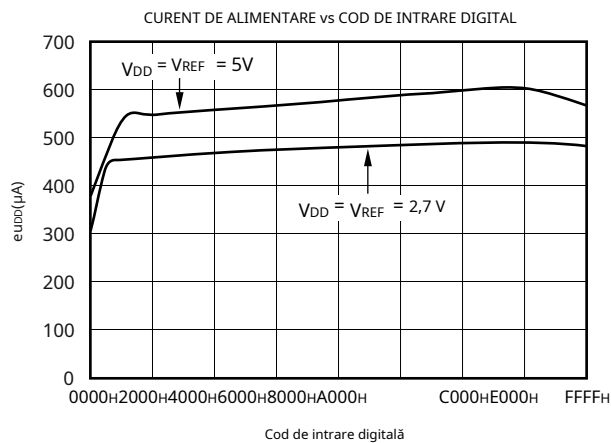
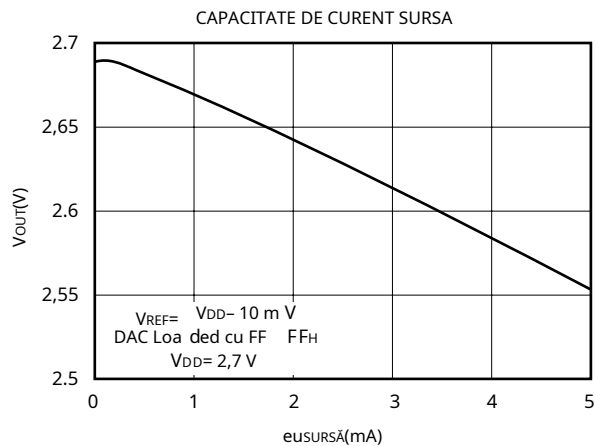
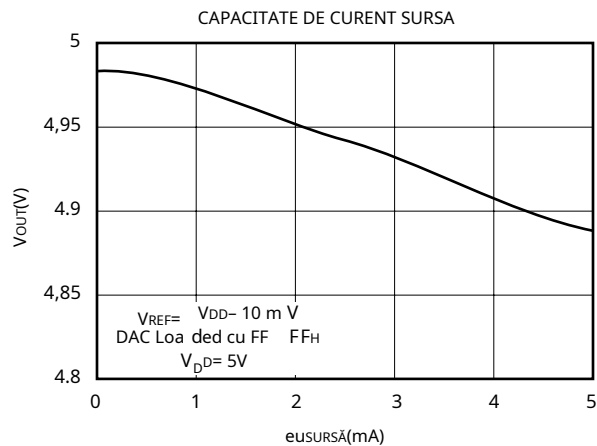
# CARACTERISTICI TIPICE (Cont.)

La  $T_A = +25^\circ\text{C}$ , dacă nu este specificat altfel.



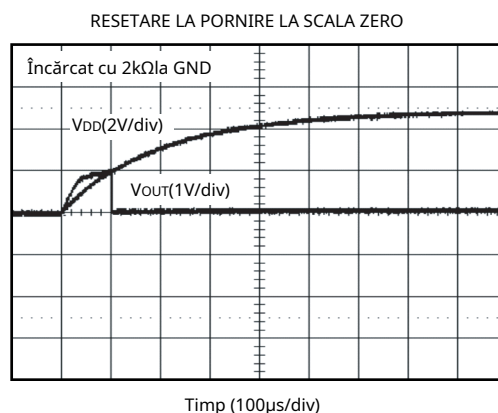
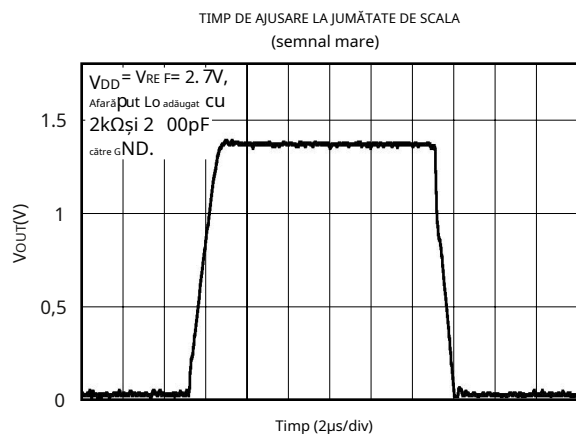
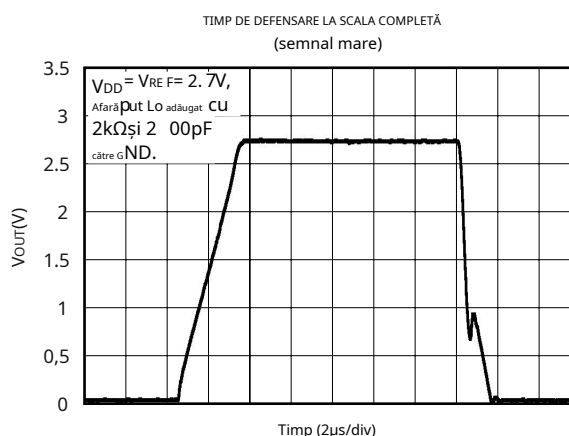
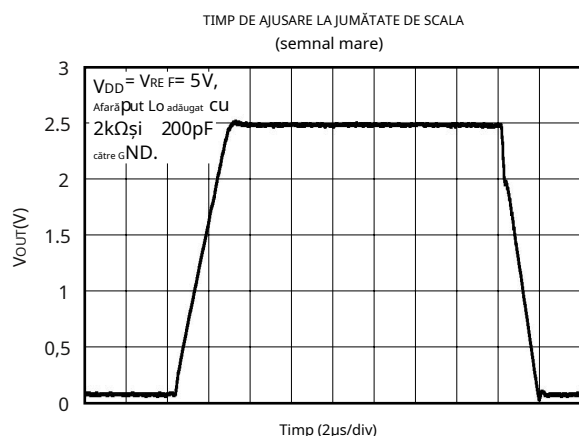
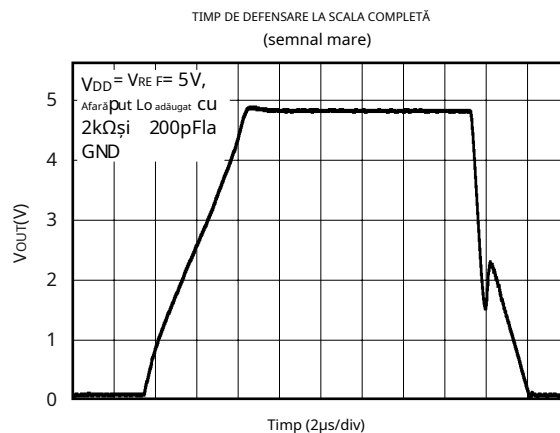
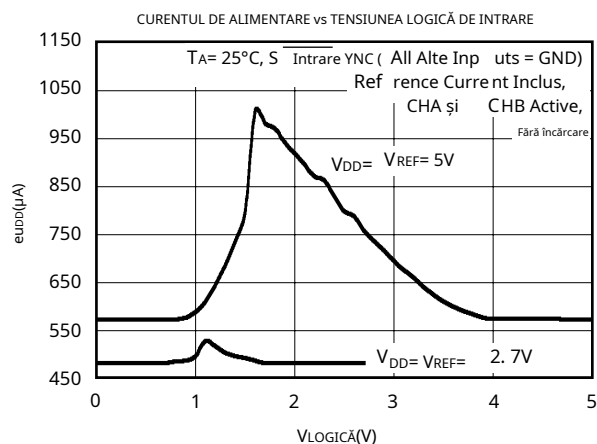
# CARACTERISTICI TIPICE (Cont.)

La  $T_A = +25^\circ\text{C}$ , dacă nu este specificat altfel.



# CARACTERISTICI TIPICE (Cont.)

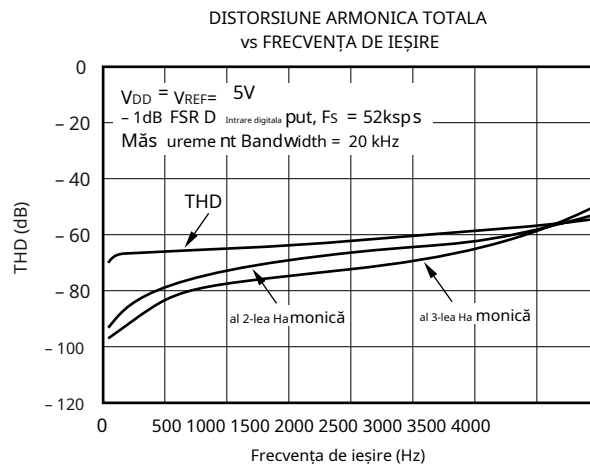
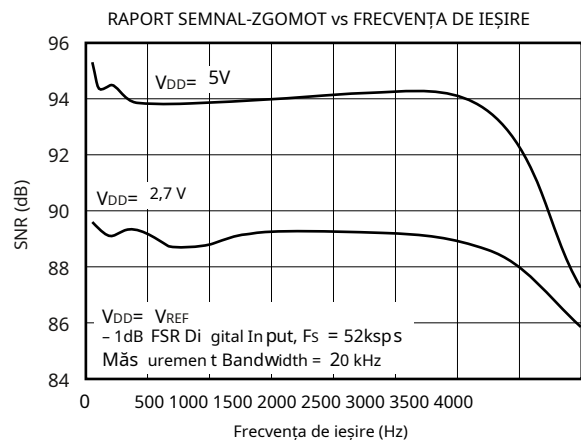
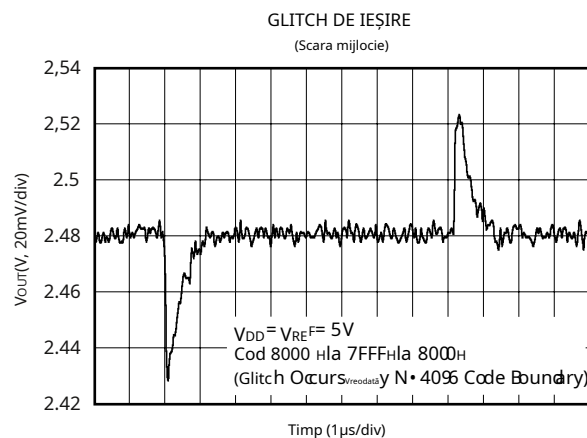
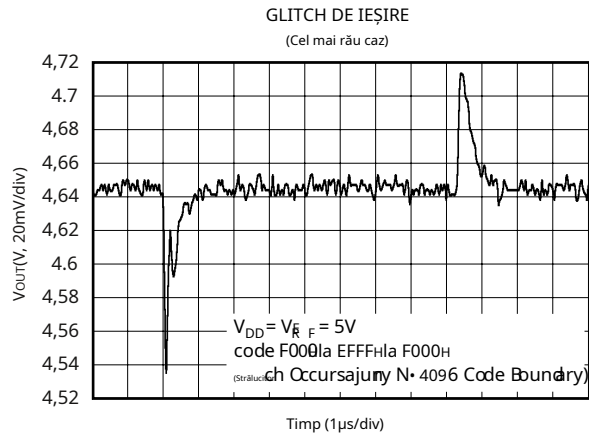
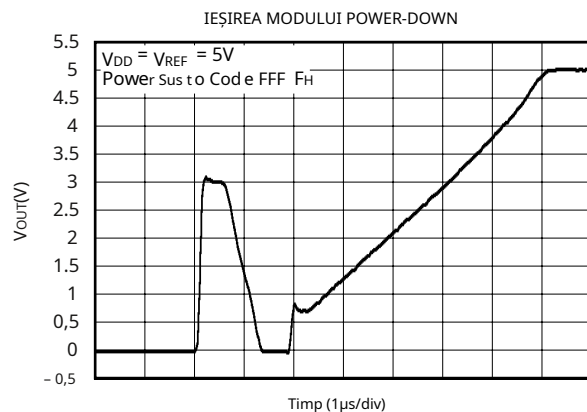
La  $T_A = +25^\circ\text{C}$ , dacă nu este specificat altfel.





# CARACTERISTICI TIPICE (Cont.)

La  $T_A = +25^\circ\text{C}$ , dacă nu este specificat altfel.



# TEORIA OPERĂRII

## SECȚIUNEA DAC

Arhitectura fiecărui canal al DAC8532 constă dintr-un șir de rezistență DAC urmat de un amplificator tampon de ieșire. Figura 1 prezintă o diagramă bloc simplificată a arhitecturii DAC.

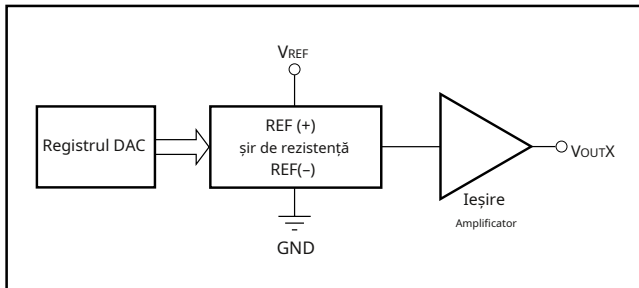


FIGURA 1. DAC8532 Arhitectură.

Codarea de intrare pentru fiecare dispozitiv este binar drept unipolar, astfel încât tensiunea ideală de ieșire este dată de:

$$V_{OUTX} = V_{REF} \cdot \frac{D}{65536}$$

unde D = dec echivalentul imal al coșului de gunoi cod ary adică încărcat în registrul DAC; poate varia de la 0 la 65535. VOUTX se referă la canalul A sau B.

## ȘIR DE RESISTENT

Secțiunea șirului de rezistență este prezentată în Figura 2. Este pur și simplu un rezistor împărțit cu 2, urmat de un șir de rezistențe, fiecare cu valoarea R. Codul încărcat în registrul DAC determină la ce nod de pe șir este luată tensiunea. oprit. Această tensiune este apoi aplicată amplificatorului de ieșire prin închiderea unuia dintre comutatoarele care conectează șirul la amplificator.

## AMPLIFICATOR DE IEȘIRE

Fiecare amplificator tampon de ieșire este capabil să genereze tensiuni șină-șină la ieșire care se apropie de un interval de ieșire de la 0 V la VDD (trebuie luate în considerare erorile de câștig și de compensare). Fiecare buffer este capabil să conducă o sarcină de 2k Ω în paralel cu 1000pF la GND. Capacitățile sursă și absorbție ale amplificatorului de ieșire pot fi văzute în caracteristicile tipice.

## INTERFAȚĂ SERIALĂ

DAC8532 utilizează o interfață serială cu 3 fire (SYNC, SCLK și DIN), care este compatibil cu standardele de interfață SPI™, QSPI™ și Microwire™, precum și cu majoritatea DSP-urilor. Consultați diagrama de sincronizare a operațiunii de scriere în serie pentru un exemplu de secvență de scriere tipică.

SPI și QSP sunt mărci comerciale înregistrate ale Motorola. Microwire este o marcă înregistrată a National Semiconductor.

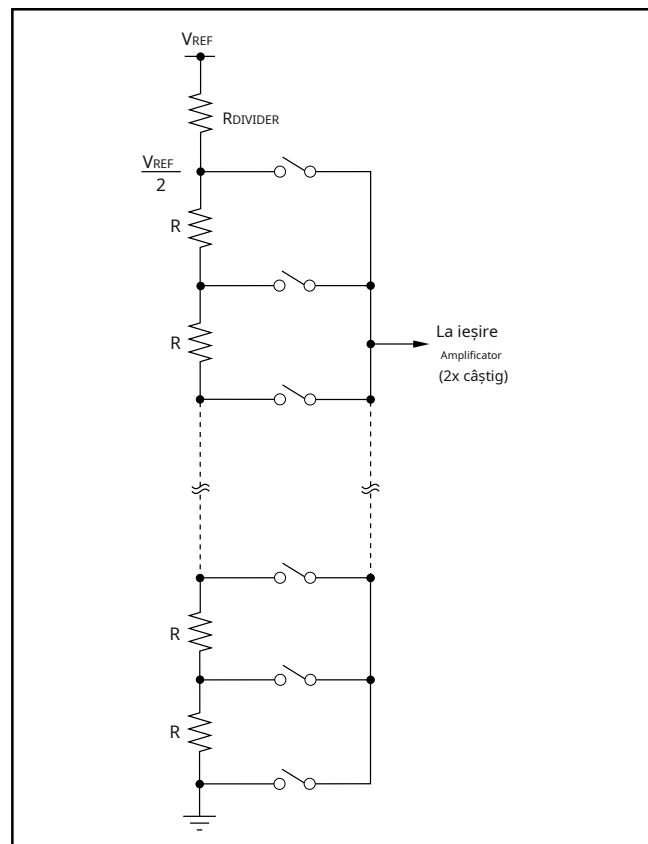


FIGURA 2. Șir de rezistență.

Secvența de scriere începe prin aducerea liniei SYNC LOW. Date de la DIN linia este sincronizată în registrul de deplasare de 24 de biți pe fiecare margine descendentă a SCLK. Frecvența ceasului serial poate fi de până la 30MHz, făcând DAC8532 compatibil cu DSP-uri de mare viteză. Pe cea de-a 24-a margine descendentă a ceasului serial, ultimul bit de date este tactat în registrul de deplasare și funcția programată este executată (adică, o modificare a conținutului tamponului de date, conținutului registrului DAC și/sau o modificare a opririi alimentare). modul unui canal sau canale specificate).

În acest moment, linia SYNC poate fi menținută LOW sau adusă HIGH. În ambele cazuri, timpul minim de întârziere de la a 24-a margine SCLK descendentă până la următoarea margine SYNC descendentă trebuie îndeplinit pentru a începe corect următorul ciclu. Pentru a asigura cel mai mic consum de energie al dispozitivului, trebuie avut grijă ca nivelurile de intrare digitală să fie cât mai aproape posibil de fiecare șină. (Vă rugăm să consultați secțiunea „Caracteristici tipice” pentru curba caracteristică de transfer „Curentul de alimentare vs tensiune de intrare logică”).

## INPUT SHIFT REGISTRE

Registrul de deplasare de intrare al DAC8532 are o lăţime de 24 de biţi (vezi Figura 5) şi este format din 8 biţi de control (DB16-DB23) şi 16 biţi de date (DB0-DB15). Primii doi biţi de control (DB22 şi DB23) sunt rezervaţi şi trebuie să fie „0” pentru o funcţionare corectă. LD A (DB20) şi LD B (DB21) controlează actualizarea fiecărei ieşiri analogice cu valoarea specificată a datelor de 16 biţi sau comanda de oprire. Bit DB19 este un bit „Don't Care” care nu afectează funcţionarea DAC8532 şi poate fi 1 sau 0. Următorul bit de control, Buffer Select (DB18), controlează destinaţia datelor (sau comanda de oprire).) între DAC A şi DAC B. Ultimii doi biţi de control, PD0 (DB16) şi PD1 (DB17), selectează modul de oprire a unuia sau ambelor canale DAC. Cele patru moduri sunt modul normal sau oricare dintre cele trei moduri de oprire. O descriere mai completă a modurilor de funcţionare ale DAC8532 poate fi găsită în secţiunea Moduri de oprire. Cei şaisprezece biţi rămaşi ai cuvântului de intrare pe 24 de biţi formează biţii de date. Acestea sunt transferate în bufferul de date sau registrul DAC specificat, în funcţie de comanda emisă de octetul de control, pe cea de-a 24-a muchie descendentă a SCLK. Vă rugăm să consultaţi Tabelele II şi III pentru mai multe informaţii.

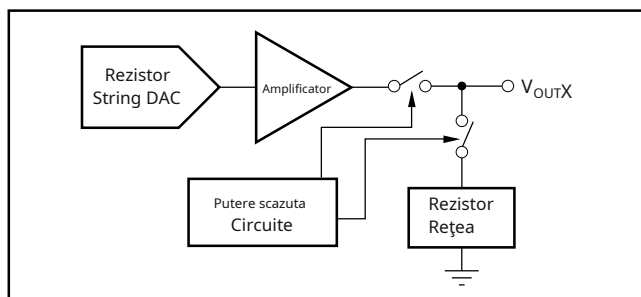


FIGURA 3. Etapa de ieşire în timpul opririi (de înaltă impedanţă)

### ÎNTRERUPERE DE SINCRONIZARE

Într-o secvenţă normală de scriere, linia SYNC este menţinută LOW pentru cel puţin 24 de muchii descendente ale SCLK şi registrul DAC adresat este actualizat pe a 24-a muchie descendentă. Cu toate acestea, dacă SYNC este adusă HIGH înainte de cea de-a 24-a muchie descendentă, aceasta acţionează ca o întrerupere a secvenţei de scriere; registrul de deplasare este resetat şi secvenţa de scriere este eliminată. Nu are loc nici o actualizare a conţinutului bufferului de date, a conţinutului registrului DAC sau o schimbare a modului de operare (vezi Figura 4).

### RESETARE LA PORNIRE

DAC8532 conţine un circuit de resetare la pornire care controlează tensiunea de ieşire în timpul pornirii. La pornire, registrele DAC sunt umplute cu zerouri şi tensiunile de ieşire

sunt setate la scară zero; ele rămân acolo până când se face o secvenţă de scriere validă şi o comandă de încărcare pe canalul DAC respectiv. Acest lucru este util în aplicaţiile în care este important să cunoaşteţi starea de ieşire a fiecărei ieşiri DAC în timp ce dispozitivul este în proces de pornire.

Niciun pin al dispozitivului nu trebuie să fie ridicat înainte ca dispozitivul să fie alimentat.

## MODURI DE POWER-DOWN

DAC8532 utilizează patru moduri de operare. Aceste moduri sunt accesate prin setarea a doi biţi (PD1 şi PD0) în registrul de control şi efectuând o acţiune „Încărcare” la unul sau ambele DAC-uri. Tabelul I arată cum starea biţilor corespunde modului de funcţionare al fiecărui canal al dispozitivului. (Fiecare canal DAC poate fi oprit simultan sau independent unul de celălalt. Oprirea are loc după ce datele corespunzătoare sunt scrise în PD0 şi PD1 şi apare o comandă „Încărcare”.) Vă rugăm să consultaţi secţiunea „Exemple de operare” pentru informaţii suplimentare.

PD1 (DB17)	PD0 (DB16)	MOD DE OPERARE
0	0	Operatie normala
—	—	Moduri de oprire
0	1	Ieşire De obicei 1kΩ la GND Ieşire
1	0	De obicei 100kΩ la GND de înaltă
1	1	impedanţă

TABELUL I. Moduri de operare pentru DAC8532.

Când ambii biţi sunt setaţi la 0, dispozitivul funcţionează normal cu un consum de energie tipic de 500µA la 5V. Cu toate acestea, pentru cele trei moduri de oprire, curentul de alimentare scade la 200nA la 5V (50nA la 3V). Nu numai că curentul de alimentare scade, dar şi treapta de ieşire este comutată intern de la ieşirea amplificatorului la o reţea de rezistenţe de valori cunoscute. Acest lucru are avantajul că impedanţa de ieşire a dispozitivului este cunoscută în timp ce acesta este în modul de oprire. Există trei opţiuni diferite pentru oprire: Ieşirea este conectată intern la GND printr-un 1kΩ rezistor, 100kΩ rezistenţă sau este lăsată în circuit deschis (High-Impedance). Etapa de ieşire este ilustrată în Figura 3.

Toate circuitele analogice sunt oprite când este activat modul de oprire. Fiecare DAC va ieşi din oprire când PD0 şi PD1 sunt setate la 0, date noi sunt scrise în Bufferul de date, iar canalul DAC primeşte o comandă „Încărcare”. Timpul de ieşire din oprire este de obicei 2,5µs pentru  $V_{DD} = 5V$  şi 5µs pentru  $V_{DD} = 3V$  (vezi caracteristicile tipice).

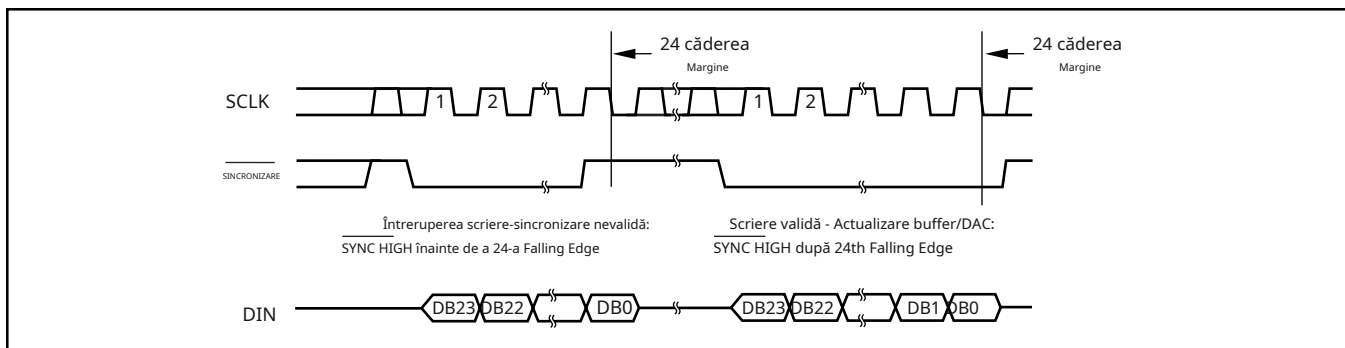


FIGURA 4. Timp de întrerupere și sincronizare validă.

DB23						DB12					
0	0	LDB	LDA	X	Selectare tampon	PD1	PD0	D15	D14	D13	D12
DB11						DB0					
D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

FIGURA 5. DAC8532 Format de registru de intrare a datelor.

D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13-D0	DESCRIERE
Rezervat	Rezervat	Sarcina B	Sarcina A	Nu-ți pasă	Selectare tampon	PD1	PD0	MSB	MSB-1	MSB-2...LSB	
(Mereu scrie 0)					0 = A, 1 = B						
0	0	0	0	X	#	0	0	Date			Buffer WR # cu date
0	0	0	0	X	#	(vezi T <sub>Able</sub> III)		X			WR Buffer # cu comandă de oprire
0	0	0	1	X	#	0	0	Date			WR Buffer # cu date și încărcare DAC A
0	0	0	1	X	0	(vezi T <sub>capabil</sub> III)		X			WR Buffer A cu comandă de oprire și LOAD DAC A (DAC A oprit)
0	0	0	1	X	1	(vezi T <sub>Able</sub> III)		X			WR Buffer B cu comandă de oprire și LOAD DAC A
0	0	1	0	X	#	0	0	Date			WR Buffer # cu date și încărcare DAC B
0	0	1	0	X	0	(vezi T <sub>Able</sub> III)		X			WR Buffer A cu comandă de oprire și LOAD DAC B
0	0	1	0	X	1	(vezi T <sub>capabil</sub> III)		X			WR Buffer B cu comandă de oprire și LOAD DAC B (DAC B oprit)
0	0	1	1	X	#	0	0	Date			WR Buffer # cu date și DAC-uri de încărcare A și B
0	0	1	1	X	0	(vezi T <sub>Able</sub> III)		X			WR Buffer A cu comandă de oprire și încărcare DAC-uri A și B (DAC A oprit)
0	0	1	1	X	1	(vezi T <sub>Able</sub> III)		X			WR Buffer B cu comandă de oprire și încărcare DAC-uri A și B (DAC B oprit)

TABELUL II. Matricea de control.

D17	D16	COMENZI DE OPINIREA IMPEDANȚEI DE IEȘIRE
PD1	PD0	
0	1	1kΩ
1	0	100kΩ
1	1	Impedanță ridicată

TABELUL III. Comenzi de oprire.

## EXEMPLE DE OPERARE

### Exemplul 1: Scriere în tamponul de date A; Scrieți în tamponul de date B; Încărcați DACA și DACB simultan

- Primul—Scrieți în tamponul de date A:

Rezervat	Rezervat	LDB	LDA	DC	Selectare tampon	PD1	PD0	DB15	.....	DB1	DB0
0	0	0	0	X	0	0	0	D15	.....	D1	D0

- Al doilea — Scrieți în Bufferul de date B și încărcați DAC A și DAC B simultan:

Rezervat	Rezervat	LDB	LDA	DC	Selectare tampon	PD1	PD0	DB15	.....	DB1	DB0
0	0	1	1	X	1	0	0	D15	.....	D1	D0

Ieșirile analogice DACA și DACB se stabilesc simultan la valorile specificate după finalizarea 2<sup>nd</sup> scrierea secvenței. (Comanda „Încărcare” mută datele digitale din memoria tampon de date în registrul DAC, moment în care are loc conversia și ieșirea analogică este actualizată. „Finalizarea” are loc pe 24<sup>al</sup> marginea SCLK în scădere după SYNC LOW.)

### Exemplul 2: Încărcați secvențial date noi în DACA și DACB

- Primul—Scrieți în tamponul de date A și încărcați DAC A: ieșirea DACA se stabilește la valoarea specificată la finalizare:

Rezervat	Rezervat	LDB	LDA	DC	Selectare tampon	PD1	PD0	DB15	.....	DB1	DB0
0	0	0	1	X	0	0	0	D15	.....	D1	D0

- Al doilea — Scrieți în Bufferul de date B și încărcați DAC B: Ieșirea DACB se stabilește la valoarea specificată la finalizare:

Rezervat	Rezervat	LDB	LDA	DC	Selectare tampon	PD1	PD0	DB15	.....	DB1	DB0
0	0	1	0	X	1	0	0	D15	.....	D1	D0

După finalizarea 1<sup>st</sup> ciclu de scriere, ieșirea analogică DACA se stabilește la tensiunea specificată; la finalizarea ciclului de scriere 2, ieșirea analogică DACB se stabilește.

### Exemplul 3: Opriți DACA la 1kΩ și Power-Down DACB la 100kΩ Simultan

- Primul—Scrieți comanda de oprire în Bufferul de date A:

Rezervat	Rezervat	LDB	LDA	DC	Selectare tampon	PD1	PD0	DB15	.....	DB1	DB0
0	0	0	0	X	0	0	1	Nu-ți pasă			

- Al doilea—Scrieți comanda de oprire în Bufferul de date B și încărcați DACA și DACB simultan:

Rezervat	Rezervat	LDB	LDA	DC	Selectare tampon	PD1	PD0	DB15	.....	DB1	DB0
0	0	1	1	X	1	1	0	Nu-ți pasă			

Ieșirile analogice DACA și DACB se opresc simultan în fiecare mod specificat respectiv după finalizarea celor 2<sup>nd</sup> scrierea secvenței.

### Exemplul 4: Opriți secvențial DACA și DACB la impedanță ridicată:

- Primul—Scrieți comanda de oprire în Bufferul de date A și încărcați DAC A: Ieșirea DAC A = High-Z:

Rezervat	Rezervat	LDB	LDA	DC	Selectare tampon	PD1	PD0	DB15	.....	DB1	DB0
0	0	0	1	X	0	1	1	Nu-ți pasă			

- Al doilea—Scrieți comanda de oprire în Bufferul de date B și încărcați DAC B: Ieșirea DAC B = High-Z:

Rezervat	Rezervat	LDB	LDA	DC	Selectare tampon	PD1	PD0	DB15	.....	DB1	DB0
0	0	1	0	X	1	1	1	Nu-ți pasă			

Ieșirile analogice DACA și DACB se scad secvențial la o impedanță ridicată la finalizarea 1<sup>st</sup> și 2<sup>nd</sup> scriere secvențe, respectiv.

# MICROPROCESOR INTERFAȚARE

## INTERFATA DAC8532 la 8051

Figura 6 prezintă o interfață serială între DAC8532 și un microcontroler tipic de tip 8051. Configurarea interfeței este după cum urmează: TXD a 8051 unități SCLK a DAC8532, în timp ce RXD conduce linia de date seriale a dispozitivului. Semnalul SYNC este derivat dintr-un pin programabil pe biți de pe portul 8051. În acest caz, este utilizată linia de port P3.3. Când datele urmează să fie transmise către DAC8532, P3.3 este luat LOW. 8051 transmite date în octeți de 8 biți; astfel, în ciclul de transmisie apar doar opt muchii de ceas în scădere. Pentru a încărca date în DAC, P3.3 este lăsat LOW după ce primii opt biți sunt transmiși, apoi este inițiat un al doilea și al treilea ciclu de scriere pentru a transmite datele rămase. P3.3 este luat la MARE după încheierea celui de-al treilea ciclu de scriere. 8051 scoate datele seriale într-un format care prezintă mai întâi LSB-ul, în timp ce DAC8532 necesită datele sale cu MSB ca prim bit primit. Prin urmare, rutina de transmisie 8051 trebuie să țină cont de acest lucru și să „oglindească” datele după cum este necesar.

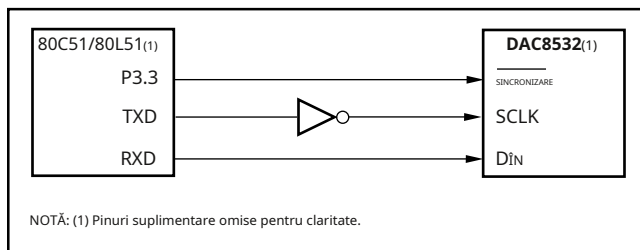


FIGURA 6. Interfață DAC8532 la 80C51/80L51.

## DAC8532 la INTERFATA Microwire

Figura 7 prezintă o interfață între DAC8532 și orice dispozitiv compatibil Microwire. Datele seriale sunt deplasate pe marginea descendentă a ceasului serial și sunt tactate în DAC8532 pe frontul ascendent al semnalului SK.

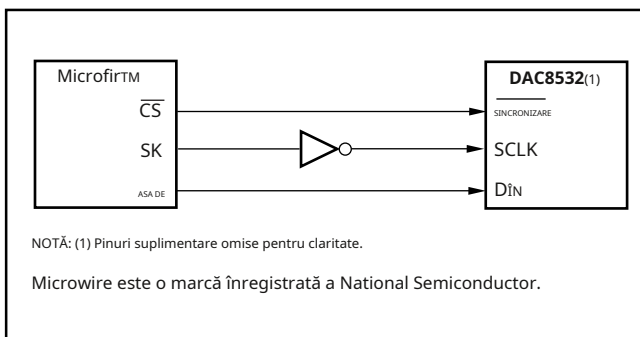


FIGURA 7. DAC8532 la interfața Microwire.

## INTERFATA DAC8532 la 68HC11

Figura 8 prezintă o interfață serială între DAC8532 și microcontrolerul 68HC11. SCK al 68HC11 conduce SCLK al DAC8532, în timp ce ieșirea MOSI conduce linia de date serială a DAC. Semnalul SYNC este derivat dintr-o linie de port (PC7), similar cu diagrama 8051.

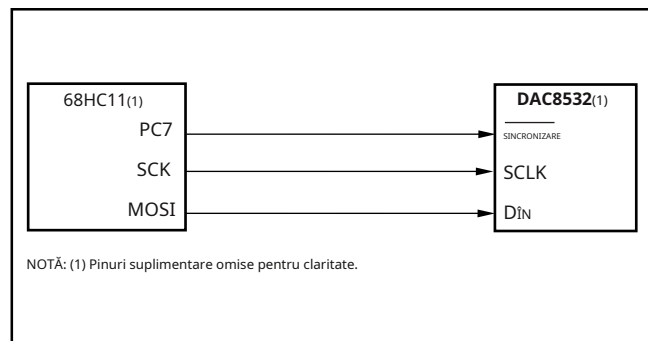


FIGURA 8. Interfață DAC8532 la 68HC11.

68HC11 ar trebui configurat astfel încât bitul său CPOL să fie 0 și bitul său CPHA să fie 1. Această configurație face ca datele care apar pe ieșirea MOSI să fie valide pe frontul descendent al SCK. Când datele sunt transmise către DAC, linia SYNC este menținută LOW (PC7). Datele seriale de la 68HC11 sunt transmise în octeți de 8 biți, cu doar opt margini de ceas descendente care apar în ciclul de transmisie. (Datele sunt transmise mai întâi MSB.) Pentru a încărca date pe DAC8532, PC7 este lăsat LOW după ce primii opt biți sunt transferați, apoi o a doua și a treia operație de scriere în serie este efectuată la DAC. PC7 este luată HIGH la sfârșitul acestei proceduri.

## INTERFATA DSP DAC8532 la TMS320

Figura 9 prezintă conexiunile dintre DAC8532 și un procesor de semnal digital TMS320. Prin decodificarea semnalului FSX, mai multe DAC8532 pot fi conectate la un singur port serial al DSP.

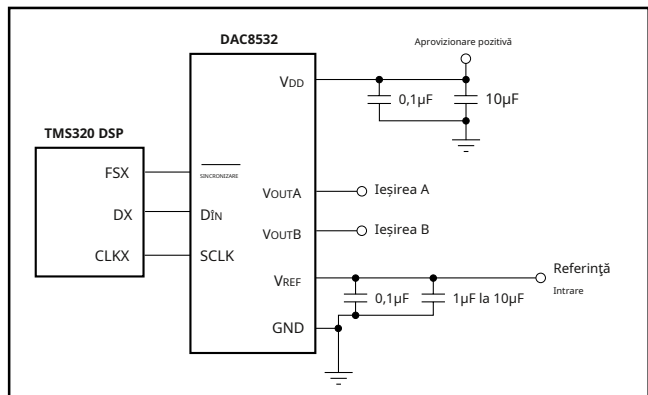


FIGURA 9. DAC8532 la TMS320 DSP.

# APLICAȚII

## CONSUM CURENT

DAC8532 consumă de obicei 250uA la  $V_{DD} = 5V$  și 225uA la  $V_{DD} = 3V$  pentru fiecare canal activ, inclusiv consumul de curent de referință. Un consum suplimentar de curent poate apărea la intrările digitale dacă  $V_{IH} < V_{DD}$ . Pentru cea mai eficientă funcționare a puterii, nivelurile logice CMOS sunt recomandate la intrările digitale ale DAC.

În modul de oprire, consumul de curent tipic este de 200 nA. Un timp de întârziere de 10 până la 20 ms după ce o comandă de oprire este emisă către DAC este de obicei suficient pentru ca curentul de oprire să scadă sub 10uA.

## CONDUCEREA ÎNCĂRCĂRIILOR REZISTIVE ȘI CAPACITIVE

Etajul de ieșire DAC8532 este capabil să conducă sarcini de până la 1000pF, rămânând stabil. În cadrul marjelor de eroare de compensare și câștig, DAC8532 poate funcționa șin-la-șină atunci când conduce o sarcină capacitivă. Sarcini rezistive de 2kΩ poate fi condus de DAC8532, realizând în același timp o reglare tipică a sarcinii de 1%. Pe măsură ce rezistența la sarcină scade sub 2kΩ, eroarea de reglare a sarcinii crește. Când ieșirile DAC-ului sunt conduse pe șina pozitivă sub încărcare rezistivă, tranzistorul PMOS al fiecărei etape de ieșire Clasa AB poate intra în regiunea liniară. Când se întâmplă acest lucru, căderea de tensiune IR adăugată deteriorează performanța de liniaritate a DAC. Acest lucru are loc numai în intervalul de aproximativ 20mV de sus a caracteristicii de transfer de la intrarea la ieșire digitală a DAC-ului. Tensiunea de referință aplicată la DAC8532 poate fi redusă sub tensiunea de alimentare aplicată la  $V_{DD}$  pentru a elimina această condiție dacă o bună liniaritate este o cerință la scară completă (în condiții de încărcare rezistivă).

## PERFORMANȚĂ CROSSTALK ȘI AC

Arhitectura DAC8532 folosește șiruri de rezistență separate pentru fiecare canal DAC pentru a obține performanțe de diafonie ultra-scăzută. Diafonia DC observată la un canal în timpul unei schimbări la scară maximă pe canalul vecin este de obicei mai mică de 0,5LSB. Diafonia AC măsurată (pentru o ieșire de undă sinusoidală la scară completă, de 1 kHz generată pe un canal și măsurată la canalul de ieșire rămas) este de obicei sub -100 dB.

În plus, DAC8532 poate atinge o performanță AC tipică de 96 dB SNR (raport semnal-zgomot) și 65 dB THD (distorsiune armonică totală), făcând din DAC8532 o alegere solidă pentru aplicațiile care necesită SNR scăzut la frecvențe de ieșire la sau sub 4 kHz.

## STABILITATEA TENSIUNII DE IEȘIRE

DAC8532 prezintă o stabilitate excelentă la temperatură de 5 ppm/°C variație tipică a tensiunii de ieșire în intervalul de temperatură specificat al dispozitivului. Acest lucru permite ca tensiunea de ieșire a fiecărui canal să rămână în intervalul  $\pm 25\mu\text{V}$  ereastră V pentru  $\pm 1^\circ\text{C}$  modificarea temperaturii ambiante.

Performanța bună a raportului de respingere a sursei de alimentare (PSRR) reduce zgomotul de alimentare prezent pe  $V_{DD}$  de la apariția la ieșiri la mult sub 10μVs. Combinat cu o performanță bună de zgomot de curent continuu și o liniaritate diferențială reală de 16 biți, DAC8532 devine o alegere perfectă pentru aplicațiile de control în buclă închisă.

## TIMPUL DE REGLARE ȘI

### PERFORMANȚĂ GLITCH-ULUI IEȘIRII

Timpul de reglare în intervalul de precizie de 16 biți al DAC8532 este realizabil în 10μs pentru o modificare a codului la scară completă la intrare. În cel mai rău caz, timpii de stabilire între modificări consecutive ale codului sunt de obicei mai mici de 2μs, permițând rate de actualizare de până la 500 ksps pentru semnalele de intrare digitale care schimbă codul în cod. Interfața serială de mare viteză a DAC8532 este proiectată pentru a suporta aceste rate ridicate de actualizare.

Pentru variațiile de ieșire la scară maximă, treapta de ieșire a fiecărui canal DAC8532 prezintă de obicei mai puțin de 100 mV de depășire și depășire atunci când conduce o sarcină capacitivă de 200 pF. Problemele de schimbare de la cod la cod sunt extrem de scăzute (~10uV), având în vedere că tranziția de la cod la cod nu traversează granița codului Nx4096. Datorită segmentării interne a DAC8532, apar erori de la cod la cod la fiecare trecere a graniței unui cod Nx4096. Aceste erori se pot apropia de 100 mV pentru N = 15, dar se rezolvă în ~2μs.

## UTILIZAREA REF02 CA SURSA DE ALIMENTARE PENTRU DAC8532

Datorită curentului de alimentare extrem de scăzut cerut de DAC8532, o posibilă configurație este utilizarea unei referințe de tensiune de precizie REF02 +5V pentru a furniza tensiunea necesară la intrarea de alimentare a DAC8532, precum și la intrarea de referință, așa cum se arată în Figura 10. Aceasta este util mai ales dacă sursa de alimentare este destul de zgomotoasă sau dacă tensiunile de alimentare ale sistemului sunt la o altă valoare decât 5V. REF02 va scoate o tensiune de alimentare constantă pentru DAC8532. Dacă este utilizat REF02, curentul pe care trebuie să îl furnizeze DAC8532 este 567μUn tipic și 890μUn max pentru  $V_{DD} = 5V$ . Când este încărcată o ieșire DAC, REF02 trebuie, de asemenea, să furnizeze curent la sarcină. Curentul tipic total necesar (cu un 5kΩ încărcare pe un DAC dat ieșire) este:

$$567\mu\text{A} + (5V/5k\Omega) = 1,567\text{ mA}$$

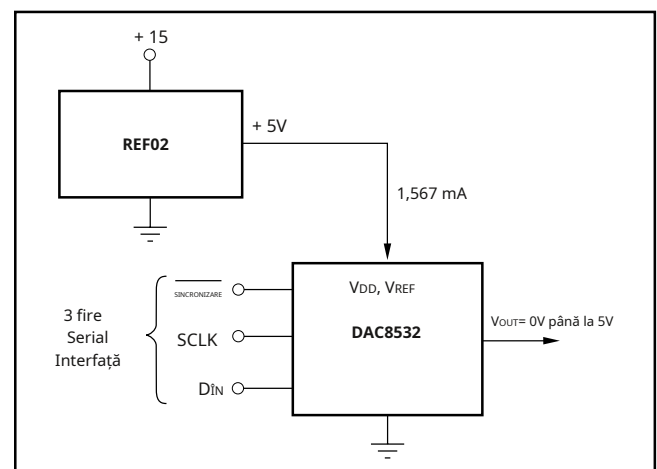


FIGURA 10. REF02 ca sursă de alimentare pentru DAC8532.

Reglarea sarcinii REF02 este de obicei 0,005%/mA, ceea ce duce la o eroare de 392μV pentru curentul de 1,5 mA extras din acesta. Aceasta corespunde unei erori 5.13LSB pentru un interval de ieșire de la 0V la 5V.

## Operațiune bipolară cu DAC8532

DAC8532 a fost proiectat pentru funcționare cu o singură sursă, dar este posibil și un interval de ieșire bipolar folosind circuitul din Figura 11. Circuitul prezentat va oferi un interval de tensiune de ieșire de  $\pm V_{REF}$ . Funcționarea șin-la-șină la ieșirea amplificatorului este realizabilă folosind un amplificator precum OPA703, vezi Figura 11.

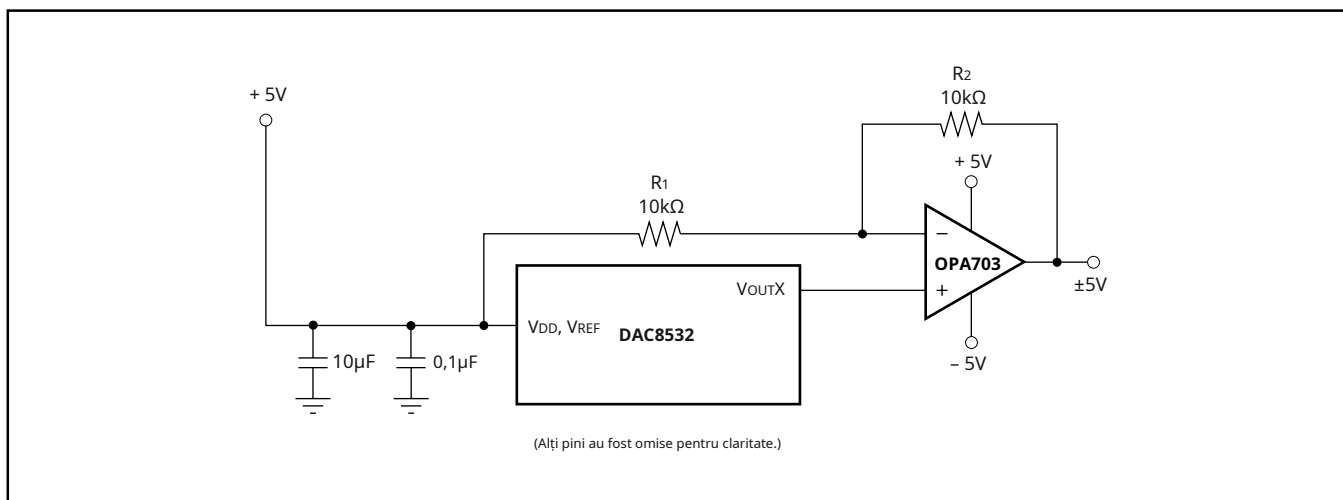


FIGURA 11. Funcționare bipolară cu DAC8532.

Tensiunea de ieșire pentru orice cod de intrare poate fi calculată după cum urmează:

$$V_{OUTX} = -V_{REF} \cdot \frac{D}{65536} \cdot \frac{R_1 + R_2}{R_1} - V_{REF} \cdot \frac{R_2}{R_1}$$

unde D reprezintă codul de intrare în zecimală (0–65535).

Cu  $V_{REF} = 5V$ ,  $R_1 = R_2 = 10k\Omega$ :

$$V_{OUTX} = -\frac{10 \cdot D}{65536} - 5V$$

Acesta este un output din domeniul de tensiune de  $\pm 5V$  cu o precizie corectă care corespunde la o ieșire de  $-5V$  și o ieșire de  $+5V$ . În mod similar, folosind  $V_{REF} = 2,5V$ , se poate atinge un interval de tensiune de ieșire de  $\pm 2,5V$ .

## DISPOSARE

O componentă analogică de precizie necesită un aspect atent, ocolire adecvată și surse de alimentare curate și bine reglate.

DAC8532 oferă funcționare cu o singură sursă și va fi adesea folosit în imediata apropiere cu logica digitală, microcontrolere, microprocesoare și procesoare de semnal digital. Cu cât este mai multă logică digitală prezentă în proiectare și cu cât viteza de comutare este mai mare, cu atât va fi mai dificil să împiedici zgomotul digital să apară la ieșire.

Datorită pinului de masă unic al DAC8532, toți curenții de retur, inclusiv curenții de retur digitali și analogici pentru DAC, trebuie să curgă printr-un singur punct. În mod ideal, GND ar fi conectat direct la un plan de masă analogic. Acest plan va fi separat de conexiunea la masă pentru componentele digitale până când acestea vor fi conectate la punctul de intrare al sistemului.

Puterea aplicată lui  $V_{DD}$  ar trebui să fie bine reglată și cu zgomot redus. Comutarea surselor de alimentare și a convertoarelor DC/DC vor avea deseori erori de înaltă frecvență sau piroane pe tensiunea de ieșire. În plus, componentele digitale pot crea vârfuri de înaltă frecvență similare cu stările lor interne ale comutatoarelor logice. Acest zgomot se poate cupla cu ușurință la tensiunea de ieșire a DAC prin diferite căi între conexiunile de alimentare și ieșirea analogică.

Ca și în cazul conexiunii GND,  $V_{DD}$  ar trebui să fie conectate la un plan de alimentare pozitivă sau o urmă care este separată de conexiunea pentru logica digitală până când sunt conectate la punctul de intrare a energiei. În plus, un  $1\mu F$  la  $10\mu F$  condensator în paralel cu un  $0,1\mu F$  condensator de bypass este insistent recomandat. În unele situații, poate fi necesară o ocolire suplimentară, cum ar fi  $100\mu F$  condensator electrolitic sau chiar un filtru „PI” alcătuit din inductori și condensatori - toate concepute pentru a filtra în esență trece-jos sursa, eliminând zgomotul de înaltă frecvență.



## INFORMAȚII DE AMBALARE

Dispozitiv care poate fi comandat	stare (1)	Tip pachet	Pachet Desen	Ace	Pachet Cant	Plan Eco (2)	Finisaj plumb/minge	MSL Peak Temp (3)	Temperatura de funcționare (°C)	Marcaje de sus (4)	Mostre
DAC8532IDGK	ACTIV	VSSOP	DGK	8	80	Verde (RoHS și fără Sb/Br)	CU NIPDAUAG	Nivel-2-260C-1 AN	- de la 40 la 105	D32E	Samples
DAC8532IDGKG4	ACTIV	VSSOP	DGK	8	80	Verde (RoHS și fără Sb/Br)	CU NIPDAUAG	Nivel-2-260C-1 AN	- de la 40 la 105	D32E	Samples
DAC8532IDGKR	ACTIV	VSSOP	DGK	8	2500	Verde (RoHS și fără Sb/Br)	CU NIPDAUAG	Nivel-2-260C-1 AN	- de la 40 la 105	D32E	Samples
DAC8532IDGKRG4	ACTIV	VSSOP	DGK	8	2500	Verde (RoHS și fără Sb/Br)	CU NIPDAUAG	Nivel-2-260C-1 AN	- de la 40 la 105	D32E	Samples

(1)Valorile statutului de marketing sunt definite după cum urmează:

**ACTIV:**Dispozitiv produs recomandat pentru modele noi.

**LIFEBUY:**TI a anunțat că dispozitivul va fi întrerupt și este în vigoare o perioadă de cumpărare pe viață.

**NRND:**Nu este recomandat pentru modele noi. Dispozitivul este în producție pentru a sprijini clienții existenți, dar TI nu recomandă utilizarea acestei piese într-un design nou.

**PREVIZUALIZARE:**Dispozitivul a fost anunțat, dar nu este în producție. Eșantioanele pot fi sau nu disponibile. **ÎNVECHIT:**TI a întrerupt producția dispozitivului.

(2)Plan Eco - Clasificarea ecologică planificată: Fără Pb (RoHS), Fără Pb (Exceptat RoHS) sau Verde (RoHS și fără Sb/Br) - vă rugăm să verificați <http://www.ti.com/productcontent> pentru cele mai recente informații despre disponibilitate și detalii suplimentare despre conținutul produsului.

**De stabilit:**Planul de conversie Pb-Free/Green nu a fost definit.

**Fără Pb (RoHS):**Termenii TI „Fără plumb” sau „Fără Pb” înseamnă produse semiconductoare care sunt compatibile cu cerințele actuale RoHS pentru toate cele 6 substanțe, inclusiv cerința ca plumbul să nu depășească 0,1% din greutate în materiale omogene. Acolo unde sunt concepute pentru a fi lipite la temperaturi ridicate, produsele TI Pb-Free sunt potrivite pentru utilizare în procese fără plumb specificate.

**Fără Pb (exceptat RoHS):**Această componentă are o scutire RoHS fie pentru 1) denivelări de lipire pe bază de plumb, utilizate între matriță și pachet, fie 2) adeziv pe bază de plumb utilizat între matriță și cadru de plumb. De altfel, componenta este considerată fără Pb (compatibilă RoHS), așa cum a fost definit mai sus.

**Verde (RoHS și fără Sb/Br):**TI definește „verde” ca să însemne fără Pb (compatibil RoHS) și fără ignifugă pe bază de brom (Br) și antimoniu (Sb) (Br sau Sb nu depășesc 0,1% din greutate în material omogen)

(3)MSL, Temp. de vârf. -- Evaluarea nivelului de sensibilitate la umiditate conform clasificărilor standard ale industriei JEDEC și a temperaturii de lipire de vârf.

(4)Mai multe marcaje din partea de sus vor fi între paranteze. Pe un dispozitiv va apărea doar un singur marcaj din partea de sus, cuprins între paranteze și separat de un „~”. Dacă o linie este indentată, atunci aceasta este o continuare a liniei anterioare și cele două combinate reprezintă întregul marcaj superior pentru dispozitivul respectiv.

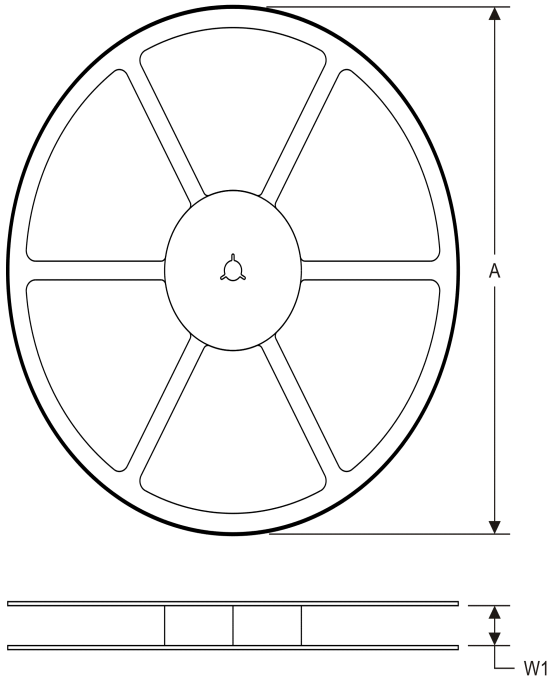
**Informații importante și declinare a răspunderii:**Informațiile furnizate pe această pagină reprezintă cunoștințele și convingerile TI de la data la care sunt furnizate. TI își bazează cunoștințele și convingerile pe informațiile furnizate de terți și nu oferă nicio declarație sau garanție cu privire la acuratețea acestor informații. Se depun eforturi pentru o mai bună integrare a informațiilor de la terți. TI a luat și continuă să ia măsuri rezonabile pentru a furniza informații reprezentative și exacte, dar este posibil să nu fi efectuat teste distructive sau analize chimice asupra materialelor și substanțelor chimice primite. Furnizorii TI și TI consideră că anumite informații sunt de proprietate și, prin urmare, numerele CAS și alte informații limitate pot să nu fie disponibile pentru eliberare.

În niciun caz, răspunderea TI care decurge din astfel de informații nu va depăși prețul total de achiziție al piesei TI în cauză în acest document vândut de TI Clientului anual.

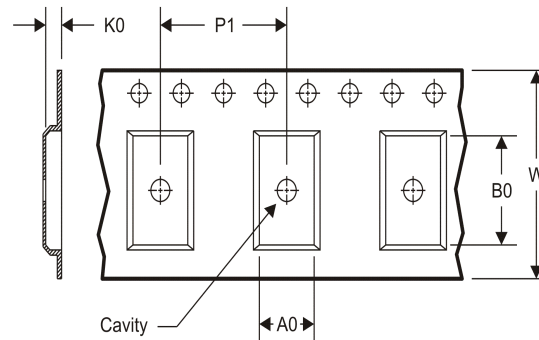


## INFORMAȚII DE BANDIȚĂ ȘI BOBINE

### REEL DIMENSIONS



### TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

### TAPE AND REEL INFORMATION

\* Toate dimensiunile sunt nominale

Dispozitiv	Pachet Tip	Pachet Desen	Ace	SPQ	Tambur Diametru (mm)	Tambur Lățime W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Cuadrant
DAC8532IDGKR	VSSOP	DGK	8	2500	330,0	12.4	5.3	3.4	1.4	8.0	12.0	Î1

## TAPE AND REEL BOX DIMENSIONS



\* Toate dimensiunile sunt nominale

Dispozitiv	Tip pachet	Desen pachet	Ace	SPQ	Lungime (mm)	lățime (mm)	Înălțime (mm)
DAC8532IDGKR	VSSOP	DGK	8	2500	367,0	367,0	35,0

DGK (S-PDSO-G8)

PLASTIC SMALL-OUTLINE PACKAGE

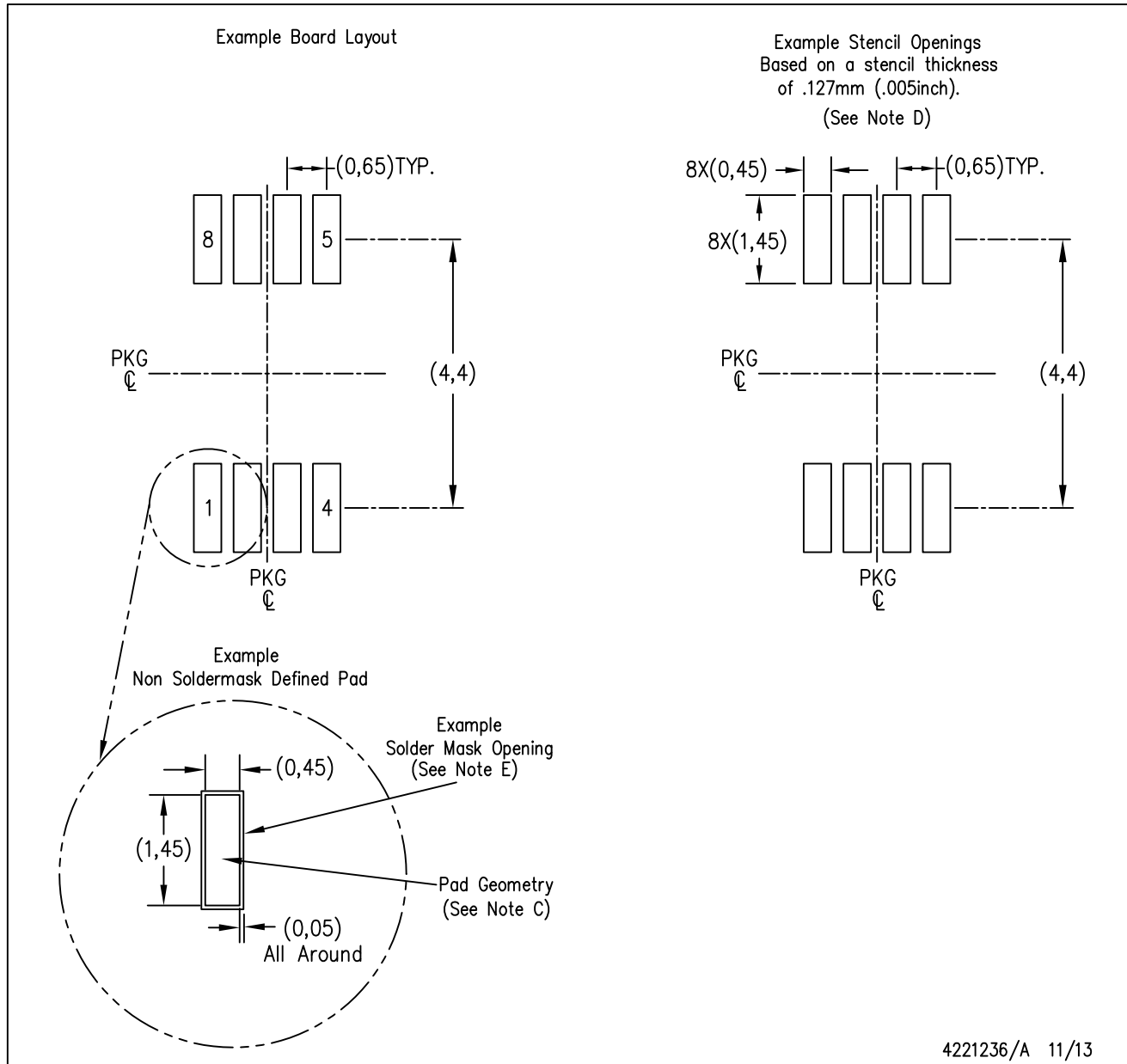


## NOTES:

- A. All linear dimensions are in millimeters.
- B. This drawing is subject to change without notice.
- C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per end.
- D. Body width does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
- E. Falls within JEDEC MO-187 variation AA, except interlead flash.

DGK (S-PDSO-G8)

PLASTIC SMALL OUTLINE PACKAGE



- NOTES:
- All linear dimensions are in millimeters.
  - This drawing is subject to change without notice.
  - Publication IPC-7351 is recommended for alternate designs.
  - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
  - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

## NOTĂ IMPORTANTĂ

Texas Instruments Incorporated și filialele sale (TI) își rezervă dreptul de a face corecții, îmbunătățiri, îmbunătățiri și alte modificări produselor și serviciilor sale semiconductoare conform JESD46, cea mai recentă ediție, și de a întrerupe orice produs sau serviciu conform JESD48, cea mai recentă ediție. Cumpărătorii ar trebui să obțină cele mai recente informații relevante înainte de a plasa comenzi și ar trebui să verifice dacă aceste informații sunt actuale și complete. Toate produsele semiconductoare (denumite aici și „componente”) sunt vândute în conformitate cu termenii și condițiile de vânzare TI furnizate în momentul confirmării comenzii.

TI garantează performanța componentelor sale conform specificațiilor aplicabile la momentul vânzării, în conformitate cu garanția din termenii și condițiile TI de vânzare a produselor semiconductoare. Testarea și alte tehnici de control al calității sunt utilizate în măsura în care TI consideră necesar pentru a susține această garanție. Cu excepția cazurilor în care este impus de legea aplicabilă, testarea tuturor parametrilor fiecărei componente nu este neapărat efectuată.

TI nu își asumă nicio responsabilitate pentru asistența aplicațiilor sau proiectarea produselor Cumpărătorilor. Cumpărătorii sunt responsabili pentru produsele și aplicațiile lor folosind componente TI. Pentru a minimiza riscurile asociate cu produsele și aplicațiile Cumpărătorilor, Cumpărătorii ar trebui să ofere garanții de proiectare și operare adecvate.

TI nu garantează și nu declară că orice licență, fie expresă, fie implicită, este acordată în temeiul vreunui drept de brevet, drept de autor, drept de lucru la masă sau alt drept de proprietate intelectuală legat de orice combinație, mașină sau proces în care sunt utilizate componentele sau serviciile TI. Informațiile publicate de TI cu privire la produsele sau serviciile terților nu constituie o licență de utilizare a acestor produse sau servicii sau o garanție sau aprobare a acestora. Utilizarea unor astfel de informații poate necesita o licență de la o terță parte în baza brevetelor sau a altei proprietăți intelectuale a terței părți, sau o licență de la TI în baza brevetelor sau a altei proprietăți intelectuale a TI.

Reproducerea unor părți semnificative ale informațiilor TI din cărțile de date sau fișele de date TI este permisă numai dacă reproducerea este fără modificări și este însoțită de toate garanțiile, condițiile, limitările și notificările asociate. TI nu este responsabilă sau răspunzătoare pentru astfel de documente modificate. Informațiile terților pot face obiectul unor restricții suplimentare.

Revânzarea componentelor sau serviciilor TI cu declarații diferite de sau dincolo de parametrii declarați de TI pentru acea componentă sau serviciu anulează toate garanțiile exprese și implicite pentru componenta sau serviciul TI asociat și este o practică comercială neloială și înșelătoare. TI nu este responsabilă sau răspunzătoare pentru astfel de declarații.

Cumpărătorul recunoaște și este de acord că este singurul responsabil pentru conformitatea cu toate cerințele legale, de reglementare și de siguranță referitoare la produsele sale și orice utilizare a componentelor TI în aplicațiile sale, în ciuda oricăror informații sau asistență referitoare la aplicații care poate fi furnizată de TI. Cumpărătorul reprezintă și este de acord că are toată cunoștințele necesare pentru a crea și implementa măsuri de siguranță care anticipează consecințele periculoase ale defecțiunilor, monitorizează defecțiunile și consecințele acestora, reduc probabilitatea defecțiunilor care ar putea cauza prejudicii și iau măsuri de remediere adecvate. Cumpărătorul va despăgubi pe deplin TI și reprezentanții săi împotriva oricăror daune rezultate din utilizarea oricăror componente TI în aplicații critice pentru siguranță.

În unele cazuri, componentele TI pot fi promovate în mod special pentru a facilita aplicațiile legate de siguranță. Cu astfel de componente, obiectivul TI este de a ajuta clienții să-și proiecteze și să creeze propriile soluții de produs final care îndeplinesc standardele și cerințele de siguranță funcțională aplicabile. Cu toate acestea, astfel de componente sunt supuse acestor termeni.

Nicio componentă TI nu este autorizată pentru utilizare în clasa III FDA (sau în echipamente medicale similare critice pentru viață), cu excepția cazului în care ofițerii autorizați ai părților au încheiat un acord special care reglementează în mod specific această utilizare.

Numai acele componente TI pe care TI le-a desemnat în mod specific ca fiind de calitate militară sau „plastic îmbunătățit” sunt proiectate și destinate utilizării în aplicații sau medii militare/aerospațiale. Cumpărătorul recunoaște și este de acord că orice utilizare militară sau aerospațială a componentelor TI care au *nua* fost astfel desemnate este exclusiv pe riscul Cumpărătorului, iar acesta este singurul responsabil pentru respectarea tuturor cerințelor legale și de reglementare în legătură cu o astfel de utilizare.

TI a desemnat în mod special anumite componente ca îndeplinesc cerințele ISO/TS16949, în principal pentru uz auto. În orice caz de utilizare a produselor nedeseminate, TI nu va fi responsabilă pentru nerespectarea ISO/TS16949.

### Produse

Audio	<a href="http://www.ti.com/audio">www.ti.com/audio</a>
Amplificatoare	<a href="http://amplificator.ti.com">amplificator.ti.com</a>
Convertoare de date	<a href="http://dataconverter.ti.com">dataconverter.ti.com</a>
Produse DLP®	<a href="http://www.dlp.com">www.dlp.com</a>
DSP	<a href="http://dsp.ti.com">dsp.ti.com</a>
Ceasuri și cronometre	<a href="http://www.ti.com/clocks">www.ti.com/clocks</a>
Interfață	<a href="http://interface.ti.com">interface.ti.com</a>
Logică	<a href="http://logic.ti.com">logic.ti.com</a>
Power Mgmt	<a href="http://power.ti.com">power.ti.com</a>
Microcontrolere	<a href="http://microcontroller.ti.com">microcontroller.ti.com</a>
RFID	<a href="http://www.ti-rfid.com">www.ti-rfid.com</a>
Aplicații OMAP Procesoare	<a href="http://www.ti.com/omap">www.ti.com/omap</a>
Conectivitate fără fir	<a href="http://www.ti.com/wirelessconnectivity">www.ti.com/wirelessconnectivity</a>

### Aplicații

Automobile și transport	<a href="http://www.ti.com/automotive">www.ti.com/automotive</a>
Comunicații și telecomunicații	<a href="http://www.ti.com/communications">www.ti.com/communications</a>
Calculatoare și periferice	<a href="http://www.ti.com/computers">www.ti.com/computers</a>
Electronice de larg consum	<a href="http://www.ti.com/consumer-apps">www.ti.com/consumer-apps</a>
Energie și Iluminare	<a href="http://www.ti.com/energy">www.ti.com/energy</a>
Industrial	<a href="http://www.ti.com/industrial">www.ti.com/industrial</a>
Medical	<a href="http://www.ti.com/medical">www.ti.com/medical</a>
Securitate	<a href="http://www.ti.com/security">www.ti.com/security</a>
Spațiu, avionică și apărare	<a href="http://www.ti.com/space-avionics-defense">www.ti.com/space-avionics-defense</a>
video și imagini	<a href="http://www.ti.com/video">www.ti.com/video</a>

### Comunitatea TI E2E

[e2e.ti.com](http://e2e.ti.com)