

# ELEC-H-301 : Électronique appliquée

## Séance 5 : les transistors MOS

### 1 Introduction

#### 1.1 But

Le but de ce TP est de vous rafraîchir la mémoire sur les transistors MOS et de vous préparer efficacement au labo n° 4. Ce TP fait office de prédéterminations pour le labo.

#### 1.2 Prérequis

Avoir lu et compris le chapitre 18 (ed 5) du support de cours portant sur les transistors MOS.

Avoir trouvé la documentation des transistors utilisés dans cette séance d'exercices.

#### 1.3 Objectifs

À la fin de ce TP, vous devrez être capable :

- d'utiliser les notations des grandeurs liées au transistor MOS
- comprendre comment utiliser une source de courant commandée en tension pour réaliser un amplificateur tension–tension
- de comprendre la polarisation du transistor MOS et ses conséquences sur le point de fonctionnement
- de réaliser un schéma à petit signal d'un montage à transistor
- d'extraire les paramètres intéressants de la documentation d'un transistor en vue de dimensionner un étage
- d'aborder sereinement des exercices de dimensionnement et le laboratoire portant sur le transistor MOS.

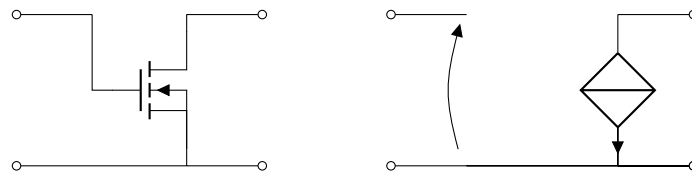
#### 1.4 Lexique

<i>Gate</i>	Grille	<i>Operating point</i>	point de fonctionnement
<i>Source</i>	Source	<i>Coupling capacitor</i>	capacité de couplage
<i>Drain</i>	Drain	<i>Common source amplifier</i>	amplificateur à source commune
<i>Load line</i>	droite de charge	<i>Quiescent drain current</i>	courant de drain statique
		<i>Power dissipation</i>	puissance dissipée

## 2 Notations

L'objectif de cette question est de vous familiariser avec les notations des différentes grandeurs électriques liées à l'utilisation d'un transistor MOS.

Soit le schéma électrique du transistor MOS et son équivalent à petit signal :



### Exercice 1.

- Identifier les ports des deux schémas.
- Remplir le tableau suivant et indiquer les grandeurs sur le schéma.

grandeur	nom	–	signification	statique	dynamique
$V_{GS}$					
$v_{gs}$					
$V_{DS}$					
$v_{ds}$					
$I_D$					
$g_m$					
$g_m \cdot v_{gs}$					

### 3 Amplifier avec une source de courant commandée idéale

Afin de réaliser un amplificateur **tension–tension**, on se propose d'utiliser un transistor MOS. Or le transistor MOS se comporte comme une source de **courant** – non idéale – commandée en tension et ne peut donc pas être utilisé immédiatement pour réaliser une source de tension commandée en tension. En pratique, lorsque le point de fonctionnement est correctement choisi, la source non-idéale a un comportement presque idéal. La source *idéale* utilisée est représentée figure 1<sup>1</sup>.

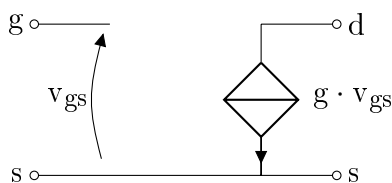


FIGURE 1 – Source de courant commandée en tension

Cette source *idéale* absorbe un courant proportionnel à la tension d'entrée selon la loi :

$$i_d = g \cdot v_{gs}$$

où  $g$  est la transconductance de la source.

#### Exercice 2.

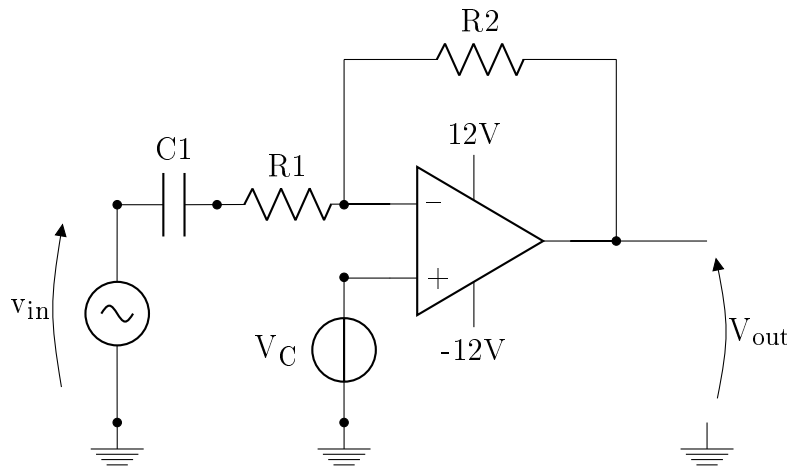
- À quelle condition cette source est-elle linéaire ?
- Tracer sa caractéristique de transfert.
- Que faut-il ajouter pour obtenir un amplificateur tension–tension.

---

1. NB : le symbole européen de la source de courant commandée est utilisé ici

## 4 Polarisation et point de fonctionnement

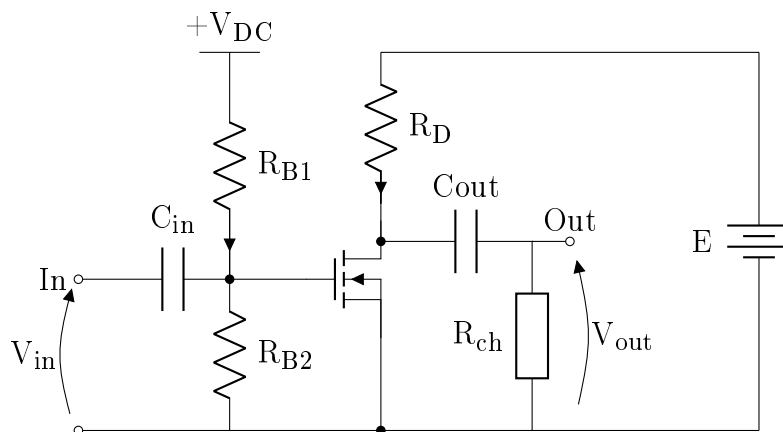
**Exercice 3.** Rappel TP3 : résoudre ce circuit à AOP avec polarisation (En considérant que les condensateurs se comportent comme des court-circuits à la fréquence de la source  $v_{in}$ ) :



$R_1 = 1k\Omega$ ,  $R_2 = 10k\Omega$ ,  $C_1 = 1\mu F$ ,  $v_{in} = 0.42\sin(\omega t)V$ ,  $V_C = 6.3V$

— Calculer les tensions en tout point du circuit.

**Exercice 4.** Soit le circuit suivant :



Valeurs des composants/sources :  $V_{DC} = 6.2V$ ,  $R_{B1} = R_{B2} = 100k\Omega$ ,  $R_D = 100\Omega$ ,  $C_{in} = 100nF$ ,  $C_{out} = 2.2\mu F$ ,  $E = 12V$ ,  $R_{ch} = 3.3k\Omega$ ,  $V_{in}$  sinusoïdale

- Calculer les tensions et courants **continus** en tout point du circuit.
- Placer le point de fonctionnement sur les courbes caractéristiques du BS170 en annexe, en déduire  $I_D$  et  $g_m$ .
- Tracer également la droite de charge et indiquer les limites de linéarité.

## 5 Schéma à petit signal

**Exercice 5.** Sachant que  $V_{DC}$  a été judicieusement choisie pour obtenir  $g_m = 0.197S$  :

- Déterminer le schéma à petit signal du montage présenté à la question précédente.
- Calculer le gain du montage dans la bande passante. Les condensateurs peuvent être assimilés à des court-circuits dans la bande passante du montage.
- Calculer les impédances d'entrée et de sortie du montage.
- Donner l'expression des impédances d'entrée et de sortie pour toute fréquence (*i.e.* l'approximation du premier point n'est plus valable).
- Calculer la fréquence de coupure à l'entrée et à la sortie du montage.
- Bonus : Établir la fonction de transfert complète du montage. Quel est le comportement de ce montage ?

**Exercice 6.** Limites de linéarité.

En considérant le gain du montage comme linéaire :

- Que vaut  $V_{GS}$  ?
- Quelle est l'amplitude maximale possible sans écrêtage en sortie pour le point de fonctionnement choisi à la question précédente ?
- Quelle est la tension d'entrée correspondante ?
- Le comportement est-il symétrique autour du point de fonctionnement ?
- Que se passe-t-il si  $V_{DC}$  change ?
- Bonus : en considérant l'écart entre les différentes courbes du faisceau  $I_D = f(V_{ds})@V_{gs} = \text{cste}$ , le montage peut-il être parfaitement linéaire ?
- Bonus : que se passe-t-il si la température du transistor change ?
- Bonus : comment améliorer cette linéarité ?

## 6 Lecture de documentation : extraction de paramètres

**Exercice 7.**

- Sachant que  $I_D = 42mA$ , déterminer le  $V_{GS}$  et le  $g_m$  correspondant sur base des courbes du BS170 en annexe.
- Même question pour le BSL802SN avec  $I_D = 2A$ .

## 7 Exercices

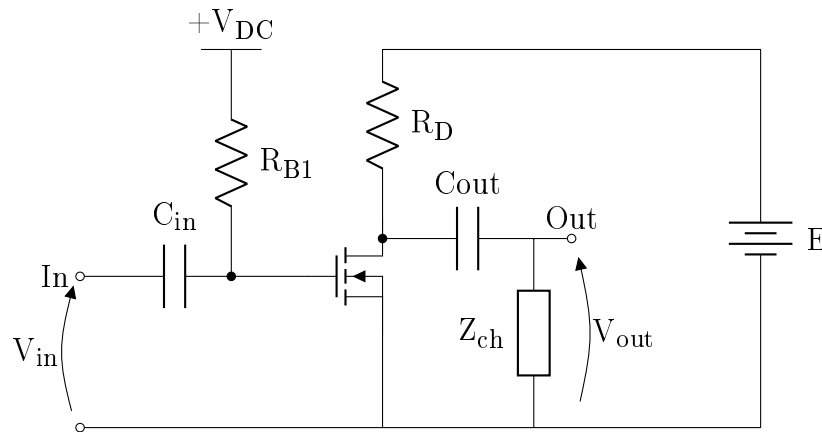
**Exercice 8.** Sur base des courbes disponibles en annexe et de la documentation complète des transistors<sup>2</sup>, dimensionner un étage à transistor MOS de gain 32dB pour chacun des transistors. La fréquence de coupure à l'entrée doit être de maximum 123Hz. La tension d'alimentation vaut 24V. Veuillez à ne pas dépasser la puissance limite admissible par les transistors. La charge a une impédance supérieure à 3.3kΩ. Le signal à amplifier a une amplitude de 5mV.

---

2. Que vous devez trouver par vous même

## 8 Exercice d'examen (Session 1, 2015)

Soit le circuit suivant :



Où  $E = 12\text{V}$ ,  $R_{B1} = 100\text{k}\Omega$  et  $R_D = 200\Omega$ .

Cet étage amplificateur doit permettre de mesurer à sa sortie une tension  $v_{\text{out}}(t)$  égale au signal utile d'entrée  $v_{\text{in}}(t)$  multiplié par un gain  $A_V$ .

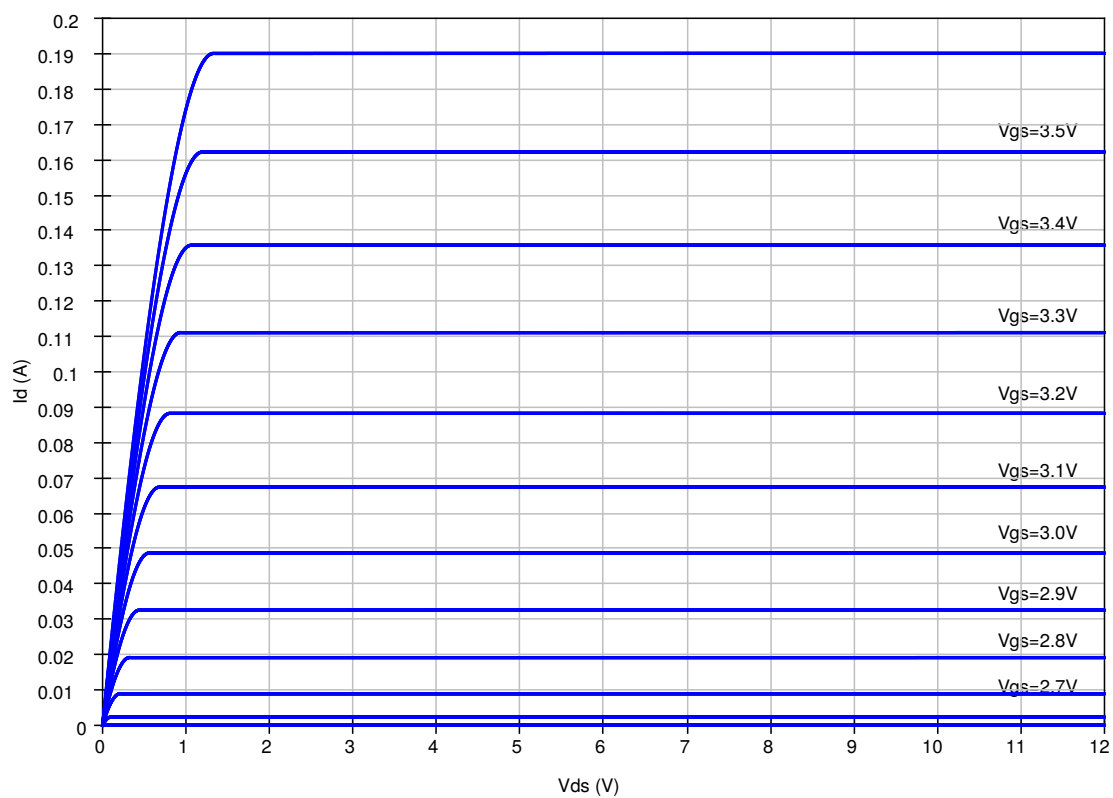
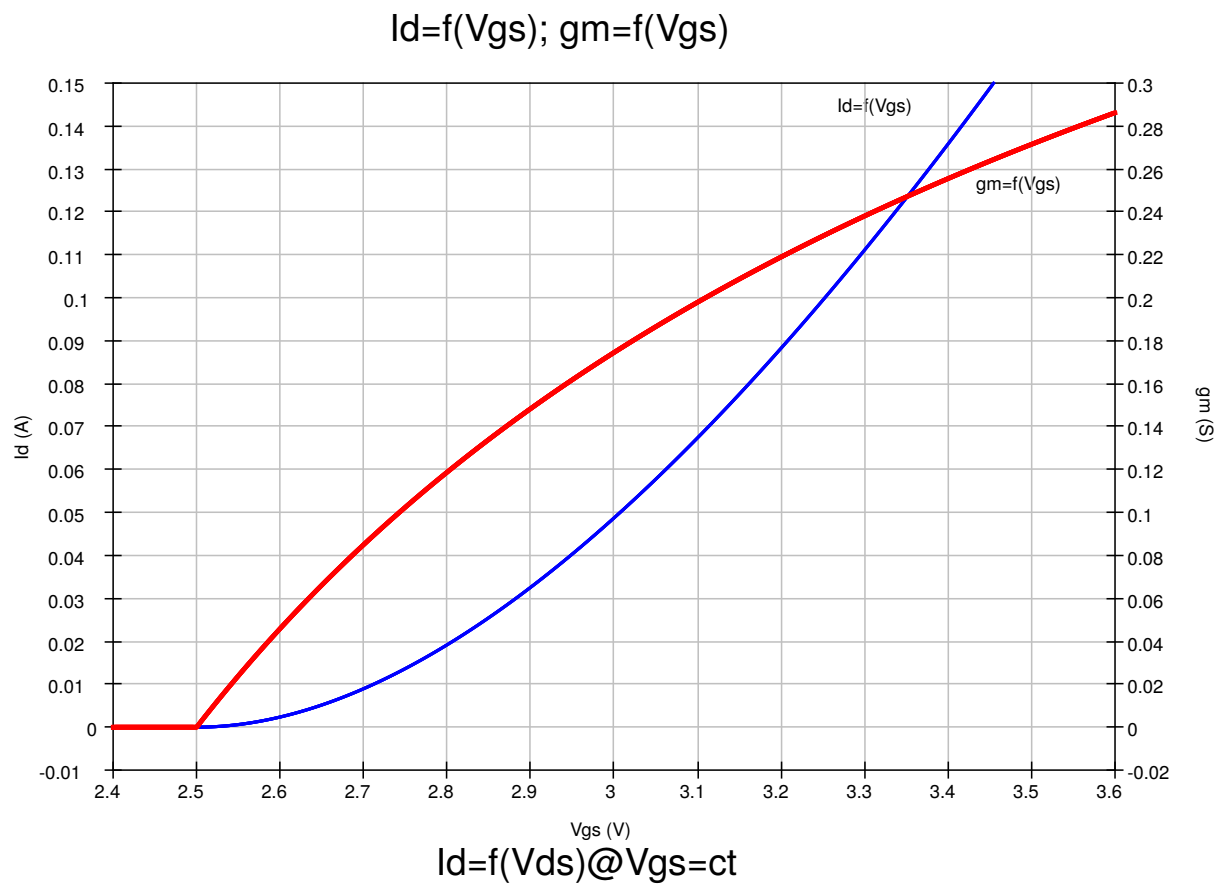
Les capacités d'entrée  $C_{\text{in}}$  et de sortie  $C_{\text{out}}$  se comportent comme des courts-circuits pour les signaux utiles.

Les courbes caractéristiques du transistor MOS utilisé sont fournies à la page suivante.

**Exercice 9.** Sur base des courbes fournies, dimensionner la tension de polarisation  $V_{\text{dc}}$  afin que l'étage amplificateur de tension ait un gain à vide  $A_V = 28.3\text{dB}$ .

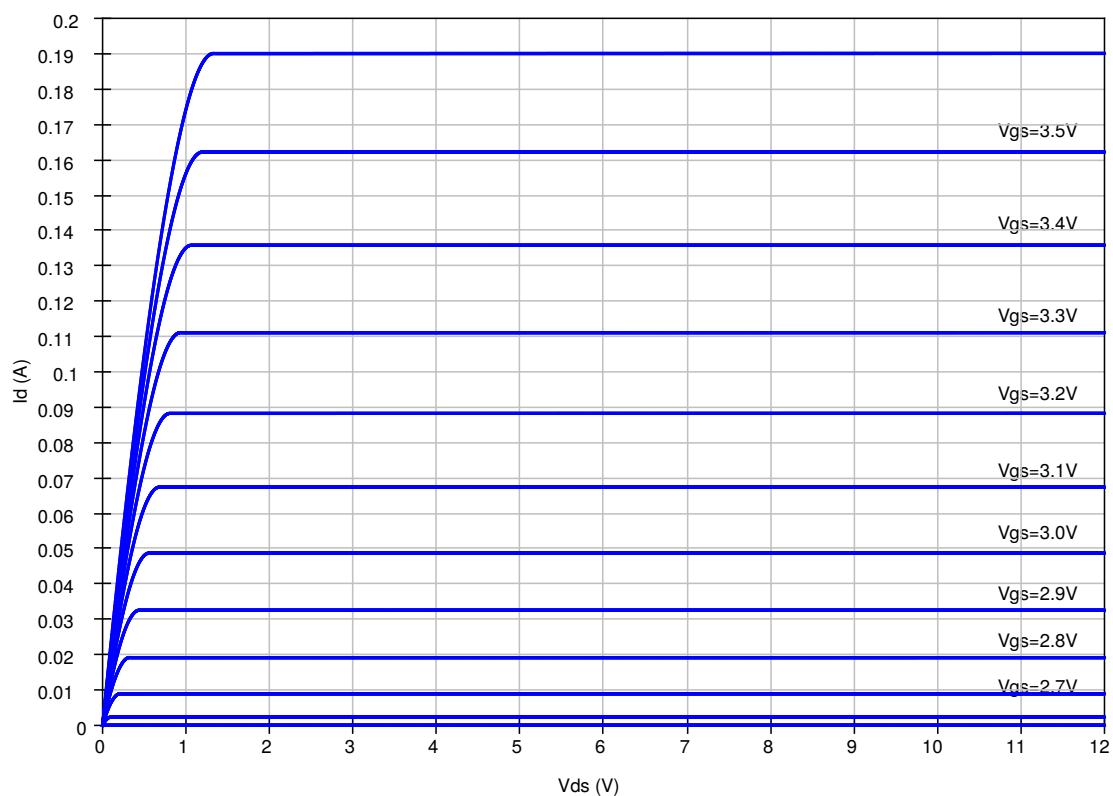
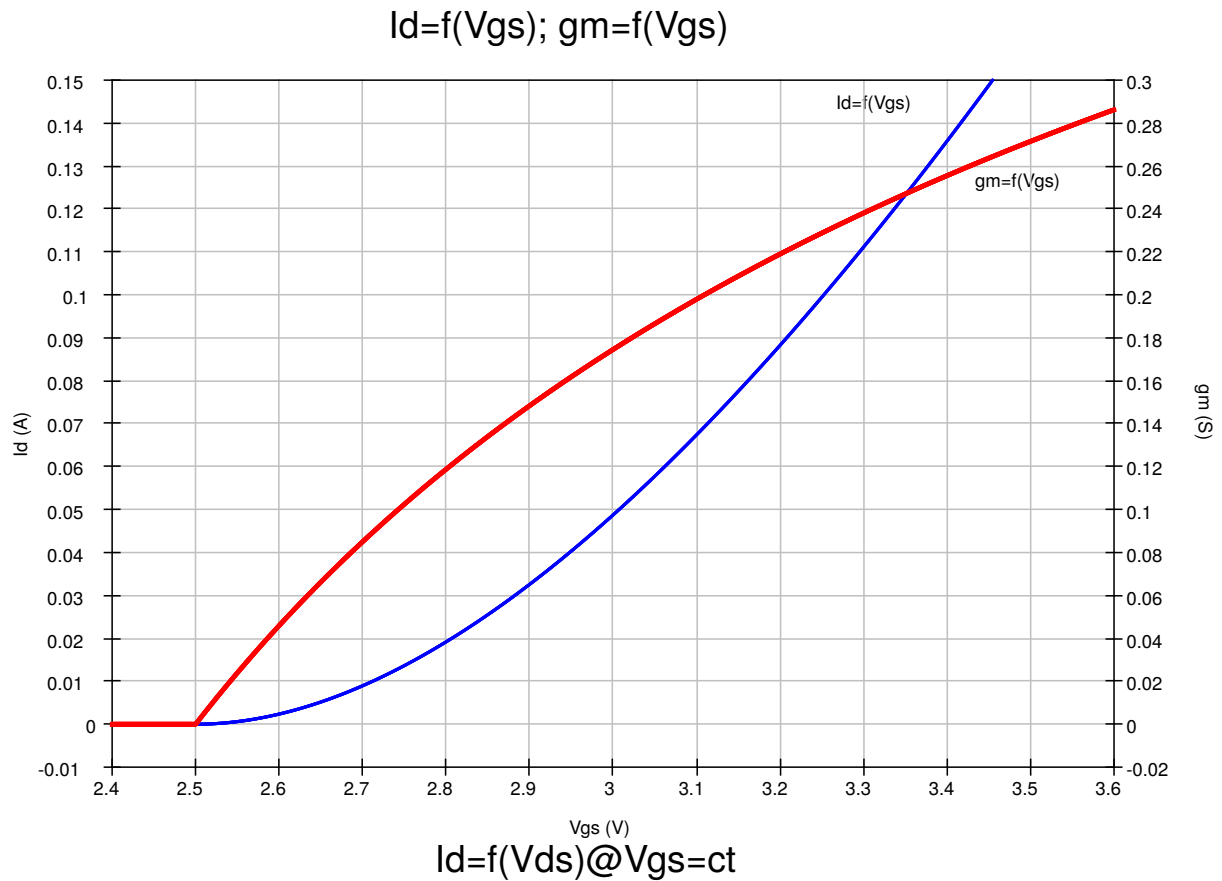
**Exercice 10.** Calculer la puissance dissipée par le transistor, due à la polarisation.

**Exercice 11.** Vérifiez que le transistor reste bien dans sa zone de pincement si on impose à l'entrée de l'étage amplificateur une tension dont l'amplitude est bornée entre  $-0.1\text{V}$  et  $0.1\text{V}$ .



## A Caractéristiques

### A.1 Caractéristiques du transistor NMOS BS170





## A.2 BSL802SN

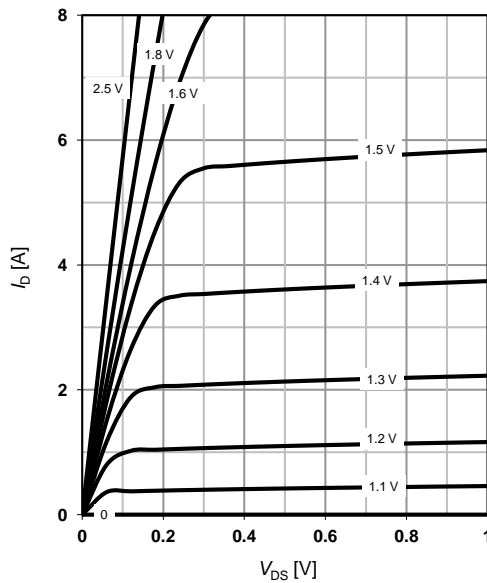


BSL802SN

### 5 Typ. output characteristics

$I_D = f(V_{DS}); T_J = 25^\circ\text{C}$

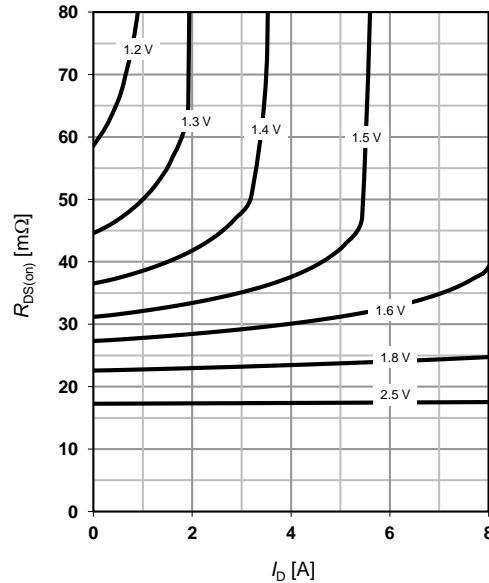
parameter:  $V_{GS}$



### 6 Typ. drain-source on resistance

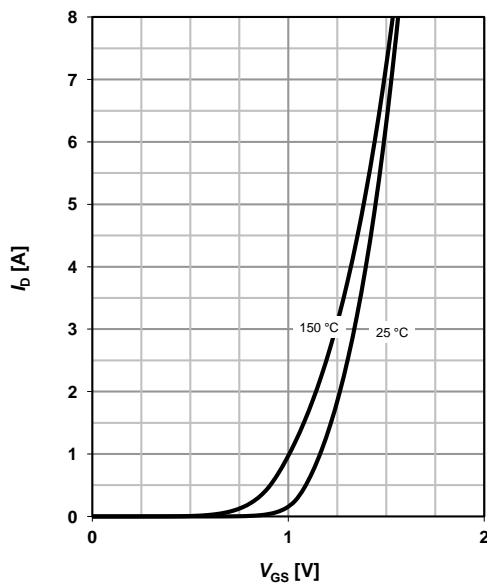
$R_{DS(on)} = f(I_D); T_J = 25^\circ\text{C}$

parameter:  $V_{GS}$



### 7 Typ. transfer characteristics

$I_D = f(V_{GS}); |V_{DS}| > 2|I_D|R_{DS(on)max}$



### 8 Typ. forward transconductance

$g_{fs} = f(I_D); T_J = 25^\circ\text{C}$

