



Solución Interrogación 1

Pregunta 1

- a) ¿Qué número entero es generado al realizar cuatro operaciones **shift right** seguidas de cinco operaciones **rotate left** a un registro de 8 bits que inicialmente almacena el número entero 79? **(1 pto.)**

Solución: 79: 01001111 $\xrightarrow{4xSHR}$ 00000100 $\xrightarrow{5xRTL}$ 10000000 :-128

- b) ¿Cuál es la cantidad máxima de pixeles que puede tener una imagen en blanco y negro de 1KB no comprimida? Asuma que cada pixel solo almacena su valor de color y que el archivo de la imagen sólo almacena pixeles, por lo que no es necesario considerar el encabezado. **(1 pto.)**

Solución: 1 pixel = 1b (0: blanco, 1: negro) \rightarrow 1KB = 1024*8b = 8192b \rightarrow 8192 pixeles

- c) Sea P , el conjunto de representaciones de punto flotante de $s + e + 2$ bits, con s bits para el significante normalizado, 1 bit para el signo de este, e bits para el exponente (no desplazado) y 1 bit para el signo de este.

Considere además x y \tilde{x} , números pertenecientes a \mathbb{Z} , ambos codificados usando una representación perteneciente a P , tales que:

- $\text{sucesor}(x) \neq x + 1$
- $\forall \tilde{x} < x, \text{sucesor}(\tilde{x}) = \tilde{x} + 1$

Donde $\text{sucesor}(y)$ es una función que retorna el siguiente número entero mayor que y (el sucesor de y).

En base a esto, responda las siguientes preguntas:

- i. Indique cuál es el valor de x en función de los parámetros s y e y muestre que dado x , siempre existe un número $x' \in \mathbb{Z}$, codificado en la misma representación que x , tal que $x' + 1 = x$. **(1 pto.)**

Solución: x corresponde sencillamente a aquel número donde la representación obliga a realizar un salto de a 2 si se quiere seguir aumentando lo registrado, lo cual ocurre cuando ya no se pueda registrar el bit menos significativo del número entero (si hay parte decimal, aún quedan bits por descartar sin incurrir en un salto no unitario).

De lo anterior, se ve claramente que $x \propto s$. Además, considerando que la notación de punto flotante implica omitir el bit más significativo, el cual marca 1, se tiene inmediatamente:

$$x = 2^{s+1} = \underbrace{0 \binom{e}{\text{se}} \text{bin}(s+1)}_{\text{se}} \underbrace{0 \binom{s}{\text{ss}} \text{zero}(s)}_{\text{ss}}$$

En cuanto a la demostración, basta con considerar que al encontrarse aquel x por definición se tiene la función sucesor, la cual en particular dispone de un \tilde{x} tal que $\text{sucesor}(\tilde{x}) = x \equiv \tilde{x} + 1 \longleftrightarrow x - 1 = \tilde{x}$, que es lo que se pedía mostrar.

- ii. ¿Existe un número con las características de x en el estándar IEEE754 de 32 bits? En caso positivo, indique su valor, y en caso negativo indique por qué no es posible encontrar este número. **(1 pto.)**

Solución: Adaptando directamente la respuesta obtenida en la *parte i*, se tiene que:

$$x_{IEEE754(32b)} = 2^{23+1} = 0 \underbrace{\binom{e=8}{bin(23+1+127)}}_s \underbrace{\binom{s=23}{zero(23)}}$$

- iii. Caracterice, en función de los parámetros s y e , el conjunto de representaciones de punto flotante $\tilde{P} \subset P$, tales que no contienen un número con las características de x . **(2 ptos.)**

Solución: Puede deducirse fácilmente de la *parte i* que si no es posible representar $bin(s+1)$ en el exponente, la representación sencillamente no llegará hasta el punto de existencia de x . Luego, \tilde{P} es el conjunto de aquellas representaciones donde $2^s - 1 \geq e$.

Pregunta 2

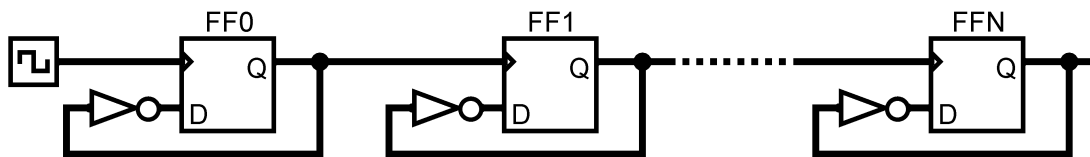
- a) Dado un número entero n de 32 bits almacenado en una memoria con palabras de 1 byte, determine el valor de n tal que el error en valor absoluto es máximo si se confunde el endiannes del número al ser leído e interpretado. **(1 pto.)**

Solución: Se espera mostrar uno de los 2 valores en los cuales el error en valor absoluto es máxima, considerando 2 casos:

- El alumno entendió error en valor absoluto como $|a - b|$.
- El alumno entendió error en valor absoluto como $|a| - |b|$.

Junto a esto también escribir una pequeña explicación de por qué el error generado es máximo.

- b) En la siguiente figura, si la frecuencia del clock que entra al *flip-flop* **FF0** es **F** Hz, ¿cuál es la frecuencia del clock del *flip-flop* **FFN**? **(1 pto.)** **Solución:** Mostrar el valor de la frecuencia del clock en el flip-flip



$N (\frac{F}{2^N})$ junto con la razón de este valor (cada vez que se pasa al otro flip-flop la frecuencia disminuye a la mitad).

- c) Construya un circuito que permita detectar la ocurrencia de *overflow* al sumar o restar dos números enteros de 8 bits en una ALU. **(2 ptos.)**

Solución: Se debían mostrar los 4 casos posibles en los que ocurría overflow (2 al sumar y 2 al restar). Lo más sencillo que se esperaban era que construyeran un circuito para cada caso y después los unieran con OR's.

- d) Diseñe una memoria RAM que permita acceder (lectura y escritura) de manera individual a cada uno de los bits de una palabra. Tenga en consideración que los buses de datos de entrada y salida deben mantener su tamaño de una (1) palabra. **(2 ptos.)**

Solución: Se esperaba al menos los siguiente:

- Agregar una nueva entrada a la RAM (de tamaño $\log(\text{tamaño de la palabra})$ o del tamaño de la palabra) para seleccionar el de la palabra de memoria bit con el que se operará.
- Crear mecanismos para la lectura y escritura de palabras de memoria en la RAM (utilización de Mux's y Demux's). Se puede tanto diagramar la nueva RAM o explicar detalladamente su funcionamiento.

Pregunta 3

- a) Indique cuál es la velocidad máxima que puede tener el clock del computador básico, en función de la propagación de la señal al interior de este. Mencione todos los componentes involucrados. **Hint:** considere qué elementos participan en el intervalo entre flancos de subida y como estos se relacionan. **(1 pto.)**

Solución: Se esperaba considerar los diferentes caminos que recorre el flujo de las señales al interior del computador básico en una operación, mencionando tanto los buses que van a la memoria de instrucciones, unidad de control, muxs, ALU, etc.. como los buses que van a la memoria de datos, registros, etc.

- b) Si se elimina la instrucción **CMP** del computador básico, ¿cómo deben modificarse las instrucciones de salto, sin alterar el hardware, para que estas no dependan del resultado de la última instrucción ejecutada? Escriba detalladamente todas las modificaciones necesarias y sus implicancias. Asuma que sólo es necesario resolver el caso de la comparación de los registros **A** y **B** y que no es posible sobrescribir los registros para realizar la comparación. **(2 ptos.)**

Solución: Incluir en la instrucción de salto la operación del CMP. Esto implica que la nueva instrucción de salto se compone de dos opcodes y, por ende, dos ciclos. El primero que hace la resta entre los registros A y B y no guarda el resultado, sino que solo se actualizan los flags del status. El segundo que hace lo mismo que la instrucción de salto sin modificaciones.

- c) Diseñe, mediante un diagrama, un computador que soporte de manera **nativa** el uso de números complejos (C). Detalle el funcionamiento de este computador e indique la manera en que los datos son codificados y almacenados. Considere que este computador soporta control de flujo, subrutinas y las mismas ocho operaciones aritméticas del computador básico. En relación a estas últimas, se espera que no tomen más de un ciclo de clock. **(3 ptos.)**

Solución: Señalar la necesidad de soportar 2 dimensiones de un número (2 registros para cada número, y el doble de espacio de uso por cada número en la memoria de datos y algunos buses de datos). Cada dimensión como un número perteneciente a R (Reales), por lo que se necesita definir alguna representación de tipo float y soporte de operaciones con este tipo de números (FPU).