



Solución Examen

Respuestas sin desarrollo o justificación no tendrán puntaje.

Pregunta 1

- a) Explique por qué el número $2^{50} + 5$ no puede representarse de manera exacta usando el tipo de dato `float` de 32 bits. (1 pto.)

Solución: El tipo de datos `float` de 32 bits sólo contempla 23 bits para el significante (normalizado), por lo que para cualquier número mayor o igual a 2^{25} , la diferencia entre números consecutivos será mayor a 1. De esta manera, la diferencia entre 2^{50} y el siguiente número representable en `float` es de $2^{50-23} = 2^{27}$. Por lo tanto, el número $2^{50} + 5$ no puede representarse como `float`.

- b) ¿Cuál es la función del registro PTBR? (1 pto.)

Solución: El registro PTBR almacena la dirección de inicio de la tabla de páginas del proceso en ejecución.

- c) En la arquitectura x86, ¿por qué el South Bridge se conecta al North Bridge y no directamente a la CPU? (1 pto.)

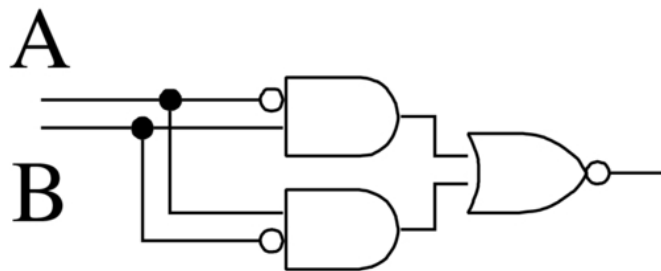
Solución: Con el fin de no hacer más lenta la comunicación entre los dispositivos rápidos y la memoria, ya que el rango de velocidades de los dispositivos que se conectan al South Bridge es amplio y en general más lentos que los conectados al North Bridge.

- d) Indique qué es el modo supervisor de una CPU, para qué sirve y como y cuando se activa. (1 pto.)

Solución: El modo supervisor es un mecanismo para restringir el acceso a elementos que sólo deben estar bajo control del sistema operativos, como las tablas de páginas o los dispositivos de I/O. Se activa cada vez que interviene el sistema operativos, ya sea por una interrupción de software, hardware o excepción.

- e) Utilizando sólo compuertas AND, OR y NOT, implemente un circuito que calcule $\mathbf{A} \text{ NXOR } \mathbf{B}$, donde NXOR = negación del XOR. (1 pto.)

Solución:



- f) Indique qué son las convenciones de llamada y por qué son fundamentales para el correcto funcionamiento de los programas. (1 pto.)

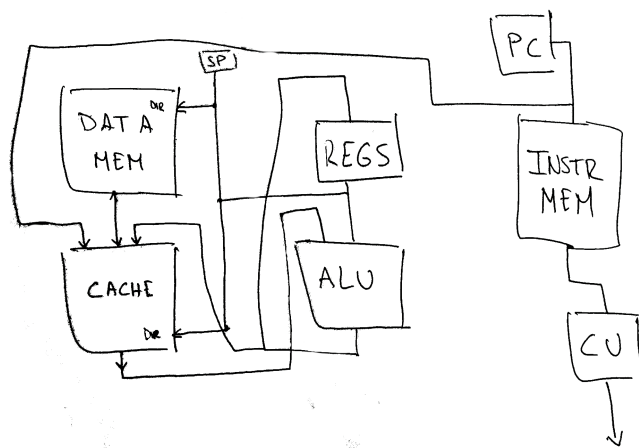
Solución: Las convenciones de llamada son reglas que describen de manera estricta y sin ambigüedad la manera en que deben llamarse las subrutinas, tomando en cuenta el paso de parámetros, uso del stack y valores de retorno entre otros. Sin la existencia de estas reglas, códigos de distintos origen no podrían comunicarse a través del llamado a subrutinas, ya que no habría claridad con respecto a como hacerlo.

Pregunta 2

En esta pregunta deberá aplicar varios tópicos cubiertos en el curso para diseñar una memoria caché de mapeo directo para la memoria de datos del computador básico. Asuma que esta memoria caché tiene 8 líneas de 4 palabras cada una.

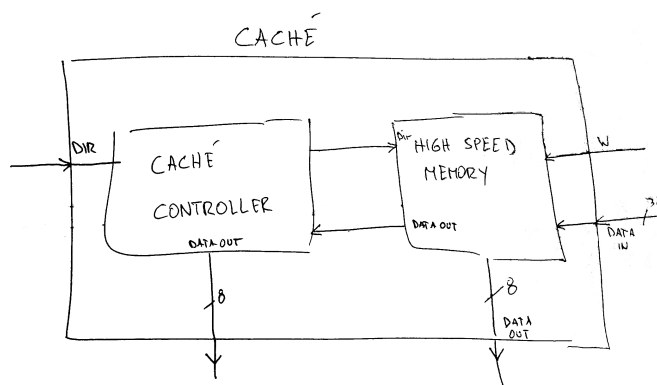
- a) Haga un diagrama de alto nivel de la microarquitectura del computador básico, incluyendo la memoria caché. Tenga especial cuidado con el tamaño de los buses. (1 pto.)

Solución:



- b) Haga un diagrama de alto nivel de la microarquitectura de la memoria caché. (1 pto.)

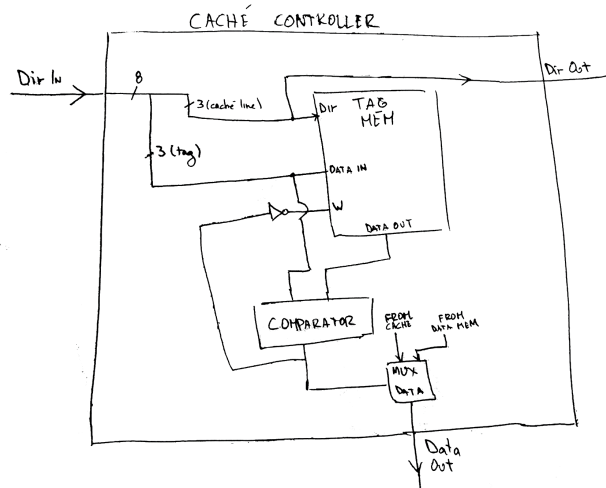
Solución: Se asume que la caché utiliza política write-through.



- c) Diseñe la microarquitectura del controlador de la memoria caché. Describa detalladamente el funcionamiento de esta:

- I. Diseñe los elementos que intervienen en la copia de datos desde la memoria caché hacia la CPU, *i.e.*, todos los elementos que intervienen cuando hay un *hit*. (2 ptos.)
- II. Diseñe los elementos que intervienen en la copia de datos desde la memoria de datos hacia la memoria caché, *i.e.*, todo lo que ocurre luego de un *miss*. (2 ptos.)

Solución a) y b):



Pregunta 3

- a) Describa un esquema para manejar múltiples procesos utilizando sólo una (1) tabla de páginas. (2 ptos.)

Solución: Una posibilidad es unir todas las tablas de páginas, agregando a cada entrada una nueva columna con el identificador del proceso al cuál pertenece. Al momento de hacer una búsqueda en esta nueva tabla, sólo se realizan sobre las entradas que pertenecen al proceso en ejecución.

- b) En una memoria caché *N-way associative*, describa una política de sustitución basada en LRU (Pseudo-LRU), que utilice sólo *N* bits por conjunto para seleccionar la línea a sustituir. (2 ptos.)

Solucion: Una manera simple de aproximar LRU es teniendo un bit por línea dentro de un conjunto. Este bit parte en 0 y es modificado a cuando la línea es accedida. Si todas las líneas dentro de un conjunto tienen su bit en 1, se resetean todas dejándolas en 0. Para decidir cuál es la línea que se sustituirá, se selecciona la línea con el índice más bajo que tiene su bit en 0.

- c) Describa paso a paso la interrupción de software que debe ejecutar un sistema operativo cuando recibe una petición para leer de disco (considere el uso de DMA). (2 ptos.)

Solución:

- a) (opcional) desactivar interrupciones de hardware.
- b) extraer parámetros relevantes para la transferencia (dirección de inicio en disco, dirección de destino en memoria, cantidad de palabras a leer).
- c) cargar en el controlador de DMA los parámetros.
- d) enviar al controlador de DMA el comando para iniciar la transferencia.
- e) dormir al proceso que realizó la petición hasta que el DMA indique que ha terminado la transferencia
- f) (opcional) activar interrupciones de hardware.