



DEPARTAMENTO DE CIENCIAS DE LA COMPUTACIÓN  
ESCUELA DE INGENIERÍA  
PONTIFICIA UNIVERSIDAD CATÓLICA DE CHILE

---

IIC2343 - Arquitectura de Computadores (II/2019)

**Entrega 1-A**

Entrega: 26 de Agosto de 2019 | 10:59:59 hrs.

## Requisitos

- Esta entrega es estrictamente individual. Cualquier tipo de falta a la [honestidad académica](#) será sancionada con la **reprobación** del curso con la nota mínima.
- Los nombre de archivos y el cómo deben ser ejecutados son parte del formato, no respetarlo será penalizado.
- El programa de la **placa** deberá ser realizado en [VHDL](#).
- La **documentación** deberá ser realizada en un archivo [Markdown](#) y subirlo junto a su tarea, de nombre [README.md](#), en el mismo repositorio.
- Esta entrega deberá ser subida a su repositorio personal de [GitHub](#) correspondiente en la fecha y hora dada.
- La entrega de la placa debe ser realizada previa o al inicio de la hora de ayudantía del curso. El no cumplimiento, no solo perjudicará su nota, sino también a sus compañeros

# Introducción

Un palíndromo es una palabra que se puede leer de igual manera de izquierda a derecha, como derecha a izquierda. Por ejemplo:

## RECONOCER

Esto también se puede aplicar a palabras de bits, lo llamaremos: palindrobit. Ejemplo:

11011011

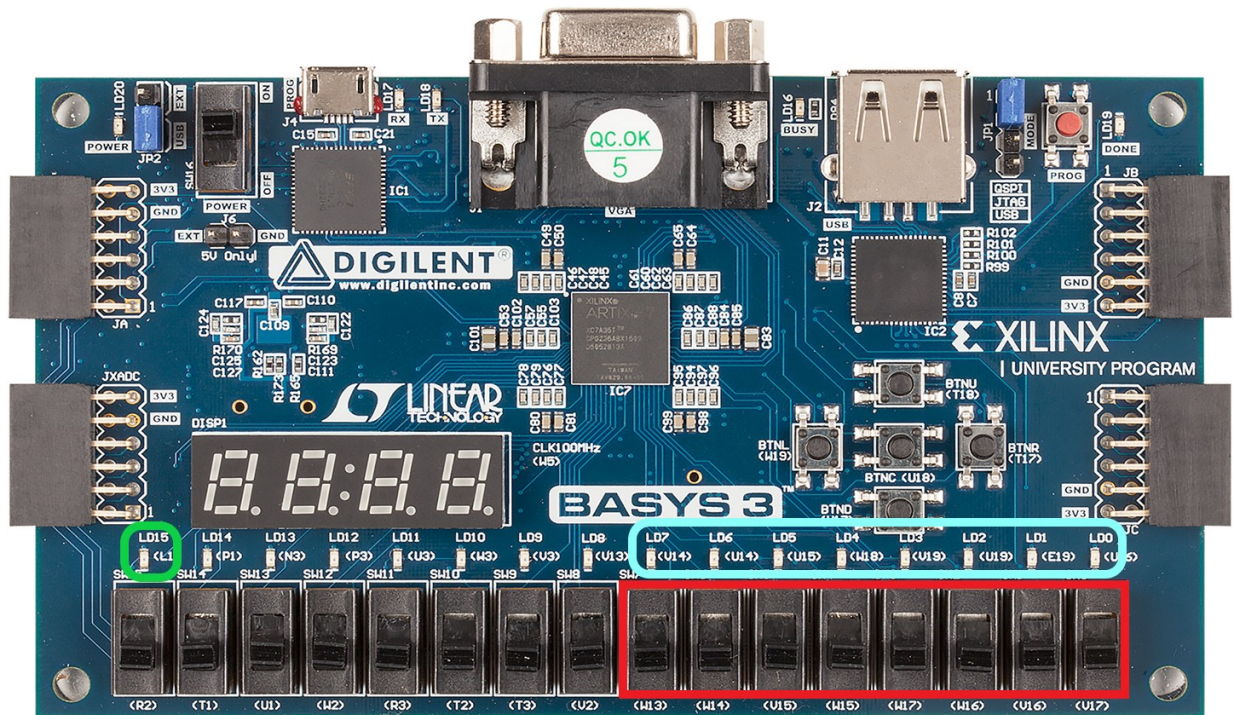
## Misión

Deberá crear un módulo VHDL que reconozca la presencia de un palindrobit de 8 bits, en tal caso, debe **encender un led**. Luego, debe **documentar con lo solicitado en el README.md**.

## Placa

Utilizarán la placa Digilent Basys3 presente en la imagen, de la cual, utilizarán los **8 primeros switches** como input, y el **último led** como output.

Además, deberás utilizar los **primeros 8 leds** que indiquen el estado de los switches.<sup>1</sup>



<sup>1</sup>Se recomienda iniciar por esto

## Requerimientos

Para implementar declaraciones condicionales **solamente** se permite hacer uso de bloques **with/select**. El uso de los *statements process*, **case** e **if/else** quedan absolutamente prohibidos. Esto porque se privilegia el uso de selectores y operaciones lógicas básicas para el desarrollo de esta tarea.

- Crea el proyecto
  - Selecciona las opciones correctas para crear el proyecto en Vivado, que funcione con la placa correspondiente.
  - Importa correctamente el archivo **Basys3.xdc**.
  - Configura correctamente las *constraints* del archivo **Basys3.xdc**. Descomentando las líneas correctas del archivo.
- (6 pts) Crea el módulo **Palindrobit.vhd**
  - Crea una *source* llamada **Palindrobit**, que contiene la arquitectura requerida para resolver el problema.
- **Incluir el README.md con lo solicitado.**
- **Entrega inmediata de la placa la siguiente semana.**

## Entrega

La entrega se realizará a través de GitHub. El repositorio debe contener una carpeta con su proyecto de Vivado y el archivo **.bit**. En el caso de la carpeta del proyecto, deben subir solo la carpeta **.srcs**, el archivo **.xpr** y el archivo **Basys3.xdc**