



IIC2343 – Arquitectura de Computadores (I/2016)

Interrogación 2

Pregunta 1

- a) Si en una microarquitectura Von Neumann la razón velocidad/precio de la CPU es órdenes de magnitud mayor que la de la memoria RAM, ¿que tipo de ISA es más conveniente? **(1 pto.)**

Solución: Conviene una ISA CISC, con el fin de minimizar los accesos a memoria, que serán mucho más lentos que el procesamiento de la instrucción.

- b) ¿Por qué es necesaria la existencia de la instrucción RET Lit en un computador x86? **(1 pto.)**

Solución: Es necesario para dar soporte a las convenciones de llamada que requieren que la subrutina llamada deje el stack en su estado original. RET Lit elimina del stack Lit palabras luego de retorna de la subrutina.

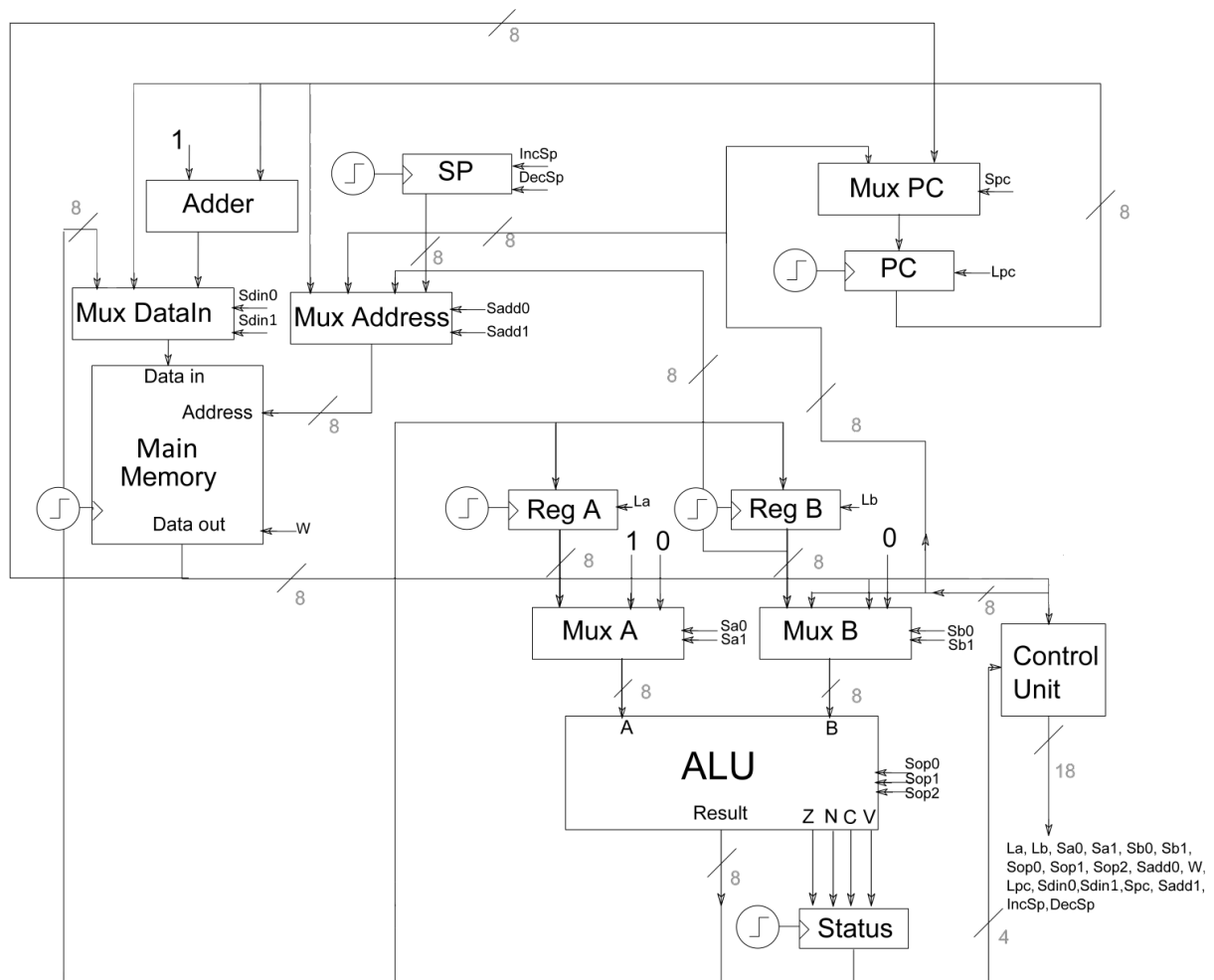
- c) Describa paso a paso el proceso que se lleva a cabo para ejecutar un programa almacenado en un disco duro. **(1 pto.)**

Solución:

- a) Transferir el programa, total o parcialmente, desde el disco a la memoria principal.
 - b) Cargar el registro PC (IP) con la dirección de memoria en la cual se ubica la primera palabra del programa.
- d) Al procesar una IRQ, ¿por qué el respaldo de los condition codes debe ser anterior a la verificación del flag IF? **(1 pto.)**
- Solución:** Al verificar el valor de IF, los flags son modificados, por lo que se pierde sus valores anteriores. Por este motivo, el respaldo de los flags debe realizarse antes.
- e) En un programa escrito en assembly x86, una variable de tipo **db** es declarada en el cuerpo de una subrutina. ¿Es posible referenciar esta variable fuera de la subrutina? **(1 pto.)**
- Solución:** Sí, es posible, debido a que al ser declarada, su dirección de memoria se encuentra disponible para ser referenciada desde cualquier sector del programa.
- f) ¿Cuál es la función del vector de interrupciones? ¿Cuál es su contenido? **(1 pto.)**
- Solución:** El vector de interrupciones almacena las dirección de inicio de las distintas ISR registradas en el sistemas. Al momento de procesar una IRQ, se debe buscar en el vector de interrupciones la dirección de la ISR asociada con el dispositivo que generó la IRQ.

Pregunta 2

Considere la siguiente figura que presenta la versión Von Neumann del computador básico:



En base a este computador, conteste las siguientes preguntas:

- a) ¿Cuál es la menor cantidad de ciclos que puede tomar la ejecución la ejecución de una instrucción? Justifique su respuesta. **(1 pto.)**

Solución: Se necesitan tres ciclos. Uno para transferir el OpCode, otro para el literal y finalmente uno para ejecutar la instrucción.

- b) Indique que modificaciones deben realizarse al assembly y la ISA del computador básico para que sea compatible con este nuevo computador. **(1 pto.)**

Solución: A pesar de que no es necesario, el assembly puede simplificarse al eliminar la definición de los segmentos CODE y DATA, que ya no son necesarios. Desde el punto de vista de la ISA, los únicos cambios obligatorio son aumentar a 8 bits los opcodes, indicar la cantidad de ciclos que toman ahora las instrucciones.

- c) ¿Siguen siendo la unidad de control y el PC iguales a los del computador básico? Justifique detalladamente su respuesta. **(2 ptos.)**

Solución: No, ambos sufren cambios importantes. El PC debe suspender su incremento cada 2 pasos, para permitir la ejecución de la instrucción. Por otro lado, la unidad de controle debe bloquear su entrada cuando corresponda leer datos de memoria y no instrucciones.

- d) ¿Cuál es el valor del registro A al terminar la ejecución del siguiente programa en el computador básico Von Neumann? Justifique detalladamente su respuesta. **(2 ptos.)**

```
func:  JMP  main
      MOV  A, 17
      POP  B
      MOV  (B), A
      PUSH B
      MOV  A, 7
      MOV  B, 3
      RET
main:  MOV  A, 7
      MOV  B, 3
      CALL func
      ADD  A,B
```

Solución: Sin conocer el valor de los nuevos opcodes, no es imposible inferir el valor de A, ya que al sobrescribir el valor almacenado en la dirección de retorno de la subrutina (líneas 3, 4 y 5), con el número 17, el opcode que estaba almacenado en esa dirección se perdió. Si utilizamos los valores de los opcodes del computador básico, el número 17 corresponde a la instrucción SUB A,B, por lo tanto el valor final de A sería 4.

Pregunta 3

Un computador x86 de 16 bits ejecuta una proceso de cálculo científico de alta prioridad, que utiliza intensivamente la CPU. El proceso lee y escribe datos constantemente desde un disco interno de almacenamiento no volátil. Este dispositivo se encuentra conectado al South Bridge y es capaz de transferir datos a una velocidad máxima de 200 MB/s. Para las transferencias de salida, los controladores de disco exponen un buffer temporal de 40 bytes, cuyo contenido completo es copiado al dispositivo, en base a la dirección de memoria indicada en el registro de direcciones. Las transferencias de entrada funcionan de manera análoga.

La siguiente tabla indica algunos de los puertos utilizados por el sistema para interacción con dispositivos de I/O:

Puerto	Función
0-99	Entradas address decoder. 5 bytes cada una. Formato: Dir. mem. inicio (2 bytes) # palabras intervalo (1 byte) Puerto inicio (2 bytes)
133	Reg. comandos controlador DMA
134-135	Reg. origen controlador DMA
136-137	Reg. destino controlador DMA
138-139	Reg. cont. palabras controlador DMA
155	Reg. comandos controlador disco 1
156-157	Reg. estado controlador disco 1
158-161	Reg. direcciones controlador disco 1
162-201	Buffer temporal controlador disco 1

- a) ¿A qué interfaz debe conectarse el dispositivo de almacenamiento para maximizar su velocidad de transferencia de datos? **(1 pto.)**

Solución: Debe conectarse a la interfaz SATA, que permite transferencias de hasta 300 MB/s.

- b) ¿Que problema tiene potencialmente el esquema de comunicación de los controladores de disco? **(1 pto.)**

Solución: Al ser accedido sólo mediante puerto, el controlador no permite el uso de DMA para liberar a la CPU de las transferencias de datos desde el disco.

- c) En base a la tabla, indique en detalle como mejoraría el esquema de comunicación de los controladores, con el fin de maximizar el uso de la CPU por parte del proceso de cálculo científico. **(2 ptos.)**

Solución: Para maximizar el uso de la CPU es obligatorio utilizar el controlador de DMA para realizar las transferencias. Para hacerlo, es necesario cargar en el Address Decoder la transformación desde un rango de direcciones de memoria a los puertos del controlador de disco que correspondan al su buffer temporal. Por ejemplo, al cargar la siguiente entrada en los puerto 0 al 4 (Address Decoder), el buffer del controlador de disco puede ser accedido usando las direcciones de memoria en el rango 500-539: 500 |40 |162.

- d) Describa detalladamente el procedimiento que se debe llevar a cabo, cada vez que el proceso de cálculo requiere leer o escribir en el dispositivo de almacenamiento, considerando todas las modificaciones realizadas en el ítem anterior. **(2 ptos.)**

Solución:

- a) Cargar en el controlador de DMA la direcciones de inicio y destino de los datos y la cantidad de palabras a copiar. Es necesario considerar que los datos se leen y escriben en el buffer del controlador de disco, por lo que la dirección de origen o destino, dependiendo del caso, debe ser la asignada en el ítem anterior al puerto 162. Basándose en la solución entregada acá, la dirección de inicio o destino es la 500. Otro aspecto importante es que el tope a transferir hacia y desde el disco es 40 bytes por vez, dado que el buffer el controlador de disco tiene ese tamaño. Si la transferencia es mayor a eso, es necesario dividirla en múltiples transferencias pequeñas.

- b)* Cargar en el registro de direcciones del disco, puertos 158 a 161, la dirección desde o hacia donde se leerá o escribirá en el disco. Esta dirección corresponde al espacio direccionable del disco y no tiene relación con el espacio direccionable del computador.
- c)* Finalmente, dependiendo si se lee o escribe, enviar los comandos correspondientes al controlador de DMA y al controlador de disco. Si es lectura, primero se debe enviar el comando de lectura al controlador de disco y luego el de transferencia al controlador de DMA. Si es escritura, primero se envía el comando de transferencia al controlador de DMA y luego el de escritura al controlador de disco.