

# 上海大学 2015~2016 学年（冬）季学期期末考试卷子

课程名：计算机组成原理

课程号：08305073 学分：4

应试人声明：我保证遵守《上海大学学工作手册》中的《上海大学考场规则》，如有考试违纪、作弊行为，愿意接受《上海大学研究生考试违纪、作弊行为界定及处分规定》的纪律处分。

应试人\_\_\_\_\_ 应试入学号\_\_\_\_\_ 应试人所在院系\_\_\_\_\_

## 一、 选择题

- 1、 运算器的核心功能部件是 ( )。  
A 数据总线 B ALU C 状态条件寄存器 D 通用寄存器
- 2、 某单片机字长 32 位，其存储容量为 4MB，若按字编址，它的寻址范围是  
A 1M B 4MB C 4M D 1MB
- 3、 某 SRAM 芯片，其容量为 1M\*8 位，除电源和接地端外，控制端有 E 和 R/W，该芯片的管脚引出线数目是 ( )。  
A 20 B 28 C 30 D 32
- 4、 双端口存储器所以能进行高速读/写操作，是因为采用 ( )。  
A 高速芯片 B 新型器件  
C 流水技术吧 D 两套相互独立的读写电路
- 5、 单地址指令中为了完成两个数的算术运算，除地址码指明的一个操作数以外，另一个数常需采用 ( )。  
A 堆栈寻址方式 B 立即寻址方式 C 隐含寻址方式 D 间接寻址方式
- 6、 为确定下一条微指令的地址，通常采用断定方式，其基本思想是 ( )。  
A 用程序计数器 PC 来产生后继微指令地址  
B 用微程序计数器  
C 来产生微指令顺序控制字段由设计者指定或由设计者指定的判别字段控制产生后继微指令地址  
D 通过指令中指定一个专门字段来控制产生后继微指令地址
- 7、 微程序控制器中，机器指令与微指令的关系是 ( )。  
A 每一条机器指令由一条微指令来执行  
B 每一条机器指令由一段用微指令编成的微程序来解释执行  
C 一段机器指令组成的程序可由一条微指令来执行

式

- D 一条微指令由若干条机器指令组成。
- 8、CPU 中跟踪指令后继地址的寄存器是 ( )。
- A 地址寄存器  
B 程序计数器  
C 指令寄存器  
D 通用寄存器
- 9、某寄存器中的数值为指令码，只有 CPU 的 ( ) 才能识别它。
- A 指令译码器  
B 判断程序  
C 微指令  
D 时序信号
- 10、为实现多级中断，保存现场信息最有效的方法是采用 ( )。
- A 通用寄存器  
B 堆栈  
C 主存  
D 外存
- 11、采用 DMA 方式传送数据时，每传送一个数据，就要占用个 ( ) 的时间。
- A 指令周期  
B 机器周期  
C 存储周期  
D 总线周期
- 12、将 IEEE1394 串行标准接口与 SCSI 并行标准接口进行比较，指出下面陈述中不正确的项是 ( )。
- A 前者数据传输率高  
B 数据传送的实时性好  
C 前者使用 6 芯电缆，体积小  
D 前者不具有热插拔能力
- 13、下面陈述中，不属于虚存机制要解决的问题项是 ( )。
- A 调度问题  
B 地址映射问题  
C 替换与更新问题  
D 扩大物理主存的存储容量和字长
- 14、进程从运行状态转入就绪状态的可能原因是 ( )。
- A 被选中占有处理机时间  
B 等待某一事件发生  
C 等待的事件已发生  
D 时间片已用完
- 15、安腾处理机的一组指令中，可以并行执行的指令是 ( )。
- A `ld8, r1=[r3]`  
B `add r6=r8, r9`  
C `SUB r3=r1, r4`  
D `add r5=r3, r7`

## 二、 填空题（每小题 2 分， 共 20 分）

- 1、 计算机系统的层次结构从下至上可分为五级，即微程序设计级(或逻辑电路级)、一般机器级、操作系统级、( )级、( )级。
- 2、 十进制数在计算机内有两种表示形式：( )形式和( )形式。前者主要用在非数值计算的应用领域，后者用于直接完成十进制数的算术运算。
- 3、 一个定点数由符号位和数值域两部分组成。按小数点位置不同，定点数有( )和( )两种表示方法。
- 4、 对存储器的要求是容量大、速度快、成本低，为了解决这二万 1 的矛盾计算机采用多级存储体系结构，即( )、( )、( )。
- 5、 高级的 DRAM 芯片增强了基本 DRAM 的功能，存取周期缩短至 20ns 以下。举出三种高级 DRAM 芯片，它们是( )、( )、( )。
- 6、 一个较完善的指令系统，应当有( )、( )、( )、( )四大类指令。
- 7、 机器指令对四种类型的数据进行操作。这四种数据类型包括( )型数据、( )型数据、( )型数据、( )型数据。
- 8、 CPU 中保存当前正在执行的指令的寄存器是( )，指示下一条指令地址的寄存器是( )，保存算术逻辑运算结果的寄存器是( )和( )。
- 9、 虚存系统中，通常采用页表保护、段表保护和键保护以实现( )保护。
- 10、 安腾体系结构采用分支推断技术，将传统的( )分支结构转变为无分支的( )代码，避免了错误预测分支而付出的代价。

## 三、 简答题（每小题 8 分，共 16 分）

- 1、 为什么在计算机系统中引入 DMA 方式来交换数据？若使用总线周期挪用方式，DMA 控制器占用总线进行数据交换期间，CPU 处于何种状态？
- 2、 简述磁表面存储器的读/写原理。

## 四、 设计题（12 分）

设  $A = a_n a_{n-1} \dots a_1 a_0$  是已知的  $(n+1)$  位的二进制原码，其中最高位为符号位，画出原码转换为补码的逻辑电路图（只画出最低 4 位）。

五、 计算题 (10 分)

已知 cache 存储周期 40ns, 主存存储周期 200ns, cache/主存系统平均访问时间为 50ns, 求 cache 的命中率是多少?

六、 分析题 (12 分)

已知浮点加法流水线由阶码比较、对阶、尾数相加、规格化四个流水段组成、每段所需的时间 (包括缓冲寄存器时间) 分别为 30ns, 25ns, 55ns, 50ns。

请画出该流水线的时空图, 并计算加速比。

七、 设计题 (15 分)

图 1 所示为传送 (MOV, OP 码 IRO IR1 00)、加法 (ADD, OP 码 IRO IR1 01)、取反 (COM, OP 码 IRO IR1 10)、十进制加法 (ADT, OP 码 IRO IR1 11) 四条指令的微程序流程图, 每一框表示一个 CPU 周期。其中 ra, rd 为 8 个通用寄存器 R0~R7, 每个 CPU 周期含 4 个时钟脉冲 T1~T4。

- ① 设微指令的微命令字段为 12 位, 判别字段和下址字段是多少位?
- ② 控制存储器 EPROM 存储容量至少是多少?
- ③ 给每条微指令分配一个确定的微地址 (二进制编码表示)
- ④ 写出微地址转移逻辑表达式和转移逻辑图。
- ⑤ 画出微程序控制器结构图。

# 上海大学 2010~2011 学年（冬）季学期期末考试卷子

课程名：计算机组成原理

课程号：08305073 学分：4

应试人声明：我保证遵守《上海大学学工作手册》中的《上海大学考场规则》，如有考试违纪、作弊行为，愿意接受《上海大学研究生考试违纪、作弊行为界定及处分规定》的纪律处分。

应试人\_\_\_\_\_ 应试人学号\_\_\_\_\_ 应试人所在院系\_\_\_\_\_

## 一、 选择题（每小题 1 分，共 15 分）

1、 下列数中最小的数是（ ）。

- A (101001)<sub>2</sub>      B (52)<sub>8</sub>      C (101001)<sub>BCD</sub>      D (233)<sub>10</sub>

16

2、 某 DRAM 芯片，其存储容量为 512x8 位，该芯片的地址线和数据线的数目是（ ）。

- A 8, 512      B 512, 8      C 18, 8      D 19, 8

3、 在下面描述的汇编语言基本概念中，不正确的表述是（ ）。

- A 对程序员的训练要求来说，需要硬件知识  
B 汇编语言对机器的依赖性高  
C 用汇编语言编写程序的难度比高级语言小  
D 汇编语言编写的程序执行速度比高级语言慢

4、 交叉存储器实质上是一种多模块存储器，它用（ ）方式执行多个独立的读写操作。

- A 流水      B 资源重复      C 顺序      D 资源共享

5、 寄存器间接寻址方式中，操作数在（ ）。

- A 通用寄存器      B 主存单元      C 程序计数器      D 堆栈

6、 机器指令与微指令之间的关系是（ ）。

- A 用若干条微指令实现一条机器指令  
B 用若干条机器指令实现一条微指令  
C 用一条微指令实现一条机器指令  
D 用一条机器指令实现一条微指令

7、 描述多媒体 CPU 基本概念中，不正确的是（ ）。

- A 多媒体 CPU 是带有 MMX 技术的处理器  
B MMX 是一种多媒体扩展结构  
C MMX 指令集是一种多指令流多数据流的并行处理指令  
D 多媒体 CPL 是以超标量结构为基础的 CISC 机器

8、 在集中式总线仲裁中，（ ）方式对电路故障最敏感。

- A 菊花链      B 独立请求      C 计数器定时查询
- 9、流水线中造成控制相关的原因是执行 ( ) 指令而引起。
- A 条件转移      B 访内      C 算术逻辑      D 无条件转移
- 10、PCT 总线是一个高带宽且与处理器无关的标准总线。下面描述中不正确的是 ( )
- A 采用同步定时协议      B 采用分布式仲裁策略  
C 具有自动配置能力      D 适合于低成本的小系统
- 11、下面陈述中，不属于外围设备三个基本组成部分的是 ( )。
- A 存储介质      B 驱动装置      C 控制电路      D 计数器
- 12、中断处理过程中 ( ) 项是由硬件完成。
- A 关中断      B 开中断      C 保存 CPU 现场      D 恢复 CPU 现场
- 13、IEEE1394 是一种高速串行 I/O 标准接口，以下选项中，( ) 项不属于 IEEE1394 的协议集。
- A 业务层      B 链路层      C 物理层      D 串行总线管理
- 14、下面陈述中，( ) 项属于存储管理部件 MMU 的职能。
- A 分区式存储管理      B 交换技术      C 分页技术
- 15、64 位的安腾处理机设置了四类执行单元，下面陈述中，( ) 项不属于安腾的执行单元。
- A 浮点执行单元      B 存储器执行单元

## 二、 计算题 (12 分)

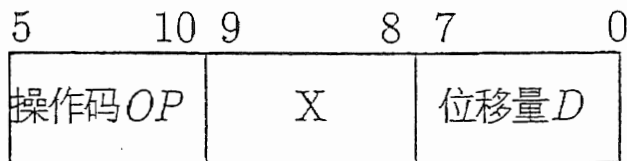
有两个浮点数  $N_1 = 2^{j_1} \times S_1$        $N_2 = 2^{j_2} \times S_2$ ，其中阶码用 4 位移码，尾数用 8 位原码表示 (含 1 位符号位)。设  $j_1 = (11)_2$ ， $S_1 = (+0.011001)_2$ ， $j_2 = (-10)_2$ ， $S_2 = (+0.11010)_2$ ，求  $N_1 + N_2$ ，并写出运算步骤及结果。

## 三、 设计题 (12 分)

机器字长 32 位，常规设计的物理存储空间  $\leq 32M$ ，若将物理存储空间扩展到 256M，请提出一种设计方案。

四、 分析题 (10 分)

某机的指令格式如下图所示:



$X$  为寻址特征位;

$X=00$ ; 直接寻址;

$X=0$ ; 用变址寄存器  $Rx1$  寻址;

$X=10$ ; 用变址寄存器  $Rx2$  寻址;

$X=11$ ; 相对寻址。

设  $(PC) = 1234H$ ,  $(RX1) = 0037H$ ,  $(RX2) = 1122H$  ( $H$  代表十六进制数), 请确定下列指令中的有效地址:

(1)  $4420H$

(2)  $2244H$

(3)  $1322H$

(4)  $3521H$

五、 分析题 (15 分)

有如下四种类型的单处理机:

- (1) 基准标量机 (每个 CPU 周期启动 1 条机器指令; 并行度  $ILP=1$ );
- (2) 超级标量机 (每个 CPU 周期启动 3 条机器指令; 并行度  $ILP=3$ );
- (3) 超级流水机 (每  $1/3$  个 CPU 周期启动 1 条机器指令, 并行度  $ILP=3$ );
- (4) 超标量超流水机 (每个 CPU 周期启动 9 条指令, 并行度  $ILP=9$ )。

试画出四种类型处理机的时空图。

# 上海大学 2011-2012 学年（冬）季学期期末考试卷子

课程名：计算机组成原理 A (1)

课程号：08305073 学分：4

应试人声明：我保证遵守《上海大学学工作手册》中的《上海大学考场规则》，如有考试违纪、作弊行为，愿意接受《上海大学研究生考试违纪、作弊行为界定及处分规定》的纪律处分。

应试人\_\_\_\_\_ 应试人学号\_\_\_\_\_ 应试人所在院系\_\_\_\_\_

## 一、 选择题（每小题 1 分，共 10 分）

- 1、冯\*诺依曼机工作的基本方式的特点是（ ）。  
A 多指令流单数据流  
B 按地址访问并顺序执行指令  
C 堆栈操作  
D 存贮器按内容选择地址
- 2、下列数中最小的数是（ ）。  
A (101001)<sub>2</sub>      B (52)<sub>8</sub>      C (101001)<sub>BCD</sub>      D (233)<sub>16</sub>
- 3、某单片机字长 32 位，其存储容量为 4MB。若按字编址，它的寻址范围是（ ）。  
A 1M      B 4MB      C 4M      D 1MB
- 4、单地址指令中为了完成两个数的算术运算，除地址码指明的一个操作数以外，另一个数常需采用（ ）。  
A 堆栈寻址方式      B 立即寻址方式      C 隐含寻址方式      D 间接寻址方式
- 5、安腾处理机的一组指令中，可以并行执行的指令是（ ）。  
A Add r1=[r3]  
B Add r6=r8, r9  
C SUB r3=r1, r4  
D Add r5=r3, r7
- 6、某机字长 64 位，1 位符号位，63 位表示尾数，若用定点整数表示，则最大正整数位（ ）。  
A  $+(2^{63}-1)$   
B  $+(2^{64}-1)$   
C  $-(2^{63}-1)$   
D  $-(2^{64}-1)$



- 7、用于对某个寄存器中操作数的寻址方式为（ ）。  
A 直接      B 间接      C 寄存器直接      D 寄存器间接
- 8、CPU 中跟踪指令后继地址的寄存器是（ ）。  
A 地址寄存器      B 程序计数器      C 指令寄存器      D 通用寄存器
- 9、指令周期是指（ ）。  
A CPU 从主存取出一条指令的时间  
B CPU 执行一条指令的时间  
C CPU 从主存取出一条指令加上执行一条指令的时间  
D 时钟周期时间
- 10、运算器的核心功能部件是（ ）。  
A 数据总线      B ALU      C 状态条件寄存器      D 通用寄存器

## 二、 填空题（1-3 每小题 2 分，第 4 题 4 分，共 10 分）

- 1、计算机系统的层次结构从下至上可分为五级，即微程序设计级（或逻辑电路级）、一般机器级、操作系统级、（ ）级、（ ）级。
- 2、形成指令地址的方法称为指令寻址，通常是（ ）寻址，遇到转移指令时（ ）寻址。
- 3、直接使用西文键盘输入汉字，进行处理，并显示打印汉字。要解决汉字的（ ）、（ ）和（ ）三种不同用途的编码。
- 4、CPU 中保存当前正在执行的指令的寄存器是（ ），指示下一条指令地址的寄存器是（ ），保存算术逻辑运算结果的寄存器是（ ）和（ ）。

## 三、 判断题（每小题 1 分，共 15 分）

- 1、按 IEEE754 标准，一个 32 位浮点数由符号位 S（1 位）、阶码 E（8 位）、尾数 M（23 位）三个域组成。其中阶码 E 的值等于指数的真值加上一个固定的偏移值 128。（ ）
- 2、指令周期是指取出一条指令，并执行这条指令的时间。（ ）
- 3、CPU 组成部分为存储器，运算器，（cache）。（ ）
- 4、微命令是控制部件通过控制线向执行部件发出的各种控制命令。（ ）
- 5、单总线比双总线要好。（ ）
- 6、数据传送指令、算术运算指令、逻辑运算指令、程序控制指令、输入输出指令、字符串处理指令、特权指令，其他指令是指令的分类。（ ）
- 7、RISC 总是比 CISC 指令要多。（ ）
- 8、操作数在指令中的寻址方式称为直接寻址。（ ）

- 9、 我们现在使用的计算机是小型机。 ( )
- 10、 汇编语言是高级语言。 ( )
- 11、 汉字表示有三种输入编码：数字编码，拼音码，字形编码。 ( )
- 12、 现在的计算机基本上都是冯\*诺伊曼结构的。 ( )
- 13、 输入输出系统是计算机中最具多样性的部分。 ( )
- 14、 微程序是由微指令组成的。 ( )
- 15、 指令中的操作码要指明操作数在哪里。 ( )

#### 四、 简答题（每题 5 分，共 25 分）

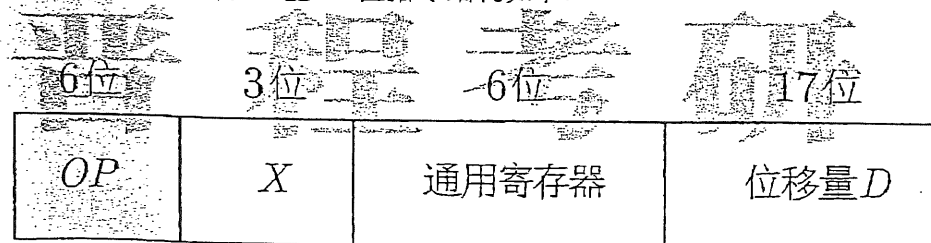
(1)、 简述水平型微指令和垂直型微指令的特点。

(2)、 一台机器的指令系统有哪几类典型指令?列出其名称。

(3)、 某计算机有如下部件：ALU，位移器，主存 M，主存数据寄存器 MDR，主存地址寄存器 MAR，指令寄存器 IR，通用寄存器 R0~R1，暂存器 C 和 D。

- 1) 请将各逻辑部件组成个数据通路，并标明数据流动方向。
- 2) 画出“ADD (R1), (R2)” 指令周期流程图。

(4)、 一种二进制 RS 型 32 位指令结构如下：



其中 *OP* 为操作码字段，*X* 为寻址模式字段，*D* 为偏移量字段，其寻址模式定义为有效地址 *E* 算法及说明列表如下：

## 寻址方式

寻址方式	X	有效地址 $E$ 算法	说明
(1)	000	$E = D$	$PC$ 为程序计数器 $R_j$ 为变址寄存器 $R_i$ 为基址寄存器
(2)	001	$E = (PC) + D$	
(3)	010	$E = (R_j) + D$	
(4)	011	$E = (R_i) + D$	
(5)	100	$E = (D)$	
(6)	111	$E = (R_i)$	

请写出 6 中寻址方式的名称。

(5)、先断定机器指令采用以下三种方式执行：

- 1) 非流水线（顺序）方式；
- 2) 标量流水线方式；
- 3) 超标量流水线方式。

试着画出三种方式的时空图。

### 五、 计算题 (5+10+15 分)

1、 已知  $X = -0.0111$ ,  $y = +0.11001$ , 求：

- (1)、 $[x]$  补,  $[-x]$  补,  $[y]$  补,  $[-y]$  补；
- (2)、 $x+y$ ,  $x-y$ , 判断加减运算是否溢出。

## 晋 程 考 研

- 2、 有两个浮点数  $N_1 = 2^{j_1} \cdot S_1$ ,  $N_2 = 2^{j_2} \cdot S_2$ , 其中阶码用 4 位移码、尾数用 8 位原码表示 (含 1 位符号位)。设  $j_1 = (11)_2$ ,  $S_1 = (+0.011001)_2$ ,  $j_2 = (-10)_2$ ,  $S_2 = (+0.11010)_2$ , 求  $N_1 + N_2$ , 并写出运算步骤及结果。

## 六、综合题 (25 分)

CPU 的数据通路如下图所示, 运算器 R0-R3 为通用寄存器, DR 为数据缓冲寄存器, PSW 为状态字寄存器。D-cache 为数据存储器, I-Cache 为指令存储器, PC 为程序计数器 (具有加 1 功能), IR 为指令寄存器。单线箭头信号均为微操作控制信号 (点位或脉冲), 如 LR0 表示读出 R0 寄存器, SR0 表示写入 R0 寄存器。

机器指令 “STO

R1, (R2)” 实现的功能是: 将寄存器 R1 中的数据写入到以 (R2) 为地址的数据存储单元中, 请画出该存储指令周期流程图, 并在 CPU 周期框外写入所需的微操作控制信号。(一个 CPU 周期含 T1~T4 四个时钟信号, 寄存器打入信号必须注明时钟序号), 并写出逻辑表达式。

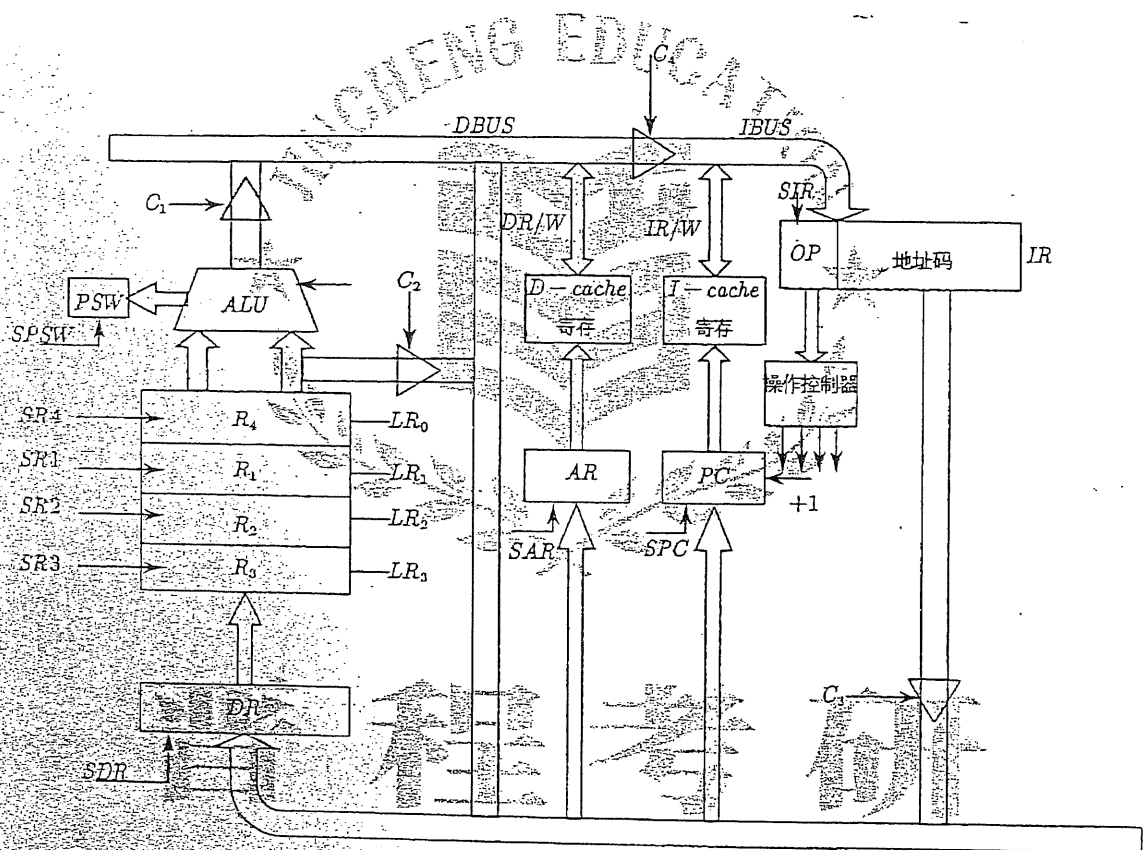


图1 CPU的数据通路

## 上海大学 2013~ 2014 学年冬季学期试卷

课程名: 计算机组成原理 A(1) 课程号: 08305073 学分: 4

应试人声明:

我保证遵守《上海大学学生手册》中的《上海大学考场规则》, 如有考试违纪、作弊行为, 愿意接受《上海大学学生考试违纪、作弊行为界定及处分规定》的纪律处分。

应试人 \_\_\_\_\_ 应试人学号 \_\_\_\_\_ 应试人所在院系 \_\_\_\_\_

### 一、选择题 (每小题 1 分, 共 10 分)

1 冯·诺依曼机工作的基本方式的特点是 ( B )。

- A 多指令流单数据流
- B 按地址访问并顺序执行指令
- C 堆栈操作
- D 存储器按内容选择地址

2 下列数中最小的数是 ( )。

- A  $(101001)_2$     B  $(52)_8$     C  $(101001)_{BCD}$     D  $(233)_{16}$

3 某单片机字长 32 位, 其存储容量为 4MB。若按字编址, 它的寻址范围是 ( A )。

- A 1M    B 4MB    C 4M    D 1MB

4 单地址指令中为了完成两个数的算术运算, 除地址码指明的一个操作数以外, 另一个数常需采用 ( C )。

- A 堆栈寻址方式    B 立即寻址方式
- C 隐含寻址方式    D 间接寻址方式

5 安腾处理器的一组指令中, 可以并行执行的指令是 ( B )。

- A `ld8 r1=[r3]`    B `add r6=r8, r9`
- C `SUB r3=r1, r4`    D `add r5=r3, r7`

6 某机字长 64 位, 1 位符号位, 63 位表示尾数, 若用定点整数表示, 则最大正整数位 ( A )。

A  $+(2^{63}-1)$     B  $+(2^{64}-1)$     C  $-(2^{63}-1)$     D  $-(2^{64}-1)$

7 用于对某个寄存器中操作数的寻址方式为 ( C )。

A 直接    B 间接    C 寄存器直接    D 寄存器间接

8 CPU 中跟踪指令后继地址的寄存器是 ( B )。

A 地址寄存器    B 程序计数器    C 指令寄存    D 通用寄存器

9 指令周期是指 ( C )。

A CPU 从主存取出一条指令的时间  
B CPU 执行一条指令的时间  
C CPU 从主存取出一条指令加上执行一条指令的时间  
D 时钟周期时间

10 运算器的核心功能部件是 ( B )。

A 数据总线    B ALU    C 状态条件寄存器    D 通用寄存器

## 二、填空题 (1-3 每小题 2 分, 第 4 题 4 分, 共 10 分)

1 计算机系统的层次结构从下至上可分为五级, 即微程序设计级 (或逻辑电路级)、一般机器级、操作系统级、(汇编语言)级、(高级语言)级。

2 形成指令地址的方法称为指令寻址, 通常是 (顺序) 寻址, 遇到转移指令时 (跳转) 寻址。

3 直接使用西文键盘输入汉字, 进行处理, 并显示打印汉字, 要解决汉字的 (输入码)、(汉字内码) 和 (汉字字模码) 三种不同用途的编码。

4 CPU 中保存当前正在执行的指令的寄存器是 (IR), 指示下一条指令地址的寄存器是 (AR), 保存算术逻辑运算结果的寄存器是 (DR) 和 (通用寄存器)。

## 三、判断题 (每小题 1 分, 共 15 分)

- 1 按 IEEE754 标准, 一个 32 位浮点数由符号位 S (1 位)、阶码 E (8 位)、尾数 M (23 位) 三个域组成。其中阶码 E 的值等于指数的真值加上一个固定的偏移值 128。 (F )
- 2 指令周期是指取出一条指令, 并执行这条指令的时间。 ( T )
- 3 CPU 组成部分为存储器, 运算器, (cache)。 (F )
- 4 微命令是控制部件通过控制线向执行部件发出的各种控制命令。 (T )
- 5 单总线比双总线要好。 ( F )
- 6 数据传送指令、算术运算指令、逻辑运算指令、程序控制指令、输入输出指令、字符串处理指令、特权指令、其他指令是指令的分类。 ( T )
- 7 RISC 比 CISC 指令要多。 (F )
- 8 操作数在指令中的寻址方式称为直接寻址。(立即) (F )
- 9 我们现在使用的计算机是小型机。 (F )
- 10 汇编语言是高级语言。 ( F )
- 11 汉字表示有三种输入编码: 数字编码, 拼音码, 字形编码。 ( T )
- 12 现在的计算机基本上都是冯. 诺伊曼结构的。 ( T )
- 14 微程序是由微指令组成的。 ( T )
- 15 指令中的操作码要指明操作数在哪里。 ( F )

#### 四、简答题 (每题 5 分, 共 25 分)

- 1 简述水平型微指令和垂直型微指令的特点。
- 2 一台机器的指令系统有哪几类典型指令? 列出其名称。
- 3 某计算机有如下部件: ALU, 位移器, 主存 M, 主存数据寄存器 MDR。主存地址寄存器 MAR, 指令寄存器 IR, 通用寄存器 R0~R1, 暂存器 C 和 D。

- (1) 请将各逻辑部件组成一个数据通路，并标明数据流动方向。
- (2) 画出“ADD (R1), (R2)”指令周期流程图。

4 一种二进制 RS 型 32 位的指令结构如下：

6 位	3 位	6 位	17 位
OP	X	通用寄存器	位移量 D

其中 OP 为操作码字段，X 为寻址模式字段，D 为偏移量字段，其寻址模式定义为有效地址 E 算法及说明列表如下：

寻址方式			
寻址方式	X	有效地址 E 算法	说明
(1)	000	$E=D$	PC 为程序计数器 $R_2$ 为变址寄存器 $R_1$ 为基址寄存器
(2)	001	$E=(PC)+D$	
(3)	010	$E=(R_2)+D$	
(4)	011	$E=(R_1)+D$	
(5)	100	$E=(D)$	
(6)	111	$E=(R_3)$	

请写出 6 种寻址方式的名称。

5 先段定机器指令采用以下三种方式执行：①非流水线（顺序）方式，②标量流水线方式，③超标量流水线方式。

请画出三种方式的时空图

## 五、计算题（5+10，15 分）

1 已知  $x=-0.01111$ ， $y=+0.11001$ ，求：

- ①  $[x]_{\text{补}}$ ， $[-x]_{\text{补}}$ ， $[y]_{\text{补}}$ ， $[-y]_{\text{补}}$ ；
- ②  $x+y$ ， $x-y$ ，判断加减运算是否溢出。

2 有两个浮点数  $N_1=2^{j_1} \times S_1$ ， $N_2=2^{j_2} \times S_2$ ，其中阶码用 4 位移码、尾数用 8 位原码表示（含 1 位符号位）。设

$j_1=(11)_2$ ， $S_1=(+0.0110011)_2$ ， $j_2=(-10)_2$ ， $S_2=(+0.1101101)_2$ ，求  $N_1+N_2$ ，写出运算步骤及结果。



## 六、综合题（25 分）

CPU 的数据通路如图 1 所示。运算器中  $R_0 \sim R_3$  为通用寄存器，DR 为数据缓冲寄存器，PSW 为状态字寄存器。D-cache 为数据存储单元，I-cache 为指令存储器，PC 为程序计数器（具有加 1 功能），IR 为指令寄存器。单线箭头信号均为微操作控制信号（电位或脉冲），如  $LR_0$  表示读出  $R_0$  寄存器， $SR_0$  表示写入  $R_0$  寄存器。

机器指令“STO R1, (R2)”实现的功能是：将寄存器 R1 中的数据写入到以 (R2) 为地址的数存单元中。请画出该存数指令周期流程图，并在 CPU 周期框外写出所需的微操作控制信号。（一个 CPU 周期含  $T_1 \sim T_4$  四个时钟信号，寄存器打入信号必须注明时钟序号），并写出逻辑表达式。

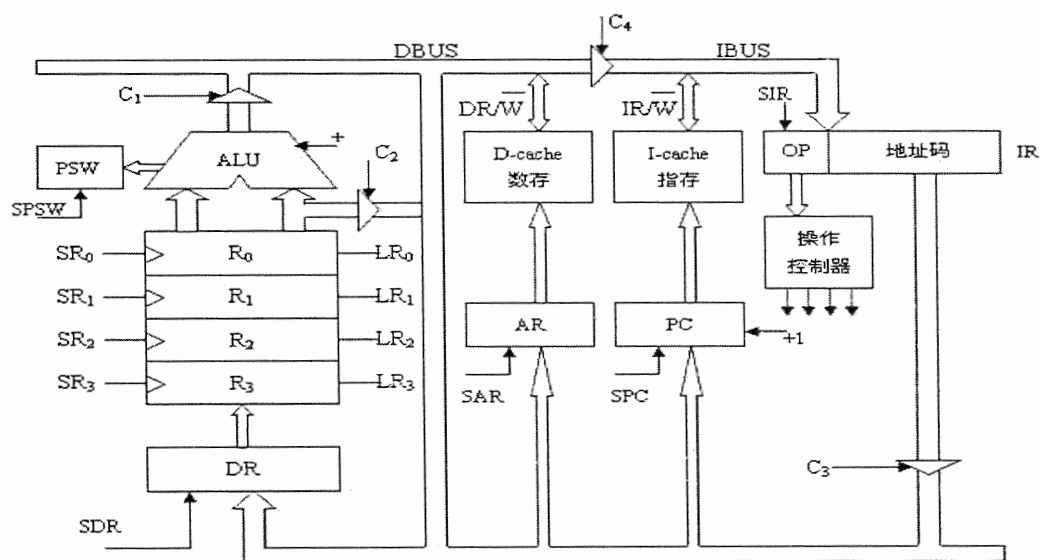


图 1 CPU 的数据通路