上海大学 计算机学院 《数字逻辑实验》报告 3

姓名 ___严昕宇__ 学号 __20121802_

时间 周四 10-12 机位 24 指导教师 刘学民

实验名称: 组合电路(二)

一、实验目的

- 1. 熟悉组合电路的分析方法, 测试组合逻辑电路的功能:
- 2. 熟悉常见的编码方式和不同编码之间的转换规则,并使用简单的逻辑门电路实现组合电路;
- 3. 在 Quartus II 中选用基本门电路器件,设计 8421 码到余 3 码、2421 码到 Gray 码的转换电路逻辑图,并下载到 FPGA 中测试。

二、实验原理

依据《数字逻辑》理论课教材——第三章 组合逻辑电路的相关内容与《数字逻辑实验指导书》3-P实验-11"实验三 组合逻辑电路"。

三、实验内容

1. 实验任务一(设计8421码到余3码的转换电路)

- (1) 实验步骤
 - ① 根据逻辑要求建立真值表,假设用 A、B、C、D 表示 8421BCD 码的 4 个数位,而用 W、X、Y、Z 表示余 3 码的 4 个数位,则该转换电路的逻辑功能可用表 1 所示的真值表来表示:

	农 1 0-2 IDCD 时 小 5 时 农 庆 屯 时 <u>圣 花</u> 杂 值 农									
	输	i入		输出						
\boldsymbol{A}	В	C	D	W	X	Y	Z			
0	0	0	0	0	0	1	1			
0	0	0	1	0	1	0	0			
0	0	1	0	0	1	0	1			
0	0	1	1	0	1	1	0			
0	1	0	0	0	1	1	1			
0	1	0	1	1	0	0	0			
0	1	1	0	1	0	0	1			
0	1	1	1	1	0	1	0			
1	0	0	0	1	0	1	1			
1	0	0	1	1	1	0	0			

表 1 8421BCD 码-余 3 码转换电路**理论真值表**

1	0	1	0	d	d	d	d
1	0	1	1	d	d	d	d
1	1	0	0	d	d	d	d
1	1	0	1	d	d	d	d
1	1	1	0	d	d	d	d
1	1	1	1	d	d	d	d

根据真值表列出函数表达式,化简函数表达式,并转换成"与非-与非"表达式,以用与非门来实现逻辑电路

$$W = A + BC + BD = \overline{\overline{A} \, \overline{BC} \, \overline{BD}}$$

$$X = \overline{B}C + \overline{B}D + B\overline{C} \, \overline{D} = \overline{\overline{B}C} \, \overline{\overline{B}D} \, \overline{B}\overline{\overline{C}} \, \overline{\overline{D}}$$

$$Y = CD + \overline{C} \, \overline{D} = \overline{\overline{CD}} \, \overline{\overline{\overline{C}}} \, \overline{\overline{D}}$$

$$Z = \overline{D}$$

② 选用基本门电路器件,设计一个8421码到余3码的转换电路逻辑图

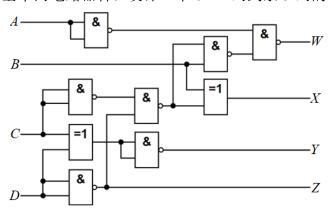


图 1 8421BCD 码-余 3 码转换理论电路图

③ 在 Quartus II 中创建文件夹与工程文件,创建一个图形文件,按照图 1 画出电路图,如图 2;

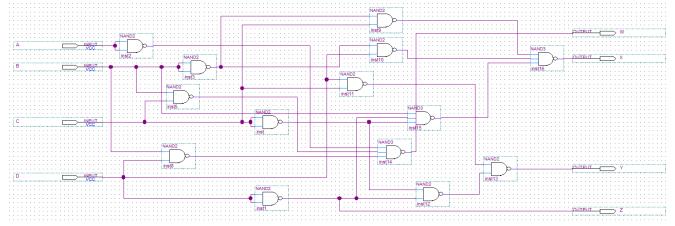


图 2 用 Quartus II 画出的 8421BCD 码-余 3 码转换逻辑电路图

- ④ 选择器件型号,定义 FPGA 的 IO 管脚功能,如定义输入端 $A \times B \times B$
- C、D 为 17、18、19、21,输出端 W、X、Y、Z 为 26、27、29、30;
- ⑤ 用模拟软件对步骤 1 创建的图像文件进行模拟测试,并用编译工具编译:
- ⑥ 连接数据线,下载设计的电路到 FPGA;
- ⑦ 根据附录 B 中的 DICE-SEM II 实验箱与 EP1K10、EP1K30 引脚对照表,输入端 A、B、C、D 依次对应 14、15、16、17,将输入端连接开关;输出端 W、X、Y、Z 对应 26、27、28、29,将输出端发光二极管。用开关和发光二极管测试 FPGA 的功能:
- ⑧ 拨动开关,观察二极管的变化,填写表 2;

(2) 实验现象

表 2 实验现象记录表(上灯为绿灯,下灯为红灯)

输入				输出(二极管变化)				
\boldsymbol{A}	В	C	D	K_1	K_2	<i>K</i> ₃	<i>K</i> ₄	
0	0	0	0	绿	绿	红	红	
0	0	0	1	绿	红	绿	绿	
0	0	1	0	绿	红	绿	红	
0	0	1	1	绿	红	红	绿	
0	1	0	0	绿	红	红	红	
0	1	0	1	红	绿	绿	绿	
0	1	1	0	红	绿	绿	红	
0	1	1	1	红	绿	红	绿	
1	0	0	0	红	绿	红	红	
1	0	0	1	红	红	绿	绿	

(3) 数据记录、分析与处理

表 3 8421BCD 码-余 3 码转换电路实际真值表

输入				输出				
A	В	C	D	W	X	Y	Z	
0	0	0	0	0	0	1	1	
0	0	0	1	0	1	0	0	
0	0	1	0	0	1	0	1	
0	0	1	1	0	1	1	0	
0	1	0	0	0	1	1	1	
0	1	0	1	1	0	0	0	
0	1	1	0	1	0	0	1	
0	1	1	1	1	0	1	0	
1	0	0	0	1	0	1	1	
1	0	0	1	1	1	0	0	

(4) 实验结论

根据实验数据可知,实验一所得到的真值表和 8421BCD 码-余 3 码转换电路的理论真值表一致,说明该逻辑电路接线正确,且利用 Quartus II 成功模拟了 8421BCD 码转余 3 码电路。

2. 实验任务二(设计 2421 码到 Gray 码的转换电路)

(1) 实验步骤

① 根据逻辑要求建立真值表,假设用 $A \times B \times C \times D$ 表示 2421BCD 码的 4 个数位,而用 $G_3 \times G_2 \times G_1 \times G_0$ 表示 Gray(格雷)码的 4 个数位,则 该转换电路的逻辑功能可用表 1 所示的真值表来表示;

スープ I I I I I I I I I I I I I I I I I I I									
	输	j入		输出					
\boldsymbol{A}	В	C	D	G_3	G_2	G_1	G_{θ}		
0	0	0	0	0	0	0	0		
0	0	0	1	0	0	0	1		
0	0	1	0	0	0	1	1		
0	0	1	1	0	0	1	0		
0	1	0	0	0	1	1	0		
0	1	0	1	d	d	d	d		
0	1	1	0	d	d	d	d		
0	1	1	1	d	d	d	d		
1	0	0	0	d	d	d	d		
1	0	0	1	d	d	d	d		
1	0	1	0	d	d	d	d		
1	0	1	1	0	1	1	1		
1	1	0	0	0	1	0	1		
1	1	0	1	0	1	0	0		
1	1	1	0	1	1	0	0		
1	1	1	1	1	1	0	1		

表 4 2421BCD 码-Gray 码转换电路理论真值表

根据真值表列出函数表达式,化简函数表达式,用基本门电路来实现 逻辑电路

$$G_3 = BC$$
 $G_2 = A + B$
 $G_1 = \overline{A}B + \overline{B}C$
 $G_0 = ACD + \overline{A}C\overline{D} + A\overline{C}\overline{D} + \overline{A}\overline{C}D$

② 选用基本门电路器件,设计一个8421码到余3码的转换电路逻辑图

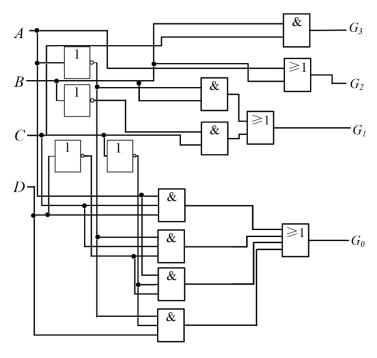


图 3 2421BCD 码-Gray 码转换理论电路图

③ 在 Quartus II 中创建文件夹与工程文件,创建一个图形文件,按照图 1 画出电路图,如图 2;

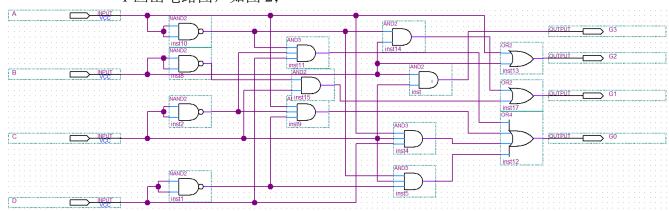


图 4 用 Quartus II 画出的 2421BCD 码-Gray 码转换逻辑电路图

- ④ 选择器件型号,定义 FPGA 的 IO 管脚功能,如定义输入端 $A \times B \times$
- C、D 为 17、18、19、21,输出端 G_3 、 G_2 、 G_1 、 G_0 为 26、27、29、30;
- ⑤ 用模拟软件对步骤 4 创建的图像文件进行模拟测试,并用编译工具编译:
- ⑥ 连接数据线,下载设计的电路到 FPGA;
- ⑦ 根据附录 B 中的 DICE-SEM II 实验箱与 EP1K10、EP1K30 引脚对照 表, 输入端 A、B、C、D 依次对应 14、15、16、17,将输入端连接开关;输出端 G_3 、 G_2 、 G_1 、 G_0 对应 26、27、28、29,将输出端发光二极管。用开关和发光二极管测试 FPGA 的功能;
- ⑧ 拨动开关,观察二极管的变化,填写表 5;

(2) 实验现象

表 5 实验现象记录表(上灯为绿灯,下灯为红灯)

	输	i入		输出(二极管变化)			
A	В	C	D	K_1	K_2	<i>K</i> ₃	<i>K</i> ₄
0	0	0	0	绿	绿	绿	绿
0	0	0	1	绿	绿	绿	红
0	0	1	0	绿	绿	红	红
0	0	1	1	绿	绿	红	绿
0	1	0	0	绿	红	红	绿
1	0	1	1	绿	红	红	红
1	1	0	0	绿	红	绿	红
1	1	0	1	绿	红	绿	绿
1	1	1	0	红	红	绿	绿
1	1	1	1	红	红	绿	红

(3) 数据记录、分析与处理

表 6 2421BCD 码-Gray 码转换电路<u>实际</u>真值表

输入				输出				
\boldsymbol{A}	В	C	D	G_3	G_2	G_1	$G_{ heta}$	
0	0	0	0	0	0	0	0	
0	0	0	1	0	0	0	1	
0	0	1	0	0	0	1	1	
0	0	1	1	0	0	1	0	
0	1	0	0	0	1	1	0	
1	0	1	1	0	1	1	1	
1	1	0	0	0	1	0	1	
1	1	0	1	0	1	0	0	
1	1	1	0	1	1	0	0	
1	1	1	1	1	1	0	1	

(4) 实验结论

根据实验数据可知,实验二所得到的真值表和 2421BCD 码-Gray 码转换电路的理论真值表一致,说明该逻辑电路接线正确,且利用 Quartus II 成功模拟了 2421BCD 码转 Gray(格雷)码电路。

四、建议和体会

1. 建议

在实验开始之前,我们应该首先对 DICE-SEMII实验箱进行基础测试,例如测试其中的集成芯片和连接用的导线是否有损坏,避免因其导致实验结果产生误差

在数字逻辑实验,并实现组合电路的过程中,随着线路和基本逻辑门的 复杂度增加,容易在组装的过程中产生错误,而且增加找到错误的可能性, 因此需要应尽可能保持线路的整齐,方便之后的故障排查,并节省时间。

2. 体会

在上课之前做的预习是十分重要的,可以从数字逻辑的课本或者数字逻辑实验指导书中寻找逻辑电路图以及逻辑表达式。而且通过预习,可以使我更快的完成实验要求的内容,并留出充足的时间为下次实验做准备。与此同时,本次实验二——设计 2421 码到 Gray 码的转换电路也告诉了我,设计电路不一定要使用"与非-与非"的形式,有时使用普通的或和与的逻辑运算会给我设计电路带来更大的便利,不仅可以简化逻辑表达式,还可以使用更少的元件,减少成本与故障发生的可能。