3. 考虑图4-17所示的4级流水线全带通8阶IIR数字滤波器的DFG。假定加法和乘法分别需要1 u.t.和2 u.t.。

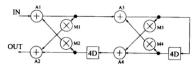
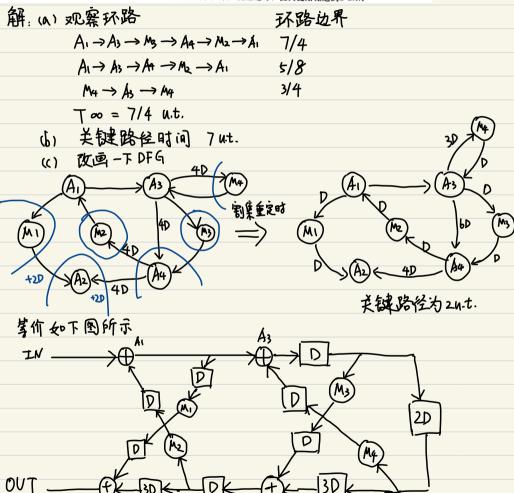


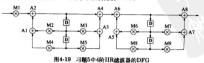
图4-17 4级流水线全带通8阶IIR数字滤波器

- (a) 通过考察, 计算迭代边界。
- (b) 计算电路的关键路径时间。
- (c) 通过考察对该系统进行手工操作排流水线和/或重定时, 使关键路径达到2 u.t.。



5. 图4-19示出的DFG描述了一个4阶IIR数字滤波器,它是由两节2阶滤波器级连来实现

的。假定每个乘法需要2 u.t.而每个加法需要1 u.t.。



- (a) 这个DFG的关键路径是哪条?这个DFG的迭代边界是多少?
- (b) 对这个DFG进行手工重定时和排流水线、使时钟周期最小化。用流水线和重定时得到的最小时钟周期是多少?
- Q. $M_2 \rightarrow A_1 \rightarrow A_2 \rightarrow A_4 \rightarrow A_6 \rightarrow A_8$ 7 u.t. T = 4 u.t.
- b. 最小时钟周期 4 u.t.

