

2012 级数字电子技术基础 A 试题 (A 卷)

注: 试题答案必须写在答题纸上, 在试卷和草稿纸上答题无效

班级_____学号_____姓名_____成绩_____

一、(10 分, 每题 5 分) 将下列各式化简为最简与或式。

$$1. F_1(A, B, C, D) = \bar{A} \cdot \bar{B} \cdot C + \bar{A} B D + \bar{A} B \bar{D} + A \cdot \bar{B} \cdot \bar{C} \cdot \bar{D}$$

约束条件: $AB + AC = 0$

$$2. F_2(A, B, C, D) = \sum m(0, 2, 3, 5, 6, 7, 8, 9) + \sum \phi(10, 11, 12)$$

二、(20 分, 每题 2 分) 综合题

1. 选择填空。

(1) 四位数值比较器 74LS85 输出高电平有效, 当输入 $A=1101$, $B=1011$ 时, 以下哪个输出端为高电平? ()

A、 $F_{A>B}$ B、 $F_{A=B}$ C、 $F_{A<B}$ D、无

(2) 仅具有保持和翻转功能的触发器是 ()。

A、JK 触发器 B、T 触发器 C、D 触发器 D、T' 触发器

(3) 3 位移位寄存器构成的扭环形计数器是 () 计数器。

A、模 3 B、模 6 C、模 8 D、模 18

(4) 已知 2 输入 TTL 或非门的参数为 $V_{OH}/V_{OL} = 3.6V/0.2V$,

$I_{OH}/I_{OL} = 0.8mA/9mA$, $I_{IH}/I_{IL} = 40\mu A/1mA$, 该或非门驱动同类门的数量, 即其扇出系数为 ()。

A、20 B、9 C、10 D、4

(5) 电路及时钟脉冲 CP、输入 D 的波形如图 2 所示, 设初始状态 $Q_3Q_2Q_1=000$, 则电路的功能为 ()。

A、计数器 B、移位寄存器 C、序列脉冲发生器 D、多路分配器

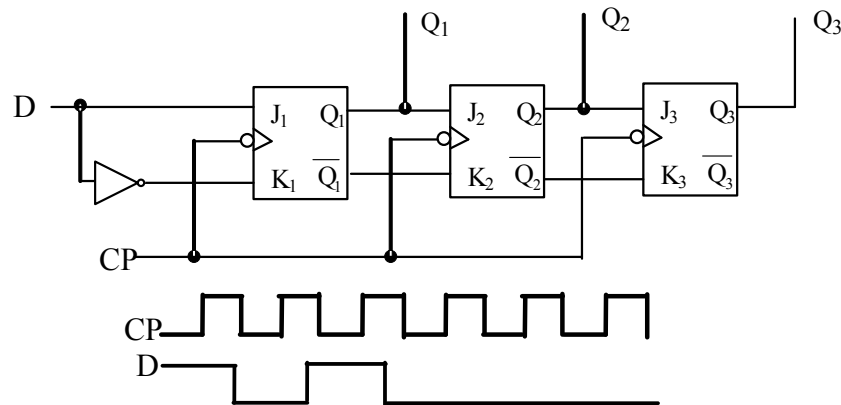


图2

2. 判断以下描述是否正确，正确的打√，错误的打×。

- (1) 传输门只能传输高、低电平信号。 ()
- (2) SRAM 的存储单元是利用电容的充电来存储数据，由于电路本身会有漏电，因此需定期充电（刷新）才能保持其存储数据。 ()
- (3) 时序逻辑电路中一定包含有组合电路。 ()
- (4) OC 门输出短接可以实现“线与”功能，其输出高电平与 OC 门供电电源有关。 ()
- (5) 如果用 A/D 转换器将 0~50°C 范围的温度转换为数字量，要求精确到 0.1°C，那么至少需要 8 位的 A/D 转换器。 ()

三、（12 分）已知某组合逻辑电路的输入输出波形如图 3-1 所示，图 3-2 所示

74LS151 为 8 选 1 数据选择器，当 $\bar{E} = 1$ 时，输出 F 为 0，当 $\bar{E} = 0$ 时，

$$F = D_0 \bar{A}_2 \bar{A}_1 \bar{A}_0 + D_1 \bar{A}_2 \bar{A}_1 A_0 + \quad + D_7 A_2 A_1 A_0。$$

要求：

1. 写出图 3-1 所示 F 的逻辑表达式。
2. 用 74LS151 和最少的门电路设计此电路。

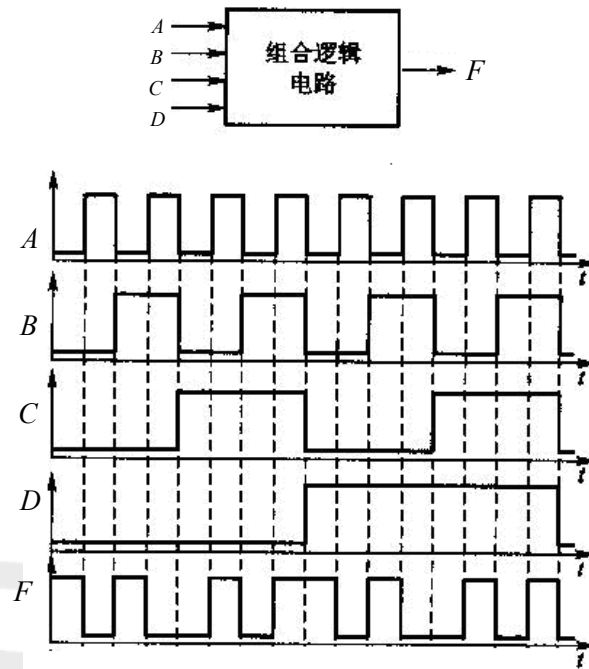


图 3-1

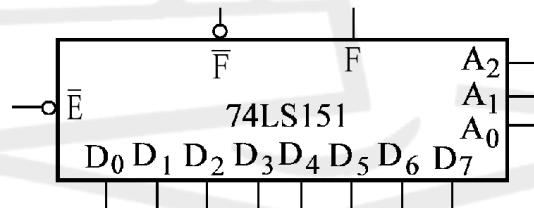


图 3-2

四、(14 分) 555 定时器构成的单稳态触发器如图 4-1 所示。

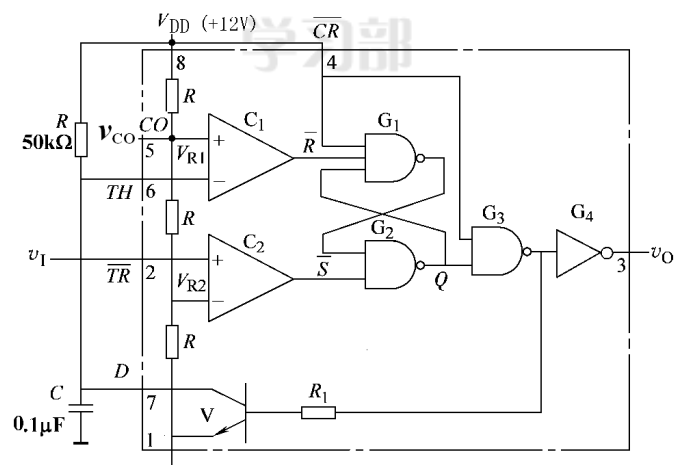


图 4-1

六、(12 分) 设计一个具有两路输出 F1 和 F2 的序列脉冲发生器。对应输入时钟，F1 和 F2 输出分别为 10010010、01000010。图 6 所示 CT 74160 为同步十进制加法计数器，其逻辑功能如表 6 所示； 74LS138 为 3 线-8 线译码器，输出低电平有效，使能端 $S = S_1 \cdot \overline{S_2} + \overline{S_3}$ 。要求：

1. 用 CT74160、74LS138 和最少的门电路进行设计。
2. 写出设计过程。
3. 画出电路图。

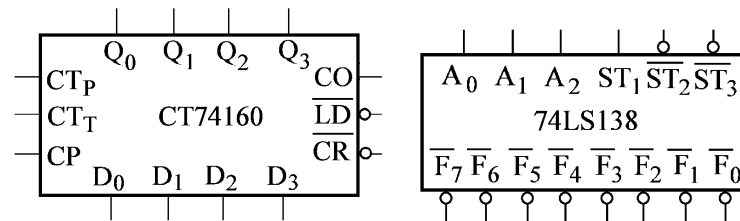


图 6

表 6 74LS160 的功能表

CP	\overline{CR}	\overline{LD}	CT _T	CT _P	工作状态
X	0	X	X	X	置零
↑	1	0	X	X	预置数
X	1	1	0	1	保持
X	1	1	X	0	保持 (但 CO=0)
↑	1	1	1	1	计数

进位端 $CO = Q_3 Q_0$ (Q_3 为最高位)

七、(10 分) ROM 构成的点阵图如图 7 所示。根据电路列出输出 F_3 、 F_2 、 F_1 、 F_0 与输入 A_1 、 A_0 的真值表。若输入 A_1 、 A_0 和输出 F_3 、 F_2 、 F_1 、 F_0 为二进制数，说明电路实现的功能。

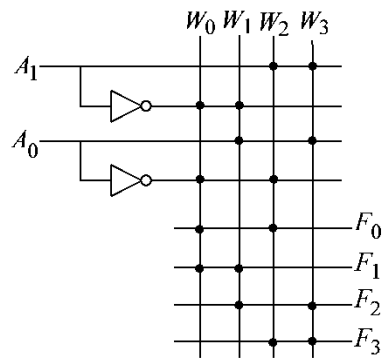


图 7

八、(10 分) 由 4 位倒 T 形 D/A 转换器和集成运放组成的放大电路如图 8 所示。已知 v_i 为输入电压， v_o 为输出电压， $d_3d_2d_1d_0$ 为数字量输入，其中 d_3 为高位端，电阻 $R_1=mR$ 。当 $m=1$ ，并且输入 $d_3d_2d_1d_0$ 取值为 0001 和 1111 时，计算电压放大倍数 $A_v = \frac{v_o}{v_i}$ 的取值为多少？简述此电路的功能。

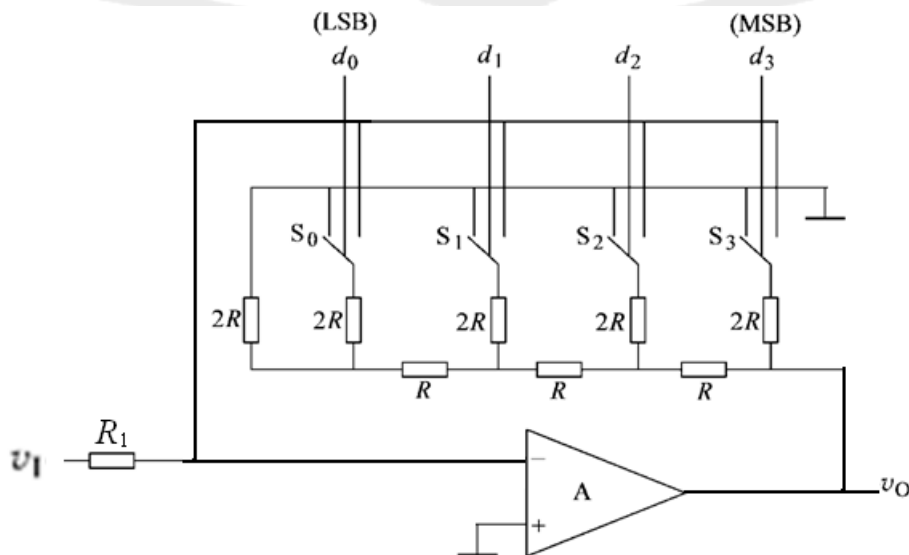


图 8