

课程编号: ELC06011 北京理工大学 2010-2011 学年第二学期

2009 级数字电子技术基础 B 期末试题 A 卷

注: 试题答案必须书写在答题纸上, 在试题和草稿纸上答题无效。

班级_____学号_____姓名_____成绩_____

一、(20 分) 填空

1. 在如下门电路中, 哪些输出端能够直接互连_____。若输出端不能互连, 为什么? _____

a) 普通 TTL 门电路; b) 普通 CMOS 门电路; c) OC 门; d) 三态输出门;
e) OD 门。

2. 一个 4 位 D/A 转换器的分辨率为_____, 若参考电压 $V_{REF} = 6V$, 当输入码为 0110 时, 输出电压为_____V。

3. 存储容量为 $2K \times 8$ 位的随机存储器, 地址线为_____根, 数据线为_____根; 若用 $1K \times 4$ 位的 RAM 来实现上述存储容量, 需要_____片。

4. A/D 转换器一般需要经过采样、保持、_____、_____4 个过程。

5. 单稳态触发器输出脉冲的频率取决于_____, 输出脉冲的宽度取决于_____。

6. 施密特触发器有_____个稳定状态, 单稳态触发器有_____个稳定状态, 多谐振荡器_____个稳定状态。

7. ROM 设计的组合逻辑电路如图 T1 所示, 写出逻辑函数 Y_0 和 Y_1 的表达式。

$Y_0 =$ _____, $Y_1 =$ _____。

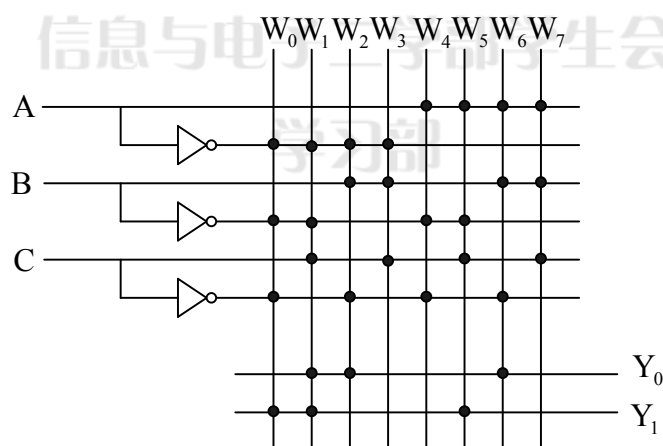


图 T1

二、(10 分)

将下列各式化简为最简与或式，方法不限。

$$1. F_1 = A\bar{C} + ABC + A\bar{C}\bar{D} + CD$$

$$2. F_2 = AB\bar{C}D + \bar{A}B\bar{C} + \bar{A}BCD + \bar{B}CD, \text{ 约束条件: } \bar{B}\bar{C} + \bar{A}C\bar{D} = 0$$

三、(10 分)

已知图 T3 中 (a) (b) (c) 为 TTL 门电路，(d) (e) 为 CMOS 门电路，分别写出各电路的输出状态 (0 或 1 或高阻) 或输出表达式。

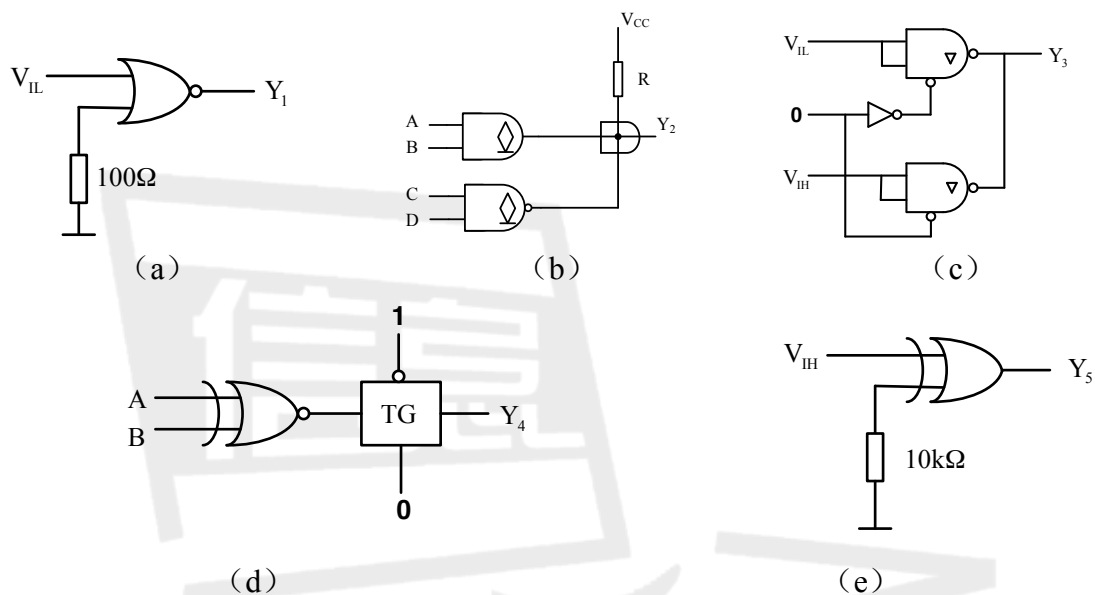


图 T3

四、(10 分)

试用一片 4 位并行加法器 74LS283 (图 T4) 和异或门设计一个加/减法运算电路。当控制信号 $M=0$ 时，实现输入的两个四位二进制数相加 ($Y_3Y_2Y_1Y_0=A_3A_2A_1A_0+B_3B_2B_1B_0$)；当 $M=1$ 时，实现输入的两个四位二进制数相减 ($Y_3Y_2Y_1Y_0=A_3A_2A_1A_0-B_3B_2B_1B_0$)。

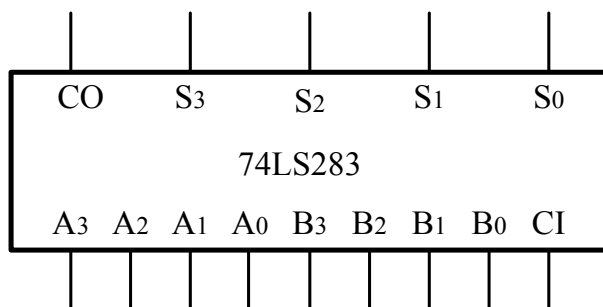


图 T4

五、(10 分)

编码器 74LS148 和数据选择器 74LS151 构成的逻辑电路如图 T5 所示，当输入 $D_7D_6D_5D_4D_3D_2D_1D_0 = 00001010$ ， $D_7D_6D_5D_4D_3D_2D_1D_0 = 11111111$ ，试分别写出所示电路输出 F 的表达式（要求有分析过程）。74LS148 和 74LS151 功能表分别如表 T5-1 和 T5-2 所示。

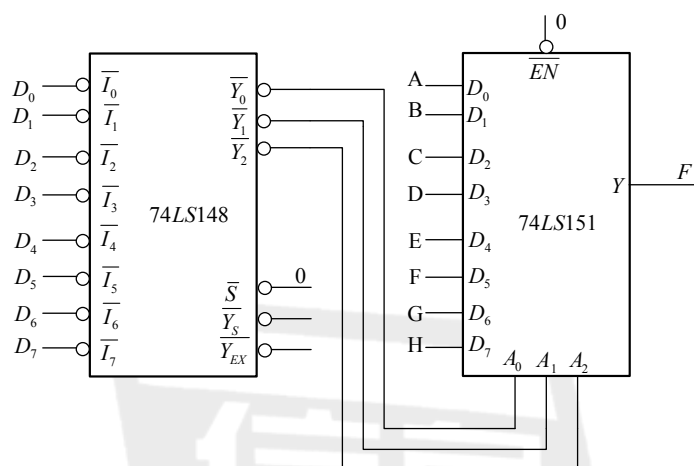


图 T5

表 T5-1 74LS151 功能表

输入				输出
\overline{EN}	A_2	A_1	A_0	Y
1	×	×	×	0
0	0	0	0	D0
0	0	0	1	D1
0	0	1	0	D2
0	0	1	1	D3
0	1	0	0	D4
0	1	0	1	D5
0	1	1	0	D6
0	1	1	1	D7

表 T5-2 74LS148 功能表

输入									输出				
\overline{S}	$\overline{I_0}$	$\overline{I_1}$	$\overline{I_2}$	$\overline{I_3}$	$\overline{I_4}$	$\overline{I_5}$	$\overline{I_6}$	$\overline{I_7}$	$\overline{Y_2}$	$\overline{Y_1}$	$\overline{Y_0}$	$\overline{Y_S}$	$\overline{Y_{EX}}$
1	×	×	×	×	×	×	×	×	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	0	1
0	×	×	×	×	×	×	×	0	0	0	0	1	0
0	×	×	×	×	×	0	1	1	0	0	1	1	0
0	×	×	×	×	0	1	1	1	0	1	0	1	0
0	×	×	×	0	1	1	1	1	0	1	1	1	0
0	×	×	0	1	1	1	1	1	1	0	0	1	0
0	×	0	1	1	1	1	1	1	1	1	0	1	0
0	0	1	1	1	1	1	1	1	1	1	1	1	0

六、(15 分)

电路如图 T6 所示，其中 $R_1 = R_2 = 10k\Omega$ ， $C = 0.1\mu F$ 。

1. 说明 555 定时器构成电路的名称，计算输出 u_o 的频率 f_o ，并计算输出 u_o 的占空比 q。
2. 分析由触发器 FF0、FF1、FF2 构成的时序电路的功能，要求写出驱动方程、

状态方程，输出方程，画出状态转换图，检查电路能否自启动，并说明电路功能。

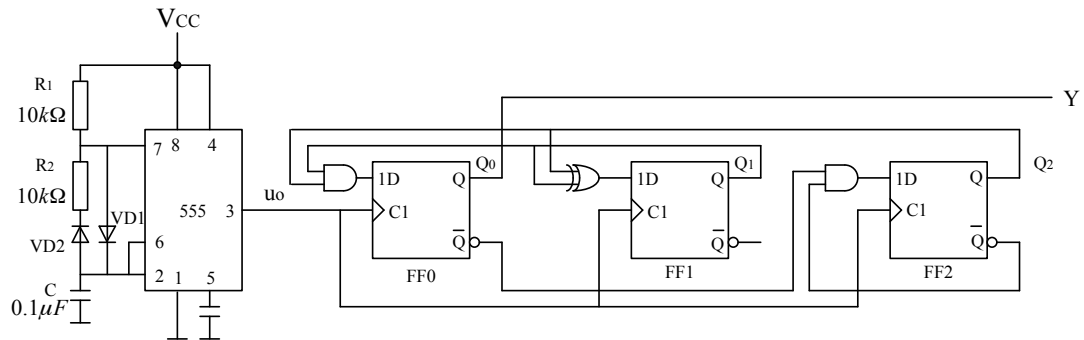


图 T6

七、(15 分)

图 T7 所示是用两片四位同步二进制加法计数器 74LS161 接成的计数器。

74LS161 的功能表见表 T7 所示。

1. 试分析电路接成的是几进制计数器，两片之间是几进制？
2. 是同步计数器还是异步计数器？
3. 输出 Y 与脉冲 CP 的频率比？
4. 画出第二片 74LS161 (II) 的状态转换图。

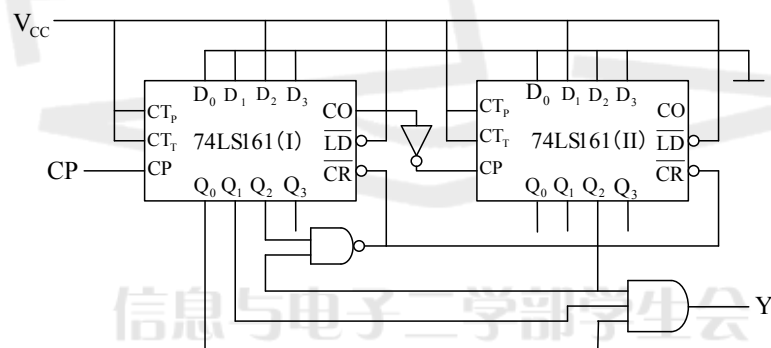


图 T7

表 T7 74LS161 的功能表

CP	\overline{CR}	\overline{LD}	CT_p	CT_T	工作状态
×	2	×	×	×	置零
↑	3	2	×	×	预置数
×	3	3	2	3	保持
×	3	3	×	2	保持 (但CO?2)
↑	3	3	3	3	计数

其中： $CO = CT_T \cdot Q_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$

八、(10 分)

试用 JK 触发器设计一个三位计数器，其状态转换表如表 T8 所示。(要求写明设计过程)。

计数顺序	电路状态			进位输出 C
	Q_3	Q_2	Q_1	
0	0	0	0	0
1	0	0	1	0
2	0	1	1	0
3	0	1	0	0
4	1	1	0	0
5	1	1	1	0
6	1	0	1	0
7	1	0	0	1
8	0	0	0	0

表 T8



信息与电子二学部学生会

学习部