

2010 级电子类计算机原理与应用试卷 (B)

班级_____ 学号_____ 姓名_____ 成绩_____

题号:	一 20	二 18	三 12	四 (1) 10	四 (2) 10	四 (3) 15	四 (4) 15
得分:							

一、填空题, 将正确答案填写在题目中空白处 (每空 1 分, 共 20 分)

1. INTEL8088 处理器上电复位后执行第一条指令的地址是_____。
2. 8086CPU 的标志寄存器 FLAG 中, ZF=0 表明_____ , SF=1 表明_____。
3. 80386 微处理器内部的通用寄存器是_____位的, 它属于_____位处理器。
4. 8086CPU 最小模式基本总线读操作包括_____个时钟周期, 当存储器或 I/O 速度较慢时, 则需要插入_____。
5. 某 8086 系统中, 内存 00000: 0057H 起连续五个存储单元的值分别为 90H、78H、45H、23H、01H, 则中断 16H 的中断处理子程序的起始地址为_____。
6. 中断管理器件 8259 工作在级联模式, 3 片 8259 级联可以管理_____个外部可屏蔽中断。
7. 已知某 8088 微机控制系统中的 RAM 容量为 8K×8 位, 首地址为 1000H, 其最后一个单元的地址是_____。
8. 主机与外设之间的可编程通信接口一般包括三种端口, 它们是_____ , _____ 和控制端口。
9. 8086 CPU 按端口独立编址方式可以访问的 IO 端口数量是_____, 它使用的 IO 端口指令包括: 输入_____输出_____。
10. 中断返回指令 IRET 总是安排在中段服务程序的末尾, 执行该指令时, 将从堆栈弹出_____ (寄存器名称), 以使 CPU 返回到主程序断点处继续执行后续指令。
11. 采用 DMA 方式传输数据时, _____ 是总线的主控。
12. 在异步串行通信中, 接收数据发生错误的状态有奇偶校验错, _____ 和_____。
13. 8255A 工作于方式 1 输出时, 通过_____信号通知外设将数据取走。

二、简单回答下列问题, 答案写在答题纸上 (每题 3 分, 共 18 分)

- 什么是 DMA？外设请求 DMA 和获得响应需要哪些握手信号？
- 画图说明随机存储器的读周期时序图。
- 比较 8086CPU 子程序调用和执行中断服务操作的异同。
- 列出奔腾处理器的三种工作模式。
- 解释局部总线的概念，列举几种局部总线。
- 简述 I/O 端口两种编址方式的优缺点。

三、选择题，将正确答案代号写到题目中括号内（每题 2 分，共 12 分）

- 中断响应过程中，下列哪个寄存器不会被自动进行堆栈保护？（ ）
A. AX; B. CS; C. IP; D. 标志寄存器 FLAG
- 80386 微处理器外部数据总线为 $D_0 \sim D_{31}$ ，地址总线为 $A_2 \sim A_{31}$ ，字节允许信号 $BE_0 \# \sim BE_3 \#$ ，则其可直接访问的存储空间是（ ）字节。
A. 1M; B. 1G; C. 4M; D. 4G
- EEPROM 是（ ）存储器。
A. 随机存储器; B. 动态存储器;
C. 电可擦写存储器; D. 掩膜存储器
- 设异步传输时的波特率为 4800bps，若每个字符对应 8 位有效数据位，1 位校验位，1 位停止位，则每秒钟传输的最大字符数为（ ）。
A. 240 B. 480 C. 436 D. 960
- 8255A 的“端口 C 按位置 1/置 0 控制字”应写入（ ）。
A. A 端口 B. B 端口 C. C 端口 D. 控制端口
- 关于 PCI 总线的描述，错误的是（ ）
A. PCI 支持即插即用;
B. PCI 的地址线与数据线是复用的;
C. PCI 是一个 16 位宽的总线;
D. PCI 是一种独立于处理器的总线标准，可以支持多种处理器

四、综合题，按要求在答题纸上解答下列题目（共 50 分）

- （本题 10 分）假设某 8088 系统中使用定时器 8253，地址为 240H-243H，外部提供时钟频率 $f=1\text{MHz}$ ，若要产生周期为 1 分钟的方波信号，请解答下列问题：
(1) 画出该 8253 的片选地址译码电路，要求按照存储器统一编址方式。（3 分）

(2) 画出 8253 的线路连接图。(2 分)

(3) 编写初始化 8253 的汇编程序段。(5 分)

附 8253 控制字

D7	D6	D5	D4	D3	D2	D1	D0
SC1	SC0	RW1	RW0	M2	M1	M0	BCD

图 1 8253 控制字

2. (本题 10 分) 设某系统使用 8088CPU，其数据总线为 8 位，地址总线为 20 位，控制信号有 I0/M#、RD#、WR#，现使用 6264(8KB)扩展外部 RAM，使得在 40000H~47FFFH 范围均可进行数据访问，请解答：

(1) 分析需要几片 6264。(2 分)

(2) 画出存储器系统的结构框图并简要说明原理。 (6 分)

(3) 画出存储器片选地址译码图。 (2 分)

3. (本题 15 分) 某系统中由 8088CPU 通过 8255 控制 2 片 DAC0832 进行同步数模转换，如图 2 所示。已知 8255 的端口地址是 40~43H。解答下列问题：

(1) 为了实现对两片 DAC0832 的控制，写出初始化 8255 的程序段。(3 分)

(2) 解释对两片 DAC0832 的控制原理。(3 分)

(3) 编写控制两片 DAC0832 同步转换的程序段。(9 分)

8255 方式控制字见图 3.

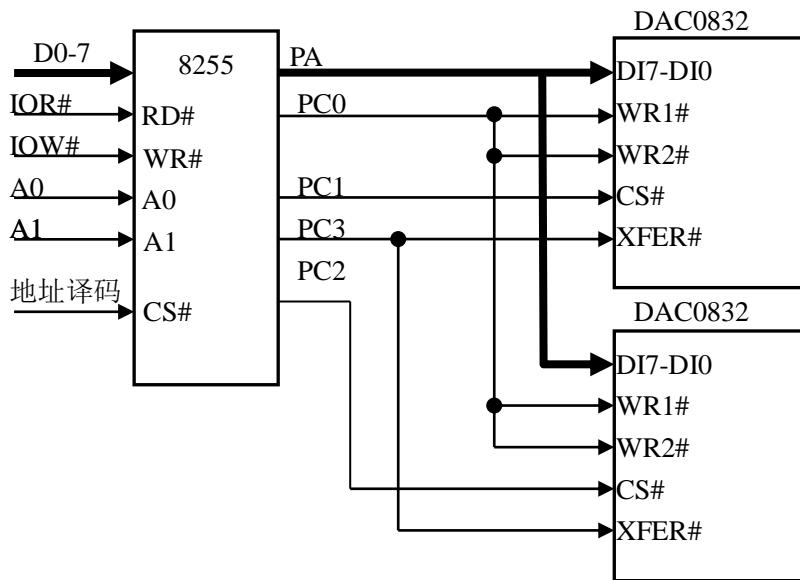


图 2 8255 与 DAC0832 的线路连接图

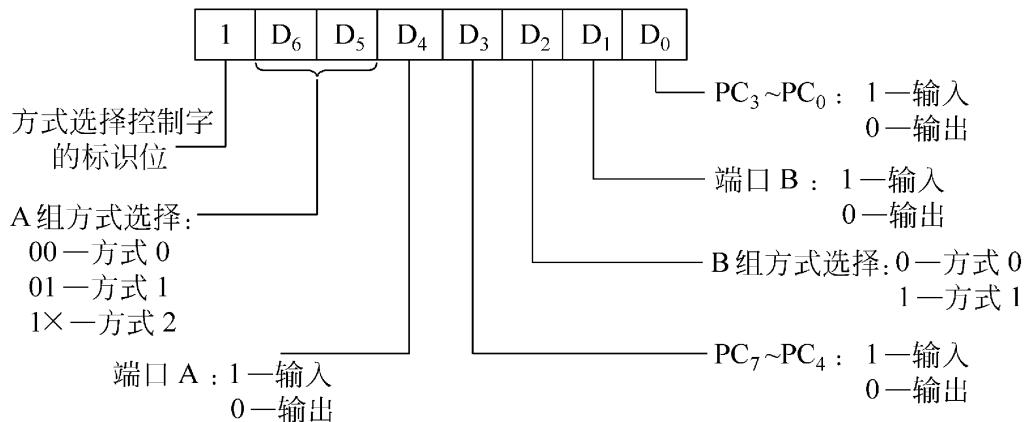


图 3 8255 方式控制字

4. (本题 15 分) 利用 8250A 异步通信接口实现双机通信, 8250A 参考时钟输入为 1.8432MHz, 数据传输率为 9600 bit/s, 奇校验, 2 位停止位, 7 位数据位, 串行通信的端口地址为 2F8H~2FFH。要求:

- (1) 计算 8250A 的分频系数应为多少。(2 分)
- (2) 若发出数据为 39h, 请画出该帧数据格式 。 (3 分)
- (3) 编写完整接收方的通信程序, 将接收的数据存储在缓冲区 BUFFER 中, 接收到 2ah 结束返回操作系统, 利用查询方式, 设接收数据最多不超过 1000 个。
(10 分)