

# 复习串讲

# 关于考试

**平时：10分**

**实验：20分**

**笔试：70 分**

- **概念      20分**
- **原理      15分**
- **综合      35分**

# 一、计算机组成

# 1 计算机中的信息表示

1.1 二进制、八进制、十进制、十六进制

1.2 不同进制间数据的转换

1.3 补码（原码、反码）

1.4 无符号数、有符号数

1.5 二进制的基本运算

1.6 数据、字符、汉字

# 什么是计算机

- 计算机

- Computer VS Calculator

- 模拟人脑

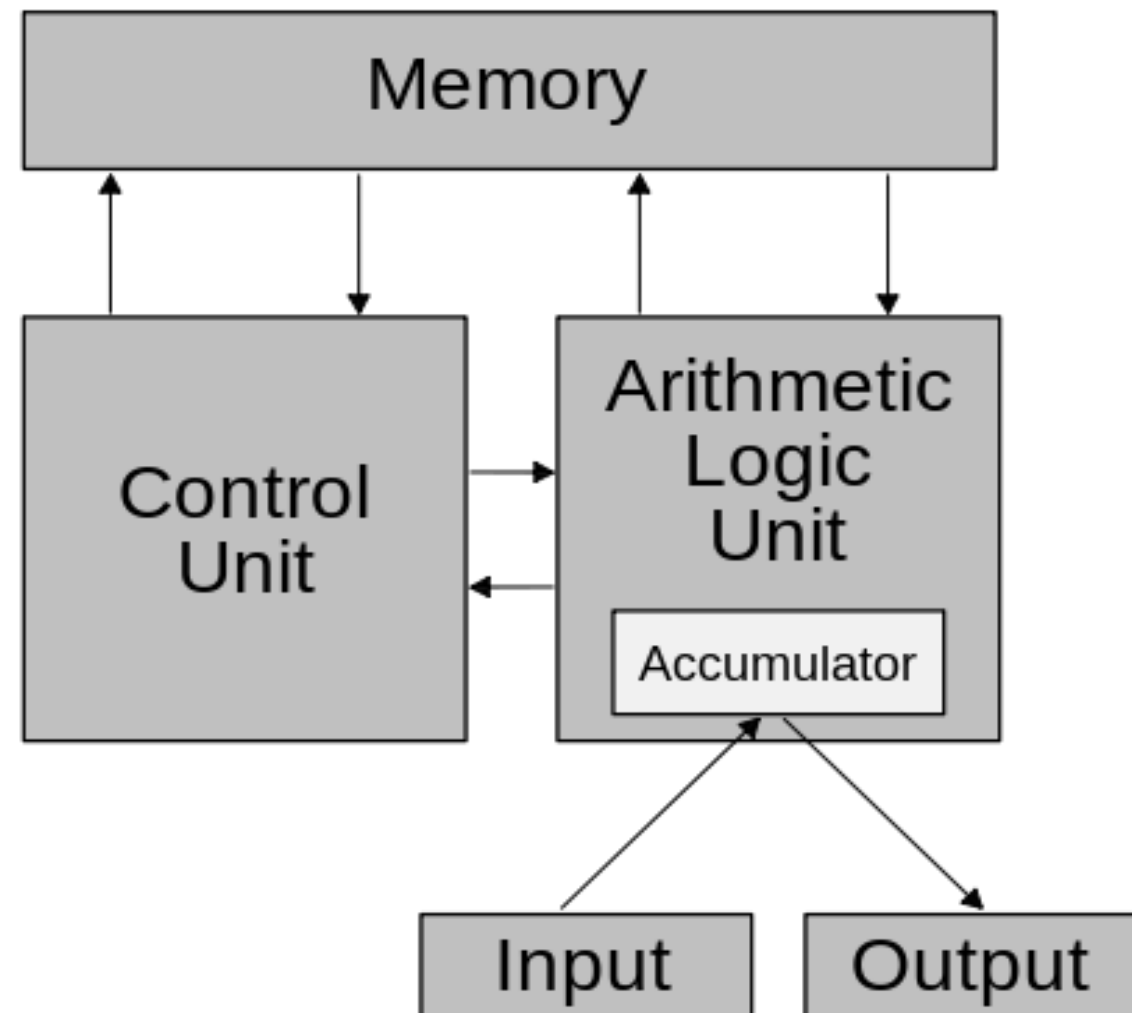
- 电脑：

- 是一种利用电子学原理，根据一系列指令来对数据进行处理的机器。
    - 处理信息的工具。根据图灵机理论，一部具有最基本功能的计算机，应当能够完成任何其它计算机能做的事情。
    - 只要不考虑时间和存储因素，从个人数码助理（PDA）到超级计算机都应该可以完成同样的作业。

## 2 冯·诺依曼体系结构

### 冯·诺依曼的三个重要思想

- 采用二进制数表示指令和数据;
- 将程序（由一系列指令组成）和数据存放在计算机的内存中，并让计算机自动执行
- 五大基本部件;



## 中央处理单元 (CPU)

📄 CPU 包括三部分：算术逻辑单元 (ALU)、控制单元和寄存器。



ALU



R1



R2



R3



I

**控制单元**  
Control Unit

**程序计数器**

PC

**寄存器**

# 3 计算机的性能指标

- 速度
- 容量
- 安全（可靠性）
- 成本

# 二、CPU

## 1.CPU的外部特征

存储器/IO接口、中断、DMA、协处理器接口

## 2.最大、最小模式

## 3. CPU的内部结构

2.1 EU 和 BIU

2.2 寄存器组

2.3 指令执行

## 4. 从8088 到奔腾、多核、多处理器

程序、进程、线程、并行

数据线：8位、16位、32位、64位

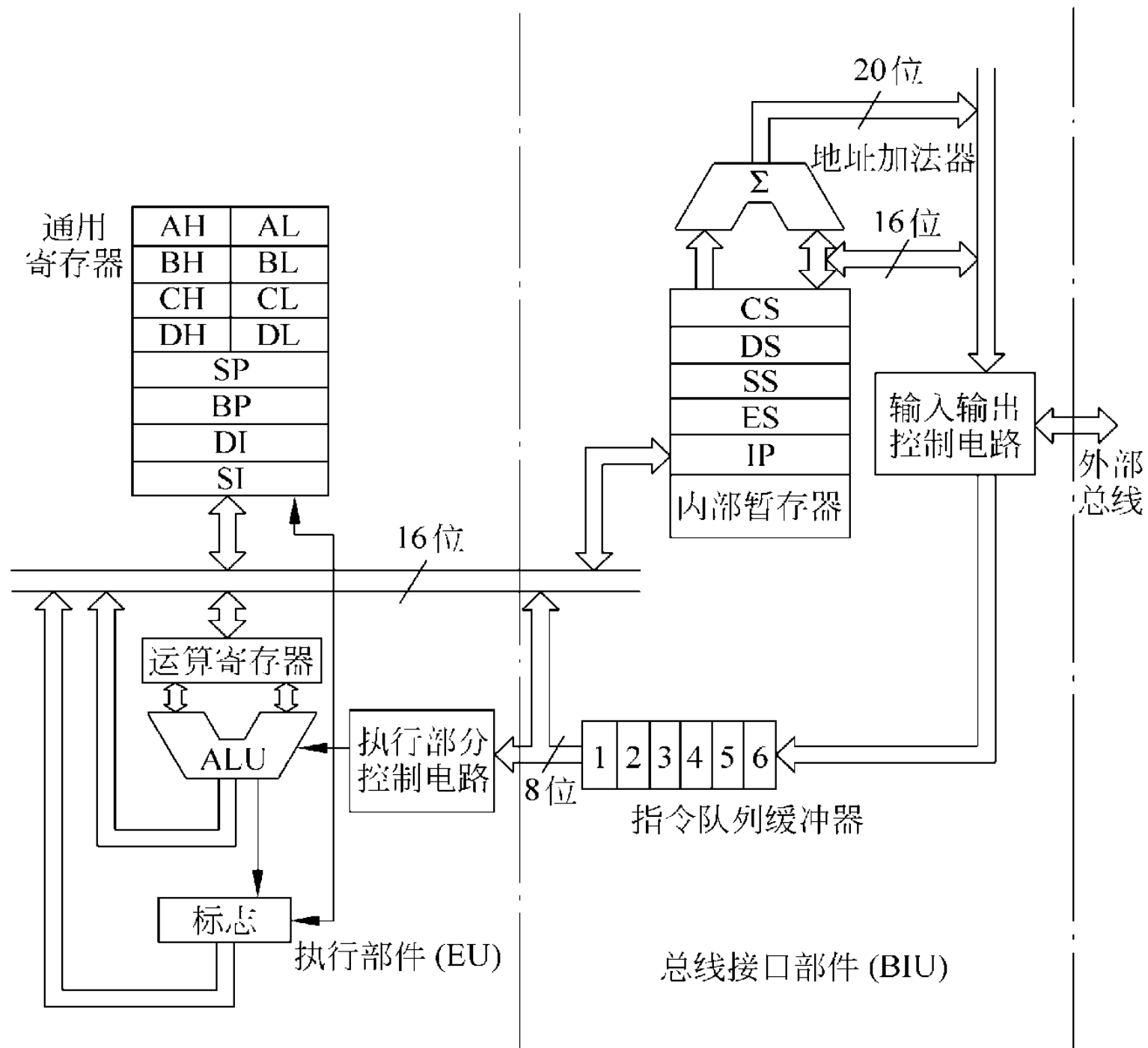
地址线：20根、24根、32根

## 5. 总线周期（时钟周期、指令周期）

# 8086编程结构

- **编程结构**：从程序员和使用者的角度看到的结构，与CPU内部的物理结构和实际布局是有区别的。
- **总线接口部件**（bus interface unit, BIU）
  - 负责与存储器、I/O端口传送数据。
- **执行部件**（execution unit, EU）
  - 负责指令的执行。

# 8086的编程结构



# 8086工作模式

**最小模式：**系统中只有一个8086微处理器，所有总线控制信号都由8086直接产生，系统中控制电路可以减小到最小；

**最大模式：**系统中包含两个或多个微处理器，其中一个主处理器是8086，其他的处理器称为协处理器，协助主处理器工作；

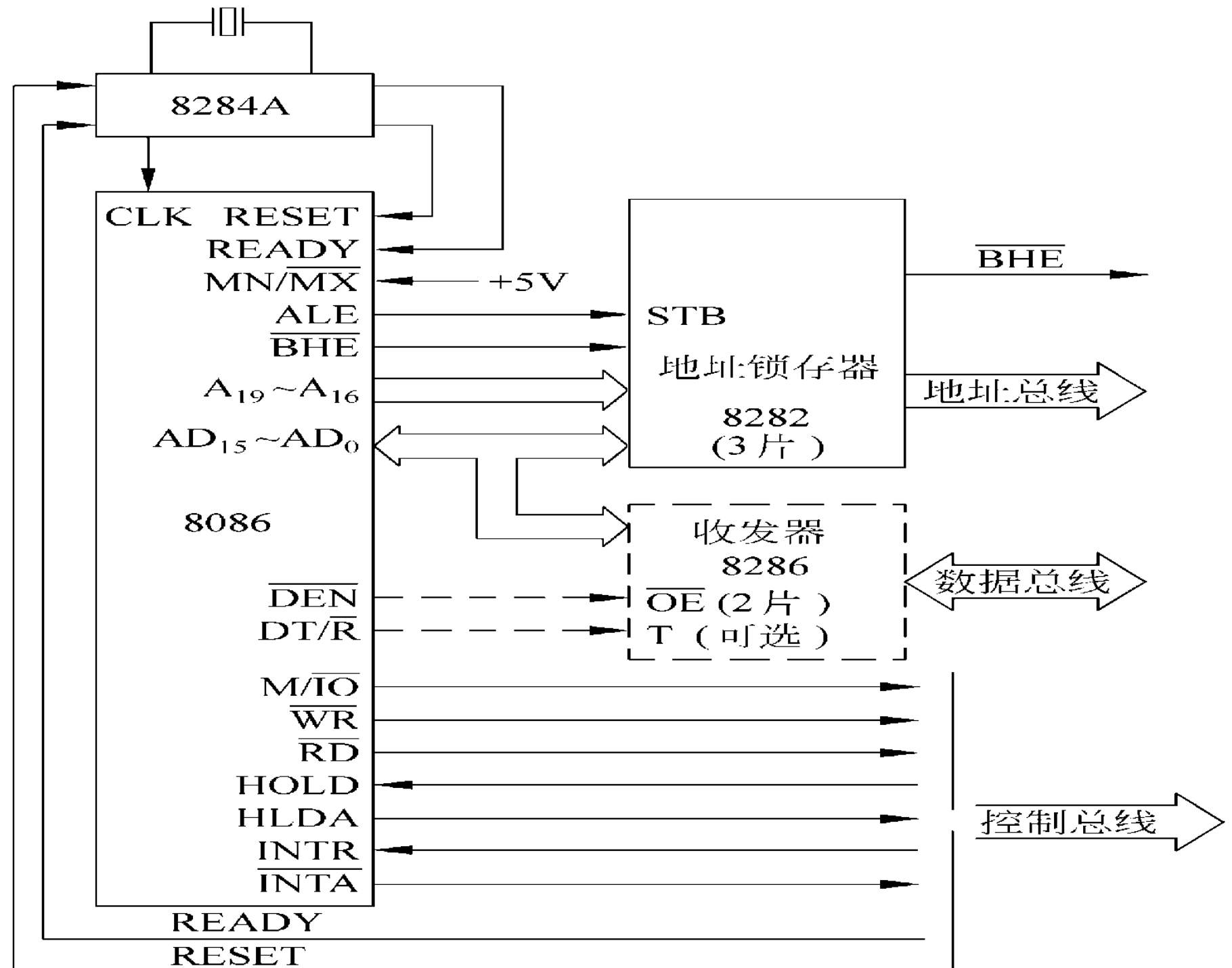
## 协处理器：

➤8087：专用于数值运算的处理器，用硬件方法完成整数、浮点数或超越函数的计算，提高系统的数值运算速度；

➤8089：专用于输入输出控制的处理器，直接为输入输出设备服务，使8086不再承担这类工作，提高主处理器效率。

✓8086在不同模式下，部分引脚功能定义不同；

# 8086最小模式信号连接



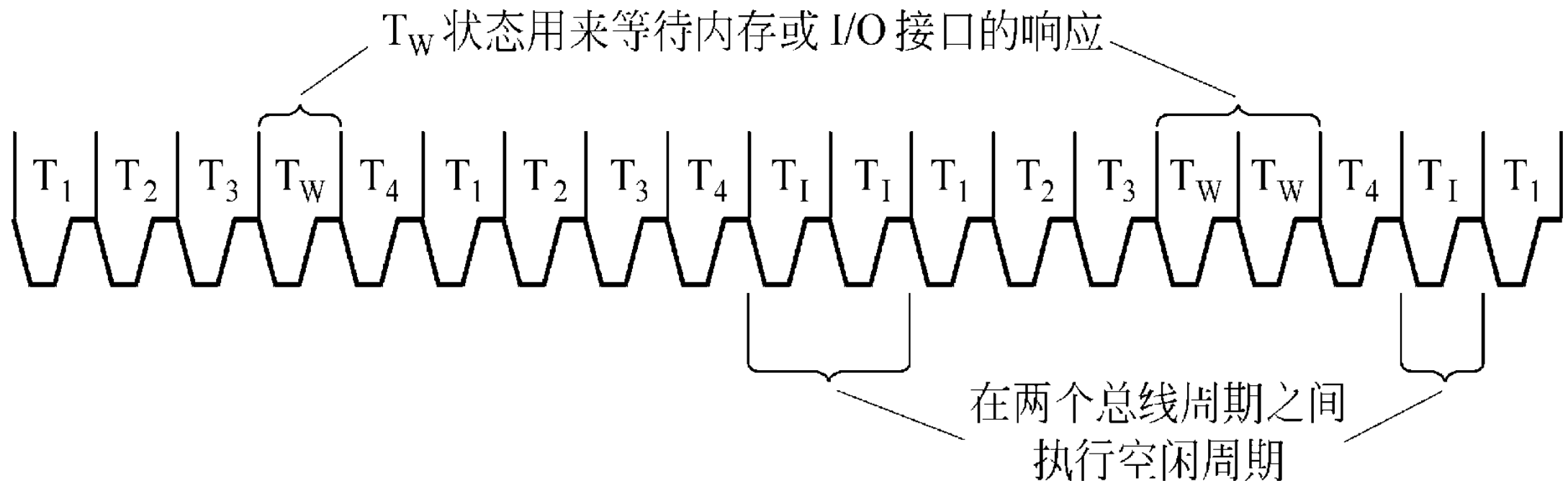
# 8086总线周期

**时钟周期：** 计算机主频决定的基本时间计量单位；

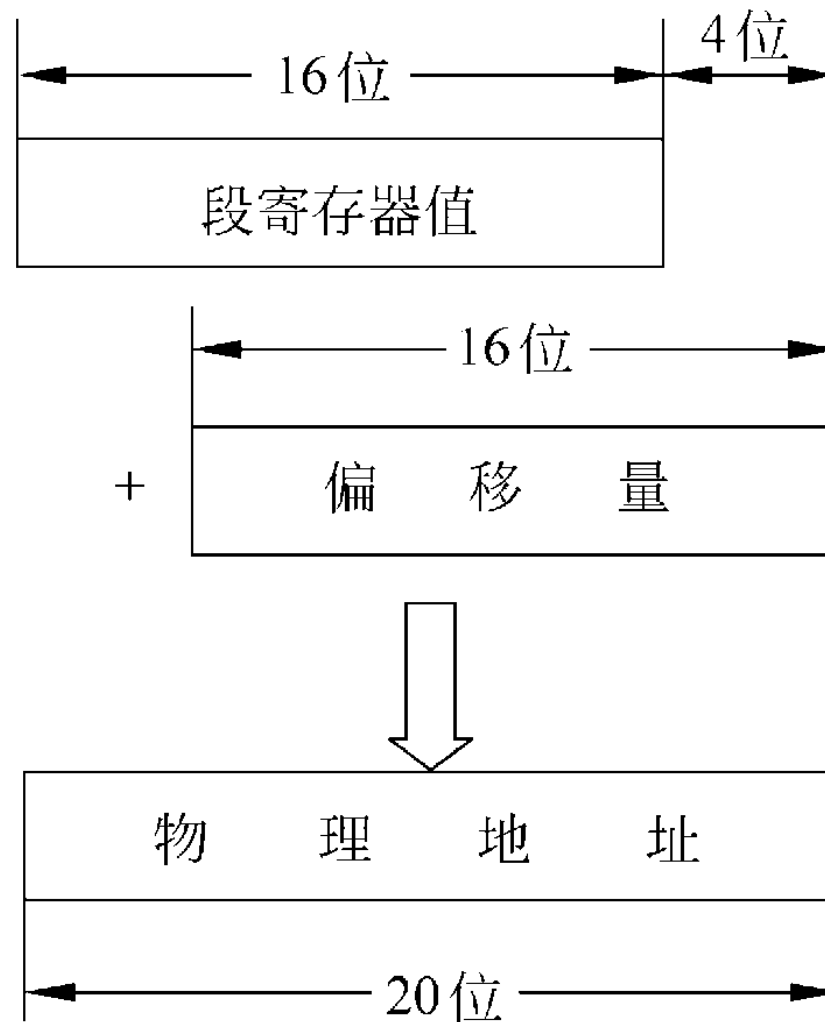
**指令周期：** 从取指令到执行指令完毕所需的时间；

**总线周期：** 从外部存储器或端口存取一次数据所需的时间；

**8086**总线周期由4个时钟周期组成，对应总线的4个状态分别为T1、T2、T3、T4；有时会插入等待状态 $T_W$ 和空闲状态 $T_I$ ；

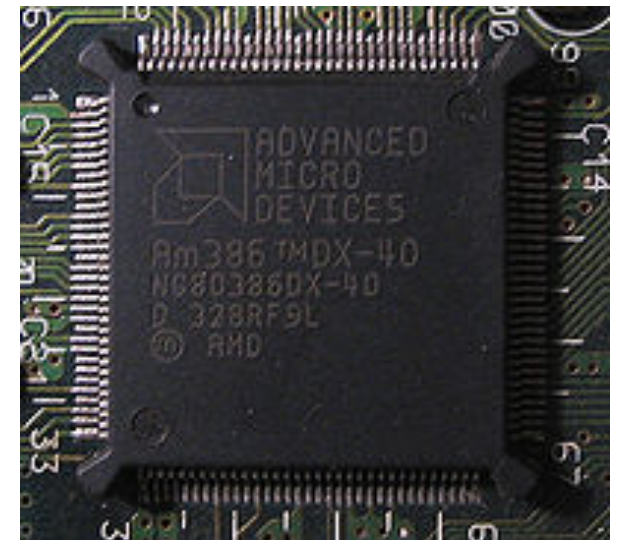


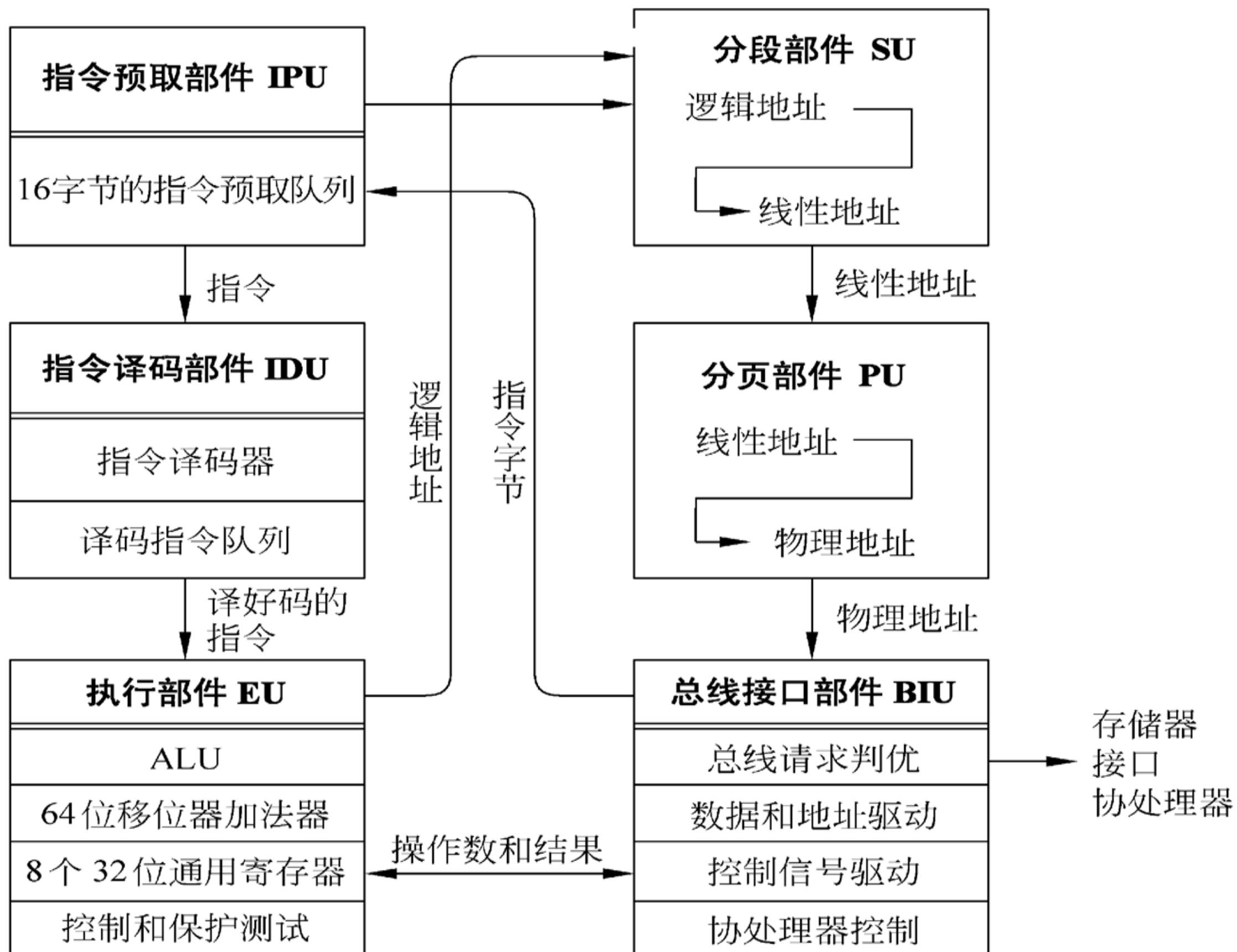
# 8086的存储器编址



# 80386

- 革命性的一代
- 1985年推出的32位CPU；
- 兼容8086、80286CPU功能；
- 有32条地址线、32条数据线；
- 三种工作方式：实地址方式、保护方式和虚拟8086方式；
- 保护方式下，直接寻址4GB物理地址空间，虚拟存储空间为64TB；
- 采用分段部件、分页部件支持虚拟存储；





- **6个组成部分**

- **CPU**

- 指令预取部件(IPU)
    - 指令译码部件(IDU)
    - 执行部件(EU)

- **存储器管理部件(MMU)**

- 分段部件(SU)
    - 分页部件(PU)

- **总线接口部件(BIU)**

# 三、指令系统程序设计与汇编

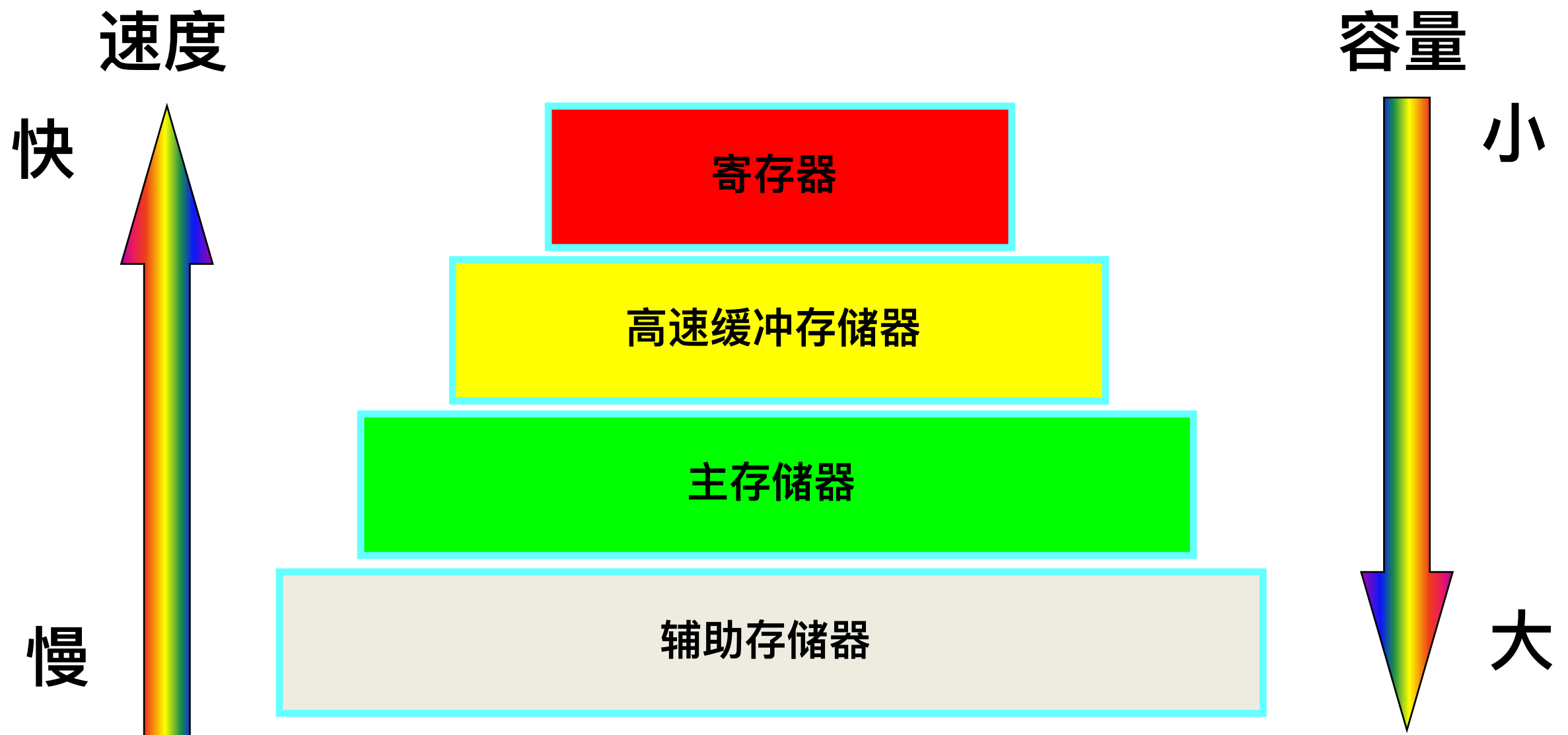
- 8086的寻址方式
- 8086指令系统
- 汇编语言程序组织
- 汇编程序设计和子程序设计
- 输入、输出与中断
- 文件存取技术
- 保护模式软件结构
- 高级汇编技术
- 汇编语言开发环境

# 四、存储技术

- 存储和存储器件
  - 存储器分类和特点
  - 计算机内存基本结构
  - 存储器和CPU接口
  - 层次化的存储器组织结构
  - 高速缓存技术
  - 存储器读、写周期
  - 存储器设计实例分析
- 8位、16位、32位

### 3.存储器的层次结构

不同的存储器具有不同的存储容量、不同存取速度。



# 存储器主要性能指标

- 存储容量
  - ✓ 是指存储器芯片中所包含的存储单元 (Memory cell) 数。半导体存储单元通常以字节为单位，人们通常说的存储单元都是指的字节单元。
- 存取时间
  - ✓ 存储器的最重要的性能指标，是读写存储器中某一存储单元所需时间，一般指存储器接收到稳定地址信号到完成操作的时间。
- 功耗
- 可靠性
- 性价比

# 半导体存储器分类

- 按在系统中位置：内部存储器、外部存储器；
- 按制造工艺：双极型、MOS；
- 易失性：非易失性、易失性；
- 可读写性：只读存储器(ROM)、可读写存储器；
- 读写顺序：顺序读写存储器、随机存储器(RAM)；
- 动态/静态，异步/同步，串行/并行

# 只读存储器

- ✓掩膜ROM: mask programmed ROM;
- ✓可编程ROM: Programmable ROM, PROM;
- ✓可擦除的PROM: Erasable PROM, EPROM;
- ✓电擦除的PROM: Electrically Erasable PROM, E<sup>2</sup>PROM/EEPROM;
- ✓闪存FLASH, NOR flash/NAND flash;

# 随机存取存储器RAM

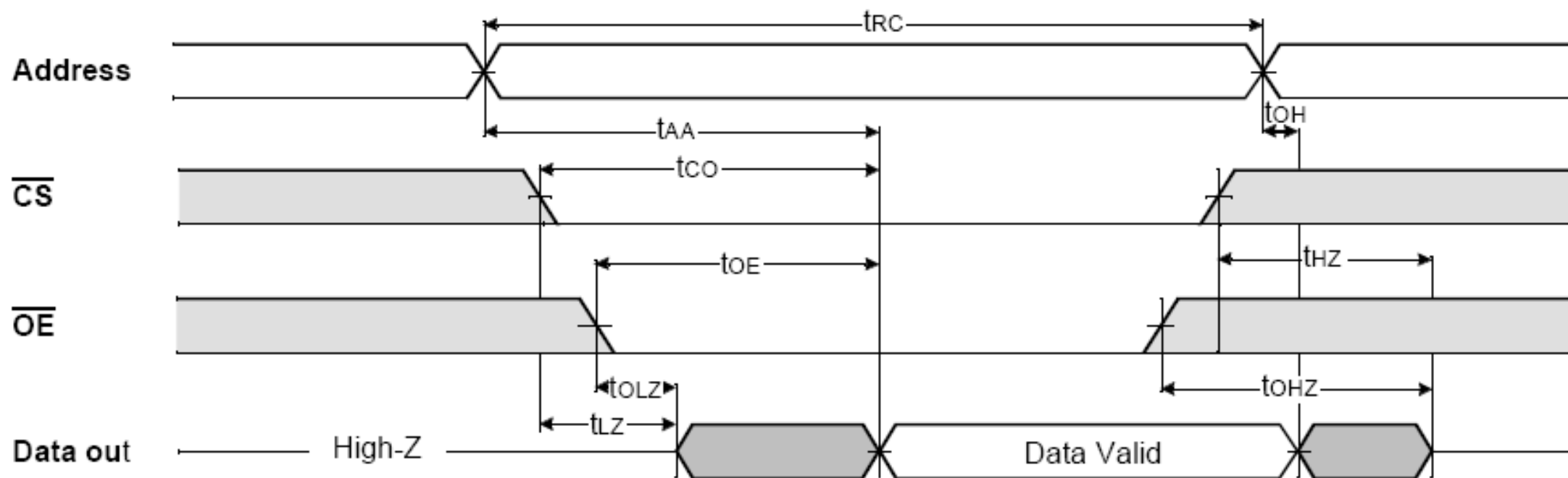
✓ **静态RAM**: Static RAM, SRAM;

**异步静态RAM**: asynchronous SRAM;

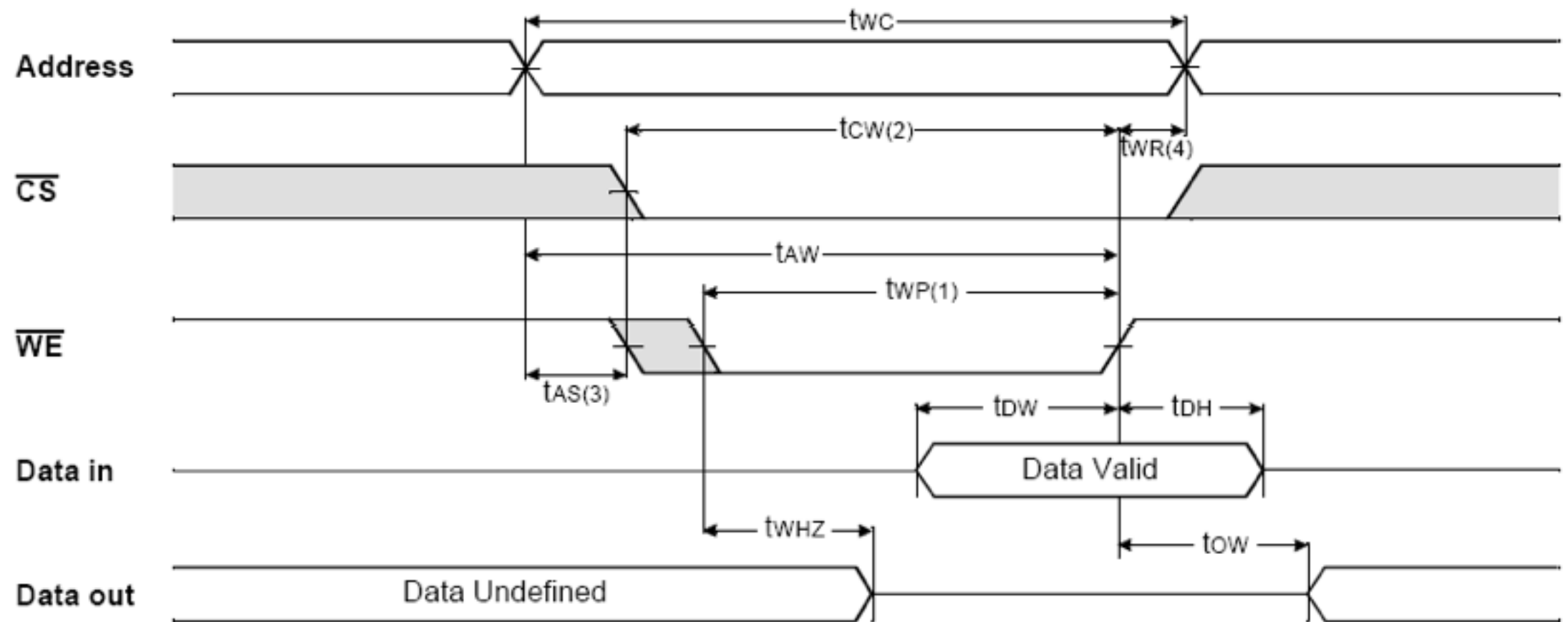
**同步静态RAM**: synchronous SRAM;

✓ **动态RAM**: Dynamic RAM, DRAM

# SRAM读周期时序图



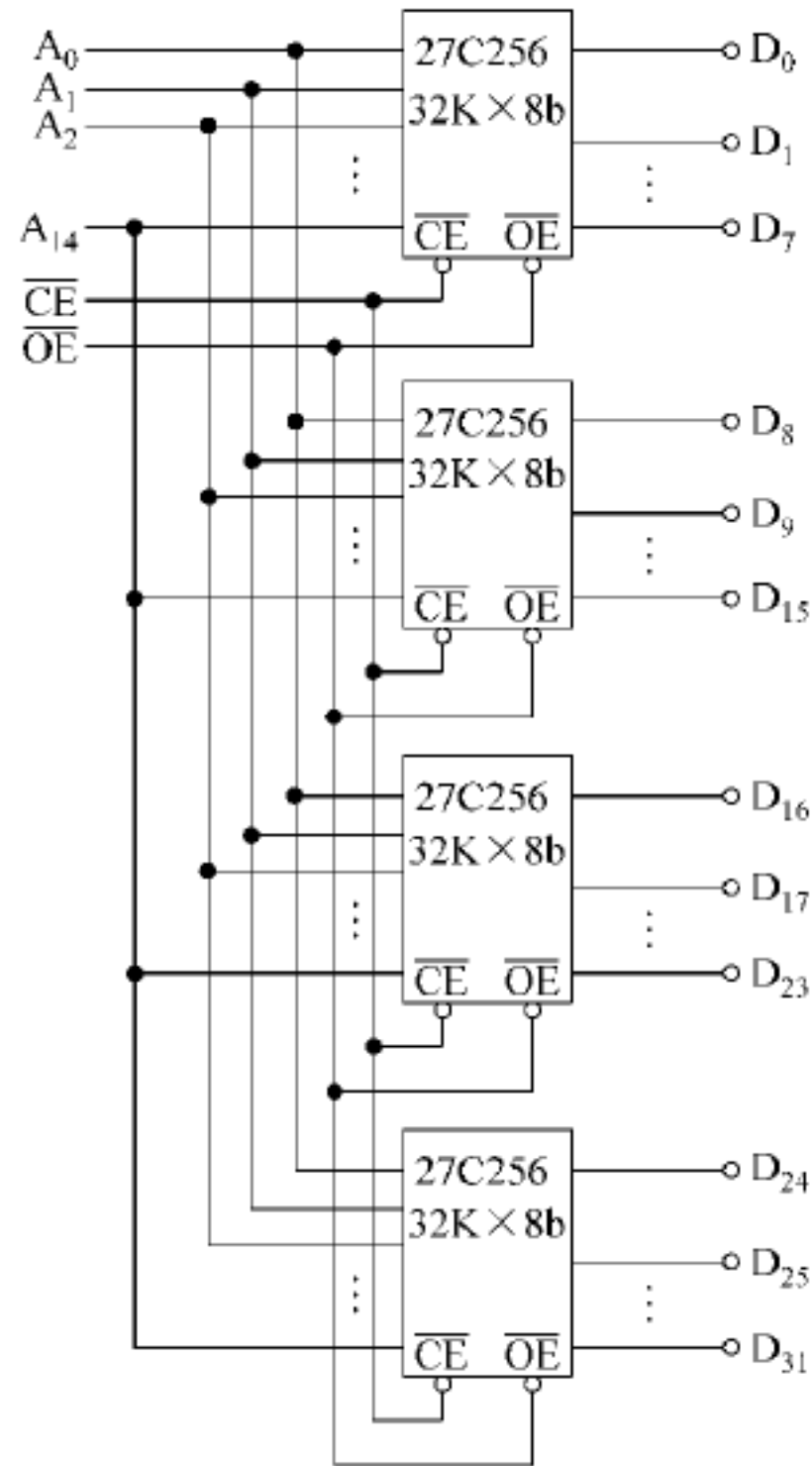
# SRAM写周期时序图



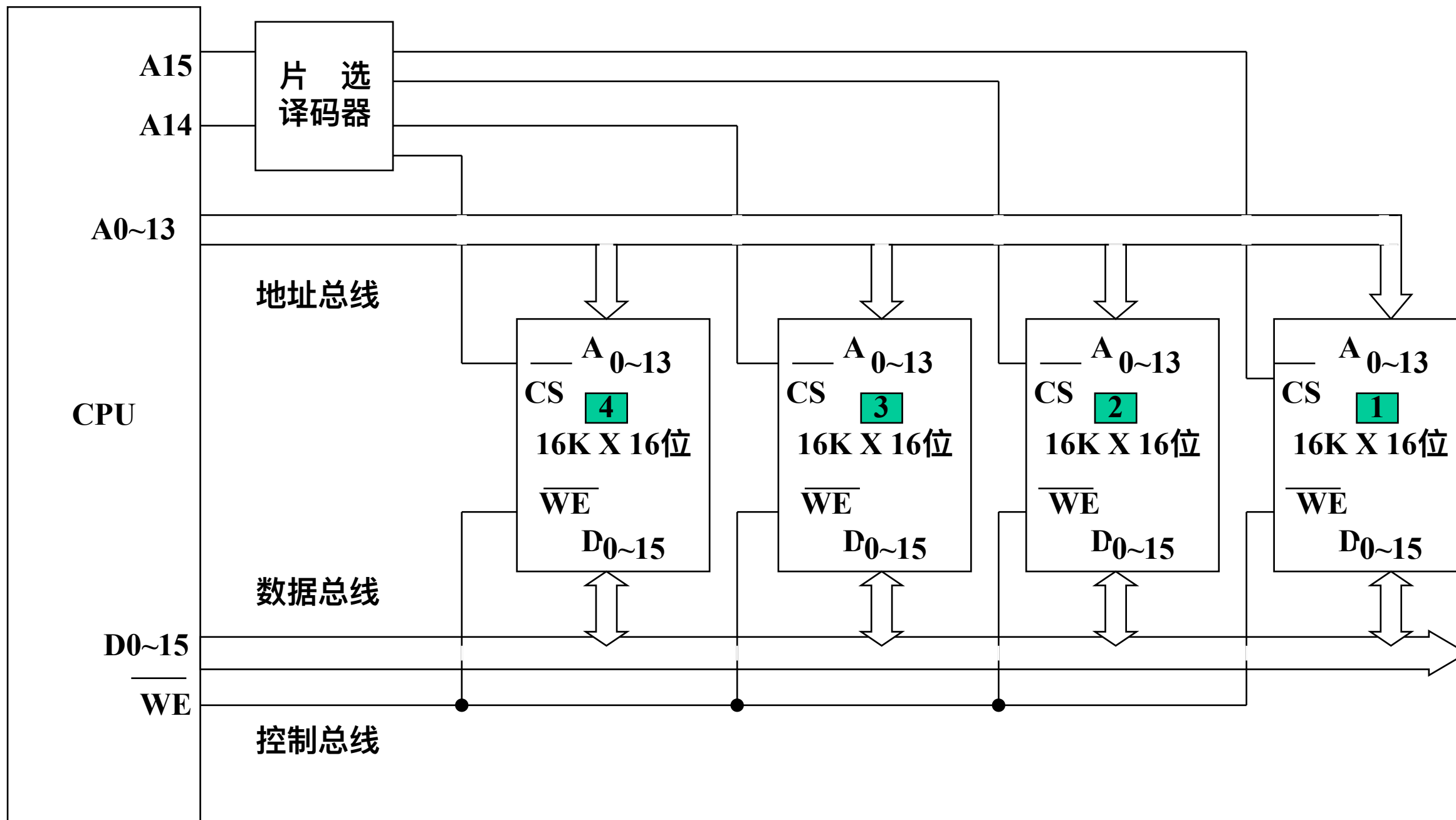
# 存储器的组合与扩充

- (1) 位扩展；
- (2) 字扩展；
- (3) 8位、16位和32位微机系统的内存组织；  
涉及地址线、数据线和控制线的连接。

# 存储宽度扩展:位扩展



# 存储深度扩充: 字扩展



# 五、总线技术

- 总线的分类和性能指标
- PC工业标准
- ISA
- EISA总线
- PCI总线
- 外部总线
  - SCSI
  - RS-232
  - USB

# 总线

- 总线

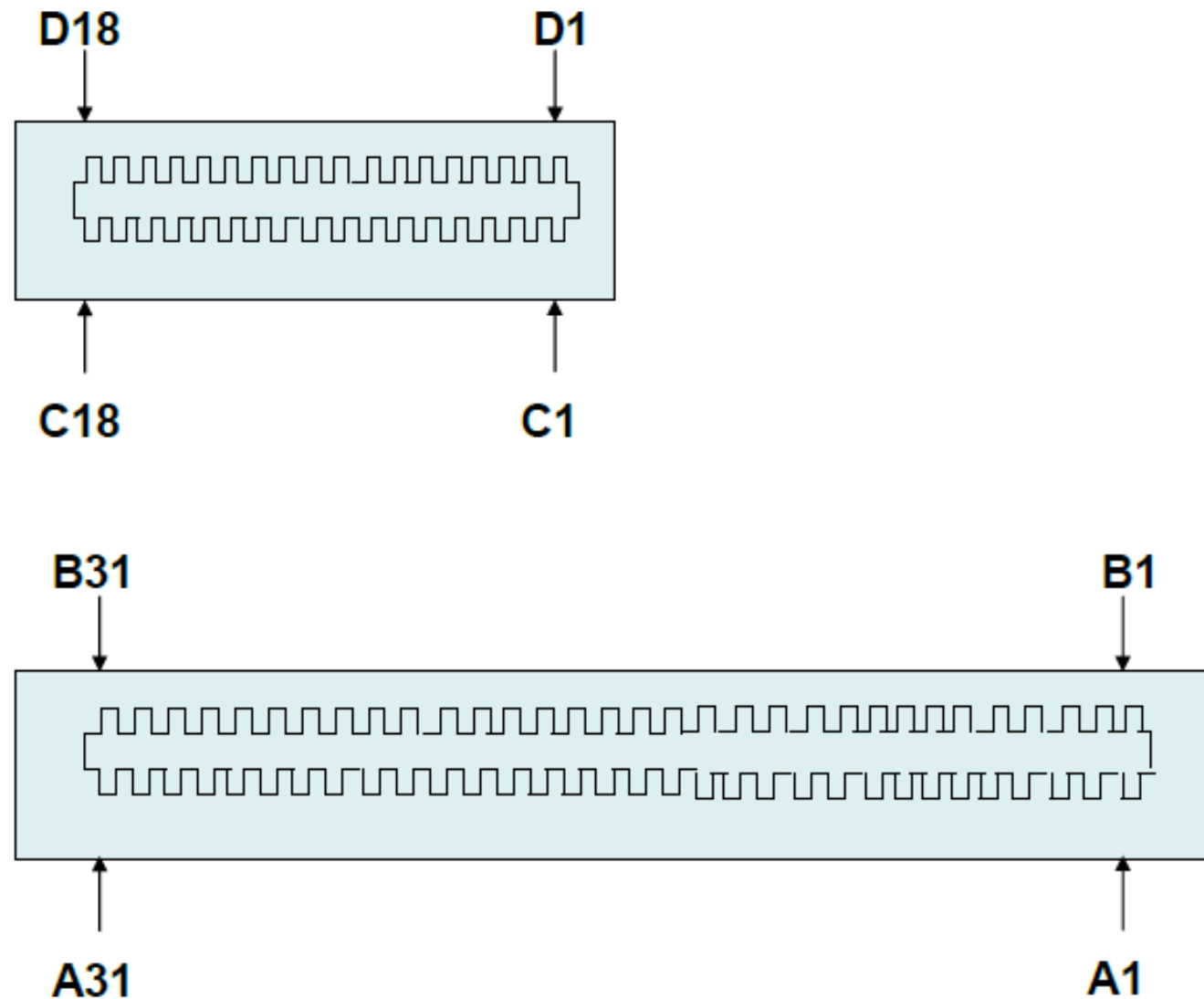
- 计算机两个或两个以上的模块(部件或子系统)之间相互连接与通信的公共通路
- 总线不仅仅是一组传输线，它还包括一套管理信息传输的规则(协议)
- 在计算机系统中，总线可以看成是一个具有独立功能的组成部件
- 通常包括一组信号线
  - 数据线和地址线，控制时序和中断信号，电源线和地线，备用线

# 总线标准

- **总线标准必须有具体和明确的规范，通常包括：**
  - **机械特性：**规定模块插件的机械尺寸，总线插头、插座的规格及位置等；
  - **电气特性：**规定总线信号的逻辑电平、噪声容限及负载能力等；
  - **功能特性：**给出各总线信号的名称及功能定义；
  - **规程特性：**对各总线信号的动作过程及时序关系进行说明。

# ISA总线

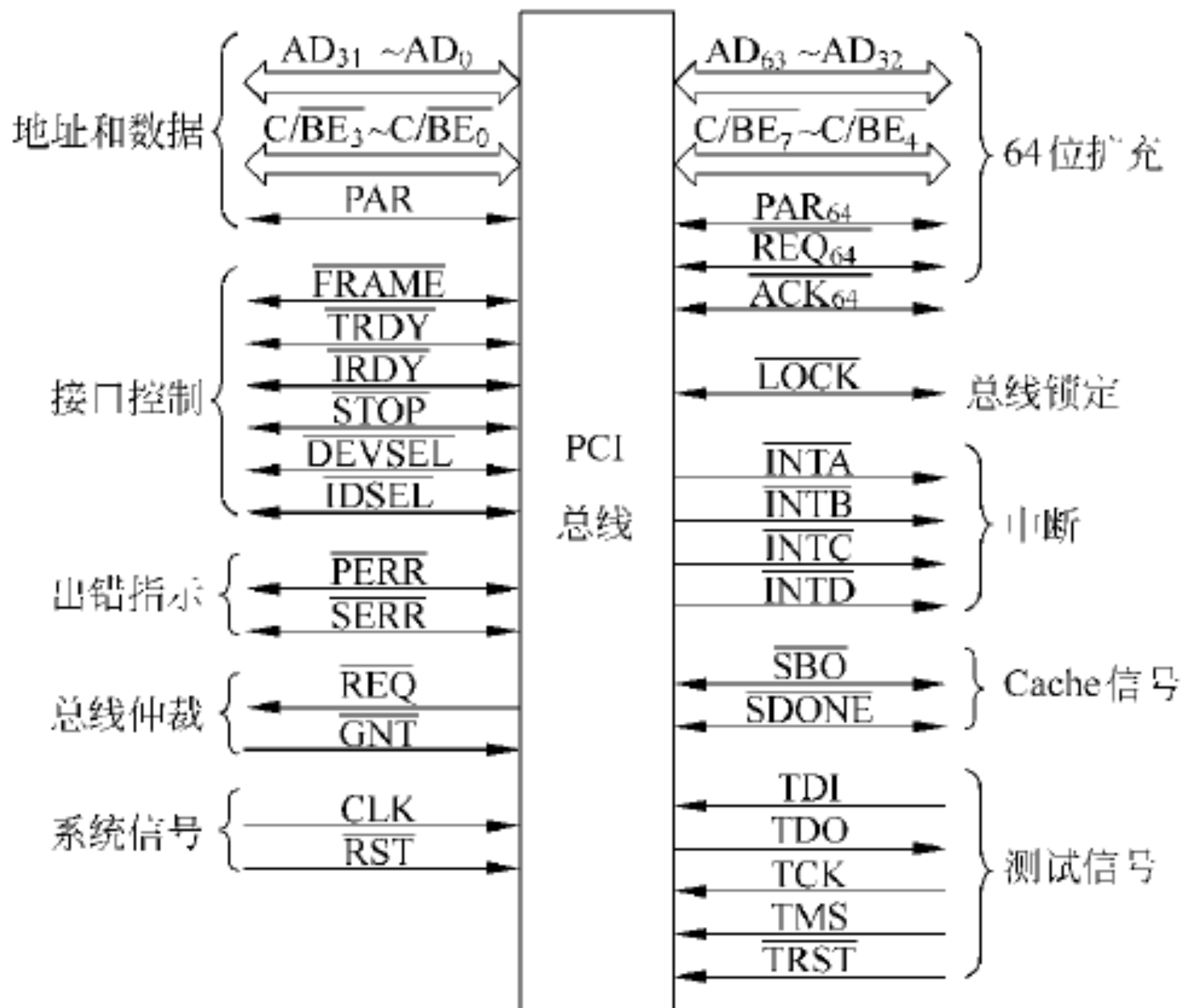
- ISA总线(Industrial Standard Architecture)即AT总线，它是在8位的XT总线基础上扩展而成的**16位**的总线体系结构。



# PCI总线

- **PCI总线(Peripheral Component Interconnect, 外围部件互连总线)**
  - 1991年由Intel公司首先提出, 并由PCI SIG(Special Interest Group)来发展和推广。
  - PCI SIG是一个包括Intel、IBM、Compaq、Apple和DEC等100多家公司在内的组织集团。
  - 1992年6月推出了PCI 1.0版
  - 1995年6月又推出了支持64位数据通路、66MHz工作频率的PCI 2.1版。
- 由于PCI总线先进的结构特性及其优异的性能, 使之成为现代微机系统总线结构中的佼佼者

# PCI 总线信号



# 六、I/O接口

- 接口定义和作用
- 信号和总线类型
- 接口部件的I/O端口与IO空间
- 接口的基本连接方式
- CPU与外设的数据传送方式：  
    程序查询方式、中断方式和DMA方式
- 并行通信与串行通信

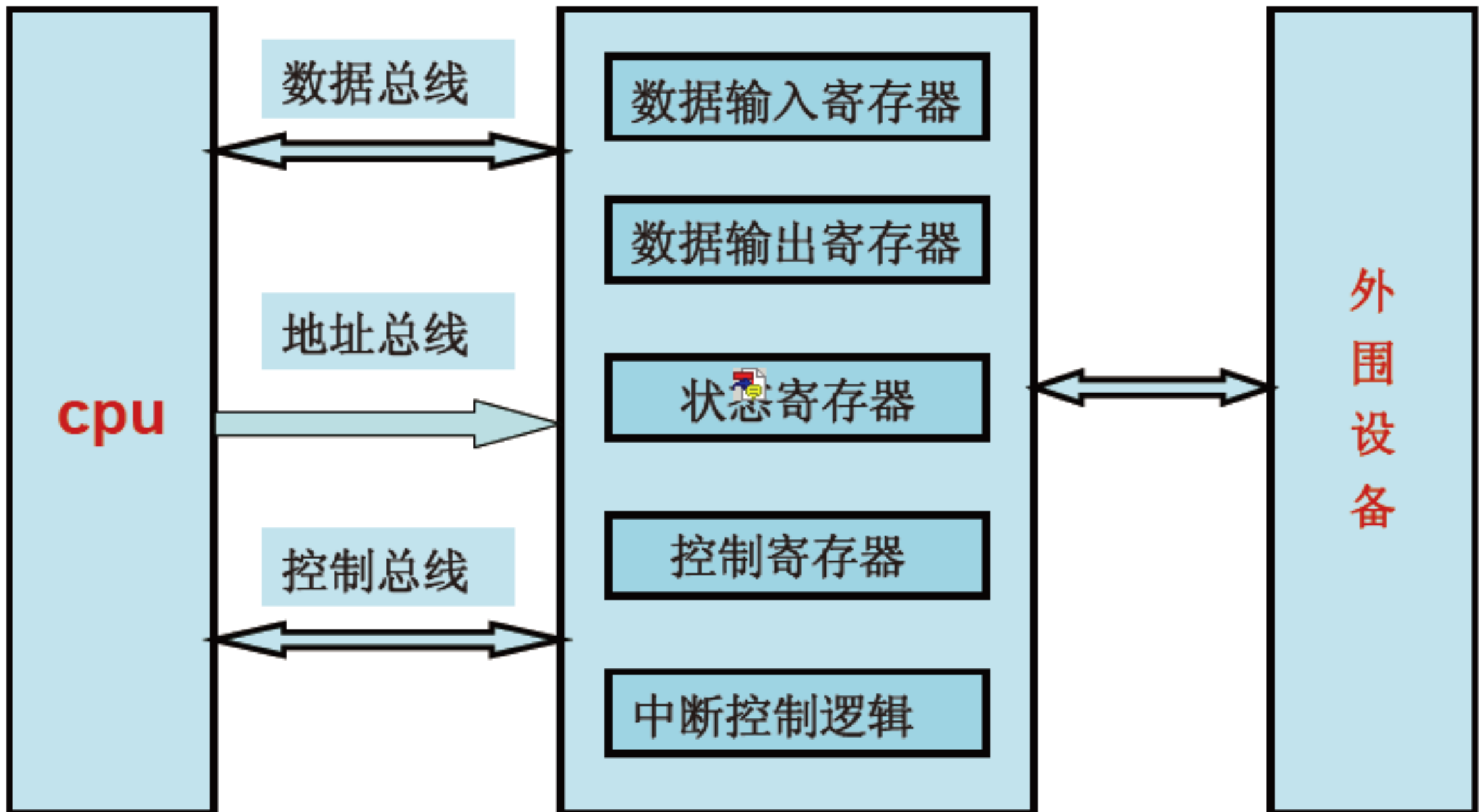
# 什么是接口

- I/O接口

- 与CPU和I/O设备相连，实现CPU与外设之间数据传输的电路，在总线和外设之间实现相容性变换并提供数据缓冲能力。
- 两个部分：
  - 对内：与总线相连，都很相似
  - 对外：与外设相连，差异较大

# 接口的基本结构

I/O接口



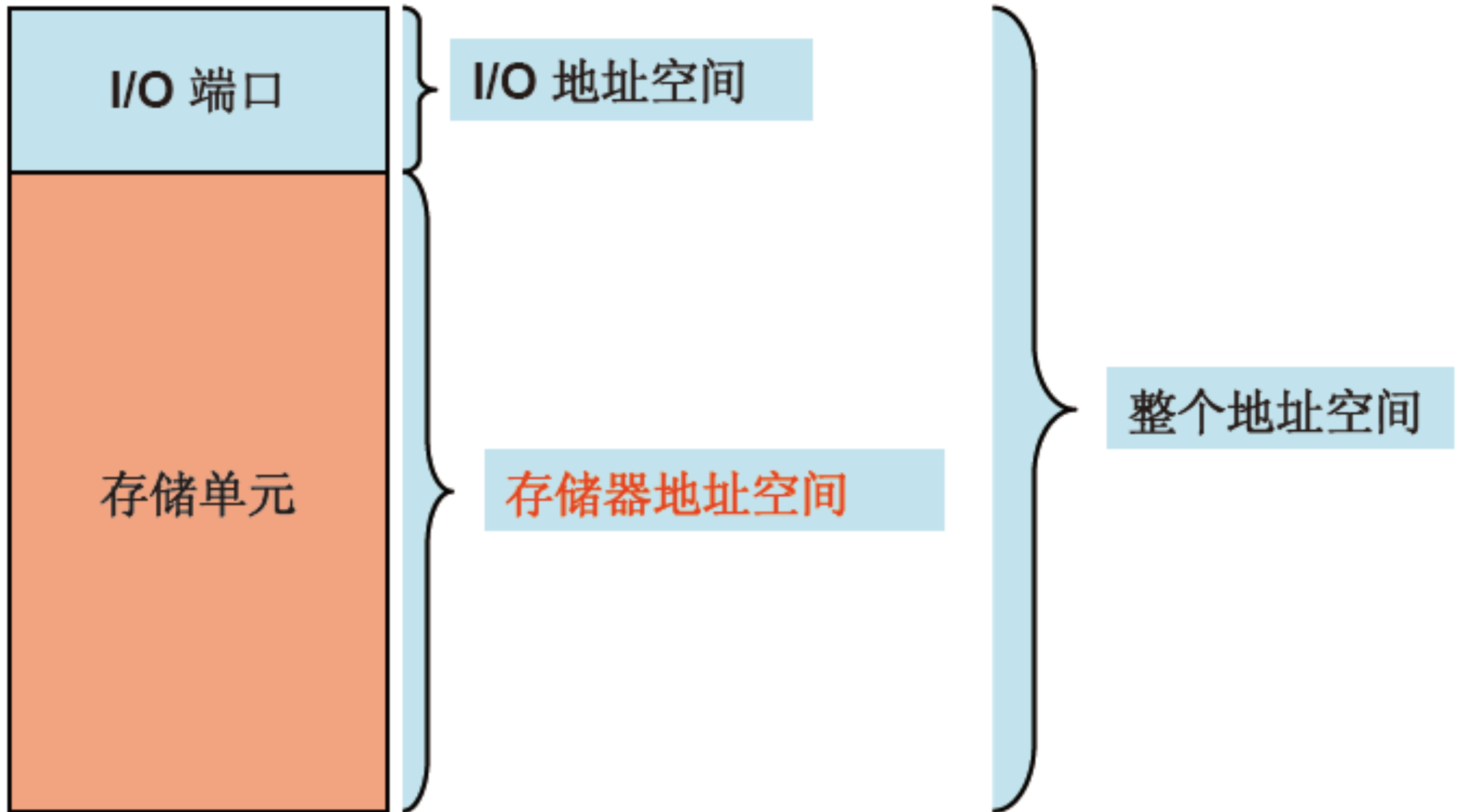
# 交换信息的类型

- 数据信息：
  - 数字量、模拟量、开关量；
- 状态信息：
  - 即反映外设当前工作状态的信息，输入装置是否准备好的信息；在输出时，输出装置是否空闲等状态信息；
- 控制信息：
  - 控制输入输出装置的启动或停止等。

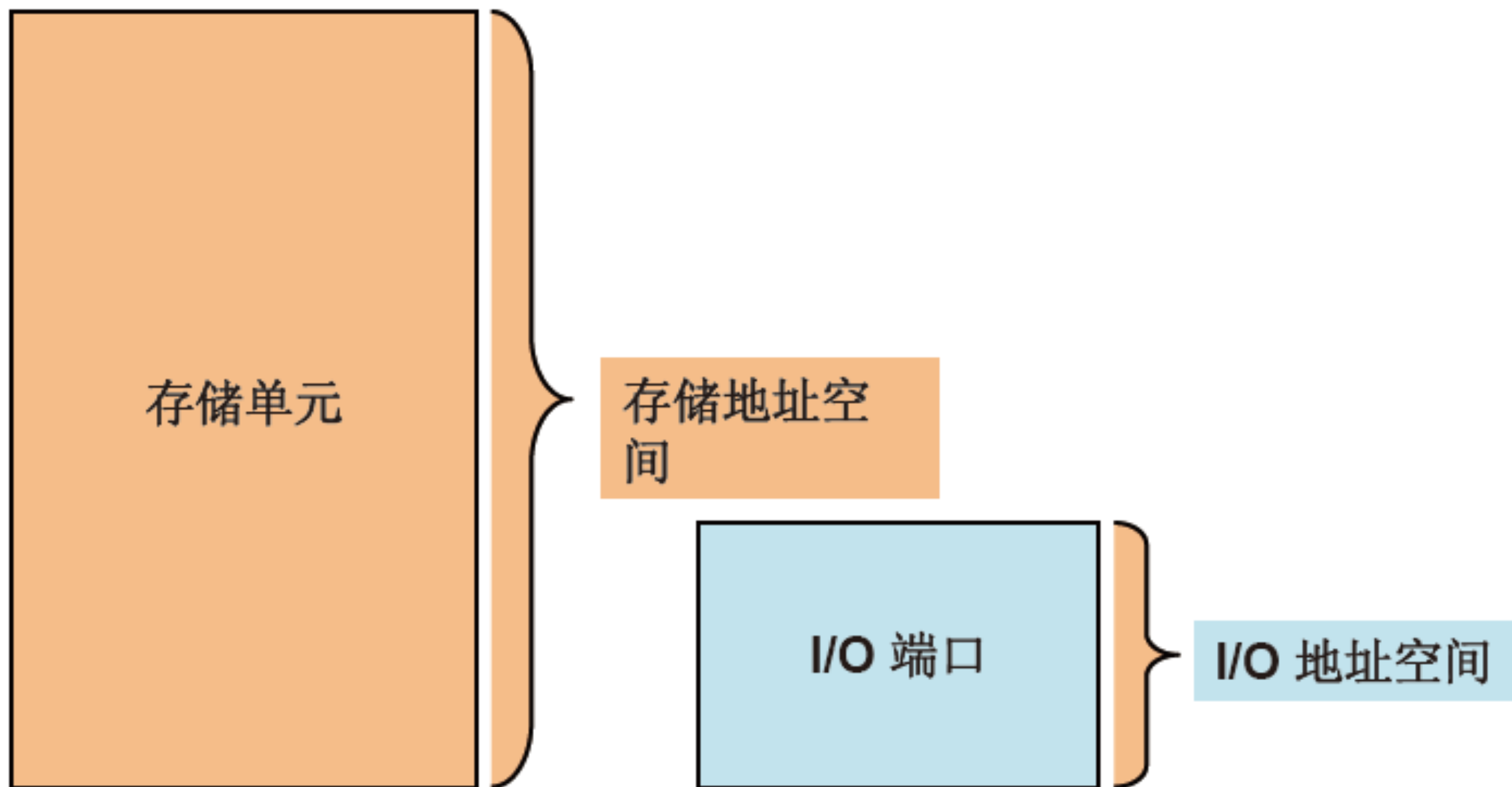
# 端口编址方式

- 输入输出接口包含一组称为I/O端口的寄存器。为了让CPU能够访问这些I/O端口，每个I/O端口都需有自己的端口地址(或端口号)。
- 在一个微型计算机系统中，如何编排这些I/O接口的端口地址，即所谓I/O端口的编址方式。
- 常见的I/O端口编址方式有两种：
  - 一种是I/O端口和存储器统一编址，也称存储器映像的I/O(Memory Mapped I/O)方式；
  - 另一种是I/O端口和存储器分开编址，也称I/O映像的I/O(I/O Mapped I/O)方式。

# 统一编址方式



# 单独编址



# CPU和外设之间的数据传送方式

主机与外设之间传送数据的方式大致可分为如下几种：

(1) 程序方式

分为：无条件传送和条件传送方式（查询方式）

(2) 中断传送方式

(3) 直接数据传送方式（DMA）

## (2) 中断传送方式

使用查询方式，CPU必须检测接口电路的状态寄存器，如果设备未准备好，CPU就要不断地查询，降低了CPU的运行效率；

中断方式：当外设作好传送准备后，主动向CPU请求中断，CPU响应中断后在中断处理程序中与外设交换数据。若外设未准备好，CPU可以执行其他程序，提高了CPU的利用率；

每条指令完成后，CPU均可响应中断，因此当设备准备好时，可及时与CPU交换数据，提高了实时性。

### (3) DMA传送方式

DMA=Direct Memory Access—直接存储器访问

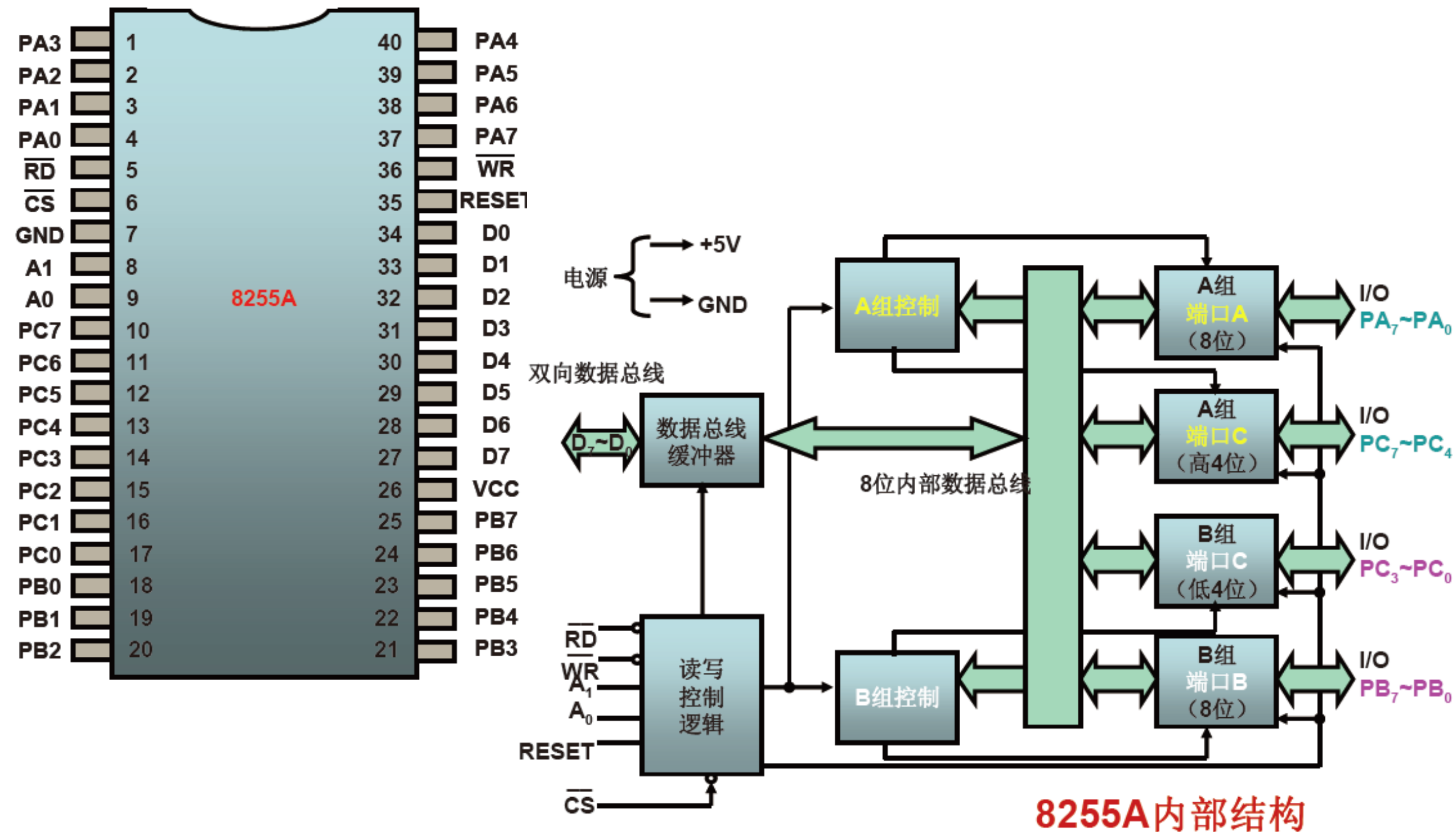
对于高速外设（如磁盘、高速A/D），中断方式不能满足数据传输速度的要求；

DMA方式是一种由专门的硬件电路执行I/O的数据传送方式，它可以让外设接口直接与内存进行高速的数据传送，而不必经过CPU。这种专门的硬件电路称为DMA控制器，简称DMAC。

# 七、并行技术与 8255A

- 实验要求
- 硬件原理和电路连接
- 8255、七段码管、373锁存器
- 控制流程
- 程序实现
- 查询方式

# 8255A结构及功能



# 八、中断技术与8253

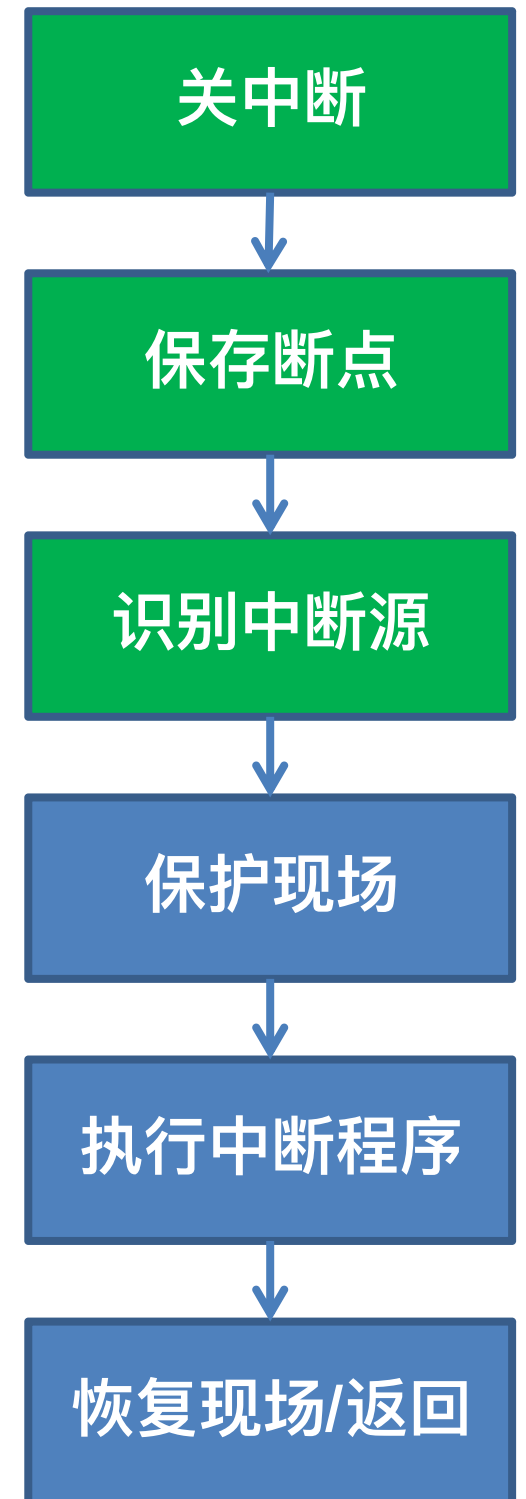
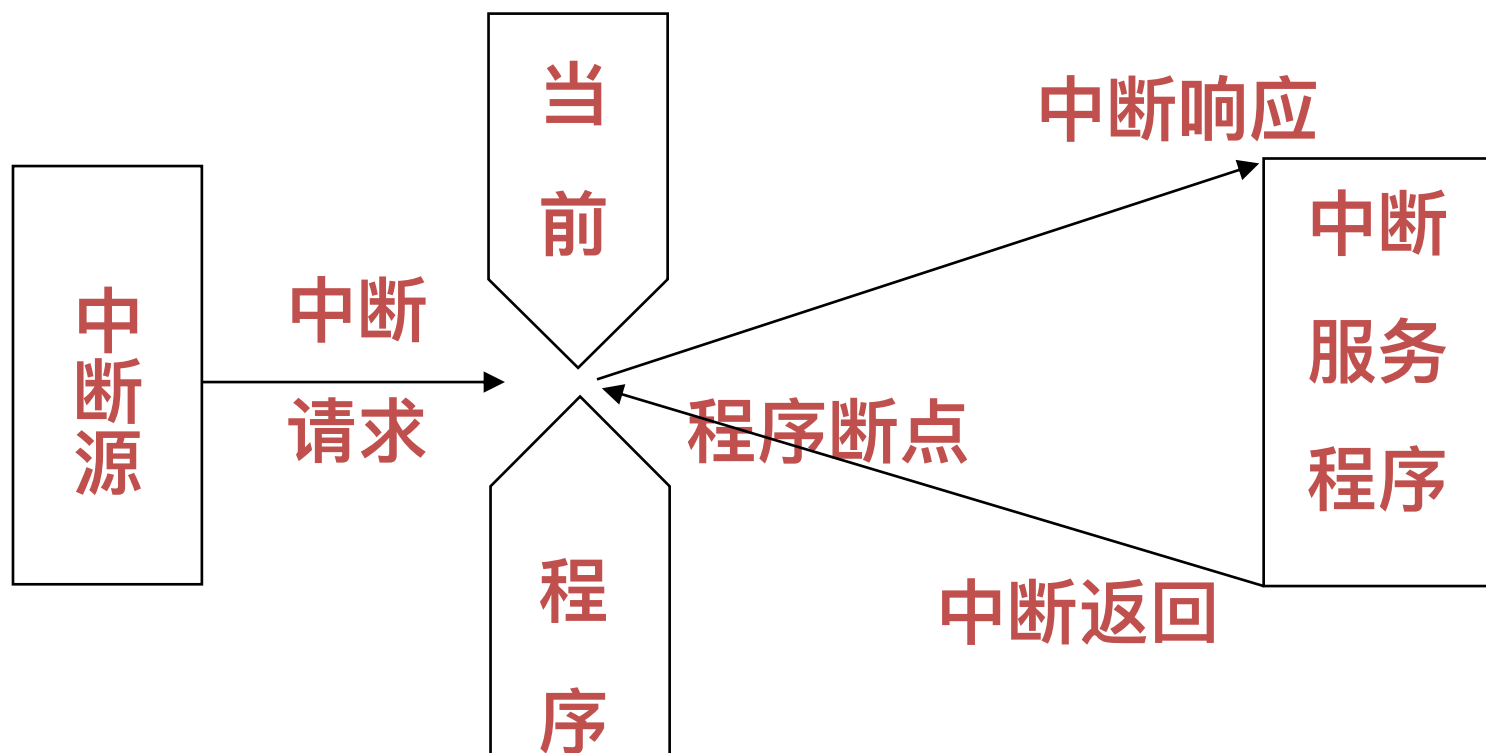
- 中断技术
- 中断控制器8259A
- 定时与计时、8253

- 实验
- 硬件设计
- 流程控制
- 程序实现

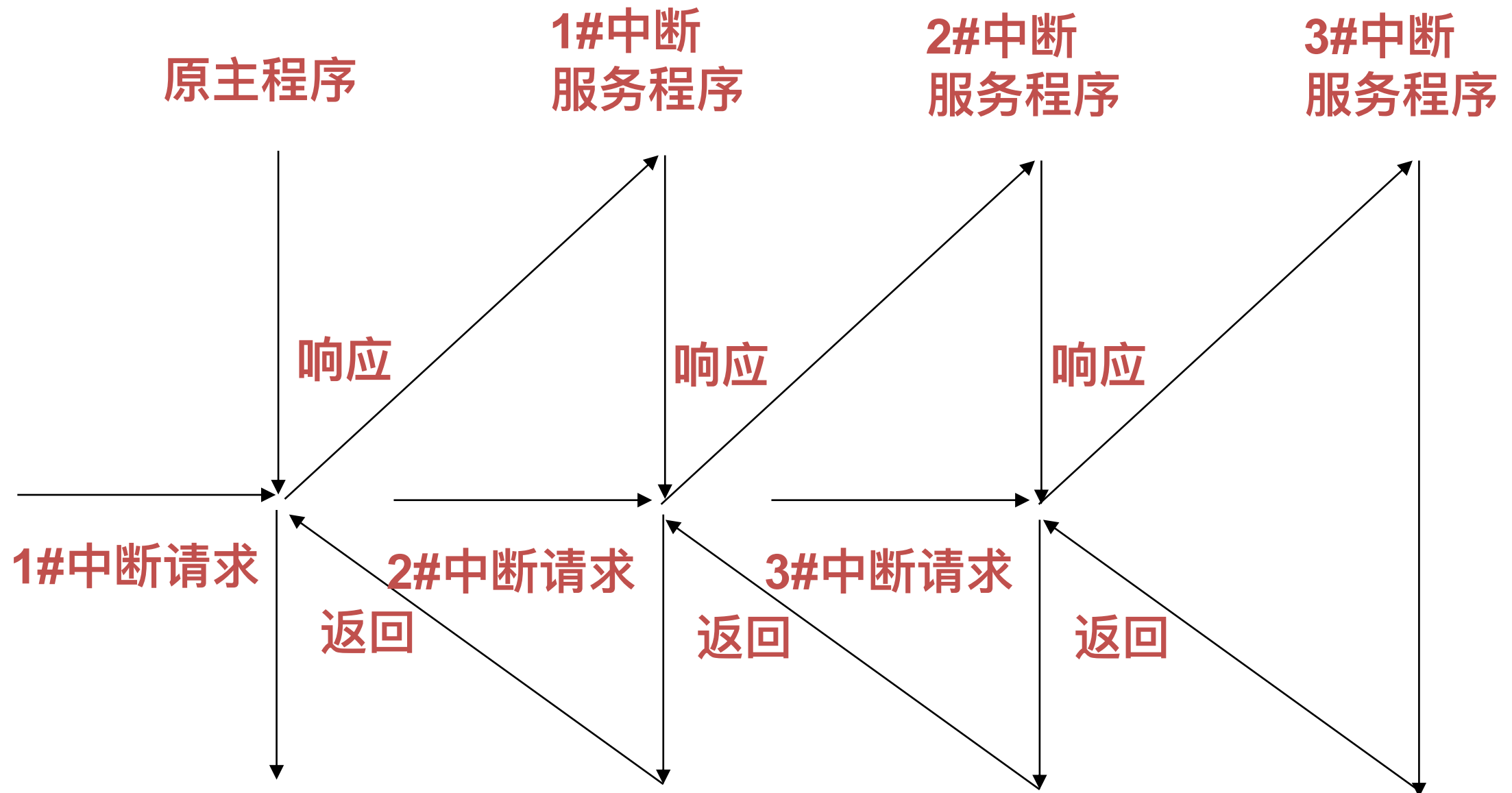
中断程序设计（中断向量表修改、8259开中断、中断服务子程序）、初始化

# 中断技术

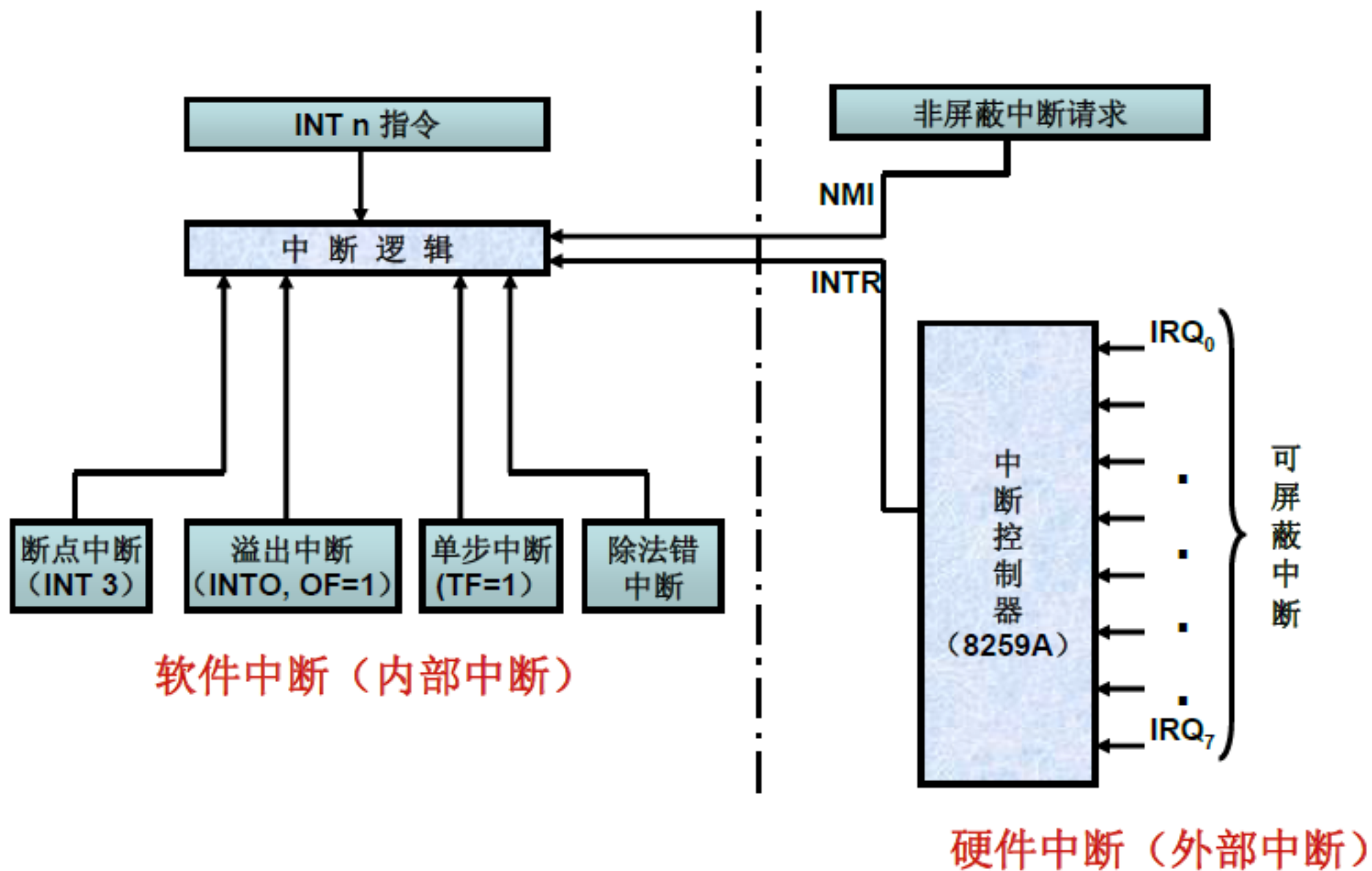
# 中断处理过程



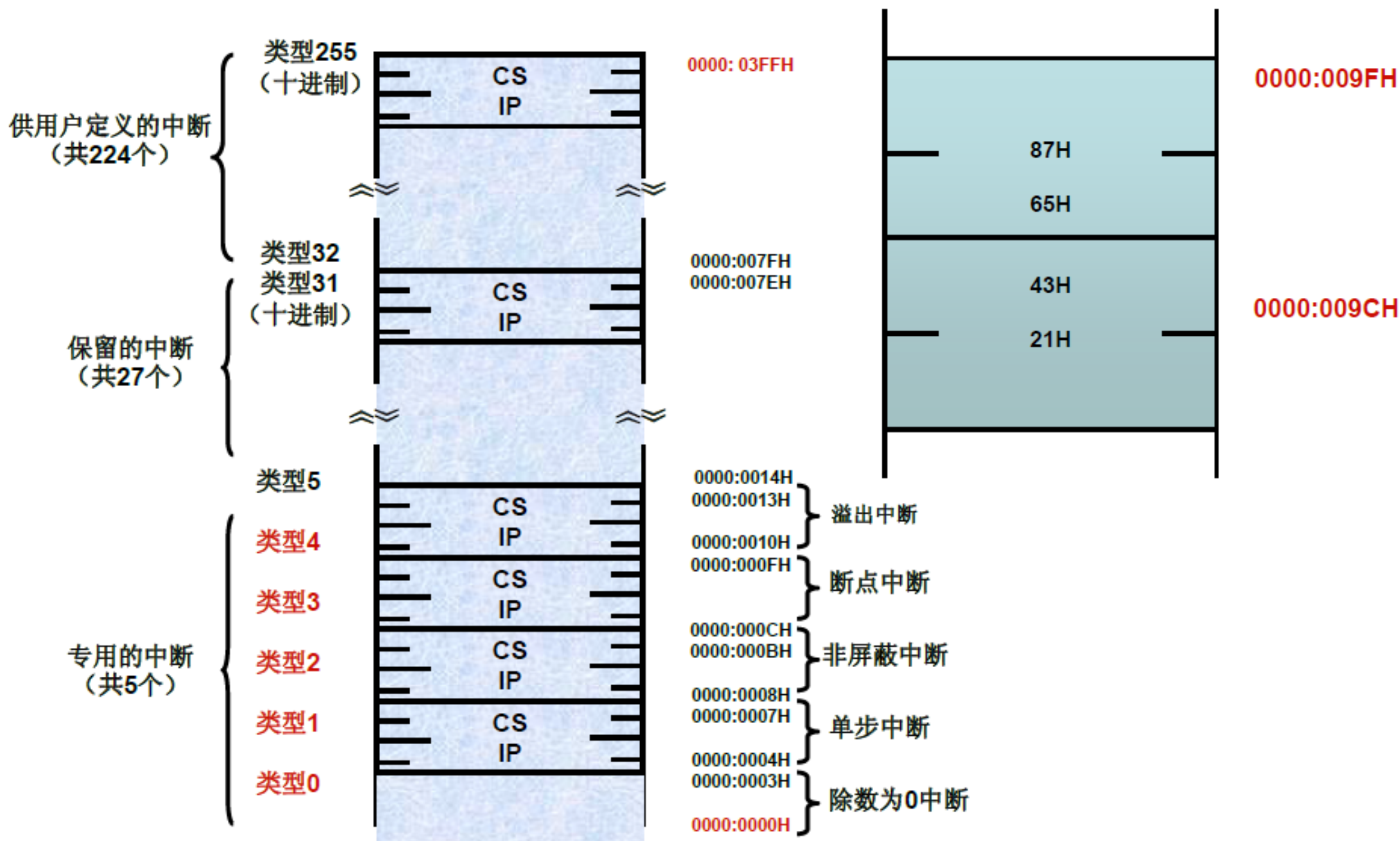
# 中断嵌套



# 8086实模式中断和处理



# 中断向量表



# 外部中断

- 由外部的中断请求信号启动的中断，称为外部中断,也称硬件中断。
- 80x86 CPU为外部中断提供两条引线，即NMI和INTR，用来输入中断请求信号。

# 非屏蔽中断

- 从NMI引脚进入的中断为非屏蔽中断，它不受中断允许标志IF的影响。
- 非屏蔽中断的类型码为2，因此，非屏蔽中断处理子程序的入口地址存放在08H、09H、0AH和0BH这4个字节单元中。

# 内部中断/软中断

- 内部中断也称软件中断。
- 它是由于CPU执行了INT n(含INT 3)、INTO指令，或者由于除法出错以及进行单步操作所引起的中断，主要包括INT n指令中断、断点中断、溢出中断、除法错中断以及单步中断。

# 8259A及其应用

# 九、串行通信与8250

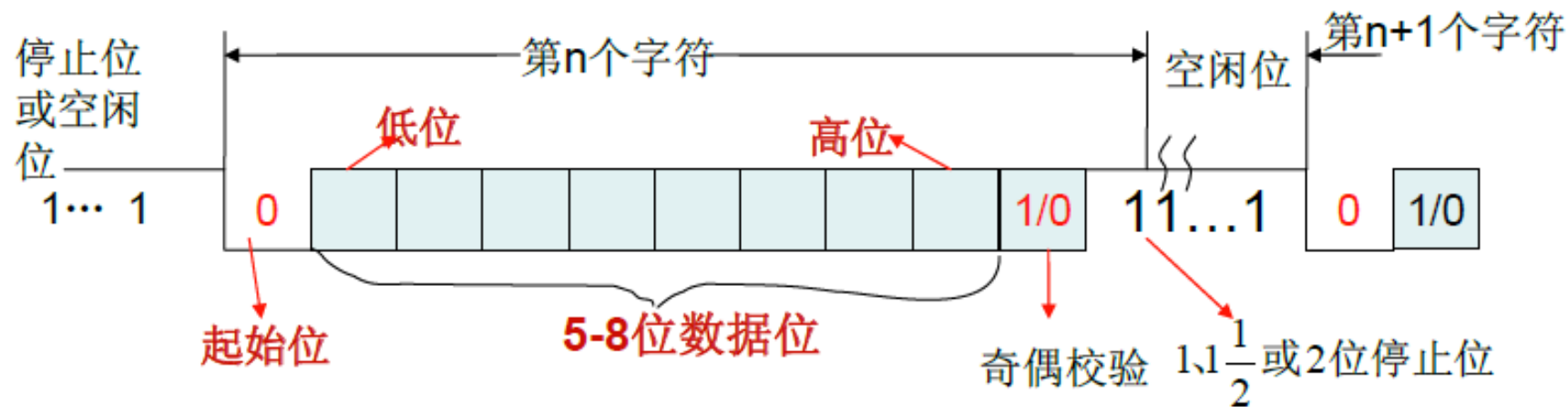
- 串行接口和串行通信
- 可编程串行通信接口8250A
- 实验

查询方式： 发送、接收

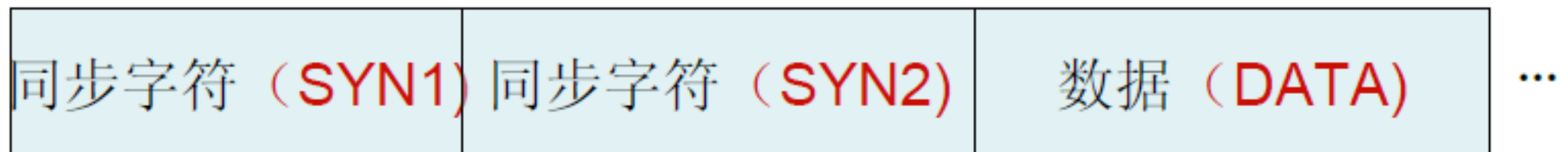
中断方式： 发送、接收

# 异步与同步

- 异步方式
  - 帧

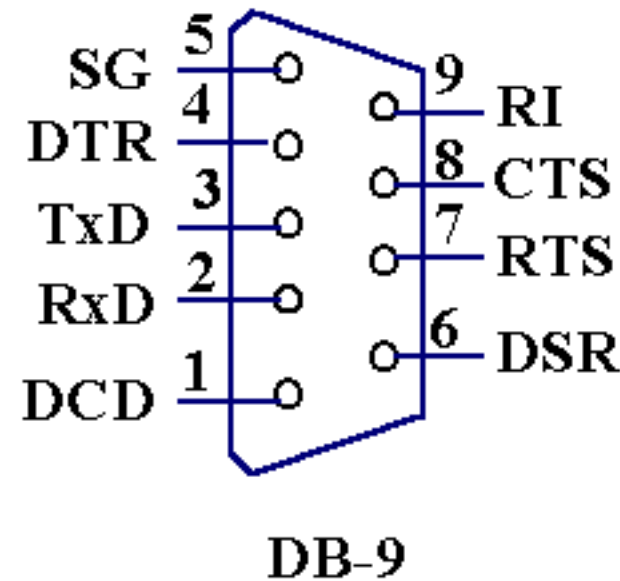
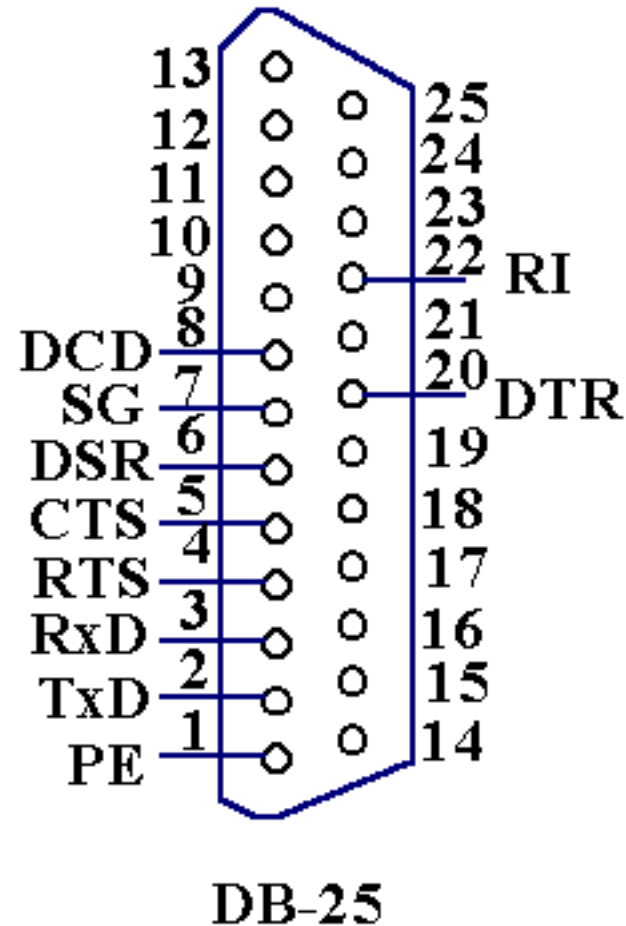


- 同步方式



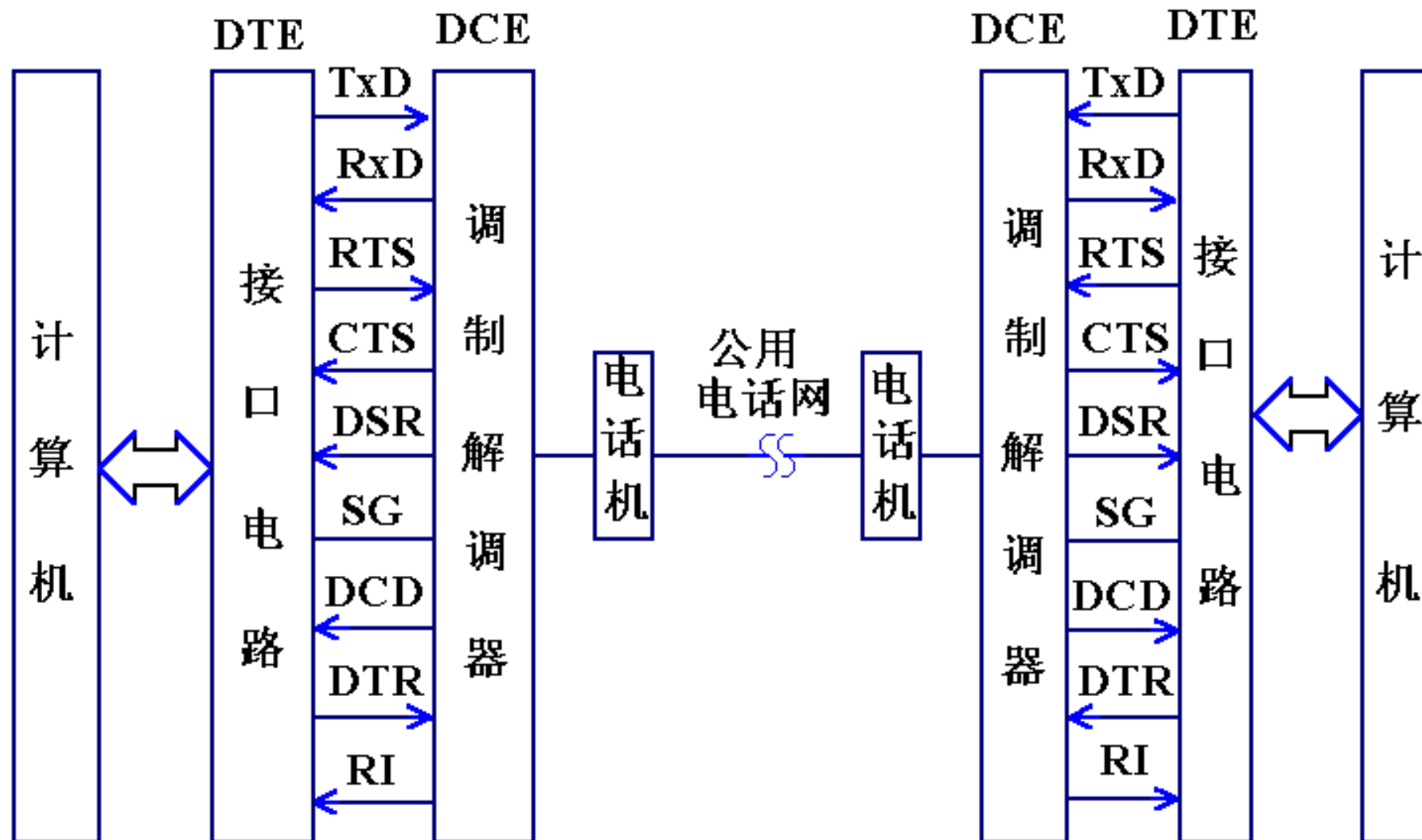
# 串行接口标准RS-232

- 两个问题
  - 计算机与外设共同遵守的约定
  - 按接口设计计算机与外设间的接口电路



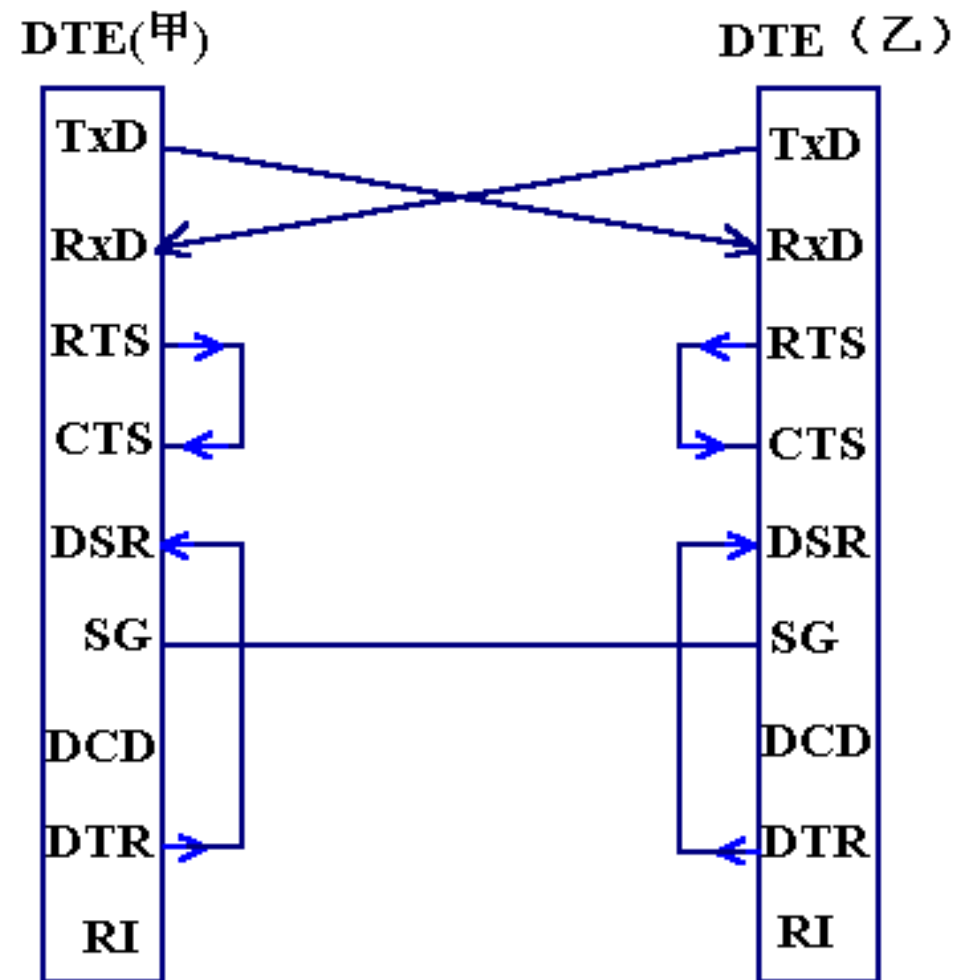
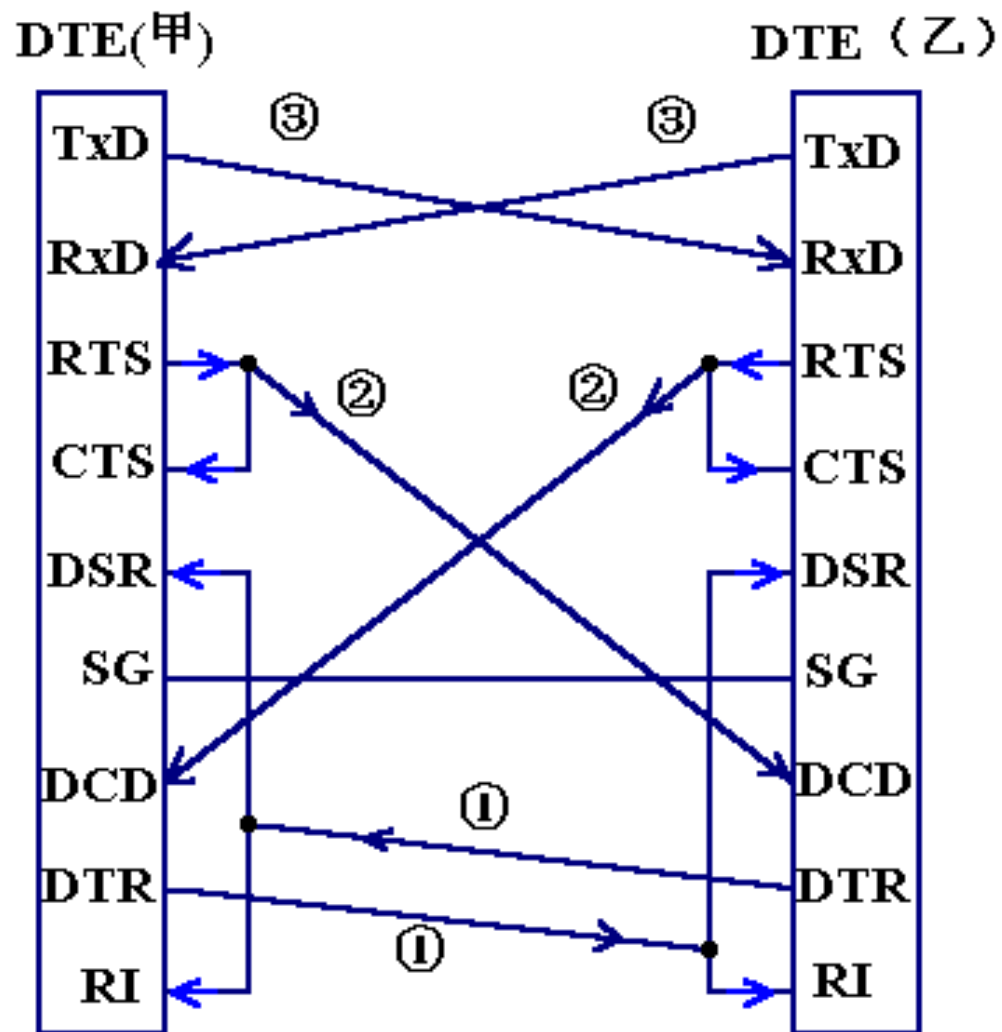
# RS-232的连接方式

- 使用Modem



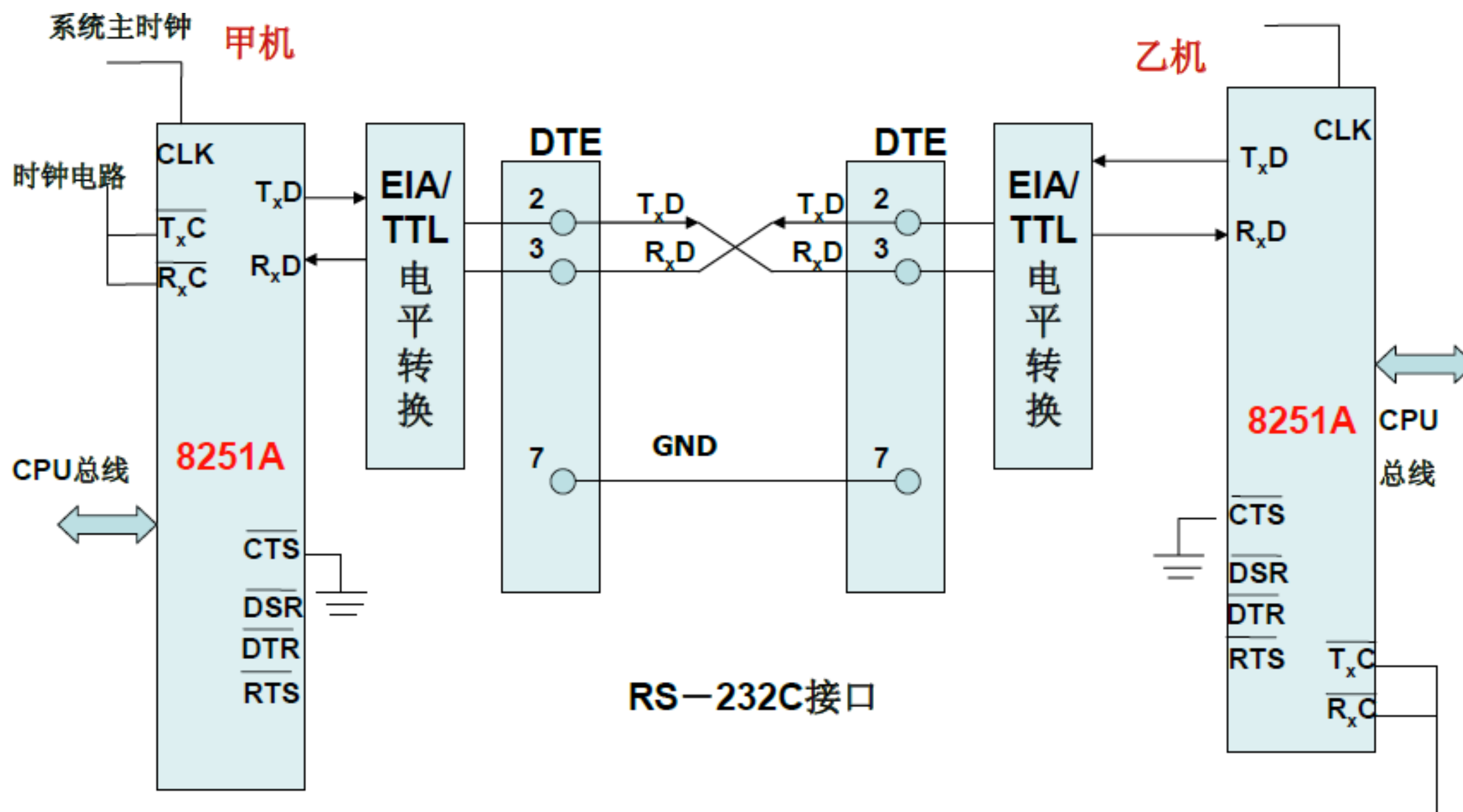
# RS-232的连接方式

- 无Modem



# 应用举例

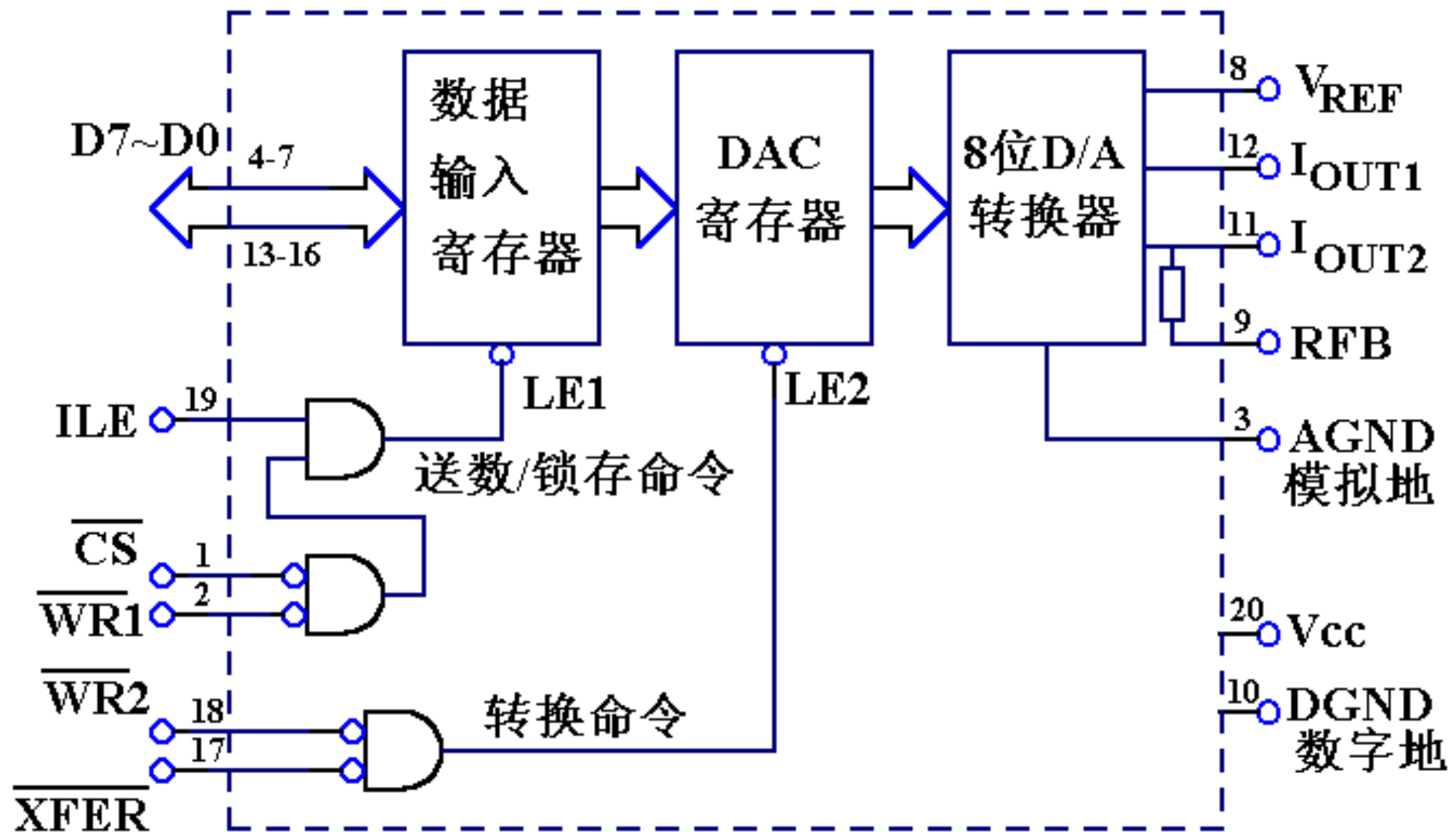
- 利用8251A实现相距较近（不超过15米）的两台微机通信



# 十、AD/DA技术

- 实验要求
- AD:中断方式
- DA:查询方式

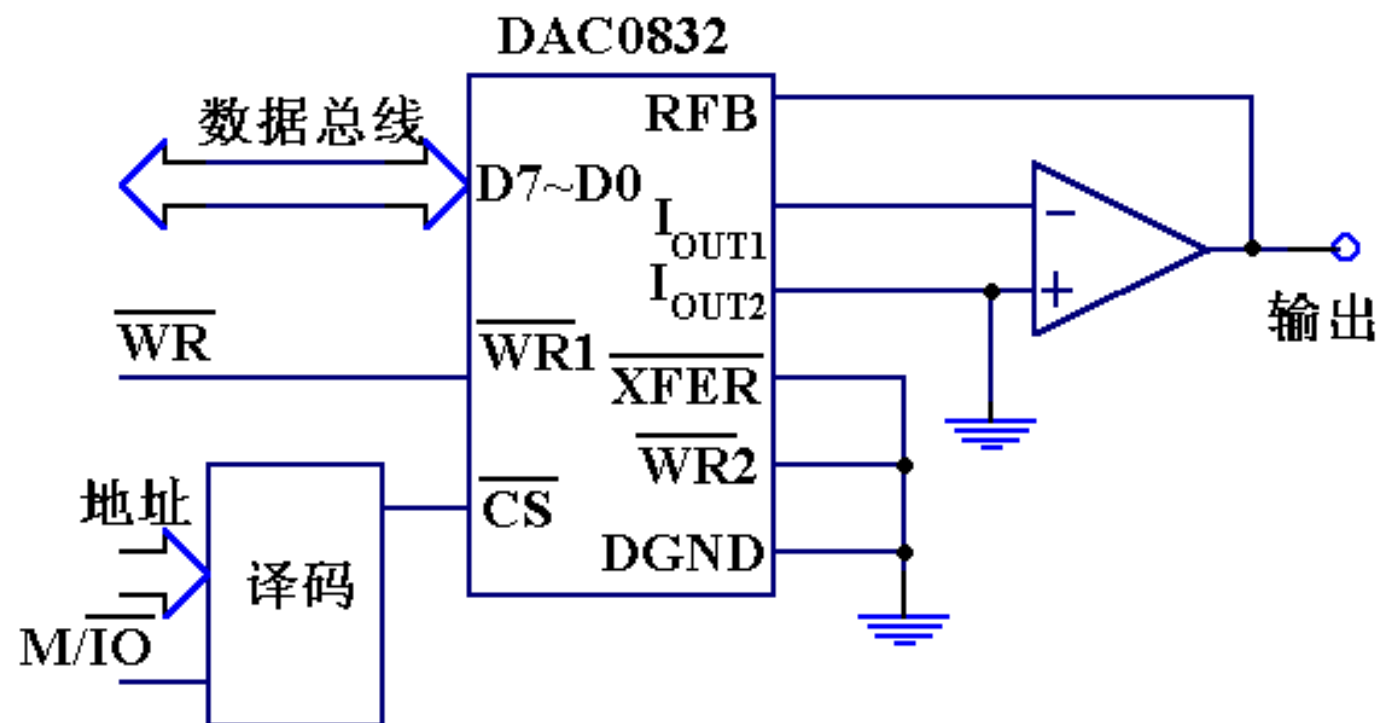
# DAC0832



- 内部有两级输入锁存器
  - 输入寄存器和DAC寄存器
- 有三种工作方式
  - 双缓冲工作方式
  - 单缓冲工作方式
  - 直通工作方式
- 双缓冲工作方式优点
  - 转换输出模拟信号的同时，输入新的数据，提高速度
  - 可实现多个模拟输出通道同步输出

# DAC0832单缓冲工作方式

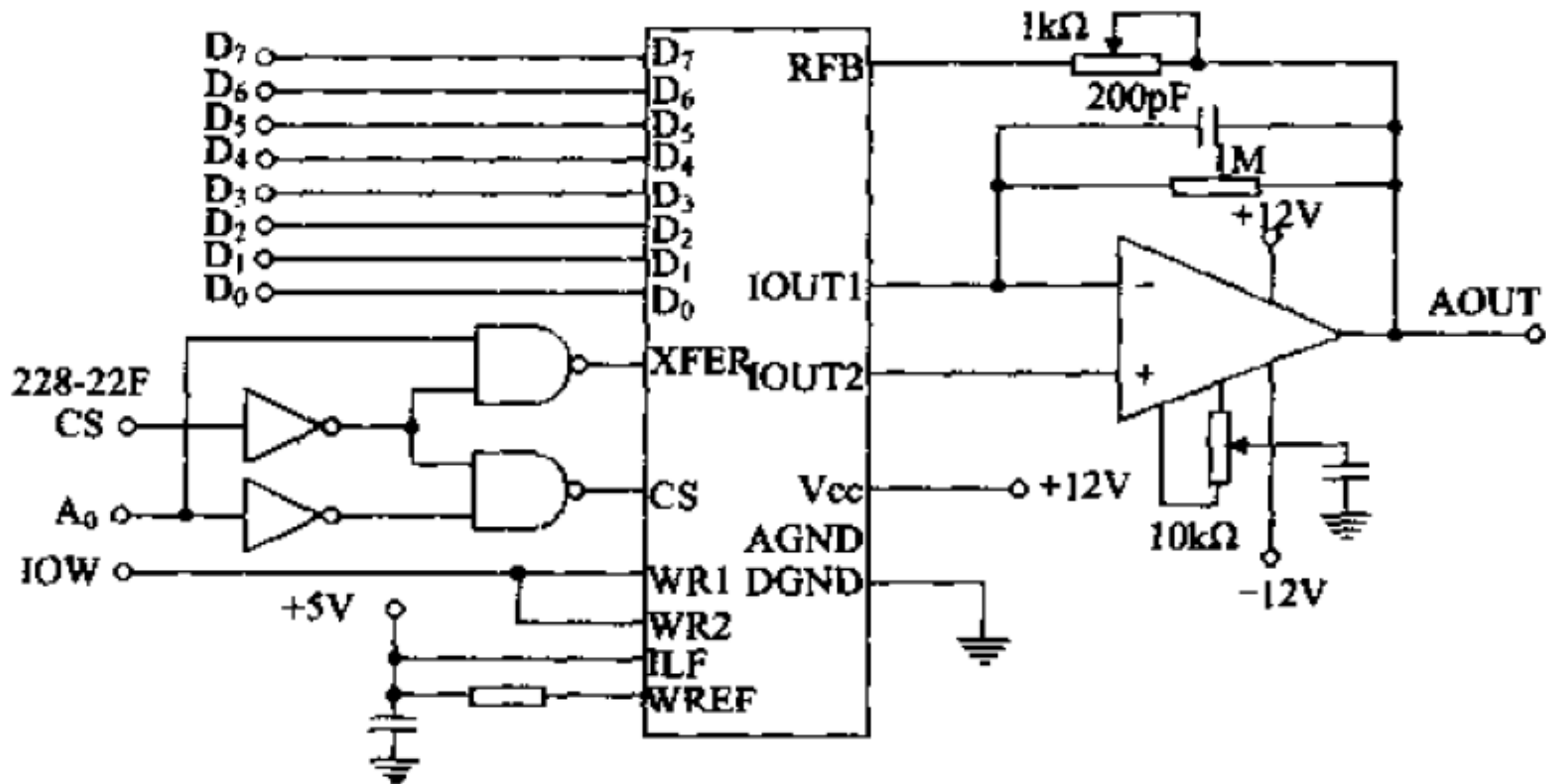
DAC0832的外部连接



设D/A转换端口号为  
PORTDA，设需转换的  
数据放在1000H单元，则  
D/A转换程序为：

```
MOV BX, 1000H
MOV AL, [BX]
MOV DX, PORTDA
OUT DX, AL
```

# DAC0832双缓冲工作方式



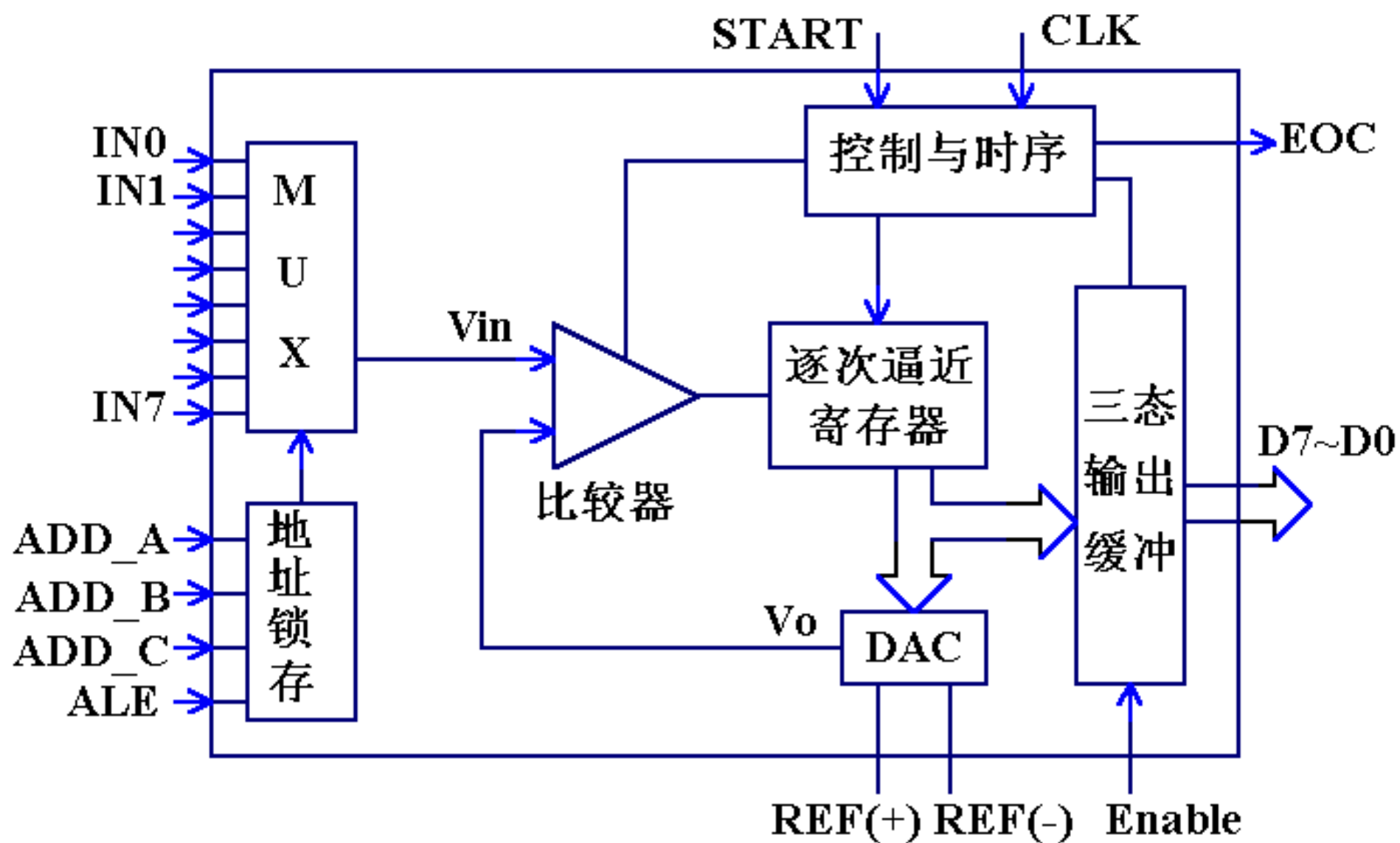
# DAC0832双缓冲工作方式

设CS由A9~A1经译码产生，DAC的地址范围是228-22FH，实际只使用228H和229H两个地址。在CPU执行OUT指令时，若A0=0，DAC0832内部LE1有效，数据总线上的值（AL）送入数据输入寄存器；若A0=1，DAC0832内部LE2有效，数据输入寄存器的值送DAC寄存器。

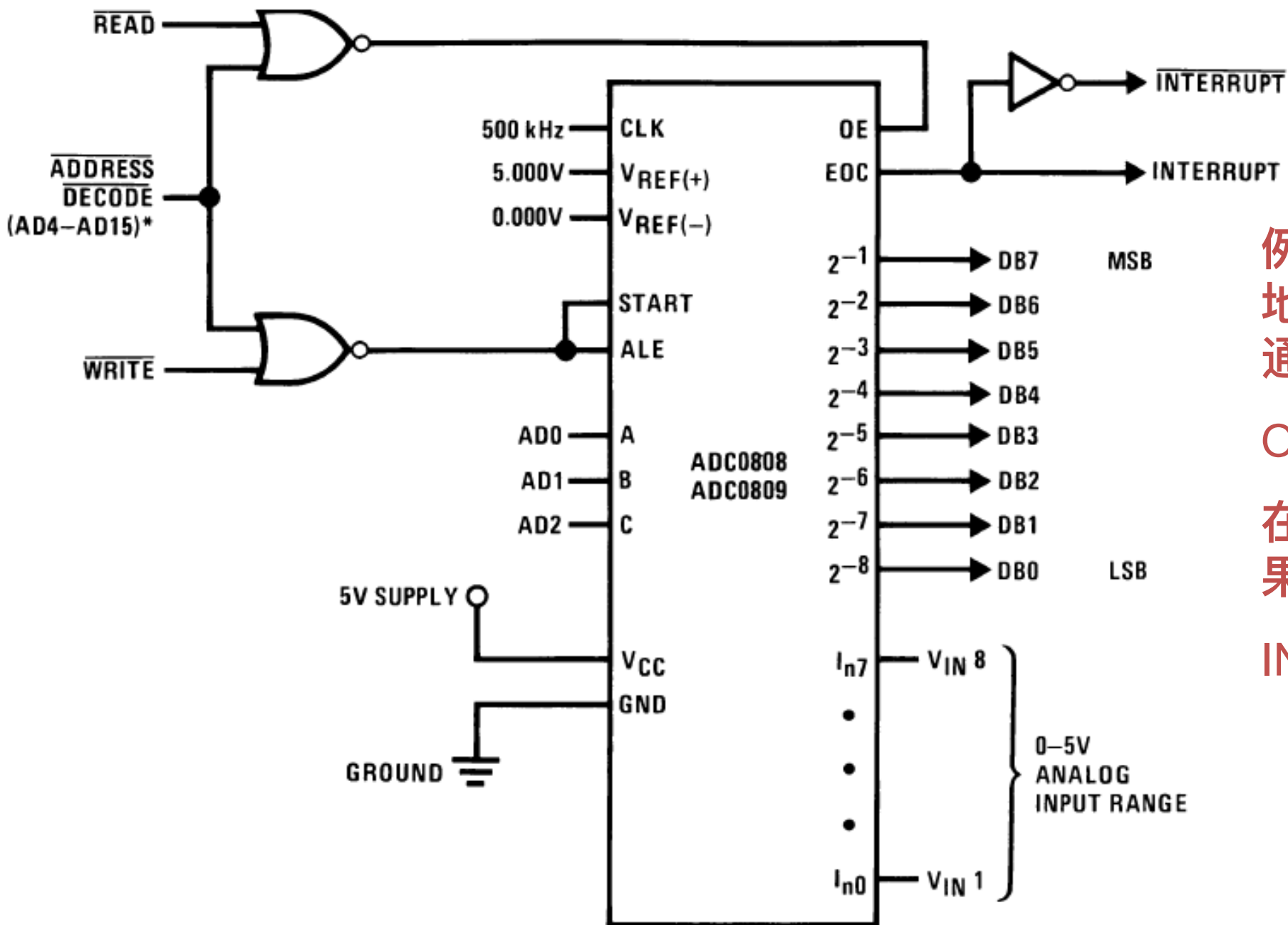
```
A0832 EQU 228H
MOV    DX, A0832+0    ; A0=0
OUT     DX, AL         ; AL的值为待转换的数字
MOV     DX, A0832+1    ; A0=1
OUT     DX, AL         ; AL的值无关
```

# ADC0809

ADC0809内部框图



# ADC 0809与8088接口电路



例：设8路信号模拟输入地址为70~77H，对模拟通道2的转换命令为：

OUT 72H, AL

在中断程序中读转换结果的命令为：

IN AL, 72H

**答疑：16周四下午3：10，联系教室  
其他需要，请课代表联系集体答疑  
直接联系我**

信息与电子学院：张 笈

EMAIL:zhangji@bit.edu.cn

TEL: 13910751988

祝大家取得好成绩！