

课程编号：103051207 北京理工大学 2019 — 2020 学年 第 二 学期

2018 级 数字电路 A 课程试卷 A 卷

开课学院： 信息与电子学院 任课教师：

试卷用途： ☐ 期中 ☒ 期末 ☐ 补考

考试形式： ☒ 开卷 ☐ 半开卷 ☐ 闭卷

考试日期： 2020.06.07 9:50-11:50 所需时间： 120 分钟

班级： 学号： 姓名：

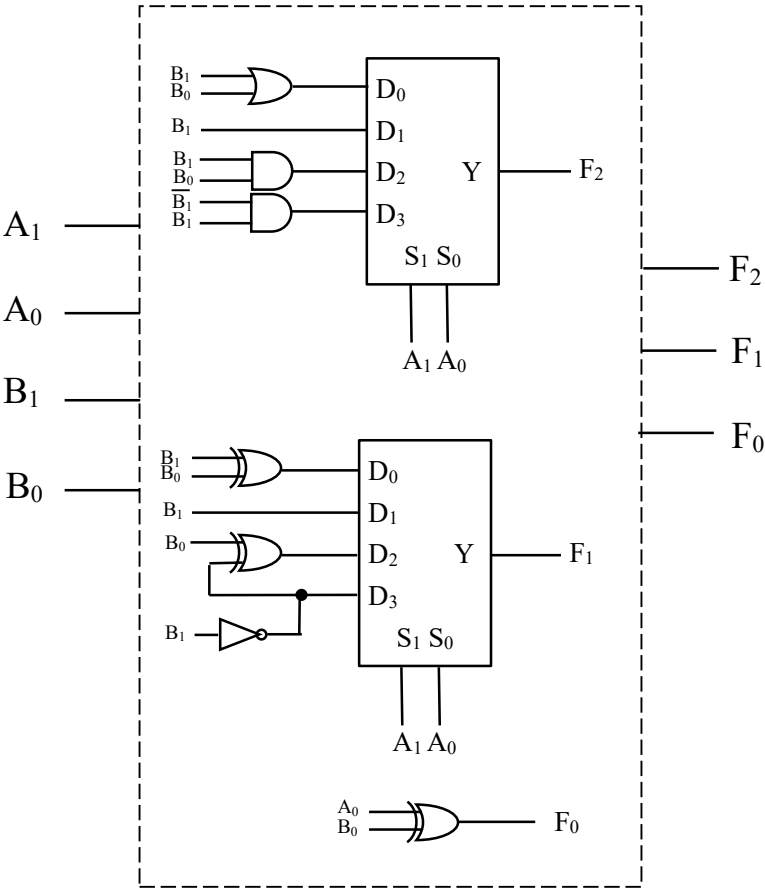
考生承诺：“我确认本次考试是完全通过自己的努力完成的。”

考生签名：

题序	一	二	三	四	五	六	总分
满分	20	20	25	20	10	5	100
得分							
评卷人	丁志杰	孙磊	卢继华	张延军	赵宏图	张延军	

一、(20 分) 图题一虚框内为某逻辑电路的逻辑图，虚框外标明了其输入、输出变量。试按要求分析该电路。

1. 写出该电路的输入、输出变量； (3 分)
2. 写出该电路的输出表达式； (6 分)
3. 列出该电路的真值表； (8 分)
4. 说明该电路的功能。 (3 分)

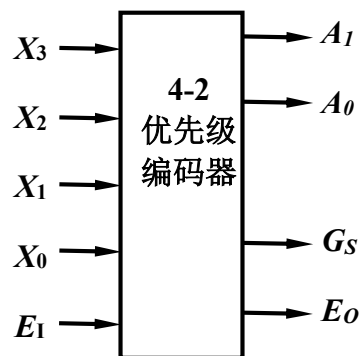


图题一． 某组合电路逻辑图

二、(20 分) 一个 4-2 优先级编码器的逻辑符号如图题二所示，所有的输入、输出信号均为高电平有效。 $X_3 \sim X_0$  四个输入信号按优先级顺序从高到低依次为  $X_3$ 、 $X_2$ 、 $X_1$  和  $X_0$ 。 $A_1$ 、 $A_0$  为两位编码输出信号( $A_1$  为最高位)。 $A_1A_0$  对应输入信号  $X_3$ 、 $X_2$ 、 $X_1$  和  $X_0$  的编码输出分别是“11”、“10”、“01”和“00”。 $E_1$  是输入使能信号，当它有效时允许编码器工作，当它无效时禁止编码器工作，此时无论  $X_3 \sim X_0$  四个输入信号为何值， $A_1A_0$  均为“00”。当编码器被使能且  $X_3 \sim X_0$  四个输入信号全都无效时， $A_1A_0 = “00”$ 。 $G_S$  是指示性输出信号，当编码器被使能且  $X_3 \sim X_0$  中出现有效的输入信号时， $G_S$  有效，否则  $G_S$  就无效。 $E_0$  是输出使能信号，当编码器被允许工作且  $X_3 \sim X_0$  中无有效的输入信号时， $E_0$  有效，否则  $E_0$  就无效。

试按如下要求设计此优先级编码器：

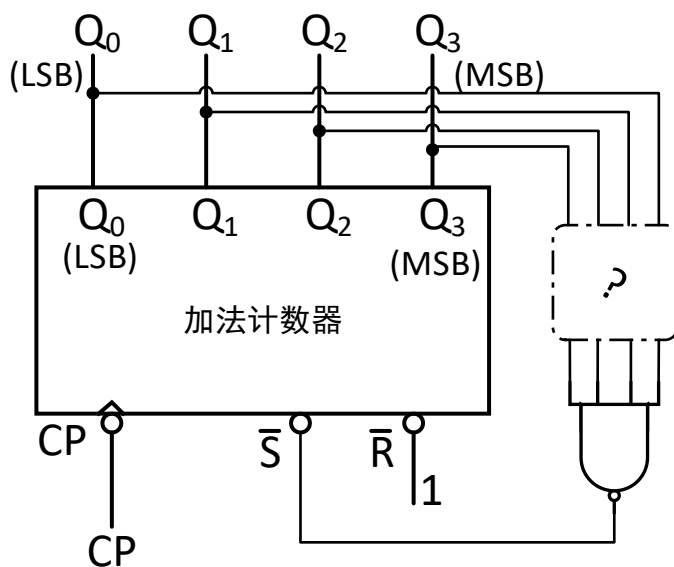
1. 列出这个优先级编码器的功能表。(6 分)
2. 写出输出信号  $A_1$ 、 $A_0$ 、 $G_S$  和  $E_0$  的逻辑表达式。(8 分)
3. 给定一片 74LS153、两个“非”门、一个两输入“或”门和一个两输入“与”门。用这些器件实现输出信号  $A_1$ 、 $G_S$  和  $E_0$  (不允许增加任何别的器件，也不允许改变所用器件)。要求  $X_3$  和  $X_0$  接到 MUX 的选择控制信号输入端上 ( $X_3$  为最高位)。请画出逻辑电路图。74LS153 的功能表如书上表 4.15 所示，其逻辑符号如书上图 4.33 主体 (去掉图中的反相器和“或”门) 所示。(6 分)



图题二

三、(25 分) 时序分析题：

1. 写出本人学号尾号所对应的余 3 码，该余 3 码用  $N$  表示； (5 分)
2. 用状态  $N$  产生异步置位信号，完成图题三所示的脉冲反馈式异步置位加法计数器的设计，图中加法计数器的置位端为异步置位。要求补充完整图题三所示的电路，虚线框内仅可使用“非”门，数量不限，在答题纸上画出完整的电路图； (5 分)
3. 判断前述问题 2 中所设计电路的模  $M$  是多少，并给出理由； (5 分)
4. 判断所设计电路的输出是否有毛刺，如果有毛刺，请指出毛刺出现的位置以及毛刺的类型（正脉冲/负脉冲）。 (10 分)



图题三

四、(20 分) 试用上升沿触发的 JK 触发器设计一个同步模 7 计数器，时钟信号为 clk。该计数器状态  $Q_2Q_1Q_0$  的转换顺序由你的学号的尾号确定。

- 1) 学号尾号为 0、3、6、9 的同学， $Q_2Q_1Q_0$  的转换顺序为  
 $001 \rightarrow 011 \rightarrow 111 \rightarrow 110 \rightarrow 101 \rightarrow 010 \rightarrow 100 \rightarrow 001$ ，无效态的次态为 001。
- 2) 学号尾号为 1、4、7 的同学， $Q_2Q_1Q_0$  的转换顺序为  
 $001 \rightarrow 010 \rightarrow 110 \rightarrow 111 \rightarrow 101 \rightarrow 011 \rightarrow 100 \rightarrow 001$ ，无效态的次态为 010。
- 3) 学号尾号为 2、5、8 的同学， $Q_2Q_1Q_0$  的转换顺序为  
 $001 \rightarrow 010 \rightarrow 100 \rightarrow 101 \rightarrow 111 \rightarrow 011 \rightarrow 110 \rightarrow 001$ ，无效态的次态为 100。

要求：

1. 写出你的学号尾号； (1 分)
2. 导出时序电路的驱动方程和状态方程 (需要写出必要的设计过程)； (6 分)
3. 画出完整的状态转换图； (6 分)
4. 画出完整的时序波形图；(初始态为无效态) (5 分)
5. 指出哪些状态输出端可用于时钟信号分频，是几分频。 (2 分)

五、(10 分) 555 定时器的内部结构图和功能表分别如书上图 8.28 和表 8.2 所示。用 555 构成多谐振荡器，其外部接线图如书上图 8.39 所示。假定电阻  $R_1$ 、 $R_2$  均为阻值可变的可调电阻，给定电容  $C = 0.1\mu\text{F}$ 。

请解答下列各问题：

1. 要求输出信号  $u_o$  的频率在 10 kHz 至 20 kHz 范围内连续可调。在此频率范围内的任意一个频率点上，信号波形的占空比在 60%至 80%范围内连续可调。试分别确定  $R_1$ 、 $R_2$  的阻值范围，要有推导过程。 (6 分)
2. 若需要  $u_o$  的频率为 11.11 kHz，占空比为 70%，请简述调整电路的步骤，给出此时的  $R_1$ 、 $R_2$  数值。 (3 分)
3. 若需要  $u_o$  的信号幅度大于 5V，试确定电源电压  $U_{CC}$  的数值。 (1 分)

六、(5 分) 设计一个 CMOS 门电路实现如下功能。

$$F = \bar{A} \cdot \bar{B} + \bar{C} + \bar{D} \cdot \bar{E}$$