

课程编号: C014004

北京理工大学 2008-2009 学年第二学期

2007 级数字电子技术基础 A 试题 (A 卷)

注: 试题答案必须写在答题纸上, 在试卷和草稿纸上答题无效

班级_____学号_____姓名_____成绩_____

一、(10 分) 将下列各式化简为最简与或式, 方法不限。

$$1. Y_1 = (\overline{A}\overline{B} + B\overline{D})\overline{C} + BD\overline{A}\overline{C} + \overline{D}\overline{A} + \overline{B}$$

$$2. Y_2(A, B, C, D) = \sum m(0, 2, 3, 4, 5, 6, 11, 12) + \sum \phi(8, 9, 10, 13, 14, 15)$$

二、综合题 (20 分)

1、已知图 2 中 (1) (2) (3) 为 TTL 门电路, (4) (5) 为 CMOS 门电路, 分别写出各电路的输出状态 (0、1 或高阻) 或表达式。

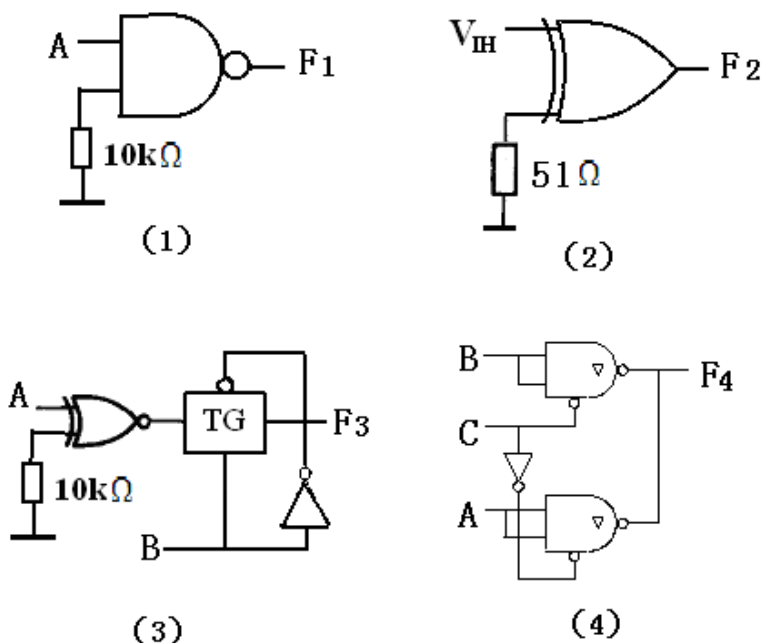


图 2-1

2、图 2-2 所示 TTL 与非门组成的电路中, 门电路的参数为

$$V_{OH}/V_{OL} = 3.6V/0.3V, I_{OH}/I_{OL} = 0.5mA/8mA, I_{IH}/I_{IL} = 20\mu A/0.4mA,$$

门 G 可以驱动 _____ 个相同的门。

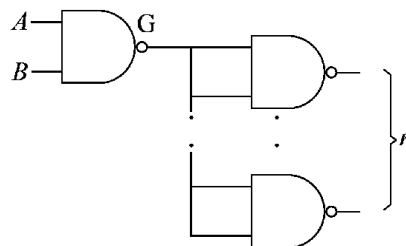


图 2-2

3、如果要将一个最大幅值为 5.1V 的模拟信号转换为数字信号，要求模拟信号每变化 20mV 就能使数字信号最低位发生变化，那么应选用 _____ 位的 A/D 转换器。

4、存储容量为 4K×8 位的随机存储器，地址线为 _____ 根，数据线为 _____ 根；
若用 1K×4 位的 RAM 来实现上述存储容量，需要 _____ 片。

三、(14 分) 已知 3-8 线译码器 74LS138 符号

如图 3 所示，输出低电平有效，控制端

$S_1 = 1, \bar{S}_2 + \bar{S}_3 = 0$ 译码器处于工作状态，否则译

码器被禁止。

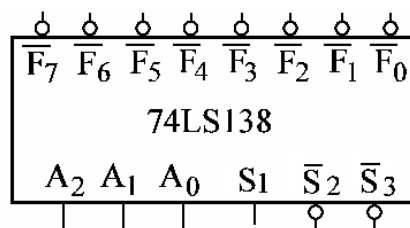


图 3

1) 将 3-8 线译码器 74LS138 扩展成 4 线-16 线译码器；

2) 用扩展后的 4 线-16 线译码器实现多输出函数：

$$F_1 = \sum m(1,3,5,9)$$

$$F_2 = \sum m(5,11,15)$$

四、(12 分) 用与非门设计一个实现 $Y=X^2+5$ 运算功能的电路，其中输入变量 X 为一个两位的二进制数，输出变量为 Y。

要求列出真值表，画出逻辑电路图。

五、(10 分) 图 5 所示电路，试画出 Q_1 、 Q_2 与时钟信号 CP 的对应波形图。

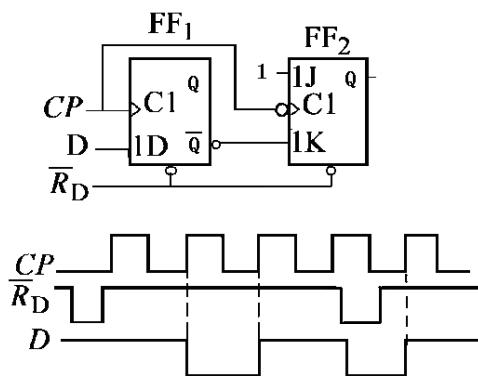


图 5

六、（16 分）已知四位二进制加法计数器 74LS161 的功能表见表 6-1，分析图 6 所示电路，1）说明该电路为多少进制的计数器。

2）分别画出两片的状态转化图。

表 6-1

74LS161的功能表

CP	\overline{CR}	\overline{LD}	CT_P	CT_T	工作状态
X	0	X	X	X	置零
\uparrow	1	0	X	X	预置数
X	1	1	0	1	保持
X	1	1	X	0	保持（但CO=0）
\uparrow	1	1	1	1	计数

其中： $CO = CT_T \cdot Q_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$

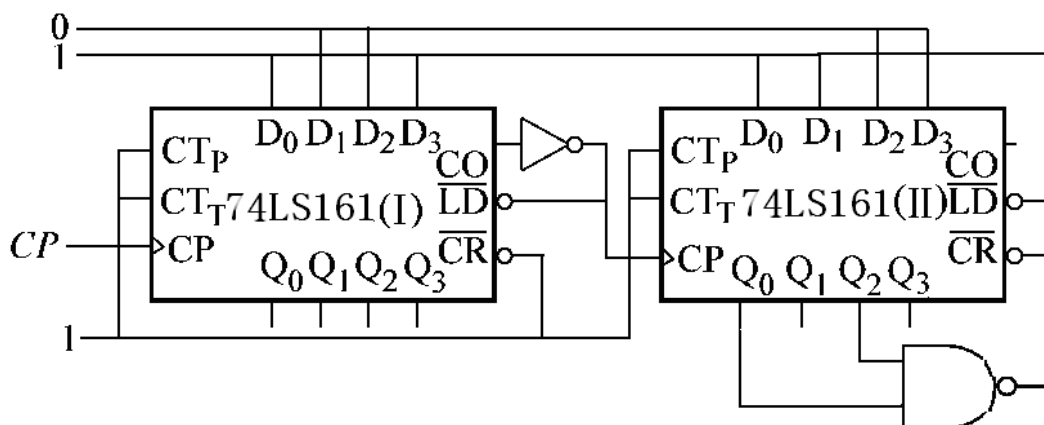


图 6

七、(18 分) 电路如图 7 所示，其中 $R_1=4.7K\Omega$ ， $R_2=2K\Omega$ ， $C = 0.047\mu F$ 。

1. 说明 555 定时器构成电路的名称并计算输出 V_{O1} 的频率；
2. 列出在时钟脉冲 CP 作用下，移位寄存器 74LS194 的输出 $Q_0 Q_1 Q_2 Q_3$ 的状态转换表；
3. 分别计算在 CP 作用下，输出电压 V_O 的数值并画出其波形图。

74LS194 的功能表如表 7 所示，其中 D_{SR} 为右移输入端，假设各输出端的初态为 $Q_0Q_1Q_2Q_3=0000$ 。

表 7 74LS194 功能表

\overline{CR}	M_1	M_0	工作状态
0	X	X	清零
1	0	0	保持
1	0	1	右移
1	1	0	左移
1	1	1	并行输入

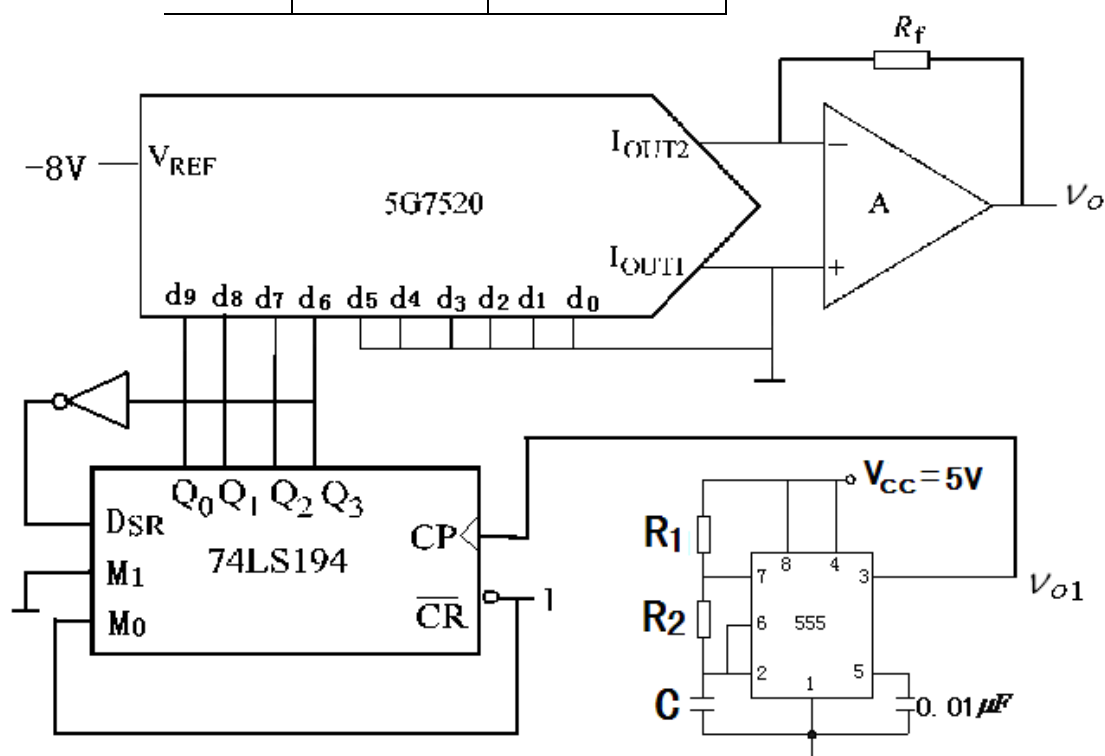


图 7