

- 一. (10分) 填空题 (每空1分)
1. $(970.6875)_{10} = (\quad)_{10}$
 2. $(10011011.1001)_2 = (\quad)_{10}$
 3. $(0100 \ 1010. \ 1001)_{\text{BCD}} + (1011 \ 1010. \ 1100)_{\text{BCD}} = (\quad)_{\text{BCD}}$
 4. $(10101)_\text{格雷} = (\quad)_2$
 5. 设二进制数系统的位数 $n=8$, 则 $(37)_{10}$ 的二进制补码表示是 $(\quad)_2$
 6. 3位二进制减法计数器的次高位所输出信号序列的一个周期为 10100101
 7. 信息码字“1000011”的奇校验位是 0
 8. 摩尔型状态机的特点是 输出信号只与现态信号有关
 9. 若 $F(A, B, C, D) = \sum m(0, 2, 4, 5, 9, 10, 12, 15)$, 则 $\bar{F}(A, B, C, D) = \prod M(\quad)$

P93 10. 采用异步复位法所构成的任意模加法计数器, 其输出信号中 一定可能 会有“毛刺”出现。

①

以下部分可用作第一题的草稿纸

$$\begin{array}{r} 60 \\ 16 \overline{) 970} \\ 96 \\ \hline 10 \end{array} \quad \begin{array}{r} 03 \\ 16 \overline{) 60} \\ 48 \\ \hline 12 \end{array} \quad \begin{array}{r} 0 \\ 16 \overline{) 3} \\ 0 \\ \hline 3 \end{array} \quad \begin{array}{r} 0.6875 \\ \times 16 \\ \hline 41250 \\ 6875 \\ \hline 11.0000 \end{array}$$

$$\therefore (3CA.B)_{16}$$

②

$$1+2+0+8+16+0+0+128 = 155.$$

$$\frac{1}{2}+0+0+\frac{1}{16} = 0.5+0.0625 = 0.5625.$$

$$\therefore (155.5625)_{10}.$$

③

$$\begin{array}{r} 0100 \ 1010. \ 1001 \ 1011 \ 1010. \ 1100 \\ -1 \ 070. \ 6 \\ \hline 1 \ 0000 \ 0111. \ 0111 \\ | \ 05.5 \end{array}$$

$$0100 \ 1011 \ 1000. \ 1000$$

进行: ① 确定触发器位数 n :
异步清0。有效状态为 $0, 1, 2, \dots$

6.2.4 可逆计数器
所谓可逆计数器, 就是既可以加法计数, 又可以减法计数的计数器。它的构成: T' 触发器和多路选择器, 见题 6-3。

6.2.5 n 位异步二进制计数器小结

组成: T' 触发器。若给定其他触发器, 则可先将其转换为 T' 触发器。

输出: $Q_{n-1} Q_{n-2} \dots Q_0$

加法计数器 ① 使用下降沿翻转触发器: $CP_0 = CP, CP_i = \overline{Q_{i-1}}, i=1, 2, \dots, n-1$

步置位式模5加法计数器。
置位: $CP_0 = CP, CP_i = \overline{Q_{i-1}}, i=1, 2, \dots, n-1$

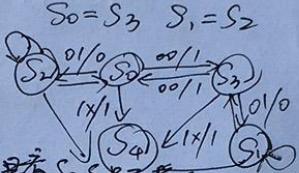
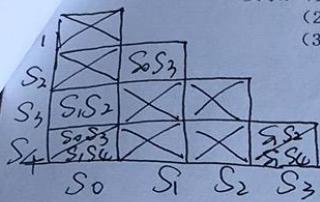
→ 只须在 $CP_i = \overline{Q_{i-1}}$ 时置位。

ThinkPad

二、(20分)简答题

P240 1. 用隐含表法化简“表题二-1”所示状态转换表。(5分)

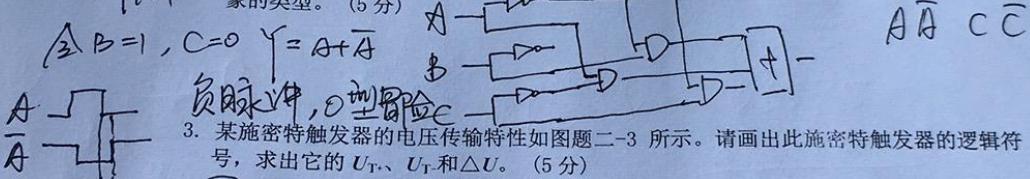
- 要求：(1) 画出隐含表；(2分)
 (2) 指出等价状态及理由；(2分)
 (3) 画出最简状态转换表。(1分)



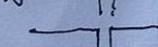
		00	01	1x
S_n	$S_0/1$	$S_2/0$	$S_4/1$	
S_{n+1}	$S_0/0$	$S_4/0$	$S_2/1$	
S_n	$S_0/1$	$S_4/0$	$S_2/1$	
S_{n+1}	$S_0/1$	$S_2/0$	$S_1/1$	

S^{n+1}/Z

例题 2.9 P161 2. 判断逻辑函数 $Y = A\bar{C} + \bar{A}B + \bar{A}C$ 中哪些变量存在竞争条件和冒险现象，以及冒险现象的类型。(5分)



3. 某施密特触发器的电压传输特性如图题二-3 所示。请画出此施密特触发器的逻辑符号，求出它的 U_T^+ 、 U_T^- 和 ΔU 。(5分)

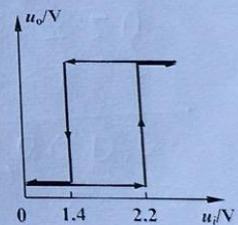
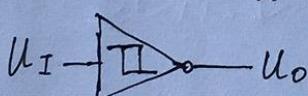


P333

$$U_T^+ = 2.2V$$

$$U_T^- = 1.4V$$

$$\Delta U = 2.2 - 1.4 = 0.8V$$



图题二-3 施密特触发器电压传输特性

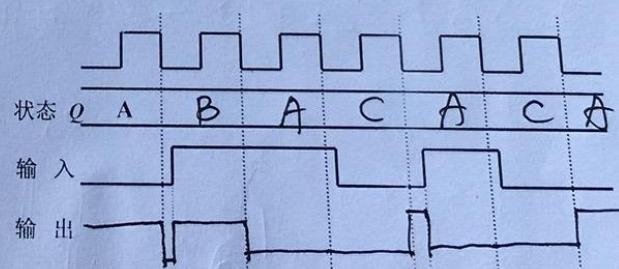
4. 某状态机的状态转换图如图题二-4(a)所示。请完成图题二-4(b)所示的波形图(将状态补充完整并画出输出波形)，直接画在图题二-4(b)上。(5分)

P216

现态 Q^n	输入 X	
	0	1
A	$B/1$	$C/0$
B	$B/0$	$A/1$
C	$A/0$	$C/0$

次态 Q^{n+1} /输出 Z

图题二-4(a)
状态转换表



图题二-4(b) 状态机的定时波形

输入有关，半透明状态机

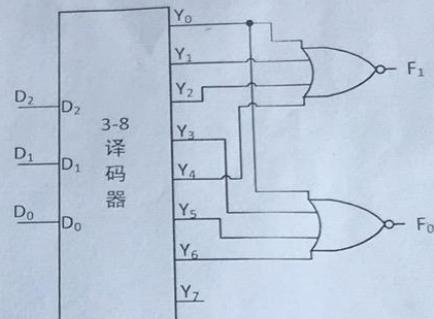


三. (共 14 分) 某组合电路如图题三所示。3-8 译码器输入为 D_2, D_1 和 D_0 , 其中 D_2 为最高有效位, D_0 为最低有效位。译码器输出为 $Y_0 \dots Y_7$, 高电平有效。试对该电路进行分析。

- 要求:
- (1) 写出该电路各输出 $F_1(D_2, D_1, D_0)$ 和 $F_0(D_2, D_1, D_0)$ 的最小项之和式(写成 $\sum m(\dots)$ 的形式); (4 分)
 - (2) 将输出函数 $F_1(D_2, D_1, D_0)$ 和 $F_0(D_2, D_1, D_0)$ 化简为最简“与或”式; (4 分)
 - (3) 填写表题三所示的真值表(写在试卷上); (4 分)
 - (4) 判断这个组合电路的逻辑功能。(2 分)

表题三电路真值表

D_2	D_1	D_0	F_1	F_0
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



图题三

$$(1) F_1 = \overline{m_0 + m_1 + m_2 + m_4} = \sum m(3, 5, 6, 7)$$

$$F_0 = \overline{m_0 + m_3 + m_5 + m_6} = \sum m(1, 2, 4, 7)$$

D_2	D_1	D_0	F_1	F_0
0	0	0	1	1
0	1	1	1	1

$$F_1 = D_2 D_0 + D_2 D_1 + D_1 D_0$$

D_2	D_1	D_0	F_1	F_0
0	0	0	1	1
1	1	1	1	1

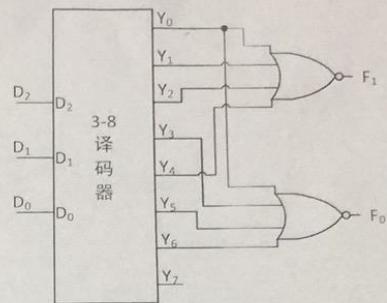
$$F_0 = \overline{D_2} \overline{D_1} D_0 + \overline{D}_2 D_1 \overline{D}_0$$

PWJ 三. (共 14 分) 某组合电路如图题三所示。3-8 译码器输入为 D_2, D_1 和 D_0 , 其中 D_2 为最高有效位, D_0 为最低有效位。译码器输出为 $Y_0 \dots Y_7$ 高电平有效。试对该电路进行分析。

- (1) 写出该电路各输出 $F_1(D_2, D_1, D_0)$ 和 $F_0(\overline{D_2}, \overline{D_1}, D_0)$ 的最小项之和式(写成 $\sum m(\dots)$ 的形式); (4 分)
- (2) 将输出函数 $F_1(D_2, D_1, D_0)$ 和 $F_0(\overline{D_2}, \overline{D_1}, D_0)$ 化简为最简“与或”式; (4 分)
- (3) 填写表题三所示的真值表(写在试卷上); (4 分)
- (4) 判断这个组合电路的逻辑功能。(2 分)

表题三电路真值表

D_2	D_1	D_0	F_1	F_0
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



图题三

$$(1) F_1 = \overline{m_0 + m_1 + m_2 + m_4} = \sum m(3, 5, 6, 7)$$

$$F_0 = \overline{m_0 + m_3 + m_5 + m_6} = \sum m(1, 2, 4, 7)$$

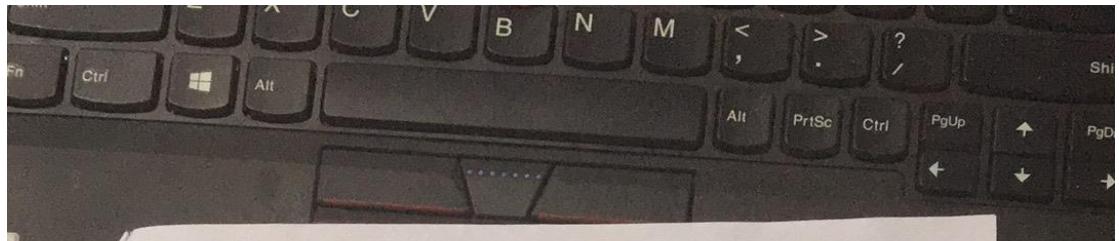
D_2	D_1	D_0	F_1	F_0
0	0	0	0	1
0	0	1	0	1

$$F_1 = D_2 D_0 + D_2 D_1 + D_1 D_0$$

D_2	D_1	D_0	F_1	F_0
0	0	0	0	1
0	0	1	0	1

$$F_0 = \overline{D_2} \overline{D_1} D_0 + \overline{D_2} D_1 \overline{D_0}$$

$$+ D_2 \overline{D_1} \overline{D_0} + D_2 D_1 D_0$$



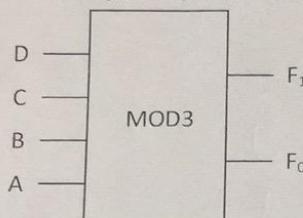
四、(共 16 分) 图题四-1 为求模 3 函数的电路, 该电路输入为二进制数 DCBA (D 为最高有效位), 输出 F_1F_0 为输入数值模 3 以后的结果 (F_1 为最高有效位), 即输出是输入数值除以 3 以后的余数。例如, 输入 DCBA 为 (0101)₂ 时, 输出 $F_1F_0 = (10)_2$ 。请用 4-1 多路选择器设计此电路(只设计输出 F_1 即可), 4-1 多路选择器的符号如图题四-2 所示。

要求:

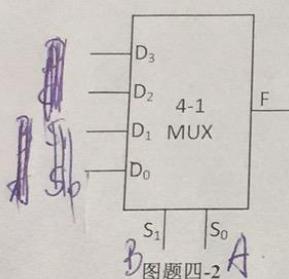
(1) 写出该电路输出 $F_1(D_3, D_2, D_1, D_0)$ 的最大项之积式 (写成 $\prod M(\dots)$ 的形式); (4 分)

(2) 填写表题四所示的真值表 (写在试卷上); (4 分)

(3) 用一个 4-1 MUX 实现函数 F_1 , 且将 D_1 接 S_1 , D_0 接 S_0 (S_1 为控制变量的最高位), 写出各余函数 $f_i(D_3, D_2)$ 的最简“与或”式 ($i = 0, 1, 2, 3$)。 (8 分)



图题四-1



图题四-2

表题四电路真值表

D	C	B	A	F_1	F_0
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	0	1	1	0
0	1	1	0	0	0
0	1	1	1	0	1
1	0	0	0	1	0
1	0	0	1	0	0
1	0	1	0	0	1
1	0	1	1	1	0
1	1	0	0	0	0
1	1	0	1	0	1
1	1	1	0	1	0
1	1	1	1	0	0

$$F_1(D, C, B, A) = \sum m(2, 5, 8, 11, 14) \\ = \prod M(0, 1, 3, 4, 6, 7, 9, 10, 12, 13, 15)$$

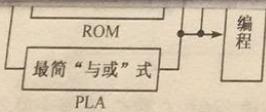
BA

DC	00	01	11	10
00				1
01		1		
11				1
10	1		1	

5/7

$$F = \overline{DC} \overline{BA} + \overline{DC} \overline{BA} + \\ (\overline{DC} + DC) \overline{BA} + \\ DC \overline{BA}$$

$$f_0(D, C) = \overline{DC} \quad f_1(D, C) = \overline{DC} \quad f_2(D, C) = D\overline{DC} \quad f_3(D, C) = DC$$



合电路的一般设计步骤

(包括译码器和 MUX) 实现逻辑函数的问题, 已在 4.4.1
实现逻辑函数的问题将在第 10 章中讨论。本节主要讨