

2010 级电子类计算机原理与应用试卷 (B)

一、填空题。将正确答案填写在题目中空白处 (每空 1 分, 共 20 分, 具体评分标准详见每一题)

1. INTEL8088 处理器上电复位后执行第一条指令的地址是 FFFF9H。(写 FFFF9H 也可以)

2. 8086CPU 的标志寄存器 FLAG 中, ZP=0 表明 结果不为 0, SF=1 表明 结果为负 (符号位为 1)。

3. 80386 微处理器内部的通用寄存器是 32 位的, 它属于 32 位处理器。

4. 8086CPU 最小模式基本总线读操作包括 4 个时钟周期, 当存储器或 I/O 速度较慢时, 则需要插入 等待时钟周期 Tw。(答等待周期、等待状态, Tw 也可以)

5. 某 8086 系统中, 内存 00000: 0057H 起连续五个存储单元的值分别为 90H、78H、45H、23H、01H, 则中断 16H 的中断处理子程序的起始地址为 0123H:4578H。(答 57A8H 也可以)

6. 中断管理器件 8259 工作在级联模式, 3 片 8259 级联可以管理 22 个外部可屏蔽中断。

7. 已知某 8088 微机控制系统中的 RAM 容量为 $8K \times 8$ 位, 首地址为 1000H, 其最后一个单元的地址是 2FFFH。

8. 主机与外设之间的可编程通信接口一般包括三种端口, 它们是 数据端口, 状态端口 和控制端口。(顺序可交换)

9. 8086 CPU 按端口独立编址方式可以访问的 IO 端口数量是 65536 (64K), 它使用的 IO 端口指令包括: 输入 IN 输出 OUT。

10. 中断返回指令 IRET 总是安排在中段服务程序的末尾, 执行该指令时, 将从堆栈弹出 段寄存器 CS, 指令指针寄存器 IP, 标志寄存器 FLAG (寄存器名称), 以便 CPU 返回到主程序断点处继续执行后续指令。(错一个寄存器扣 0.5 分, 错两个本题不得分)

11. 采用 DMA 方式传输数据时, DMA 控制器 (或 DMAC) 是总线的主控。

12. 在异步串行通信中, 接收数据发生错误的状态有奇偶校验错, 帧格式错 和 溢出错 (超越错)。(顺序可交换)

13. 8255A 工作于方式 1 输出时, 通过 OB# (输出缓冲器满) 信号通知外设将数据取走。

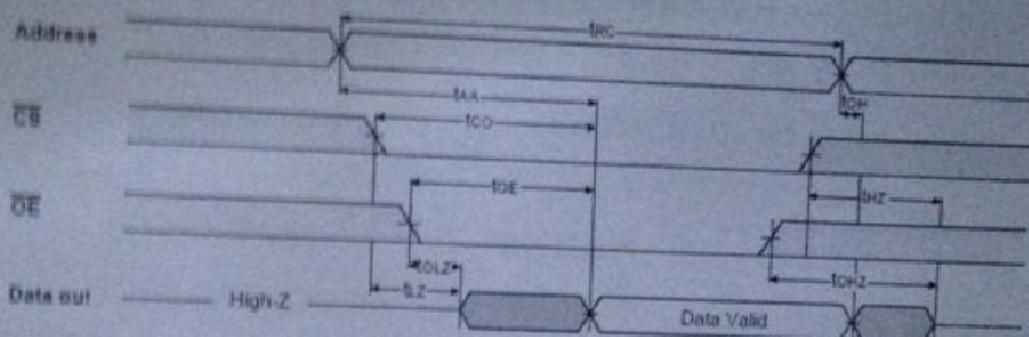
二、简单回答下列问题, 答案写在答题纸上 (每题 3 分, 共 18 分)

1. 什么是 DMA? 外设请求 DMA 和获得响应需要哪些握手信号?

答: DMA 即直接存储器访问, 是由 DMA 控制器控制在内存和外设之间直接进行数据传输。(1 分)

需要四个握手信号, 外设发 DMA 请求信号 DREQ 到 DMAC; DMAC 向 CPU 发送总线请求信号 HOLD; CPU 以总线保持响应信号 HLDA 通知 DMAC; DMAC 接管总线, 并以 DACK 信号通知外设。(2 分, 四个信号答不完整适当扣分。)

2. 画图说明随机存储器的读周期时序图。



(需要包括上图中 4 组信号, 不需要标注具体时间, 信号不完整或时序不正确适当扣分)

3. 比较 8086CPU 子程序调用和执行中断服务操作的异同。

答: 相同点: 两者均发生断点保护、程序转移和程序返回。(1 分)

差异: 子程序调用是确定的, 中断多数是随机的; (1 分) 子程序调用时保护 IP、CS, 中断服务保护 IP、CS、FLAG。(1 分, 回答其他差异之处, 正确的话也可以给分。)

4. 列出奔腾处理器的三种工作模式。

答: 实地址模式、保护模式(本性模式)、虚拟 8086 模式。(每种模式 1 分)

5. 解释局部总线的概念, 列举几种局部总线。

答: 局部总线是本地计算机使用的总线系统, 是主机板上的信息通道, 连接主机板上各主要部件, 或通过扩展槽连接各种适配器(2 分, 回答不完整适当扣分)。局部总线例如 PCI、ISA、EISA 等(1 分, 答出一种即可)。

6. 简述 I/O 端口两种编址方式的优缺点。

答: I/O 端口单独编址: 优点: 译码电路简单、不占用内存空间; 缺点: 需专用

I/O 指令和引脚信号。

存储器统一编址: 优点: 指令丰富、可用空间更大; 缺点: 译码电路复杂、占用内存空间。

(回答出两种编址方式名称 1 分, 两种方式的优缺点各 1 分, 回答不完整适当扣分)

三、选择题, 将正确答案代号写到题目中括号内(每题 2 分, 共 12 分)

1. 中断响应过程中, 下列哪个寄存器不会被自动进行堆栈保护? (A)

- A. AX; B. CS; C. IP; D. 标志寄存器 FLAG

2. 80386 微处理器外部数据总线为 D₀~D₃₁, 地址总线为 A₂~A₃₁, 字节允许信号 BE₀#~BE₃#, 则其可直接访问的存储空间是(D)字节。

- A. 1M; B. 1G; C. 4M; D. 4G

3. EEPROM 是(C)存储器。

- A. 随机存储器; B. 动态存储器;
C. 电可擦写存储器; D. 掩膜存储器

4. 设异步传输时的波特率为 4800bps，若每个字符对应 8 位有效数据位，1 位校验位，1 位停止位，则每秒钟传输的最大字符数为 (C)。

- A. 240 B. 480 C. 436 D. 960

5. 8255A 的“端口 C 按位置 1/置 0 控制字”应写入 (D)。

- A. A 端口 B. B 端口 C. C 端口 D. 控制端口

6. 关于 PCI 总线的描述，错误的是 (C)

- A. PCI 支持即插即用；
B. PCI 的地址线与数据线是复用的；
C. PCI 是一个 16 位宽的总线；
D. PCI 是一种独立于处理器的总线标准，可以支持多种处理器

四、综合题，按要求在答题纸上解答下列题目（共 50 分）

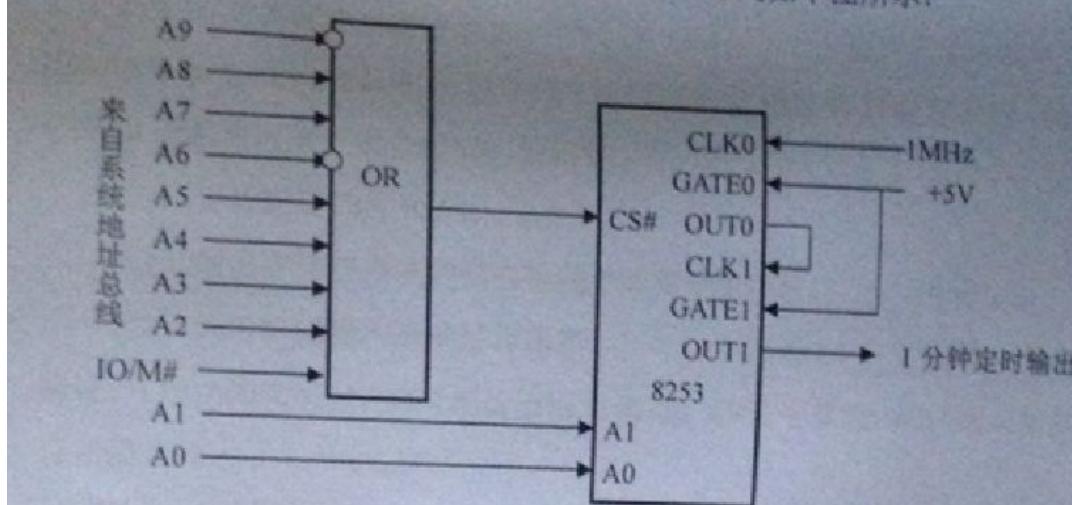
1. (本题 10 分) 假设某 8088 系统中使用定时器 8253，地址为 240H-243H，外部提供时钟频率 $f=1\text{MHz}$ ，若要产生周期为 1 分钟的方波信号，请解答下列问题：

(1) 画出该 8253 的片选地址译码电路，要求按照存储器统一编址方式。(3 分)

(2) 画出 8253 的线路连接图。(2 分)

(3) 编写初始化 8253 的汇编程序段。(5 分)

解答：(1) (2) 8253 的线路连接图和片选地址译码如下图所示：



8253 初始化程序：

```
MOV AL, 36H; 36H 计数器 0, 写低、高字节, 模式 3, 二进制计数  
MOV BX, 243H  
MOV [BX], AL; 写计数器 0 控制寄存器 2 分  
MOV AX, 20000  
MOV BX, 240H  
MOV [BX], AL  
MOV AL, AH  
MOV [BX], AL; 写计数器 0 初值 1 分  
MOV AL, 74H; 或 76H, 计数器 1, 低、高字节, 模式 2 或 3, 二进制计数  
MOV BX, 243H  
MOV [BX], AL; 写计数器 1 控制寄存器 1 分  
MOV AX, 3000  
MOV BX, 241H  
MOV [BX], AL  
MOV AL, AH  
MOV [BX], AL; 写计数器 1 初值 1 分
```

(标准：译码逻辑使用 138 译码器、门电路均可。地址译码逻辑 2 分，体现出存储器映射编址方式 1 分。线路连接 2 分。初始化程序段中，8253 的 3 个定时器用其中任两个级联即可，所需要的总的分频系数为 $1M \times 60 = 60000000 = 20000 \times 3000$ ，因此两个计数器初值可分别设为 20000、3000，满足二者均不超过 65536 且乘积为 6×10^7 的其他值也可以，初始化程序共 5 分，分值分布详见程序。使用双口 RAM 为 6×10e7 的其他值也可以，初始化程序共 5 分，分值分布详见程序。使用双口 RAM 为 6×10e7 的其他值也可以，初始化程序共 5 分，分值分布详见程序。

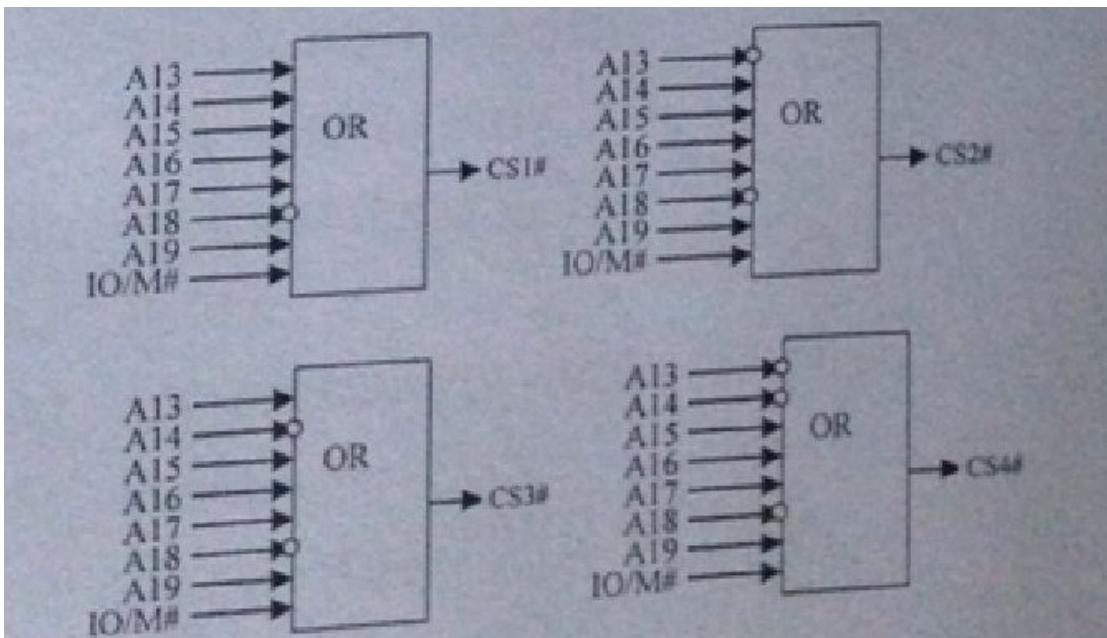
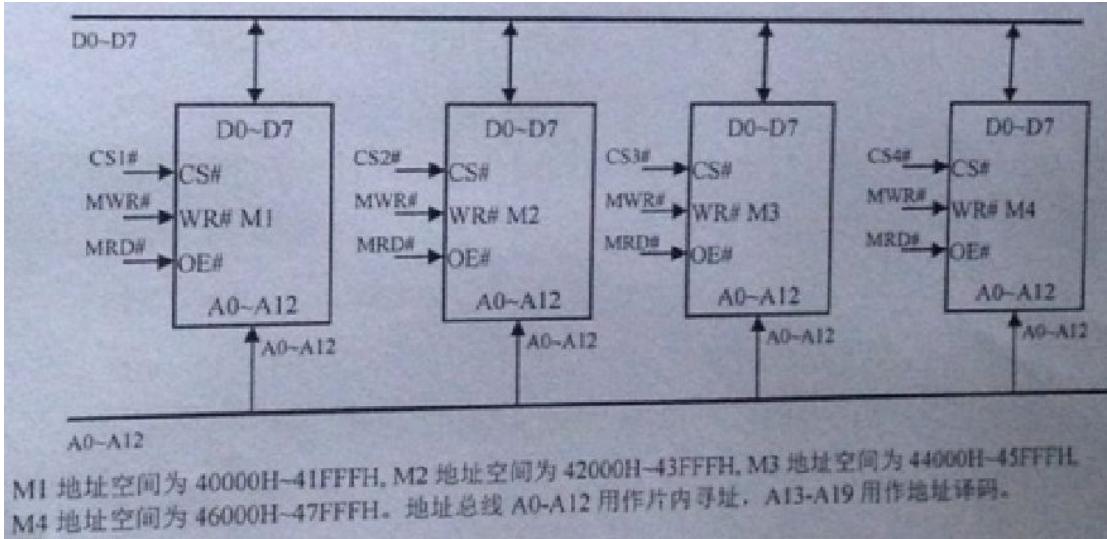
指令赋值扣 1 分，寻址方式有错误扣 1 分)。

2. (本题 10 分) 设某系统使用 8088CPU，其数据总线为 8 位，地址总线为 20 位，控制信号有 IO/M#、RD#、WR#，现使用 6264(8KB)扩展外部 RAM，使得在 40000H~4FFFFH 范围均可进行数据访问，请解答：

- (1) 分析需要几片 6264。(2 分)
- (2) 画出存储器系统的结构框图并简要说明原理。 (6 分)
- (3) 画出存储器片选地址译码图。 (2 分)

解答：(1) 40000H~4FFFFH 地址范围为 32KB，6264 容量为 8KB，因此需要 4 片存储器。(2 分)

(2)(3) 标准：地址线统一接 A0-A12, 2 分；数据线统一接 D0-D7, 2 分；片选线、读写线 1 分。简单解释 1 分。地址译码正确 1 分，使用 IO/M# 1 分。



3. (本题 15 分) 某系统中由 8088CPU 通过 8255 控制 2 片 DAC0832 进行同步数模转换, 如图 2 所示。已知 8255 的端口地址是 40~43H。解答下列问题:

- (1) 为了实现对两片 DAC0832 的控制, 写出初始化 8255 的程序段。(3 分)
- (2) 解释对两片 DAC0832 的控制原理。(3 分)
- (3) 编写控制两片 DAC0832 同步转换的程序段。(9 分)

解答: (1) MOV AL, 1000x0xB; 80H, 82H, 88H, 8AH

OUT 43H, AL; 控制字正确 2 分, 写入 43H 1 分

- (2) 分别用 PC1/PC2 控制 2 片 DAC 的 CS#信号, 分时选中 2 片 DAC 的数据输入寄存器 (1 分), PC0 作为两片 DAC 公共的输入寄存器和 DAC 寄存器的写信号 (1 分), 用 PC3 控制 DAC 转换信号 XFER#(1 分)。

(3) MOV AL, 0FH
OUT 42H, AL; 使 PC0~3 为高; 1 分
MOV AL, DH; 设 DAC1 数据在 DH 中;
OUT 40H, AL; PA 输出 DAC1 数据; 1 分
MOV AL, 02H;
OUT 43H, AL; PC1=0, 选中 DAC1; 1 分
MOV AL, 00H
OUT 43H, AL; PC0=0
MOV AL, 01H
OUT 43H, AL; PC0=1, 写入 DAC1 数据; 1 分
MOV AL, 03H;
OUT 43H, AL; PC1=1, 释放 DAC1; 1 分
MOV AL, DL; 设 DAC2 数据在 DL 中;
OUT 40H, AL; PA 输出数据;
MOV AL, 04H;
OUT 43H, AL; PC2=0, 选中 DAC2; 1 分
MOV AL, 00H
OUT 43H, AL; PC0=0
MOV AL, 01H
OUT 43H, AL; PC0=1, 写入 DAC2 数据 1 分

MOV AL, 05H;
OUT 43H, AL; PC2=1, 释放 DAC2;
MOV AL, 06H;
OUT 43H, AL; PC3=XFER#=0; 1 分
MOV AL, 00H
OUT 43H, AL; PC0=0
MOV AL, 01H
OUT 43H, AL; PC0=1, 启动同步转换 1 分
MOV AL, 07H;
OUT 43H, AL; PC3=XFER#=1, 完成一次转换

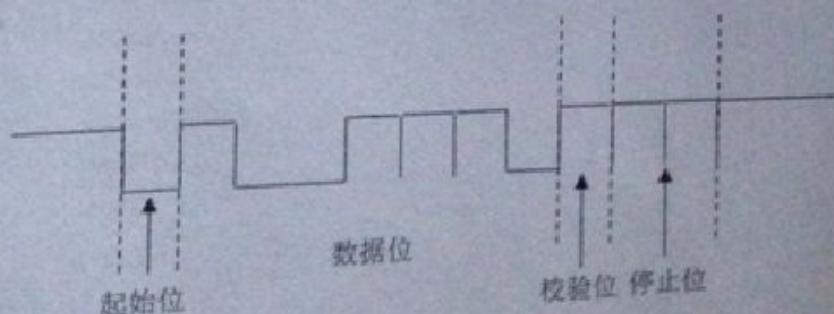
4. (本题 15 分) 利用 8250A 异步通信接口实现双机通信, 8250A 参考时钟输入为 1.8432MHz, 数据传输率为 9600 bit/s, 奇校验, 2 位停止位, 7 位数据位, 串行通信的端口地址为 2F8H~2FFH。要求:

- (1) 计算 8250A 的分频系数应为多少。(2 分)
- (2) 若发出数据为 39h, 请画出该帧数据格式 。(3 分)
- (3) 编写完整接收方的通信程序, 将接收的数据存储在缓冲区 BUFFER 中, 接收到 2ah 结束返回操作系统, 利用查询方式, 设接收数据最多不超过 1000 个。(10 分)

解答：

(1) $1.8432\text{MHz} / (9600 * 16) = 12 = 0\text{CH}$ (2 分)

(2) 数据格式如下。(评分标准：起始位、停止位正确 1 分，数据位 1 分，校验位 1 分)



(3) 程序如下：

```
data      segment  
buffer    db 1000 dup(0)  
data      ends
```

```
code      segment  
assume   cs:code,ds:data          ;程序结构完整--1 分  
start:  
        mov ax,data  
        mov ds,ax  
        mov dx,2fbh  
        mov al,80h  
        out dx,al  
        mov dx,2f8h  
        mov al,0ch  
        out dx,al  
        inc dx  
        mov al,00h  
        out dx,al          ; 设置分频系数， 1 分  
        mov dx,2fbh  
        mov al,00001110b      ;设置 LCR=0ch， 2 分  
        out dx,al  
        inc dx  
        mov al,00001111b      ;MCR=0fh, 07h, 03h  
        out dx,al          ; 设置 MCR， 1 分  
        mov al,00b            ;IER=00  
        mov dx,2f9h  
        out dx,al          ; 设置 IER， 1 分  
        lea di,buffer  
urat:  
        mov dx,2fdh  
        in al,dx  
        test al,01h          ;查询 LSR 1 分：  
        jz urat  
        mov dx,2f8h  
        in al,dx          ; 读取数据 1 分  
        cmp al,1ah  
        jz over           ;判断结束字符 1 分  
        mov [di],al          ; 保存数据 1 分  
        inc di  
        jmp urat  
over:  
        mov ah,4ch  
        int 21h  
code     ends
```