Ad-Soyad : No : (Final0112611 -	18.01.201 - <b>Lojik De</b>	<b>İ</b> n 0)	mail : nza :				
S1. Bozuk bir hard diskten kurtarılan IEEE-754 floating poi çözümlenmiştir. Bu kurtarılan sayının ne olduğunu bulunuz		•	okunan ve	rilerden	biri (C	1960000)	olarak (10)
S2. Yandaki devre için;  (a) Z ifadesini yazınız.  (b) Literal (L), Gate (G), ve Gate with Not (GN) cost değer  (c) Z yi çarpımların toplamı (mintermler) olarak ifade edin  (d) Z ifadesini sadeleştiriniz.	rlerini bulunuz. iiz.	(5) B — (5) (5) (5) (5) C — D —			> <u> </u>		
S3. İki <i>n</i> bitlik işaretli integer sayının çarpımı için geliştirile toplam 4 register tanımlanmıştır: A ( <i>n</i> bit akümülatör, ba çarpan), Q <sub>-1</sub> (1 bit, başlangıçta sıfır), M ( <i>n</i> bit çarpılan) registerinin en az ağırlıklı biti Q <sub>0</sub> ve Q <sub>-1</sub> e bakılarak yürütülmektedir. Bu işlemlerin hangisinin yürütüleceş tarafından üretilen F1, F2, ya da F3 işaretleri tarafından beli (a) Bu işaretleri üreten logic devreyi tasarlamak için gereket (b) Devreyi sadece NOR kapıları kullanarak gerçekleştiriniz (c) Aynı devreyi sadece 1-to-2 kod çözücü (decoder) ve OF (d) Aynı devreyi sadece 2-to-1 çoğullayıcı (multiplexer) kul	aşlangıçta sıfır), ). Çarpma işler üç farklı işler ği yandaki loj irlenmektedir. n doğruluk tablo z. R kapıları kullan llanarak gerçekl	Q (n bit mi için Q mden biri iik devre osunu oluştu arak gerçek eştiriniz.		?		►F1 (Q <sub>0</sub> Q ►F2 (Q <sub>0</sub> Q ►F3 (Q <sub>0</sub> Q	<sub>-1</sub> =01)
S4. Ardışıl bir devrenin durum tablosu yandaki gibidir.  (a) Devrenin türünü (nedenleriyle) belirleyiniz.  (b) Durum diagramını çiziniz.  (c) Devreyi D-FF kullanarak gerçekleştiriniz.  (d) Aynı devreyi JK-FF kullanarak gerçekleştiriniz.	(5) (5) (8) (7)	Present state  a b		xt state  (XY = )  10  b  b		Output (Z =)  0 1	]
S5. Yandaki 4 bit sayıcı entegre devresini kullanarak 3 ten 10 a k	adar sayan bir s	ayıcı devres	si tasarlayın	1z. (10)		D0 D1 D2 D3 7416 CP LOAD CLEAR	Q0 Q1 Q2 Q3
S6. A=15 ve B=-10 sayıları verildiğine göre;  (a) Bu sayıların 2s complement sayı sistemindeki karşılıklar  (b) A+B ve A-B işlemleri sonucunda taşma (overflow) ve e			olur?				(4) (6)
S7. Seri olarak gelen <i>n</i> bitlik bir sayının ikiye tümleyenini (2s con	mplement) alan	ardışıl (sequ	uential) dev	reyi tasa	<mark>rlayınız</mark>		(10)

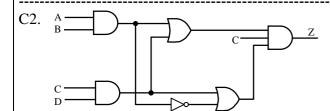
## **CEVAPLAR**

C1.

$$N = (-1)^{S} \times 1.M \times 2^{BE-127}$$

$$N = -(1.001011 \times 2^{00000100}) = -(10010.11)$$

$$N = -(10010.11)_2 = -(18.75)_{10}$$



(a) 
$$Z = (AB + CD)(\overline{AB} + CD)C$$

(b) 
$$L = 9$$
;

$$G = 11;$$

$$GN = 12$$

(c) 
$$Z = \overline{ABCD} + \overline{ABCD} + ABCD = m_3 + m_7 + m_{11} + m_{15} = \Sigma m(3, 7, 11, 15)$$

$$Z = (AB + CD)(\overline{AB} + CD)C = (AB\overline{AB} + ABCD + \overline{AB}CD + CDCD)C = (ABCD + \overline{AB}CD + CD)C$$

$$Z = ((AB + \overline{AB} + 1)CD)C = (CD)C = CD$$

C3.

(a)

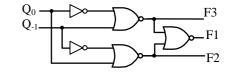
(d)

$\mathbf{Q_0}$	$Q_{-1}$	F1	F2	F3
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0

(b)

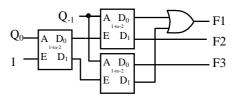
F1 = 
$$(Q_0 + \overline{Q}_{-1})(\overline{Q}_0 + Q_{-1})$$
  
F2 =  $\overline{Q}_0Q_{-1}$ 

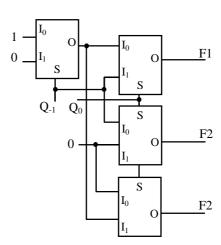
$$F3 = Q_0 \overline{Q}_{-1}$$



- (c) 1-to-2 line decoder implementation
- (d) 2-to-1 multiplexer implementation

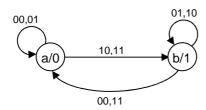
$\mathbf{Q}_0$	Q. <sub>1</sub>	F1	F2	F3
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0





C4.

- (a) Bu devre Moore tipi bir ardışıl devredir. Çünkü çıkış girişten bağımsızdır (sadece durumun bir fonksiyonudur).
- (b) Durum diagramı:



(c) İki giriş (XY), bir çıkış (Z), ve iki durum vardır. Buna göre gereken flip-flop sayısı 1 dir ( $log_2 2 = 1$ ). Durum tablosu yeniden düzenlenir ve gerekli durum ataması yapılırsa;

Present		Nex	Output		
state		Input	(Z =)		
	00	01	10	11	
a	a	a	b	b	0
b	a	b	b	a	1

Present		Nex	Output		
state		Input	(Z =)		
	00	01	11	10	
0	0	0	1	1	0
1	0	1	0	1	1

Ya da aşağıdaki şekilde düzenlenirse

Present			Next	
state	In	ıput	state	Out
Q	X	Y	$Q^{+}$	Z
a	0	0	a	0
a	0	1	a	0
a	1	0	b	0
a	1	1	b	0
b	0	0	a	1
b	0	1	b	1
b	1	0	b	1
b	1	1	a	1

Present			Next	
state	Ir	put	state	Out
Q	X	Y	$Q^{+}$	Z
0	0	0	0	0
0	0	1	0	0
0	1	0	1	0
0	1	1	1	0
1	0	0	0	1
1	0	1	1	1
1	1	0	1	1
1	1	1	0	1

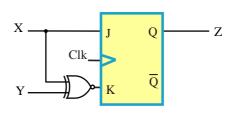
 $D_{_{\mathrm{Q}}}=X\overline{Y}+X\overline{Q}+\overline{X}YQ$ 

XY	0	1
00	0	1
01	0	1
11	0	1
10	0	1

(c)

					FF		
P	S	Inp	out	NS	inp	uts	Out
Ç	)	X	Y	$Q^{+}$	J	K	Z
C	)	0	0	0	0	X	0
C	)	0	1	0	0	X	0
C	)	1	0	1	1	X	0
C	)	1	1	1	1	X	0
1		0	0	0	X	1	1
1		0	1	1	X	0	1
1		1	0	1	X	0	1
1		1	1	0	X	1	1

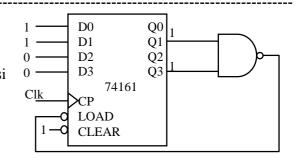
J = X  $K = \overline{X \oplus Y}$  Z = Q



C5. 3 ten 10 a kadar sayan devrenin başlangıç değeri 3 = 0011, bitiş değeri 10 = 1010. Buna göre;

$$D0 = 1$$
,  $D1 = 1$ ,  $D2 = 0$ ,  $D3 = 0$  olmalı.

Q0 = 0, Q1 = 1, Q2 = 0, Q3 = 1 olduğunda LOAD girişi etkinleştirilerek yukarıdaki giriş değeri (0011) devrenin başlangıç değeri olarak yüklenmeli. Girişleri Q1 ve Q3 e bağlı bir NAND kapısı gerekli işareti oluşturmak için yeterlidir. Yandaki devre 3 ten 10 a kadar sayma işlemini



C6.

(a) 
$$A = (+15)_{10} = (01111)_{2s \text{ comp. sayı sistemi}};$$

$$B = (-10)_{10} = (10110)_{2s \ comp. \ sayı \ sistemi}$$

gerçekleştirir.

$$A-B = A + B nin 2s comp.$$

$$(+15) \Rightarrow 01111 \\ (-10) \Rightarrow 10110 \\ \hline 1 00101$$

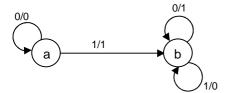
$$(+15) \Rightarrow 01111 \\ (+10) \Rightarrow 01010 \\ \hline 0 11001$$

taşma (overflow) = 
$$0$$

elde var (carry) = 1

elde var (carry) = 0

C7. Giriş  $\mathbf{x}$  çıkış  $\mathbf{y}$  olarak alınırsa; durum diagramı, durum tablosu ve devrenin gerçekleştirimi aşağıdaki gibidir:  $\mathbf{a} = \mathbf{0}, \, \mathbf{b} = 1$  seçilirse;



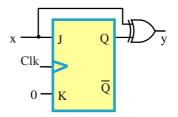
PS	NS(	$Q^+$ )	Output (y)		
(Q)	x=0 x=1		x=0	x=1	
a	a	b	0	1	
b	b	b	1	0	

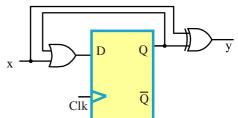
ľ	PS	$NS(Q^+)$		Outp	ut (y)
L	(Q)	x=0 x=1		x=0	x=1
I	0	0	1	0	1
I	1	1	1	1	0

D-FF kullanılırsa;

$$D_Q = x + Q, \quad y = x \oplus Q$$

PS	$NS(Q^+)$		J		K	
(Q)	x=0	x=1	x=0	x=1	x=0	x=1
0	0	1	0	1	*	*
1	1	1	*	*	0	0





JK-FF kullanılırsa;

$$J = x$$
,  $K = 0$ ,  $y = x \oplus Q$