

TP 1 Circuits logique MSI

I Décodeur :

E_2	E_1	E_0	S_7	S_6	S_5	S_4	S_3	S_2	S_1	S_0	
0	0	0	0	0	0	0	0	0	0	1	$S_0 = \bar{E}_2 \bar{E}_1 \bar{E}_0$
0	0	1	0	0	0	0	0	0	1	0	$S_1 = \bar{E}_2 \bar{E}_1 E_0$
0	1	0	0	0	0	0	0	1	0	0	$S_2 = \bar{E}_2 E_1 \bar{E}_0$
0	1	1	0	0	0	0	1	0	0	0	$S_3 = \bar{E}_2 E_1 E_0$
1	0	0	0	0	0	1	0	0	0	0	$S_4 = E_2 \bar{E}_1 \bar{E}_0$
1	0	1	0	0	1	0	0	0	0	0	$S_5 = E_2 \bar{E}_1 E_0$
1	1	0	0	1	0	0	0	0	0	0	$S_6 = E_2 E_1 \bar{E}_0$
1	1	1	1	0	0	0	0	0	0	0	$S_7 = E_2 E_1 E_0$

- 3) un décodeur permet d'obtenir 7 sorties grâce à un code binaire sur 3 bits ici.
- 5) La patte en l'air doit être mise au niveau logique 1.

II Multiplexeur

entrées de sélection		entrées d'information				sortie
E_1	E_0	I_3	I_2	I_1	I_0	Z
0	0	X	X	X	0	0
0	0	X	X	X	1	1
0	1	X	X	0	X	0
0	1	X	X	1	X	1
1	0	X	0	X	X	0
1	0	X	1	X	X	1
1	1	0	X	X	X	0
1	1	1	X	X	X	1

$$Z = \bar{E}_1 \bar{E}_0 I_0 + \bar{E}_1 E_0 I_1 + E_1 \bar{E}_0 I_2 + E_1 E_0 I_3$$

Un multiplexeur permet de choisir une entrée.

7) La différence avec le circuit du I c'est qu'ici on a des entrées de sélection en plus

III Application

1) Un tel montage peut servir pour sérialiser l'information et échanger des données entre 2 PC à travers un seul câble.

IV additionneur

1) Un additionneur complet 1 bit a 3 entrées et 2 sorties.

entrées			sorties	
A	B	R_0	R_1	S
0	0	0	0	0
0	1	0	0	1
1	0	0	0	1
1	1	0	1	0
0	0	1	0	1
0	1	1	1	0
1	0	1	1	0
1	1	1	1	1

$$S = A \oplus B \oplus R_0$$