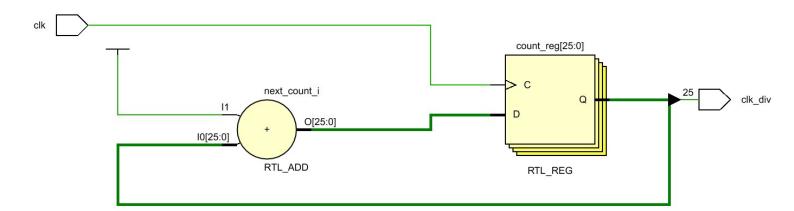
# EECS 2070 02 Digital Design Labs 2019 Lab 3

學號:107062115 姓名:陳博暐

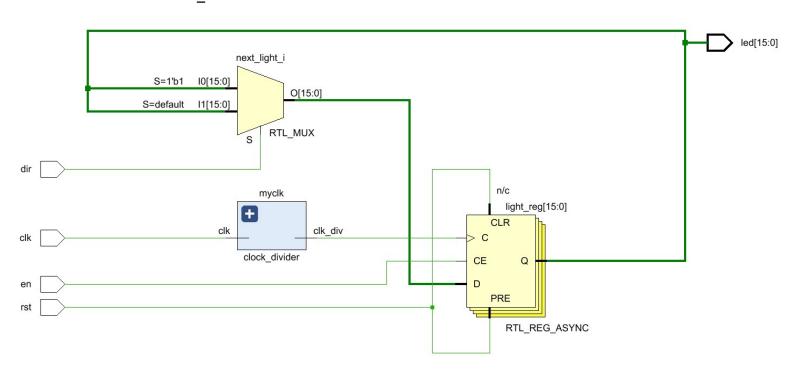
## 1. 實作過程

1. clock\_divider:



用一個 counter,用他的位數來當作我要的 clock。

# 2. lab3\_1 :

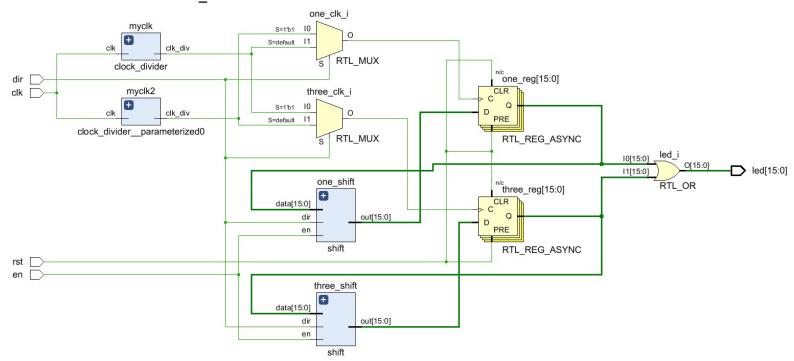


用一個 Flip-Flop 將現在該亮的燈的位置記起來,然後用一個 combinational circuits 來做 shift。

Shift:用 verilog 的表示法來做 shift

```
always @(*) begin
    if (en == 1'b1) begin
        if (dir == 1'b1) begin
            next_light = {light[14:0], light[15]};
    end
    else if (dir == 1'b0) begin
            next_light = {light[0], light[15:1]};
    end
end
end
else next_light = light;
end
```

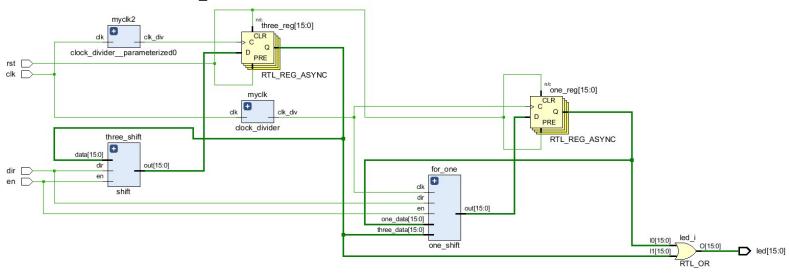
### 3. lab3 2 :



因為題目要求在不同的 dir 下要有不同的速度(clock),因此我先用一個 MUX 將我要的 clock 篩選出來。整個大架構就是,對每個選手都用 flip-flop 將現在的位置劑下來還有做更新,而下一時刻的位置則交給我自己寫的 shift 產生。

我自己做的 Shift 則是跟上一題幾乎一模一樣。

### 4. lab3\_3 :



這題跟上一題差不多,所以三號選手跟上一題一樣,一號選手我則是再寫一個特殊的 shift 來處理一號選手位置的問題。

#### one shift:

我處理碰撞的方法是,從左邊碰撞的話,那麼一號選手的右邊是亮燈的,左邊的是暗燈的,從右邊碰撞的話,那麼一號選手的右邊是暗燈的,左邊的是亮燈的。那麼怎麼判斷呢?將一號選手往右移再跟三號選手 and 起來可以知道一號選手的右邊是亮還是暗,左邊也是。在 case 2 時,就是左右兩邊都亮。但是在判斷 case 2 時我出了大問題,原來題目的意思是在中間時只

要換一次 dir 就好不需要讓他在三號選手裡面不斷碰撞。因此要處理這種狀況的話一號選手的位置要用下一個 clock 的位置去做 and。

### 2. 學到的東西與遇到的困難

前三題其實我很快就寫出來了,我漸漸體悟到一種寫法就是將圖畫出來,轉成 verilog,再看看電腦對我的 verilog 所解讀出來的電路圖是否一樣,就可以減少超多 debug 的時間。

但!第4題是我寫的最崩潰的一題,demo 前寫的時候就滿頭問號了, 直到 demo 時還是出了小錯,和助教討論並改了一個多小時,又再崩潰 了數次才通過。感覺我對題目的了解不是很清楚,下次應該先問問助教, 才不會像今天 demo 一樣做了超過一個半小時 QQ

#### 3. 想對老師或助教說的話

#### 來個笑話!

有一天,我在湖邊把一塊麵包丟進湖裡,湖裡的女神出來了!

女神:你丟進湖裡的是金麵包,銀麵包,還是普通麵包呢?

我:普通麵包

女神:你很誠實!這三個麵包都給你

我接過三個麵包後,便把普通麵包丟進湖裡,這時女神出來了

女神不耐煩的說:你掉的麵包是金麵包,銀麵包,還是普通麵包呢?

我:普通麵包

女神:你很誠實,這三個都給你 我又再次把普通麵包丟進湖裡

女神:你這個貪心的人!丟兩次還不夠嗎?!

我: 我在餵魚一直把我的麵包拿上來衝三小!XD