به نام خدا

گزارشکار آزمایشگاه معماری کامپیوتر آزمایش های جلسه دوم

عناوین آزمایش ها : BCD to 7-Segment و Full Adder

نام استاد:

استاد على جوادى

اعضای گروه:

غزل عربعلى (97521396) - بهاره كاوسى نژاد (99431217)

Full Adder : آزمایش اول

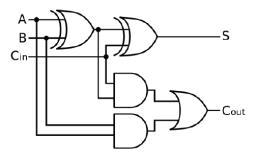
هدف آزمایش:

اعمال مدار Full Adder روى AVA Dev. board و نمايش جمع ارقام ورودى

ابزار آزمایش:

- AVA Dev. Board -
- Programmer interface -
- ISE Design Suite 14.7 -

تئورى آزمايش:



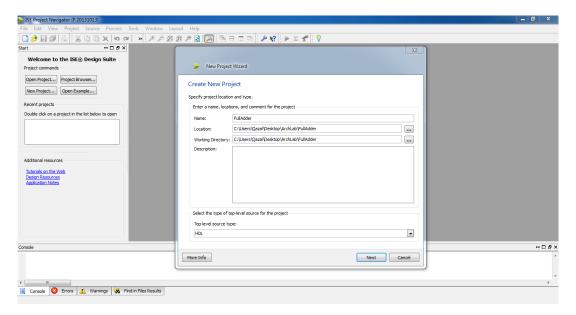
A مستند. B ، A و B ، A مستند. B و B ، A مستند و B ، B ، B و B ، B و B ، B و B ، B و B ، B و B ، B و B ، B و B ، B و B ، B و B ، B ممان B و B ممان B

جدول درستى:

|] | Input | Outputs | | | |
|---|-------|-------------------|---|--------------|--|
| A | B | C_{in} | S | $C_{ m out}$ | |
| 0 | 0 | 0 | 0 | 0 | |
| 0 | 0 | 1 | 1 | 0 | |
| 0 | 1 | 0 | 1 | 0 | |
| 0 | 1 | 1 | 0 | 1 | |
| 1 | 0 | 0 | 1 | 0 | |
| 1 | 0 | 1 | 0 | 1 | |
| 1 | 1 | 0 | 0 | 1 | |
| 1 | 1 | 1 | 1 | 1 | |

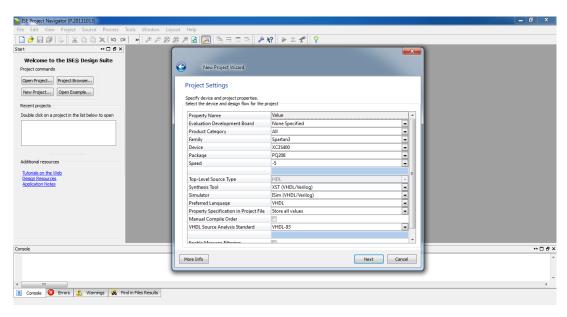
مراحل آزمایش:

1. ایجاد پروژه جدید در ISE.



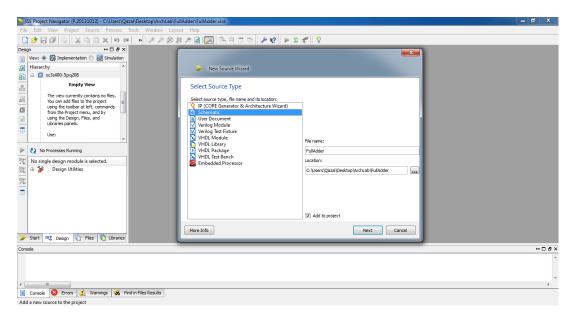
2. وارد كردن مشخصات AVA Board:

در این مرحله باید 4 مورد Package ،Device ،Family و Preferred Language را مانند تصویر زیر مقدار دهی کنیم. این مقادیر بر اساس FPGA موجود مشخص می شوند.

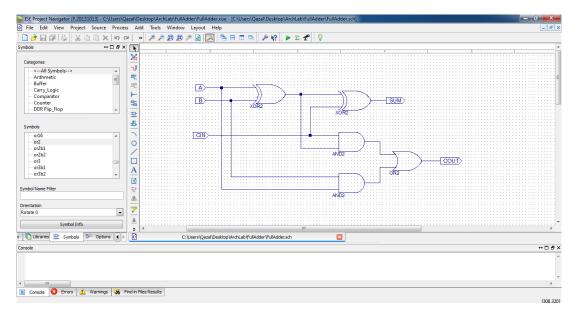


3. انتخاب نوع source:

هدف این آزمایش رسم مدار به صورت شماتیک بوده و نه با نوشتن کد به زبان VHDL؛ در نتیجه مثل عکس زیر گزینه Schematic را انتخاب می کنیم.



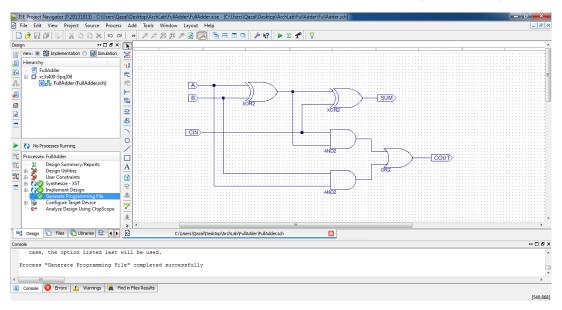
4. رسم مدار طبق جدول درستی و شکل رسم شده:



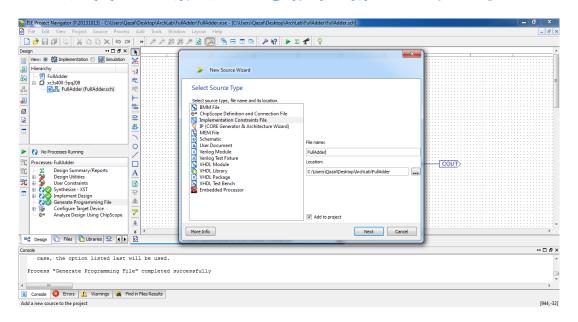
5. Build کردن پروژه در سه مرحله:

طبق عکس زیر در سه مرحله پروژه را build می کنیم که هر سه مرحله run کرده و باید از هر سه مرحله بدون خطا گذر کنیم.

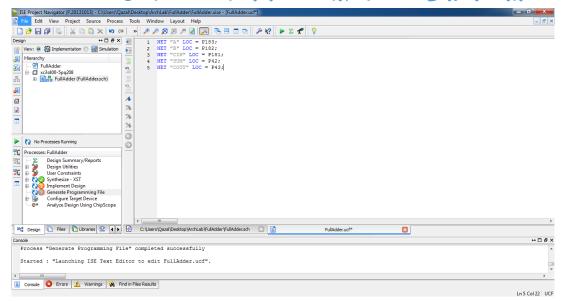
- Synthesize -
- Implement Design -
- Generate Programming File -



6. ساخت فایل ucf برای نگاشت ورودی و خروجی های مدار به پورت های موجود در 6



7. نگاشت ورودی و خروجی های مدار با پورت های موجود در Board در فایل PullAdder.ucf



8. اتصال سيستم به Board:

با استفاده از کابل سیستم را به Programmer interface متصل می کنیم وآن را از طریق پورت Board به Board وصل می کنیم.

9. دانلود کردن طراحی روی FPGA

با استفاده از ابراز IMPACT این مرحله را انجام می دهیم.

10. تست صحت طراحی

در مرحله آخر با دادن ورودی های متفاوت انتظارات خود را با خروجی های مد نظر مقایسه کرده تا از صحت کار کرد طراحی اطمینان حاصل کنیم.

بحث و نتیجه گیری:

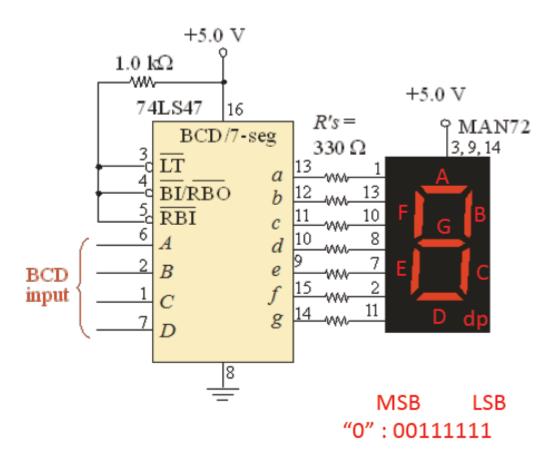
پس از اتصال مدار به board، مشاهده کردیم که به ازای ورودی های تک بیتی، خروجی و carry متاسب توسط LED های موجود روی board به نمایش در می آمدند.

ازمایش دوم: BCD to 7-Segment

هدف آزمایش:

اعمال مدار BCD to 7-Segment روی BCD to 7-Segment و نمایش ارقام ۰ تا ۹ به شکل 7-Segement

تئورى آزمايش:



در BCD یا همان Binary Coded Decimal ، هریک از ارقام ۱۰ تا ۹ به صورت معادل باینری آنها که ۴ بیتی است نمایش داده میشوند . 7-Segment نیز یک دستگاه الکترونیکی است که دارای هفت Hexadecimal میباشد که برای نمایش اعداد LED استفاده میشود. در این آزمایش تنها ارقام ۱۰ تا ۹ را نمایش میدهیم.

دو مدل نمایش 7-Segment وجود دارد:

- ابا هم به زمین LED با همه کاتودهای هفت Common Cathode Type .1 در این مدل نمایش همه کاتودهای هفت LED با هم به زمین یا -Vcc یا -Vcc متصل هستند و LED، رقم ها را هنگامی که یک سیگنال -Vcc نمایش می دهد.
- 2. Common Anode Type در این مدل نمایش همه آنودهای هفت LED با هم به باتری یا $\rm LED$ در این مدل نمایش همه آنودهای هفت $\rm LED$ به کاتودها اعمال شود، $\rm LED$ متصل هستند و $\rm LED$ ، رقم ها را هنگامی که یک سیگنال $\rm Low$ نمایش می دهد.

در ابتدا باید رقم decimal به معادل BCD آن تبدیل شود و سپس یک BCD به معادل BCD فر ابتدا باید رقم decimal به معادل decimal قر ابتدا باید رقم decoder آن را به سیگنال هایی تبدیل می کند که هر بیت آن روشن یا خاموش بودن یکی از LEDها را تعیین می کند.

جدول درستی برای مدل نمایش Common Anode:

| BCD Inputs | | | | Output Logic Levels from IC 7447 to 7-segments | | | | | | Decimal number display | |
|------------|---|---|---|--|---|---|---|---|---|------------------------------|---|
| D | С | В | A | a | ъ | с | đ | e | f | gg | |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 2 |
| 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 3 |
| 0 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 4 |
| 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 5 |
| 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 6 |
| 0 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 7 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 8 |
| 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 9 |

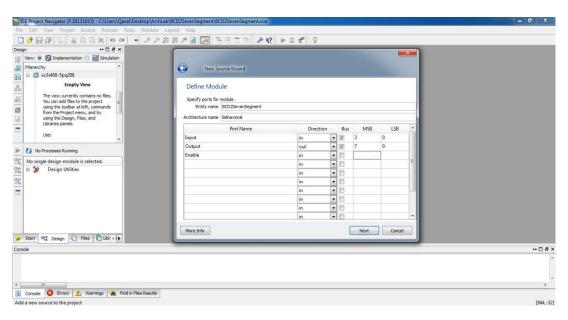
مراحل أزمايش:

1. مراحل ابتدایی:

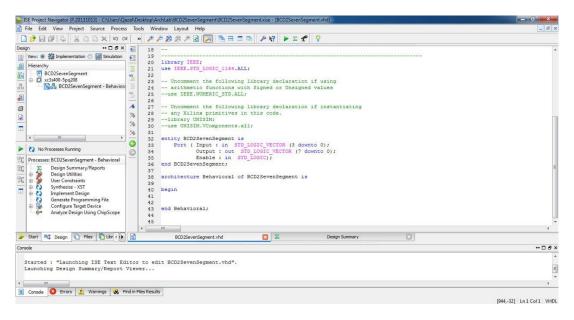
مراحل ابتدایی پروژه یعنی ساخت پروژه و وارد کردن مشخصات AVA Board مانند مثال قبل انجام می شود. در مرحله بعدی که انتخاب نوع source است، VHDL Module را انتخاب می کنیم.

2. تعیین ورودی و خروجی:

در این آزمایش از یک bus چهار بیتی به عنوان ورودی، یک bus هشت بیتی به عنوان خروجی و یک ورودی enable استفاده می کنیم.

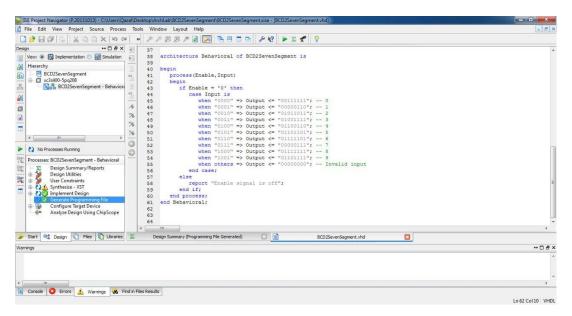


هشت بیت خروجی هریک نمایانگر یکی از LED ها از A تا G هستند و H نیز نقطه را نمایش می دهد. پس از ساخت پروژه، کد vhd زیر به صورت خود کار و بر اساس ورودی و خروجی های داده شده تولید می شود.



:BCD to 7-Segment Functionality .3

end Behavioral و begin را به زبان VHDL را به زبان 7-segment منطق و کد تبدیل BCD به G به زبان G به زبان G به ارقام متناظر با G به ارقام متناظر با G تا G از راست به چپ هستند و G نمایانگر ووشن بودن G نمایانگر خاموش بودن آن است.

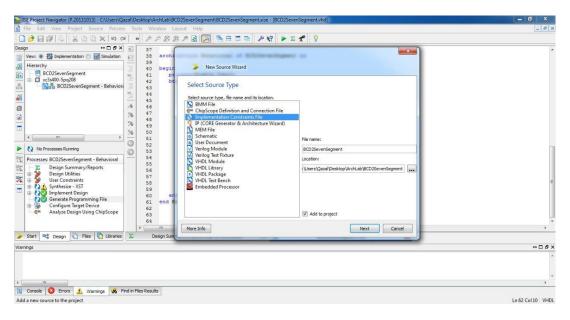


4. بیلد کردن پروژه در سه مرحله و ساخت فایل ucf:

در این مرحله نیز دقیقا مانند آزمایش قبل باید بدون خطا از سه مرحله Synthesize. Implement Design و Implement Design گذر کنیم و همچنین فایل ucf

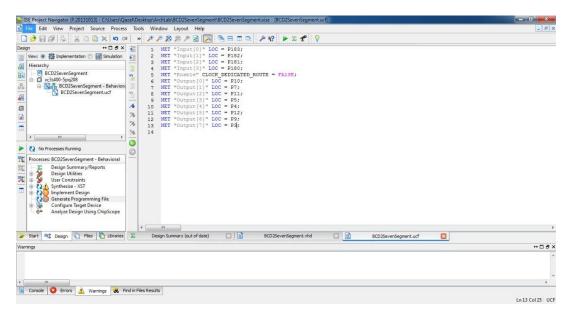
5. تعریف constraintها:

برای تعریف constraint های پروژه مانند شکل زیر عمل می کنیم:



6. نگاشت ورودی و خروجی های مدار با پورت های موجود در Board در فایل BCD2SevenSegment.ucf:

در فایل با پسوند ucf، ورودی ها و خروجی ها را به assign ،board می کنیم.



7. اتصال سیستم به Board، طراحی روی FPGA و تست:

این مراحل نیز دقیقا مانند آزمایش قبلی انجام میشوند.

بحث و نتیجه گیری:

در این آزمایش با مشخص کردن بیت های ورودی به صورت BCD روی board، ارقام در Segment به نمایش در می آیند.