

Лабораторная работа №5

РЕГИСТРЫ

Цель работы: Исследовать различные типы регистров. Закрепить теоретические знания об устройстве и принципах работы регистров.

ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

Регистр – это устройство, предназначенное для записи, хранения и (или) сдвига информации, которая поступает и хранится в регистре в виде n -разрядных двоичных чисел. В общем случае регистр может выдавать информацию в последовательной или параллельной форме, преобразовывать прямой код числа в обратный (когда единицы заменяются нулями, а нули – единицами), и наоборот, а также выполнять логическое сложение и логическое умножение двоичных чисел.

Они используются в качестве управляющих и запоминающих устройств, генераторов и преобразователей кодов, счетчиков, делителей частоты, узлов временной задержки. Элементами структуры регистров являются синхронные триггеры D- или JK- типа с динамическим или статическим управлением. Одиночный триггер может запоминать (регистрировать) один разряд (бит) двоичной информации. Такой триггер можно считать одnorазрядным регистром. Занесение информации в регистр называют операцией ввода или записи. Выдача информации к внешним устройствам характеризует операцию вывода или считывания. Запись информации в регистр не требует его предварительного обнуления.

Все регистры в зависимости от функциональных свойств подразделяются на две категории – накопительные (регистры памяти, хранения) и сдвигающие. В свою очередь, сдвигающие регистры делятся по способу ввода и вывода информации на параллельные, последовательные и комбинированные (параллельно-последовательные и последовательно-параллельные), по направлению передачи (сдвига) информации – на однонаправленные и реверсивные.

Наиболее простыми регистрами являются регистры памяти. Их назначение – хранение двоичной информации небольшого объема в течение короткого промежутка времени. Эти регистры представляют собой набор синхронных триггеров, каждый из которых хранит один разряд двоичного числа. Ввод (запись) и вывод (считывание) информации производится параллельным кодом. Ввод обеспечивается тактовым импульсом, с приходом очередного тактового импульса записанная информация обновляется. Считывание производится в прямом или в обратном коде (в последнем случае с инверсных выходов).

В зависимости от способа ввода и вывода разрядов числа различают регистры параллельные, последовательные и параллельно-последовательные. В параллельном регистре ввод и вывод всех разрядов кодового числа осуществляется одновременно, в последовательном – разряды числа вводятся и выводятся последовательно, а в параллельно-последовательном регистре

ввод числа производится в параллельной форме, а вывод – в последовательной, и наоборот. Преобразование параллельного кода в последовательный и наоборот – очень актуальная задача, так как передача цифровой информации в сетях передачи данных осуществляется в последовательном коде, а обработка её в микропроцессорах вычислительных устройств – в параллельном.

Регистр, в котором можно осуществить сдвиг числа, называют сдвигающим (сдвиговым), причем сдвиг может быть или в одну сторону (в сторону младшего разряда – прямой (правый) сдвиг, или в сторону старшего разряда – обратный (левый) сдвиг, или в обе стороны (реверсивный сдвигающий регистр). В этом смысле последовательный и параллельно-последовательный регистры относят к сдвиговым.

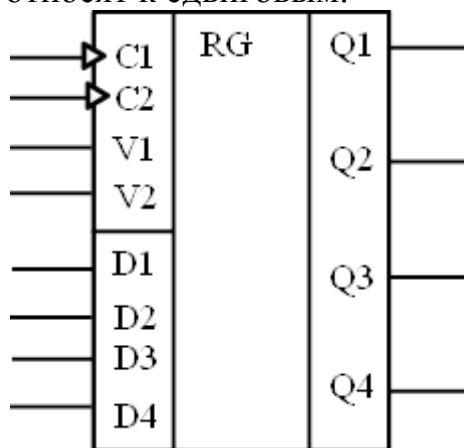


Рисунок 1 – Четырехразрядный регистр

Отечественная промышленность выпускает многие типы регистров в виде микросхем. В качестве примера на рисунке 1 приведено изображение четырехразрядного регистра (микросхема серии K155). При $V2 = 0$ разряды числа вводят последовательно в регистр через вход V1; синхроимпульсы, поступающие на вход C1, обеспечивают сдвиг вправо разрядов числа; регистр работает как сдвигающий. В микросхеме (рисунок 1) предусмотрен также параллельный ввод всех разрядов числа по синхроимпульсу на входе C2 с входов D1, ..., D4 при $V2 = 1$. В данном случае регистр работает как параллельный.

Если выходы последнего триггера сдвигающего регистра соединить с входами первого, то получится кольцевой регистр сдвига, называемый кольцевым счётчиком. Его коэффициент пересчёта равен числу разрядов n : единица, записанная в один из разрядов, периодически появляется на выходе счётчика после того, как пройдут n сдвигающих синхроимпульсов.

Любой регистр состоит из связанных между собой триггеров с динамическим или статическим управлением и логических элементов, причем количество триггеров равно количеству разрядов в записываемом числе. Синтез регистра сводится к выбору типа триггеров и логических элементов И, НЕ, ИЛИ для реализации заданных операций.

Рассмотрим работу параллельного регистра на RS -триггерах (рисунок 2). Ввод (запись) числа осуществляется в два такта. Во избежание ошибочной записи чисел $x_1x_2...x_n$ в первом такте все триггеры регистра обнуляются. Для этого на шину "0" подается логический 0. Во втором такте по сигналу 1 на шине "П" ("Приём") через конъюнкторы одновременно записывается в соответствующие разряды регистра двоичное число $x_1x_2...x_n$. Вывод (считывание) числа $y_1y_2...y_n$ в прямом коде происходит по сигналу 1 на шине " B_{np} ", а в обратном – по сигналу 1 на шине " $B_{обр}$ ".

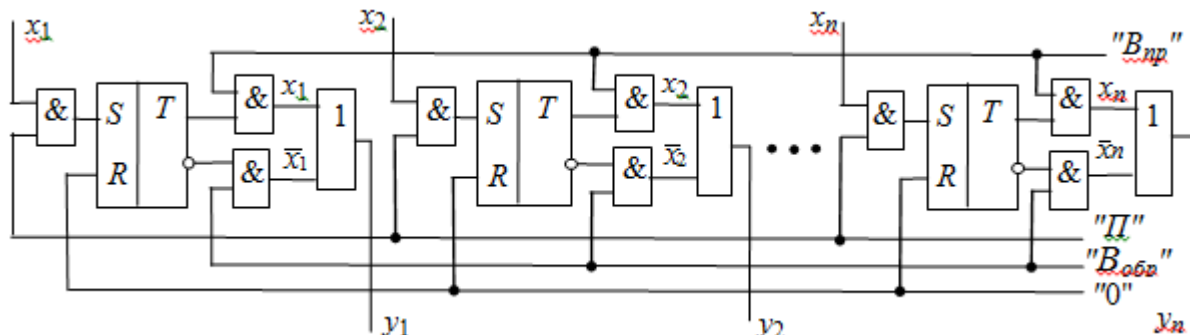


Рисунок 2 – Параллельный регистр на RS -триггерах

Объединив в одной микросхеме несколько регистров и добавив на входе дешифратор DCW , а на выходе мультиплексор MS , получают *регистровую (сверхоперативную) память* (рисунок 3). Входы D_i четырёх или восьми регистров, как правило, 4-разрядных, подключают к общей входной шине данных DIN . Вход загрузки требуемого регистра выбирается дешифратором записи DCW на основании поступающего на его вход адреса записи WA , т. е. кода номера загружаемого регистра. *Запись* данных, присутствующих на шине DIN , происходит в момент поступления сигнала разрешения записи WE .

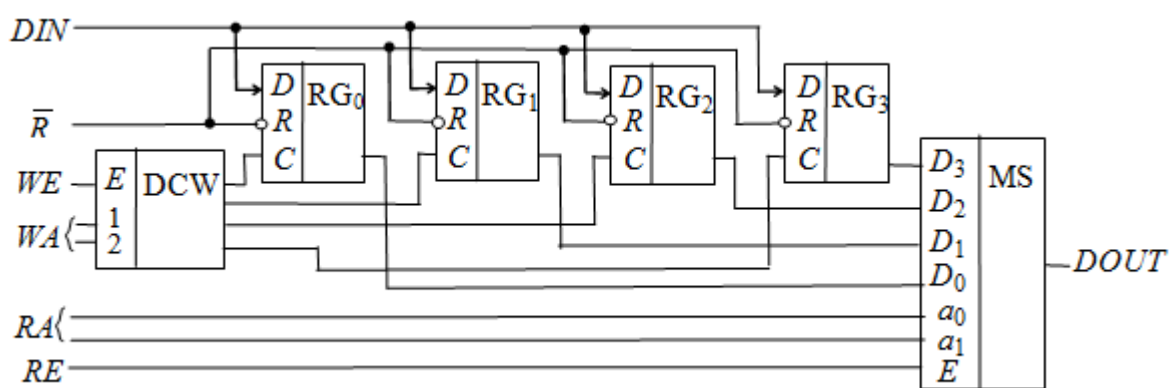


Рисунок 3 – Регистровая память

Выходы регистров мультиплексором MS подключаются к выходной шине $DOUT$. Номер регистра, с которого происходит *чтение*, определяется посредством кода адреса чтения RA . Разрешение выдачи данных в шину $DOUT$ происходит по сигналу RE . Поскольку дешифрация адреса записи и адреса чтения производится двумя независимыми узлами, имеющими

автономные адресные входы WA и RA , в регистровую память можно одновременно записывать бинарное число в один из регистров и считывать число из другого. Описанная структура использована в кристаллах отечественных микросхем К155РП1, ИР11 и ИР12 серий К561 и К564.

Микросхемы регистровой памяти легко наращиваются по разрядности и допускают наращивание по числу регистров. Они разработаны для построения блоков *регистров общего назначения* (РОН), предназначенных для временного хранения исходных данных и промежуточных результатов расчёта в микропроцессорах.

ПРАКТИЧЕСКАЯ ЧАСТЬ

Задание 1.

а) Собрать на рабочем поле ElectronicsWorkbench схему для испытания 2-разрядного последовательного регистра на D-триггерах (рисунок 4). Входная информация *подается* с помощью ключа, управляемого клавишей «1» клавиатуры. На выводы синхронизации импульсы *подаются* через ключ, управляемый клавишей «2» клавиатуры. Выходная информация определяется с помощью индикаторов $Q0$, $Q1$ и цифрового индикатора. *Получить* на выходе цифры от 0 до 3 и *составить* таблицу зависимости выходных состояний от сигналов на входах, *скопировать* схему в отчет.

Ключ 1	Ключ 2	$Q0$	$Q1$	Цифровой индикатор
				0
				1
				2
				3

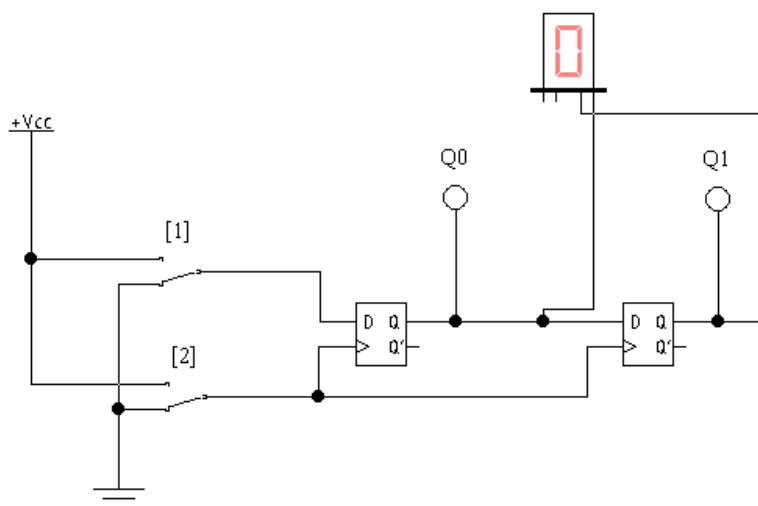


Рисунок 4 – 2-разрядный последовательный регистр

б) Собрать на рабочем поле ElectronicsWorkbench схему для испытания 4-разрядного последовательного регистра на D-триггерах (рисунок 5). Входную информацию (0000, 0001, 0002, 0004, 0008) подается при помощи генератора слов в режиме *Step*. Выходная информация определяется с

помощью индикаторов *Q0, Q1, Q2, Q3*. **Составить** таблицу зависимости выходных состояний от сигналов на входах, **скопировать** схему в отчет.

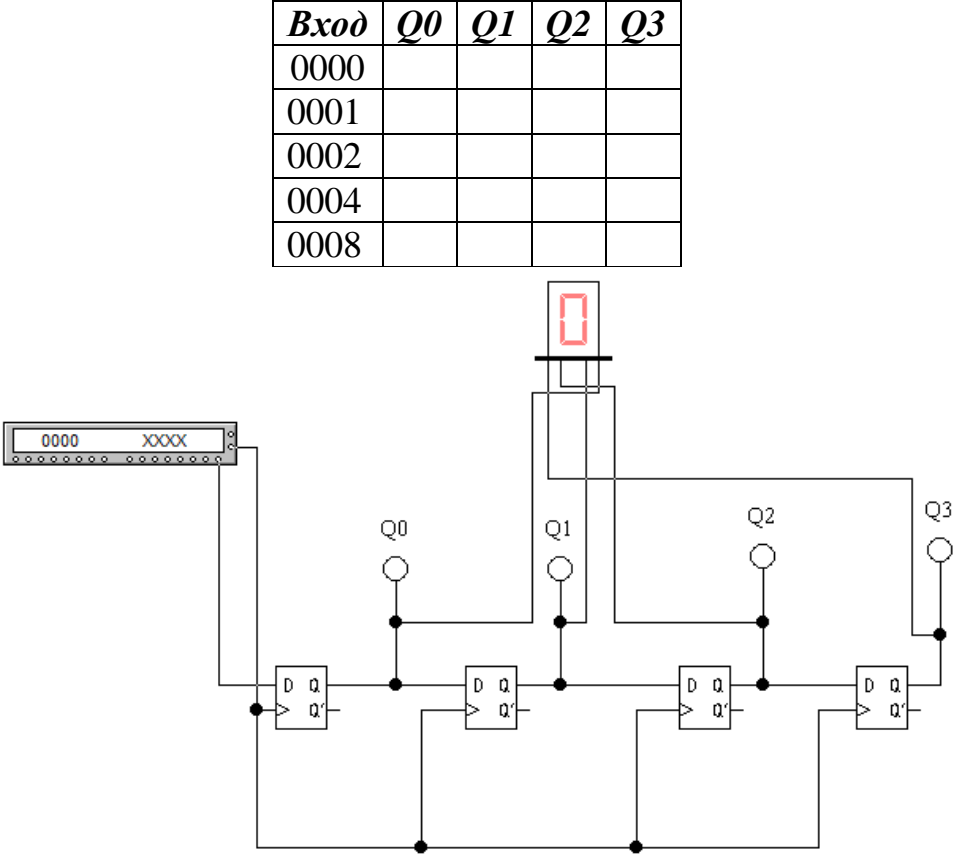


Рисунок 5 – 4-разрядный последовательный регистр

Задание 2.

а) Собратьна рабочем поле ElectronicsWorkbench схему для испытания 2-разрядного параллельного регистра (рисунок 6). Входная информация **подается** с помощью ключей, управляемых клавишей «1»и «2»клавиатуры. На выводы синхронизации импульсы **подаются** через ключ, управляемый клавишей «3» клавиатуры. Выходная информация определяется с помощью индикаторов *Q1, Q2* и цифрового индикатора. **Получить** на выходе цифры от 0 до 3 и **составить** таблицу зависимости выходных состояний от сигналов на входах, **скопировать** схему в отчет.

<i>Ключ 1</i>	<i>Ключ 2</i>	<i>Ключ 3</i>	<i>Q1</i>	<i>Q2</i>	<i>Цифровой индикатор</i>
					0
					1
					2
					3

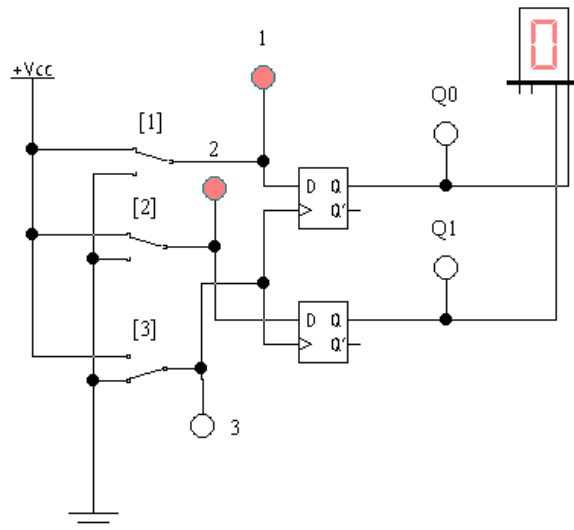


Рисунок 6 – 2-разрядный параллельный регистр

б) **Собрать** на рабочем поле ElectronicsWorkbench схему регистра параллельного действия с однофазными входами и предварительной установкой в 0 в соответствии с рисунком 7. **Заполнить** таблицу, **скопировать** схему в отчет.

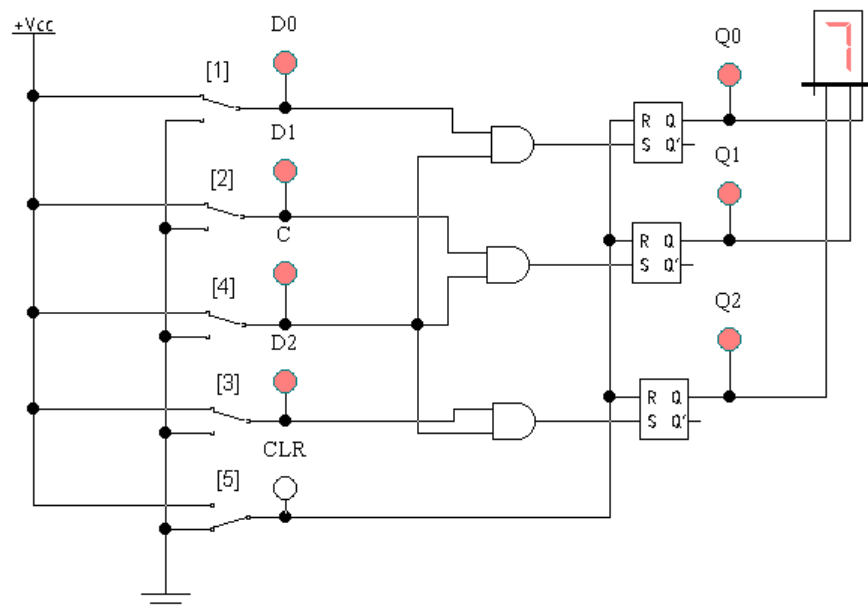


Рисунок 7 – Регистр параллельного действия с однофазными входами и предварительной установкой в 0

<i>D0</i>	<i>D1</i>	<i>D2</i>	<i>Q0</i>	<i>Q1</i>	<i>Q2</i>

Установка кода осуществляется ключами «1», «2», «3». Ввод кода в регистр производится при подаче кнопкой «4» разрешающего сигнала С. Сброс регистра в 0 осуществляется включением ключа «5»(**CLR**).

ИМС 74195 - быстродействующий регистр для выполнения операций

а) Собрать на рабочем поле ElectronicsWorkbench схему включения регистра на базе **ИМС 74195(DigitalICs → 741XX)** в режиме **записи** (рисунок 8). Поля генератора слов заполнить по возрастанию (**Pattern → Upcounter**), частота **1 Гц**. Изучить режимы работы регистра, схему **скопировать** в отчет. **Сделать** вывод об изменении выходного сигнала.

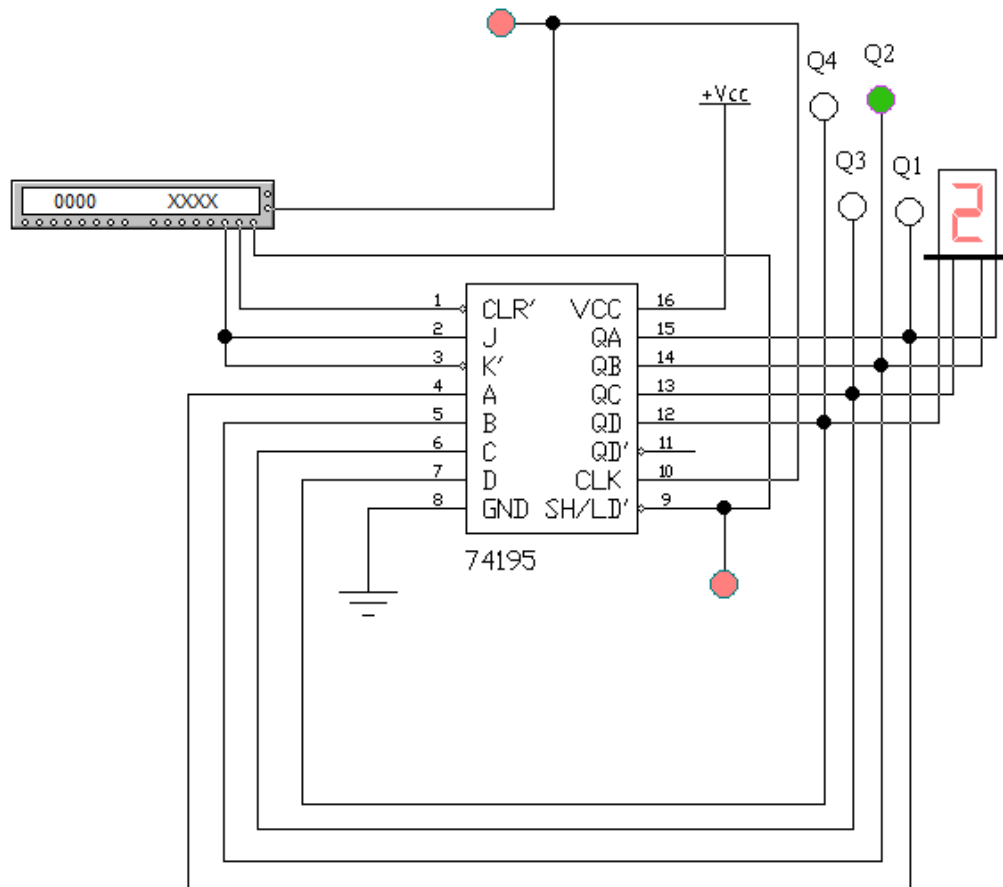


Рисунок 8 – Регистр на базе ИМС 74195в режиме записи

Очистить поле генератора слов (*Clearbuffer*). **Установите** на генераторе слов такую последовательность чисел, чтобы получить на индикаторе цифру **2**. Согласно варианту **получите** на индикаторе следующие цифры:

Вариант	Цифры на индикаторе
1,5	4
2,6	5
3,7	6
4,8	7

Сделайте вывод.

б) Собрать на рабочем поле ElectronicsWorkbench схему включения регистра на базе **ИМС 74195** (*DigitalICs* → *741XX*) в режиме **сдвига** (рисунок 9). Поля генератора слов заполнить по возрастанию (*Pattern* → *Upcounter*), частота **1 Гц**. Схему **скопировать** в отчет.

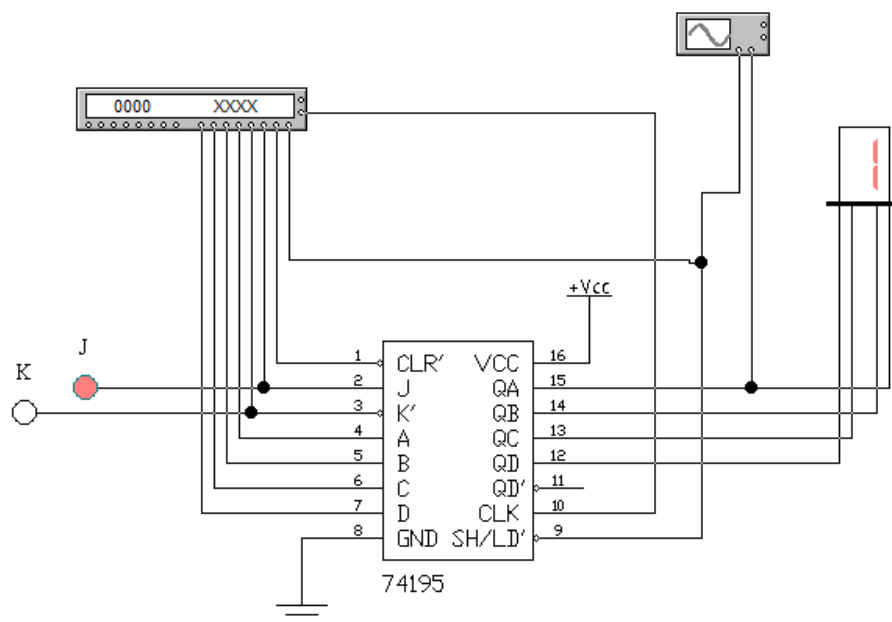


Рисунок 9 – Регистр на базе ИМС 74195 в режиме записи

Исследовать следующие режимы сдвига:

- сдвиг и установка по первому каскаду ($jk=11$);
- сдвиг и сброс по первому каскаду ($jk=00$);
- сдвиг и переключение первого канала ($jk=10$);
- сдвиг и хранение в первом каскаде ($jk=01$), $CLR=1$, $LD/SH=1$.
- с помощью осциллографа просмотрите и зарисуйте сигналы на входе и выходе регистра и поясните его работу.

Канал А	КАНАЛ В
CLK	LD/SH
CLK	J
CLK	QA
J	QA
LD/SH	QA

Задание 4.

Регистр на базе ИМС 74173 может служить примером устройства хранения. Он имеет выходы $1Q...4Q$ третьим Z – состоянием (при сигнале 1 на выводах $G2, G1$), а его выходы $1D...4D$ снабжены логическими элементами разрешения записи путем подачи логического 0 на входы M, N . Используется регистр как четырехразрядный источник кода, способный обслуживать непосредственно шину данных цифровой системы. Загрузка информации в регистр производится синхронно с положительным перепадом тактового импульса, если на входах M, N присутствуют напряжения низкого уровня. Если на одном из этих входов напряжение высокого уровня, после прихода положительного тактового перепада в регистре должны остаться прежние данные. Вход сброса CLR имеет высокий активный уровень. Если на входы $G2, G1$ подано напряжение активного низкого уровня, данные, содержащиеся в регистре, отображаются на выходах $1Q...4Q$, присутствие хотя бы одного напряжения высокого уровня на входах разрешения $G2$ и $G1$ вызывает Z - состояние (размыкание) для выходных линий.

а) Собрать на рабочем поле ElectronicsWorkbench схему включения четырехразрядного регистра памяти на базе **ИМС 74173 (DigitalICs → 741XX)** (рисунок 10). Поля генератора слов заполнить по возрастанию (*Pattern → Upcounter*), частота **1 Гц**. Схему *скопировать* в отчет.

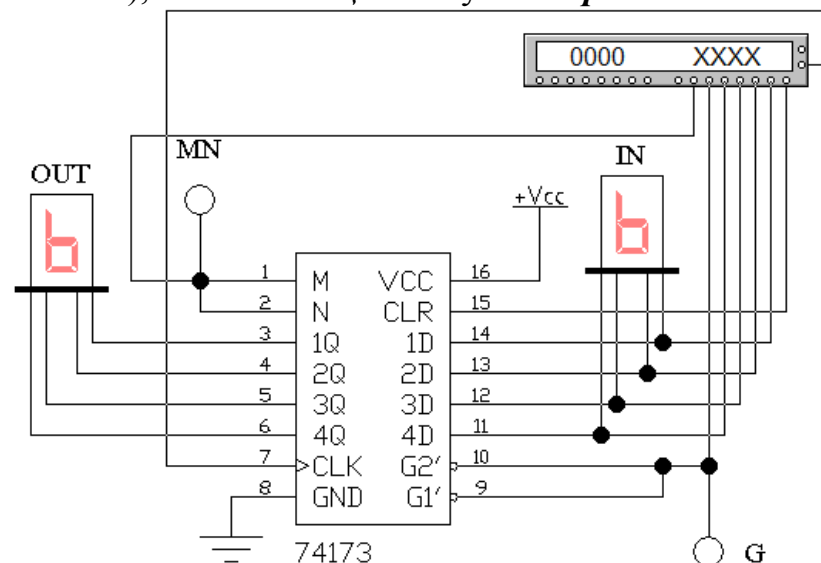


Рисунок 10 – Четырехразрядный регистр памяти на базе ИМС 74173

Работа схемы иллюстрируется с помощью входных и выходных индикаторов. Состояние попарно объединенных управляющих входов M, N и $G1', G2'$ индицируется светодиодными элементами MN и G соответственно. *Составить* таблицу состояния и *объяснить* работу регистра.

MN	G	IN	OUT
0	0		
0	1		
1	0		
1	1		

б)Собратьна рабочем поле ElectronicsWorkbench схему, которая иллюстрирует работу двух **ИМС 74173** на общую шину, состояние которой индицируется семисегментнымцифровым индикатором (рисунок 11). Подобная работа возможна благодаря третьему (высокоомному) состоянию на выходах регистров. Входная информация обоих регистров показывается входными индикаторными элементами. Состояния управляющих входов регистров взаимно инверсны и показываются светодиодными элементами.

Поля генератора слов заполнить по возрастанию (**Pattern**→ **Upcounter**), частота **1 Гц**. Схему **скопировать** в отчет.

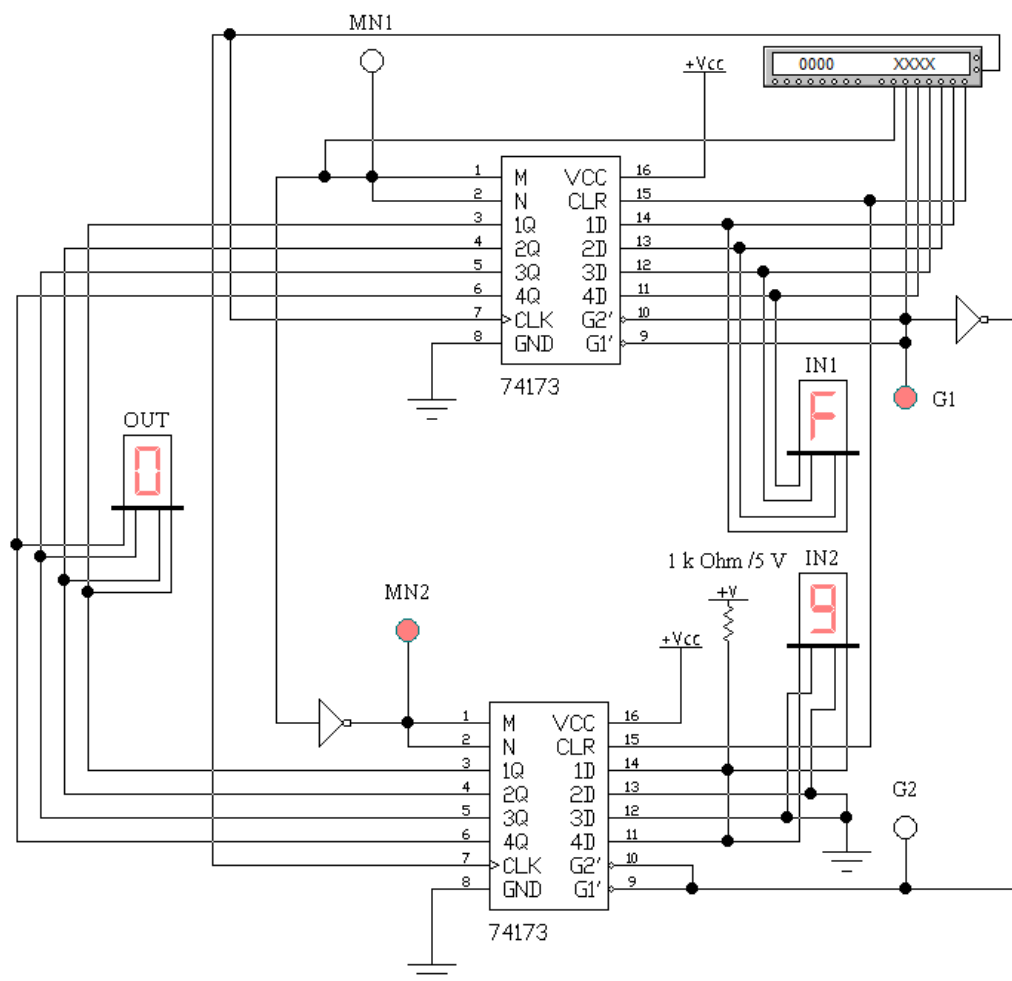


Рисунок 11 – Работа двух регистров памяти на общую шину

<i>MN1</i>	<i>G1</i>	<i>MN2</i>	<i>G2</i>	<i>IN1</i>	<i>IN2</i>	<i>OUT</i>

Наблюдать режимы записи и считывания информации в регистрах и на общей шине, **сделать** выводы.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Что такое регистр, какие функции он может выполнять?
2. Назовите типы регистров и их возможные применения ?
3. В каких регистрах запись информации осуществляется параллельным кодом?
4. Поясните работу сдвигающего регистра