

Лабораторная работа №6

СЧЕТЧИКИ. СУММАТОРЫ

Цель работы: изучение устройства и принципов работы счётчиков и арифметических сумматоров; испытание суммирующего, вычитающего, реверсивного и десятичного счётчиков на триггерах и ИМС; испытание сумматоров.

ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

1 Классификация счётчиков

Счётчик предназначен для счёта поступающих на его вход импульсов, в интервале между которыми он должен хранить информацию об их количестве. Поэтому счётчик состоит из запоминающих ячеек – триггеров обычно D- или JK-типа. Между собой ячейки счётчика соединяют таким образом, чтобы каждому числу импульсов соответствовали состояния 1 или 0 определенных ячеек. При этом совокупность единиц и нулей на выходах п ячеек, называемых разрядами счетчика, представляет собой n-разрядное двоичное число, которое однозначно определяет количество прошедших через входы импульсов.

Каждый разряд счётчика может находиться в двух состояниях. Число устойчивых состояний, которое может принимать данный счётчик, называют коэффициентом пересчёта $K_{сч}$.

Если с каждым входным импульсом "записанное" в счётчике число увеличивается, то такой счётчик является суммирующим, если же оно уменьшается, то – вычитающим. Счётчик, работающий как на сложение, так и на вычитание, называют реверсивным.

Счётчики, у которых под воздействием входного импульса переключение соответствующих разрядов происходит последовательно друг за другом, называют асинхронными, а когда переключение происходит одновременно – синхронными. Максимальное число N , которое может быть записано в счётчике, равно $(2^n - 1)$, где n – число разрядов счётчика.

По способу кодирования последовательных состояний различают двоичные счетчики с коэффициентами пересчёта (обнуления) $K_{сч} = 2^n$, у которых порядок смены состояний триггеров соответствует последовательности двоичных чисел, и недвоичные, у которых $K_{сч} < 2^n$ (например, десятичные с коэффициентом $K_{сч} = 10$ или делители частоты с коэффициентом деления $K_{сч} \neq 2^n$).

Счётчики входят в состав разнообразных цифровых устройств: электронных часов, делителей частоты, распределителей импульсов, вычислительных и управляющих устройств. Выпускаемые промышленностью интегральные счётчики представляют собой схемы средней интеграции (например, микросхемы серий K155, K176 и др.); среди них многоразрядные бинарные счётчики на сложение и реверсивные счётчики с установочными

входами R и S для всех разрядов, с постоянными и произвольными коэффициентами пересчёта.

2 Счётчик с непосредственными связями

Условное изображение трехразрядного **суммирующего** счётчика показано на рисунке 1а, на котором символом R обозначен вход общего сброса, символами Q_1 , Q_2 и Q_3 – выходы счетчика, CR – выход переноса единицы. Суммирующий вход счётчика обозначается +1, вычитающий –1. Это счетные входы. У асинхронных счётчиков эти входы помечены специальными символами: \triangleright или \triangleleft , указывающими полярность перепада входного сигнала: 1/0 или 0/1, при которой происходит переключение триггеров счётчика.

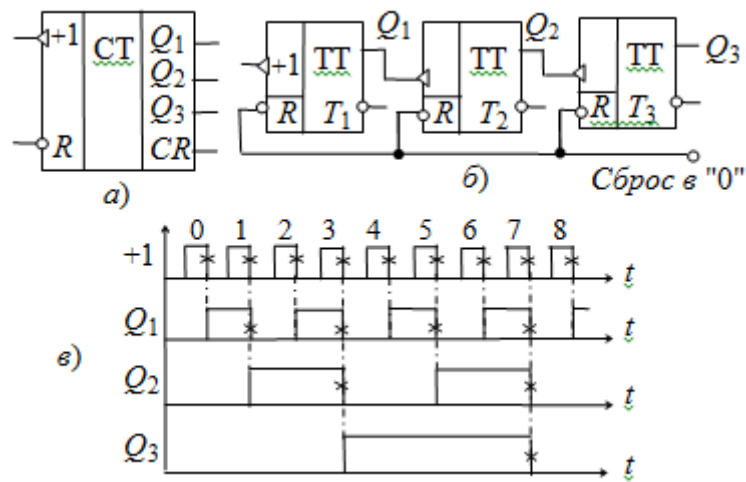


Рисунок 1 – Трехразрядный суммирующий счетчик

Таблица 1 – Переключательная таблица

Номер импульса	Q_3	Q_2	Q_1	CR
0	0	0	0	
1	0	0	1	
2	0	1	0	
3	0	1	1	
4	1	0	0	
5	1	0	1	
6	1	1	0	
7	1	1	1	
				1
0	0	0	0	

Для переключения триггеров в счётчиках используют следующие связи: непосредственную, тракт последовательного переноса, тракт параллельного переноса. Схема счётчика с непосредственными связями показана на рисунок 1б. Первый триггер счётчика T_1 образует младший разряд. Он пересчитывает входные импульсы по модулю 2, а состояние его

выхода воспринимается следующим T_2 триггером как входные сигналы и снова пересчитываются на 2 и т. д.

Полное представление о состояниях счётчика (рисунок 1б), в зависимости от числа поданных на вход импульсов, даёт переключательная таблица (таблица 1) и временные диаграммы (рисунок 1в), где изображены последовательность входных импульсов (на входе +1), а также состояния триггеров – первого (Q_1), второго (Q_2) и третьего (Q_3). Фронты импульсов на диаграммах показаны идеальными: потенциал, соответствующий логическому 0, считается равным нулю, переключаящие перепады для наглядности помечены крестиками.

Рассмотрим воздействие на счётчик, к примеру, шестого (обозначенного на диаграмме цифрой 5) импульса. По его спаду триггер T_1 устанавливается в 0, перепад 1/0 на его выходе Q_1 переключает в 1 триггер T_2 , а триггер T_3 остается в прежнем (единичном) состоянии, так как перепад 0/1 на выходе Q_2 не является для него переключаящим.

Из диаграммы видно, что частота импульсов на выходе каждого триггера вдвое меньше частоты импульсов на его входе. В момент, предшествующий переключению очередного разряда, все предыдущие разряды счётчика находятся в состоянии 1. Восьмой импульс для трехразрядного счётчика (таблица 1) является импульсом переполнения: им все триггеры устанавливаются в 0 (счётчик "обнуляется").

Если в счётчике используются триггеры, переключаящиеся перепадом 0/1, то вход последующего триггера нужно соединить с инверсным выходом предыдущего, на котором формируется этот перепад, когда по основному выходу триггер переключается из 1 в 0.

Схема **вычитающего** счётчика приведена на рисунке 2, в которой по входам S в разряды счётчика заносят двоичное число, из которого нужно вычесть число, представляемое количеством входных импульсов. Пусть, например, в счётчик (рисунок 2) занесено число $5_{10} = 101_2$. Первым входным импульсом триггер T_1 переключится из 1 в 0 (по основному выходу); при этом на инверсном выходе \bar{Q}_1 возникает перепад 0/1, которым триггер T_2 переключиться не может; в счётчике останется число $100_2 = 4_{10}$.

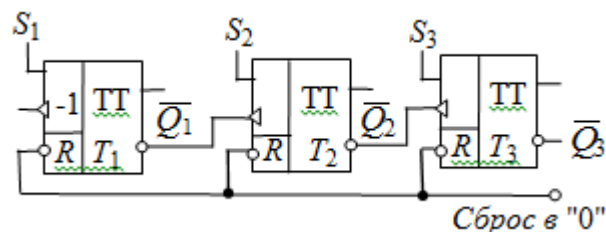


Рисунок 2 – Вычитающий счетчик

Второй входной импульс устанавливает триггер T_1 в состояние 1, на выходе \bar{Q}_1 появляется перепад 1/0, который переключает T_2 в состояние 1, а формирующийся при этом на \bar{Q}_2 перепад 1/0 переключает T_3 в состояние 0. В счётчике остается число $0112 = 3_{10}$. Аналогично можно рассмотреть действие последующих входных импульсов.

В счётчике с непосредственной связью переключение триггеров, вызванное срезом входного сигнала, происходит один за другим, последовательно, и задержка распространения n -разрядного счётчика, оцениваемая задержкой самого худшего случая – сменой всех 1 на все 0, – в n раз больше задержки одного Т-триггера. Если разрядов много, то большая задержка может оказаться серьёзным недостатком такого счётчика. Из-за невозможности выполнить смену состояния всего счётчика в единый момент времени, счётчики с непосредственной связью бывают только асинхронными, т. е. сигналом, переключающим их, является сам входной сигнал.

3 Суммирующий синхронный счётчик

В синхронном счётчике переключающиеся разряды переходят в новое состояние одновременно (синхронно). Для того чтобы на входы всех разрядов каждый счётный импульс поступал одновременно, а переключение разрядов происходило в нужной последовательности, в схему добавляют логические цепи, которые обеспечивают переключение одних разрядов, а другие удерживают от переключения.

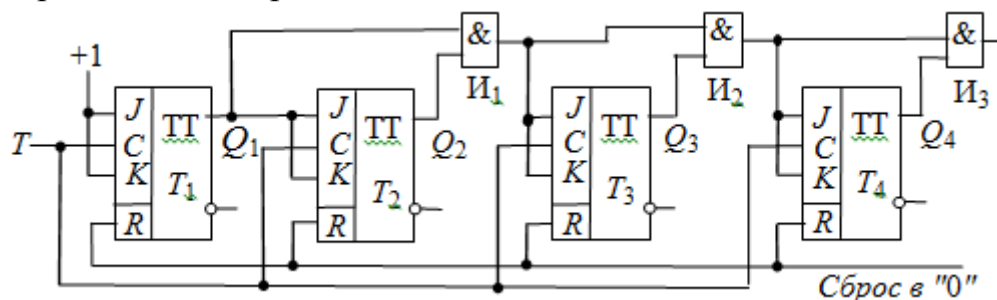


Рисунок 3 – Суммирующий синхронный счетчик

В схеме (рисунок 3) четырехразрядного синхронного счётчика на JK-триггерах на тактовые входы C всех триггеров счётные импульсы поступают одновременно с входа T. Информационные входы J и K каждого триггера объединены. Триггер T1 переключается каждым счётным импульсом, так как на его входы J и K постоянно подаётся 1. Остальные триггеры переключаются счётными импульсами при следующих условиях:

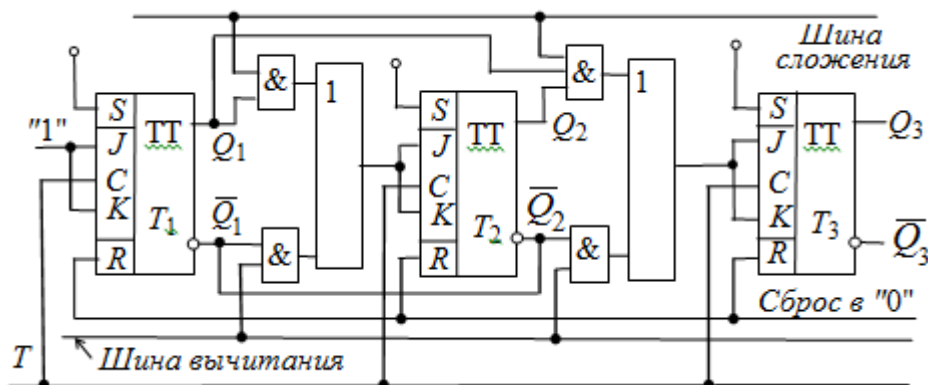
T2 – при $Q_1 = 1$; T3 – при $Q_1 = 1$ и $Q_2 = 1$; T4 – при $Q_1 = 1$, $Q_2 = 1$ и $Q_3 = 1$.

Чтобы обеспечить указанные условия переключения триггеров, в схему (рисунок 3) добавлены конъюнкторы И1, И2 и И3. На информационный вход каждого из триггеров T2, T3 и T4 подаётся конъюнкция сигналов с основных выходов предыдущих триггеров. Разрешающая переключение единица поступит на вход соответствующего триггера, если все предыдущие триггеры находятся в состоянии 1, и по счётному сигналу он переключается.

4 Реверсивный синхронный счётчик

Реверсивный счётчик, фрагмент которого изображен на рисунок 4, работает как на сложение, так и на вычитание. Для перехода от сложения к вычитанию и обратно изменяют подключение входа последующего триггера к выходам предыдущего.

На объединённые входы J и K каждого триггера подаётся через дизъюнкторы конъюнкция сигналов с выходов предыдущих триггеров: основные выходы предыдущих триггеров присоединяются через конъюнкторы верхнего ряда (при сложении), а инверсные выводы – через конъюнкторы нижнего ряда (при вычитании). При сложении подают 1 на шину сложения, которой вводятся в действие конъюнкторы верхнего ряда; при этом на шине вычитания присутствует 0, вследствие чего конъюнкторы нижнего ряда выключены. Вычитание осуществляется при подаче 1 на шину вычитания и 0 на шину сложения. Счетные импульсы поступают на вход T .



Как отмечалось в п. 2, каждый триггер переключается по тактовому входу С при $J = K = 1$, что имеет место, когда на выходах всех предыдущих триггеров (на основных – при сложении, на инверсных – при вычитании) будут единицы. Функционирование счетчика при сложении и вычитании описано в п. 2 и в п. 3.

5 Десятичный счётчик

Наибольшее распространение среди недвоичных счётчиков, у которых коэффициент пересчёта $K_{сч} < 2^n$, имеют **десятичные** счётчики, у которых $K_{сч} = 10$. При проектировании недвоичного счётчика вначале определяют количество его разрядов n так, чтобы 2^n было бóльшим ближайшим к $K_{сч}$ числом. Затем тем или иным способом (например, принудительной установкой некоторых разрядов счётчика в 1) исключают избыточные состояния счётчика, число которых равно $2^n - K_{сч}$.

Так, для получения $K_{сч} = 10$ одноразрядный счётчик должен содержать четыре триггера, а избыточные состояния $2^n - K_{сч} = 16 - 10 = 6$ исключают тем или иным способом. При проектировании десятичного счётчика чаще используют двоично-десятичное кодирование чисел. В этой системе, например, число 375 записывается как 0011 0111 0101, где сохранены позиции десятичных разрядов: $0011_2 = 3_{10}$, $0111_2 = 7_{10}$, $0101_2 = 5_{10}$.

6 Кольцевой счетчик

На базе регистров сдвига можно построить кольцевые счетчики - счетчики Джонсона. Счетчик Джонсона имеет коэффициент пересчета, вдвое больший числа составляющих его триггеров. В частности, если счетчик состоит из трех триггеров ($m=3$), то он будет иметь шесть устойчивых состояний. Счетчик Джонсона используется в системах автоматики в качестве распределителей импульсов и т.д. Таблица состояний счетчика Джонсона (таблица 2) содержит $2m$ (m - количество триггеров в составе регистра) строк и m -столбцов. Количество разрядов счетчика определяется количеством триггеров (рисунок 6). Рассмотрим схему трехразрядного счетчика Джонсона, выполненного на базе D-триггеров (регистр сдвига реализован на D-триггерах). Для построения кольцевого счетчика достаточно соединить инверсный выход последнего триггера регистра (последнего разряда) с входом «D» (с входом, предназначенным для ввода последовательной информации) первого триггера.

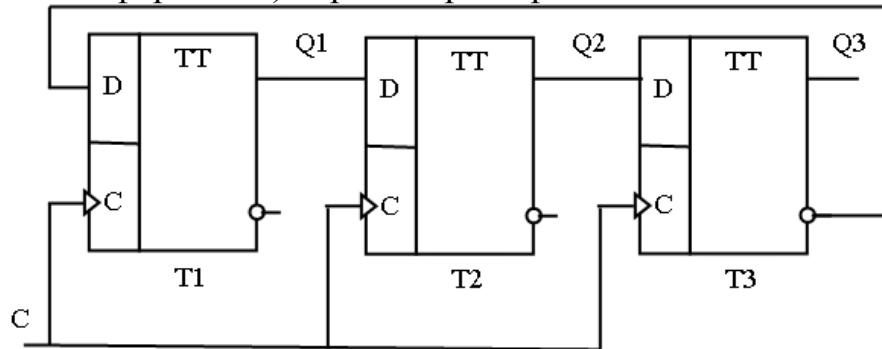


Рисунок 6 – Счетчик Джонсона

Таблица 2 – Таблица состояний счетчика Джонсона

N	Q_1	Q_2	Q_3
1	1	0	0
2	1	1	0
3	1	1	1
4	0	1	1
5	0	0	1
6	0	0	0

Предположим, что вначале все триггеры находятся в состоянии «0», т.е. $Q_1=Q_2=Q_3=0$. При этом на входе «D» первого триггера присутствует уровень «1», т.к. $\overline{Q_3}=1$. Первым синхроимпульсом в триггер T1 запишется «1», вторым - единица запишется в первый триггер, из первого - во второй и т.д. до тех пор, пока на всех выходах регистра не будет «1». После заполнения регистра единицами, на инверсном выходе триггера T3 появится $\overline{Q_3}=0$ и четвертым синхроимпульсом в T1 запишется логический «0» (таблица 2).

После поступления последующих трех синхроимпульсов регистр обнуляется и на его вход «D» снова подается уровень «1». Таким образом,

цикл повторения состояния кольцевого счетчика состоит из шести тактов синхросигнала. Как видим, при работе в начале от первого триггера до последнего триггера распространяется «волна единиц», а затем «волна нулей». Код, в котором работает счетчик Джонсона, называют кодом Либау-Крейга.

7 Сумматоры

Сумматором называется узел, предназначенный для суммирования двоичных кодов. При суммировании многоразрядных двоичных чисел осуществляется поразрядное сложение двух слагаемых, начиная с младшего разряда кода, с образованием суммы в каждом разряде и переноса в следующий старший разряд. Сумматоры, предназначенные для сложения одноименных разрядов кодов, называются одноразрядными сумматорами. Одноразрядные сумматоры, соединенные между собой по цепям переносов, составляют многоразрядный сумматор. Большинство сумматоров представляют собой комбинационные схемы, синтез которых осуществляется по правилам алгебры логики. Сумматор достаточно прост по построению, но требуется много времени для сложения многоразрядных чисел.

Для увеличения быстродействия сложение чисел осуществляется в параллельном коде. Для построения многоразрядного сумматора при сложении чисел в параллельном коде потребуется количество одноразрядных сумматоров, равное разрядности суммируемых чисел. Аппаратурные затраты при этом возрастают, но соответственно увеличивается быстродействие сумматора. Простейшей схемой сумматора параллельного действия является схема с последовательными переносами между одноразрядными сумматорами.

Время сложения многоразрядных чисел зависит от быстродействия элементов и от времени распространения переносов. При последовательных переносах время сложения прямо пропорционально разрядности сумматора.

ПРАКТИЧЕСКАЯ ЧАСТЬ

Задание 1.

Собрать на рабочем поле ElectronicsWorkbench схему для испытания **суммирующего счетчика** на четырех JK-триггерах (вкладка **Digital** → **JKFlip-Flop**) (рисунок 7). Информация, записанная в счетчик, индицируется как в двоичном коде ($Q0-Q3$), так и в шестнадцатеричном кодах (OUT). Переключатель ($Q4$), управляемый клавишей «1» клавиатуры, обеспечивает подачу тактовых импульсов на вход счетчика. **Подав** тактовые импульсы (**ключ 1**) и **используя** индикацию ($Q0-Q3$, $Q4$, OUT), **заполнить** таблицу состояний счетчика в режиме прямого счета. **Скопировать** схему и показания осциллографа в отчет.

№	$Q0$	$Q1$	$Q2$	$Q3$	Цифровой индикатор OUT
0					
1					
..					
15					

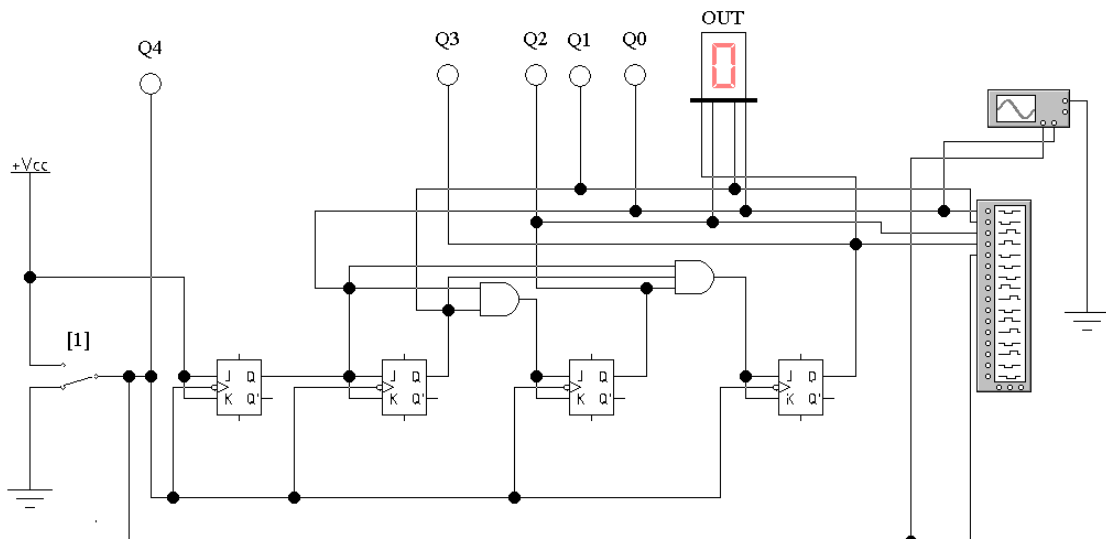


Рисунок 7 – Суммирующий счетчик на четырех JK-триггерах

Задание 2.

Собрать на рабочем поле ElectronicsWorkbench схему для испытания **вычитающего счетчика** на четырех D-триггерах (вкладка **Digital** → **DFlip-Flop**) (рисунок 8). Управление счетчиком аналогично **заданию 1**. **Подав** тактовые импульсы (**ключ 1**) и **используя** индикацию ($Q0-Q3$, $Q4$, OUT), **заполнить** таблицу состояний счетчика счета. **Скопировать** схему и показания осциллографа в отчет.

№	$Q0$	$Q1$	$Q2$	$Q3$	Цифровой индикатор OUT
0					
1					
..					

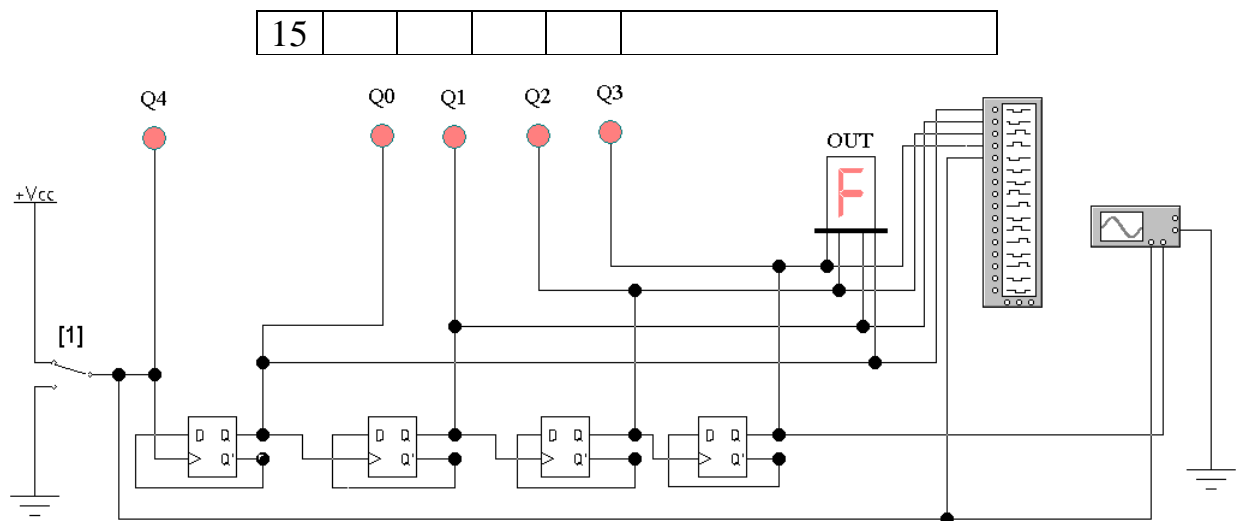


Рисунок 8 – Вычитающий счетчик на четырех D-триггерах

Задание 3.

Собрать на рабочем поле ElectronicsWorkbench схему для испытания **реверсивного счетчика** на ИМС 74169(DigitalICs → 741XX)(рисунок 9). Ознакомиться с назначением всех выводов микросхемы – входа загрузки предварительной информации в счетчик **LOAD**; входов, на которые подаётся предварительная информация, **A, B, C, D**; управляющих входов, используемых при наращивании разрядности счётчиков, **ENP** и **ENT**; выхода для переноса в старший разряд **RCO**; только для реверсивного счётчика входа **DOWN/UP**, управляющего работой на сложение или вычитание.

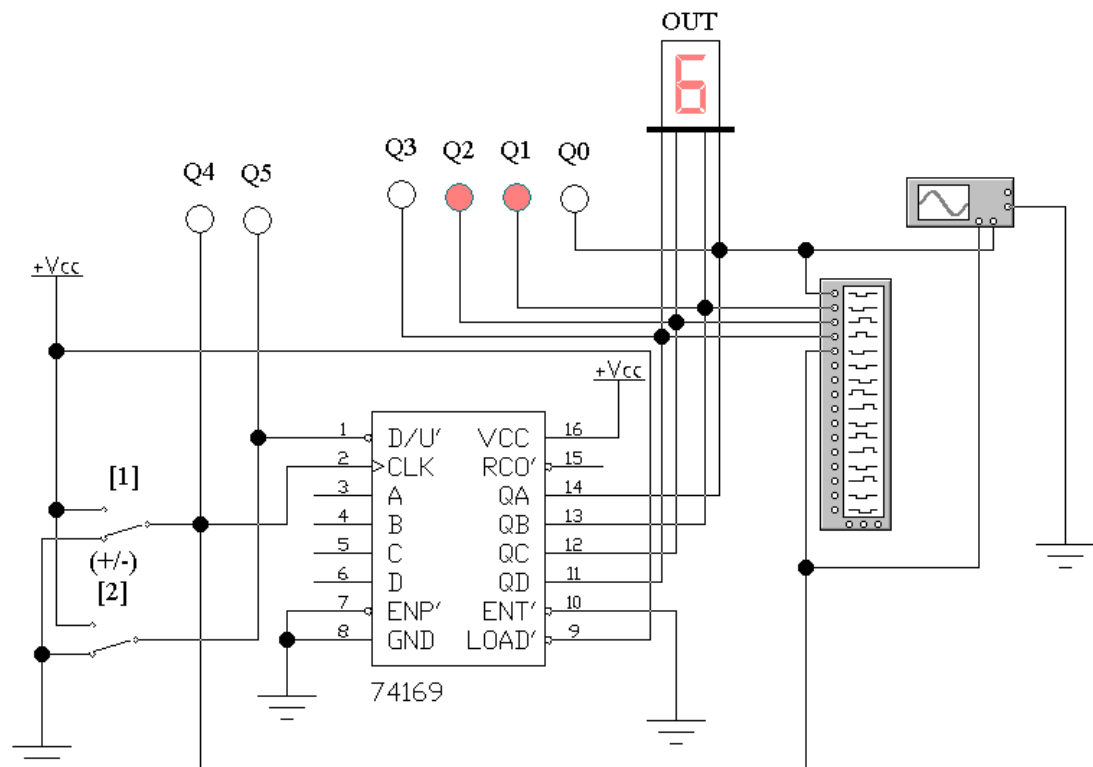


Рисунок 9 – Реверсивный счетчик на ИМС 74169

Информация, записанная в счетчик, индицируется как в двоичном ($Q0$ – $Q3$), так и в шестнадцатеричном (OUT) кодах. Переключатель, управляемый клавишей «1» клавиатуры, обеспечивает подачу тактовых импульсов на вход счетчика. Состояние переключателя «1» отображается индикатором $Q4$. Переключатель, управляемый клавишей «2» клавиатуры, позволяет переключаться между режимами прямого и обратного счета. Текущий режим отображается индикатором $Q5$, который светится в случае режима прямого счета. **Подавая** тактовые импульсы (**ключ 1**) и **используя** индикацию ($Q0$ - $Q3$, $Q4$, $Q5$, OUT), **заполнить** таблицу состояний счетчика в прямом и обратном режиме. **Скопировать** схему и показания осциллографа в отчет.

Режим	№	$Q0$	$Q1$	$Q2$	$Q3$	$Q5$	Цифровой индикатор OUT
Прямой	0						
	1						
	..						
	15						
Обратный	14						
	0						

Задание 4.

Собрать на рабочем поле ElectronicsWorkbench схему для испытания счетчика с измененным коэффициентом пересчета на ИМС 74169 (Digital ICs → 741XX) (рисунок 10).

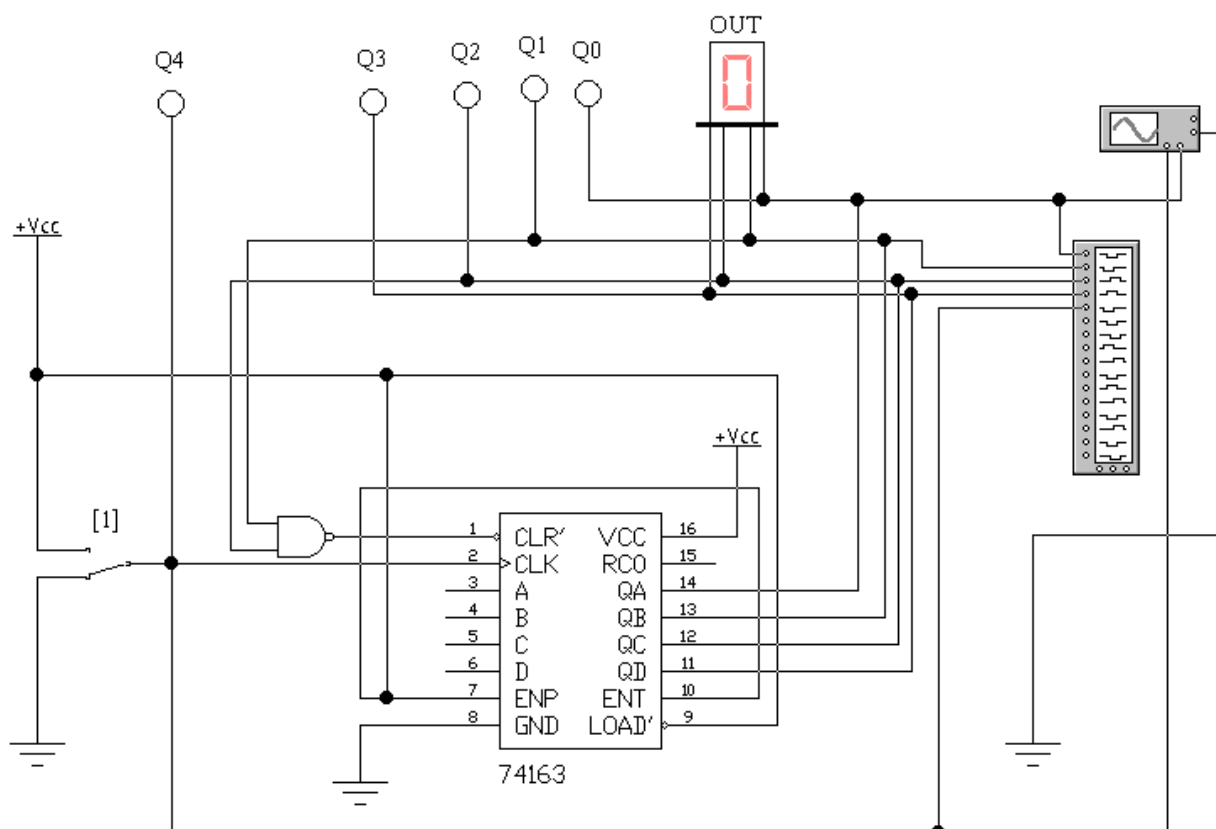


Рисунок 10 – Счетчик с измененным коэффициентом пересчета

Коэффициент пересчета характеризует число входных импульсов, необходимое для выполнения одного цикла и возвращения в исходное состояние.

Информация, записанная в счетчик, индицируется как в двоичном ($Q0$ – $Q3$), так и в шестнадцатеричном (OUT) кодах. Переключатель, управляемый клавишей «1» клавиатуры, обеспечивает подачу тактовых импульсов на вход счетчика. Состояние переключателя «1» отображается индикатором $Q4$. **Подавая** тактовые импульсы (**ключ 1**) и **используя** индикацию ($Q0$ - $Q3$, $Q4$, OUT), **заполнить** таблицу состояний счетчика, **определить коэффициент пересчета**.

№	$Q0$	$Q1$	$Q2$	$Q3$	Цифровой индикатор OUT

Изменить коэффициент пересчета (рисунок 4) согласно варианту:

Вариант	Коэффициент пересчета
1,5	4
2,6	10
3,7	11
4,8	13

Скопировать схему и показания осциллографа в отчет для своего варианта.

Задание 5.

Собрать на рабочем поле ElectronicsWorkbench схему для испытания **кольцевого счетчика** (регистр Джонсона) на четырех D-триггерах (вкладка **Digital** → **D-Flip-Flop**) (рисунок 11).

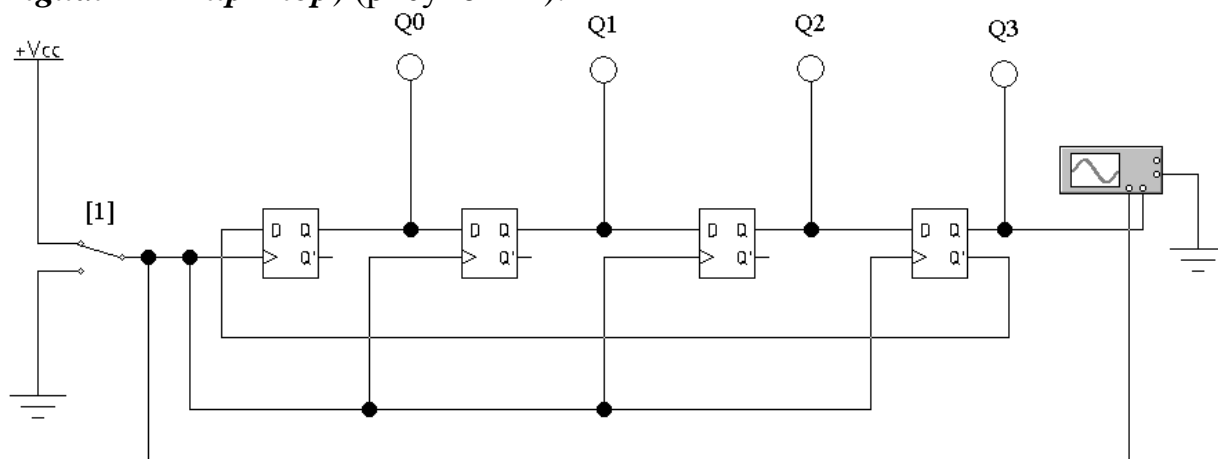


Рисунок 11– Кольцевой счетчик на четырех D-триггерах

Подавая тактовые импульсы (**ключ 1**) и **используя** индикацию ($Q0$ - $Q3$) **заполнить** таблицу состояний счетчика, **определить коэффициент пересчета**.

№	$Q0$	$Q1$	$Q2$	$Q3$
0				
..				
7				

Задание 6.

Собрать на рабочем поле ElectronicsWorkbench схему для испытания **декадного счетчика** с модулем счета $K=100$ (рисунок 12). Испытательная схема позволяет использовать два декадных счётчика 74160 при счёте от 0 до 100. Счетчик справа отражает младший десятичный разряд, а счётчик слева – старший. В указанном конкретном случае получается $K_{сч.} = 100$. Каскадирование счётчиков осуществляется подачей сигнала переноса RCO младшего счетчика на вход ENT старшего счётчика. **Запустить** испытательную схему и с помощью индикатора наблюдать счет до 100. **Скопировать** схему в отчет.

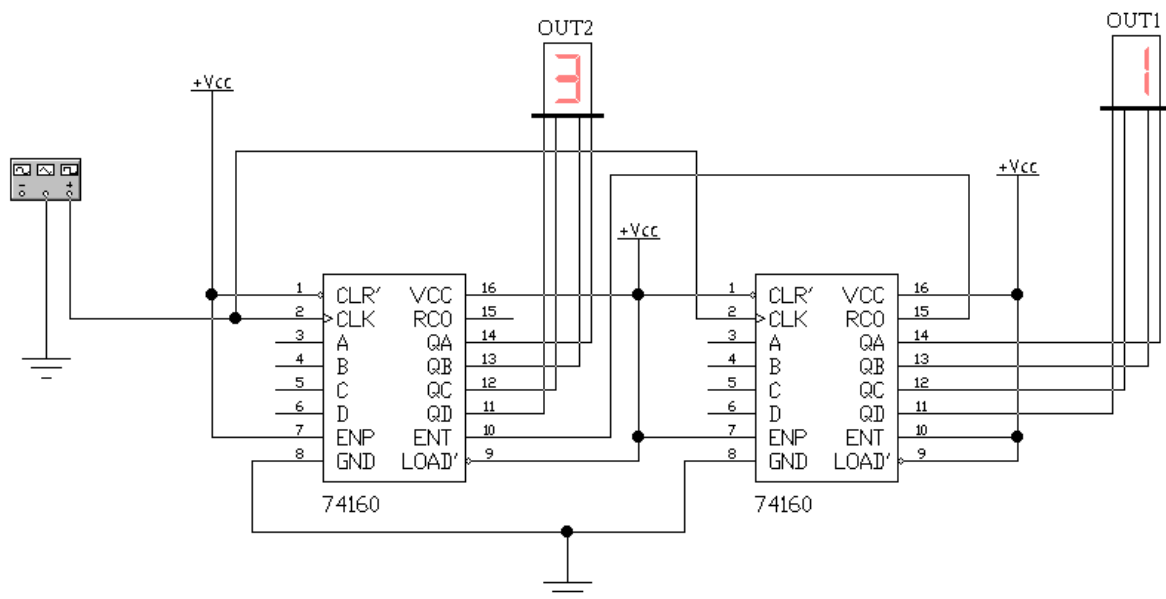


Рисунок 12 – Декадный счетчик

Задание 7.

Собрать на рабочем поле ElectronicsWorkbench схему для испытания счетчика с предустановкой (рисунок 13).

Для записи информации в счетчик при включенной схеме необходимо:

- 1 с помощью переключателей, управляемых клавишами «1» .. «4» клавиатуры, сформировать число (OUT1, Q0 – Q3), которое подлежит записи в счетчик;
- 2 перевести счетчик в режим записи информации однократным нажатием клавиши «7» клавиатуры;
- 3 подать одиночный импульс на вход счетчика двумя последовательными нажатиями клавиши «5» клавиатуры;
- 4 перевести счетчик в режим счета однократным нажатием клавиши «7» клавиатуры.

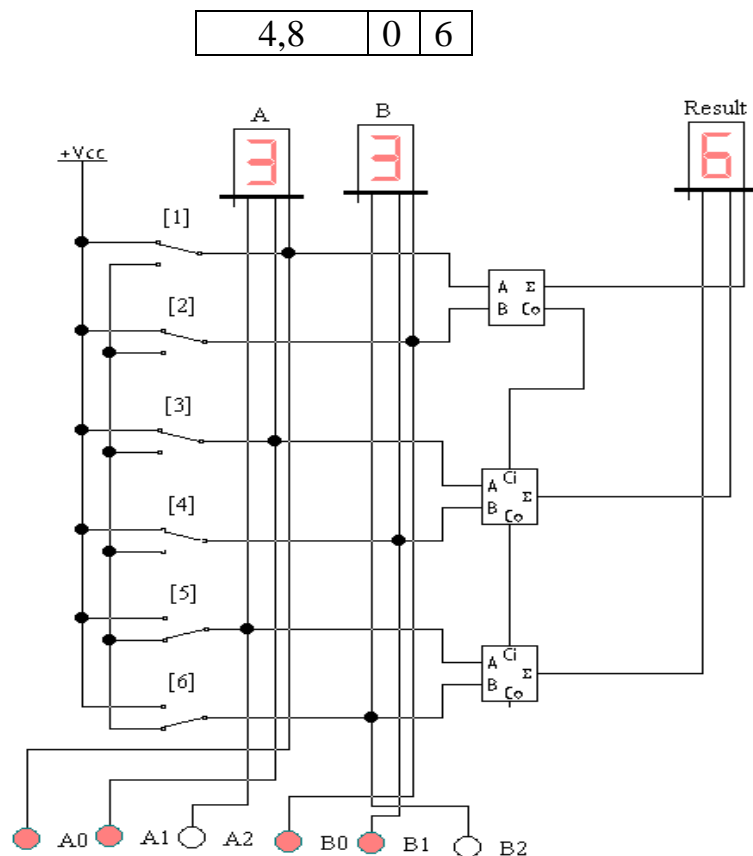


Рисунок 14 – Сумматор

б)

Собрать на рабочем поле Electronics Workbench схему для испытания **арифметического сумматора** ИМС 74181 (**DigitalICs**→**741XX**) (рисунок 15). Значения четырехразрядных **A** и **B** на входе задаются с помощью ключей «1», «2», «3», «4» и «5», «6», «7», «8» и в шестнадцатеричном коде отображаются одноименными цифровыми индикаторами «A» и «B». На выходах **F0...F3** результат суммирования отображается индикатором «**Result**».

Выполнить операцию сложения двух чисел **A** и **B** согласно варианту. Схему **скопировать** в отчет.

Вариант	A	B
1,5	7	4
2,6	5	4
3,7	5	6
4,8	2	10

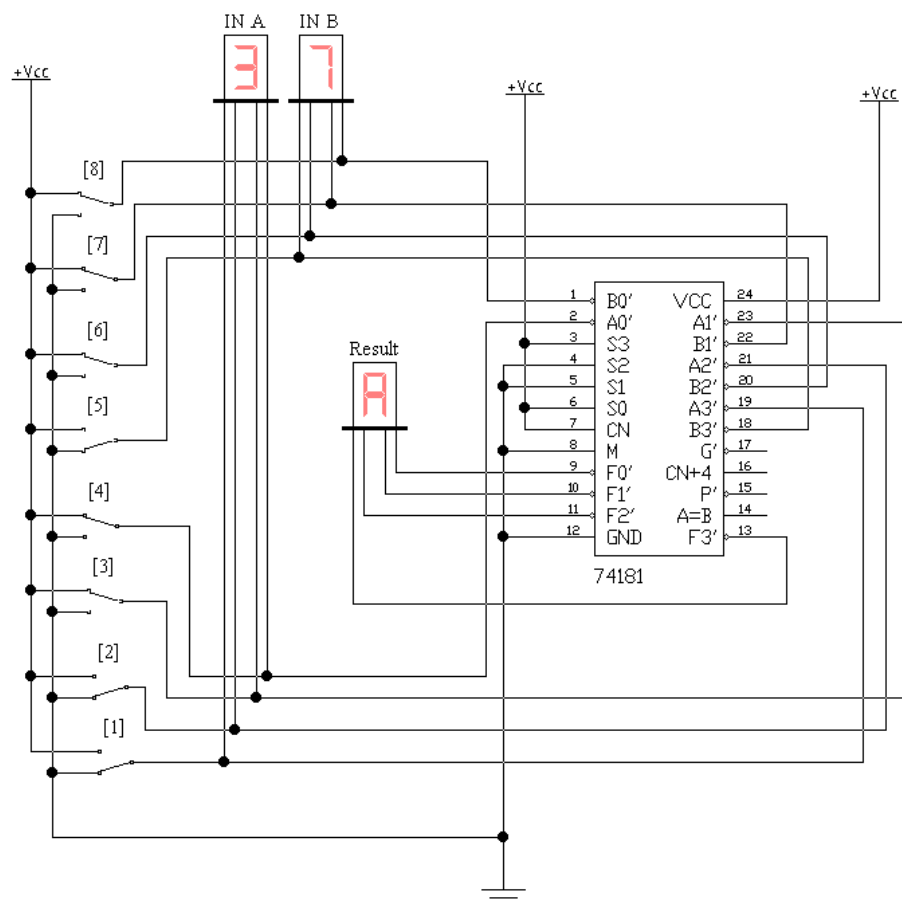


Рисунок 15 – Сумматор на ИМС 74181

КОНТРОЛЬНЫЕ ВОПРОСЫ

- 1 Что такое счетчики ?
- 2 Классификация счетчиков ?
- 3 Принципы работы реверсивного счетчика ?
- 4 Принципы работы счетчика с предустановкой ?
- 5 Что такое коэффициент пересчета ?
- 6 Что такое сумматор ?