





# 2019 年 SEU-Xilinx 国际暑期学校团队项目设计文档

(Project Paper Submission Template)

作品名称	数电课程实验
组员姓名	李文涛 苗壮 胡遵阳
房间号及桌号	715-7组







## 第一部分

### 小组成员分工

	姓名	任务分配
组长	李文涛	负责小组统筹以及逻辑门电路的编写
组员1	苗壮	负责 jupyter notebook 的 markdown 文档书写及加法器的编写
组员 2	胡遵阳	负责选择器的编写以及仿真的实现

# 第二部分

### 设计概述 /Design Introduction

本设计是为了摆脱传统的数电试验箱,避免进行复杂的实验时繁杂的布线导致出错,并且在两个不同功能实验的切换过程中需要长时间再次进行布线,增加了出错的概率,使得实验结果并不是那么可靠。我们通过使用 pynq 框架在 pynq-z2 上实现数电课程学习套件,使用 Jupyter Notebook 作为交互界面,能使得使用者积极参与其中。并且在各个功能间的切换快捷简单,平台复用性高,能快速的响应不同数电课程实验要求的切换,且在这期间不需要进行多余的排线操作,大大减小了出错几率。仅仅需要操作 4 个button 就能实现与或非门,加法器与选择器等功能的控制,并且将结果通过 BaseShiled\_V2 连接的 Grove LED Bar 来进行结果直观的输出显示。能为爱好数电实验的初学者提供一个快捷易上手的操作平台,并且有对于有兴趣的同学还可以对已有的基础数电实验代码进行修改来构建一些自己的数电实验来进行验证。

使用到了 PYNQ-Z2 开发板,一个 BaseShiled\_V2 以及 Grove LED Bar,一张用于烧录 PYNQ 框架的 SD 卡。

### 第三部分

### 详细设计 /Detailed Design

该系统能实现了一个数字电路课程学习套件,能实现与或非门,加法器与选择器等功能,通过四个 button 进行使用以及控制,通过板载的 led 灯以及两个 led bar 进行结果的输出。在系统构建方面,我们使用 pynq 框架烧录进 pynq-z2 板中作为基础模块,在其上拓展连接 BaseShiled\_V2 以及 Grove LED Bar 进行拓展显示结果。操作方面使用 Jupyter Notebook 来实现简单快捷的功能切换以及代码管理。

与非门通过控制前两个 led 灯的亮灭来模拟高电平(1)与低电平(0),通过第三个 led 灯的亮灭进行显示输出,借此来实现与非门的功能。(led 灯亮为 1,灭为 0)

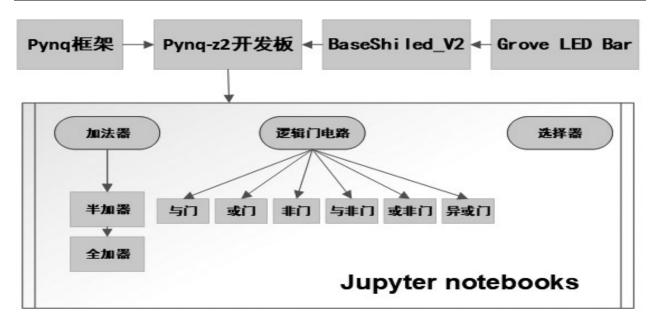
半加器使用前两个 led 灯作为两个加数,使用 led bar 来进行结果的输出。在全加器的实现上,使用前三个 led 灯作为两个加数 A,B 和低位进位  $C_{\rm in}$ ,我们使用 led bar 来实现结果的输出,高位的进位信号  $C_{\rm out}$ 与本位的和信号 S,最终加法器的结果为 sum=2\* $C_{\rm out}$ +S。(led 灯亮为 1,灭为 0;led bar 亮红色格数为结果显示)2

二选一的选择器,我们使用 3 个 button 来控制对应的 1 ed 灯的亮灭作为输入,一个 1 ed bar 作为输出, 1 ed 0 表示选择信号,1 ed 1 与 1 ed 2 分别表述两个输入信号,最后由 1 ed bar 作为输出信号的显示。(led 灯亮为 1,灭为 0:led bar 全红为 1,全黄为 0)









# 选择器真值表 全加器真值表 半加器真值表 与非门真值表

S	$\boldsymbol{A}$	В	Z
	1	1	1
^	1	0	1
0	0	1	0
	0	0	0
	1	1	1
1	1	0	0
1	0	1	1
	0	0	0

	输)	\	输出			
A	В	$c_{\text{in}}$	Cout	5		
0	0	0	0	0		
1	0	0	0	1		
0	1	0	0	1		
1	1	0	1	0		
0	0	1	0	1		
1	0	1	1	0		
0	1	1	1	0		
1	1	1	1	1		

输	λ	输出		
A	В	С	5	
0	0	0	0	
1	0	0	1	
0	1	0	1	
1	1	1	0	

输入		输出			
Α	В	A NAND B			
0	0	1			
0	1	1			
1	0	1			
1	1	0			

非门真值表

输入A	<b>輸出Y</b>
0	1
1	0

# 异或门真值表 与门真值表 或门真值表 或非门真值表

Α	В	输出Y	输入A	輸入B	輸出Y	输入A	輸入B	输出F	输入A	輸入B	输出Y
0	0	0	0	0	0	0	0	0	0	0	1
0	1	1	0	1	0	0	1	1	0	1	0
1	0	1	1	0	0	1	0	1	1	0	0
1	1	0	1	1	1	1	1	1	1	1	0







## 第四部分

### 完成情况及性能参数 /Final Design & Performance Parameters

(作品完成情况, 附照片/视频链接)

成功将 pynq 框架烧录入 SD 卡在 fpga 上运行,使用 Jupyter Notebook 作为交互界面。数字电路课程实验分为三个文件进行保存。

"数字电路实验教学 1-逻辑门" 能实现逻辑门电路,如与门,或门,非门,与非门,或非门,异或门。与门:通过按下 button 1 和 button 2 来控制 led 1 2 的亮灭。当全灭时,led 3 灭;一亮一灭时,led 3 灭; 全亮时,led 3 亮。

或门:通过按下 button 1 和 button 2 来控制 led 1 2 的亮灭。当全灭时,led 3 灭;一亮一灭时,led 3 亮;全亮时,led 3 亮。

非门:通过按下 button 1 来控制 led 1 的亮灭。当 led 1 亮时, led 3 灭; led 1 灭时, led 3 亮。 异或门:通过按下 button 1 和 button 2 来控制 led 1 2 的亮灭。当全灭时, led 3 灭;一亮一灭时, led 3 亮;全亮时, led 3 灭。

或非门:通过按下 button 1 和 button 2 来控制 led 1 2 的亮灭。当全灭时, led 3 亮;一亮一灭时, led 3 灭;全亮时, led 3 灭。

与非门:通过按下 button 1 和 button 2 来控制 led 1 2 的亮灭。当全灭时, led 3 亮;一亮一灭时, led 3 亮;全亮时, led 3 灭。

"数字电路实验教学2-加法器"对加法器进行实现,其中分别对半加器与全加器进行了实现。

(令 led bar 中下端 5 个用来表示半加和数(红灯亮 1 个表示 1,不亮为 0),上端 5 个表示进位数(全亮黄灯表示 1,不亮为 0))

半加器: 通过按下 button 1 和 button 2 来控制 led 1 2 的亮灭。

当 led 1 灭,led 2 灭时,上部灭,下部灭;当 led 1 与 led 2 一亮一灭时,上端灭,下端亮一红灯;当 led 1,2 全亮时,上端亮黄灯,下端灭。

全加器: 通过按下 button 1, button 2 和 button 3 来控制 led1, 2, 3 的亮灭。

当 1ed 1, 2, 3 全灭时,上部灭,下部灭;当三个灯中有一个亮时,上部灭,下端亮一红灯;当三个灯中亮两个时。上部亮黄灯,下部灭;当三个灯全亮时,上部亮黄灯,下部亮一红灯。

"数字电路实验教学2-选择器"中成功实现了选择器。

通过按下 button 1, button 2 和 button 3 来控制 led1, 2, 3 的亮灭。Led 1 作为控制输入, led1, 2 作为输入

当 led 1 灭, led 2 亮, led 3 亮的时候, led bar 全亮;

当 led 1 灭, led 2 亮, led 3 灭的时候, led bar 全亮;

当 led 1 灭, led 2 灭, led 3 亮的时候, led bar 全灭;

当 led 1 灭, led 2 灭, led 3 灭的时候, led bar 全灭;

当 led 1 亮, led 2 亮, led 3 亮的时候, led bar 全亮;

当 led 1 亮, led 2 亮, led 3 灭的时候, led bar 全灭;

当 led 1 亮, led 2 灭, led 3 亮的时候, led bar 全亮;

当 led 1 亮, led 2 灭, led 3 灭的时候, led bar 全灭。

在 vivado 中进行了选择器的仿真并成功验证。







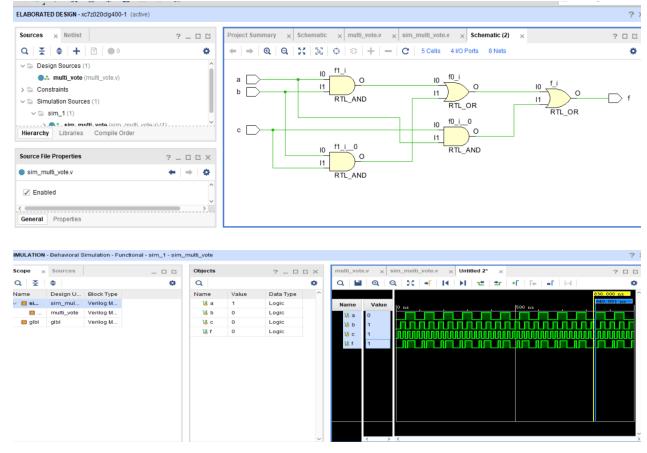


在 vivado 中进行了三人表决器的仿真并成功验证

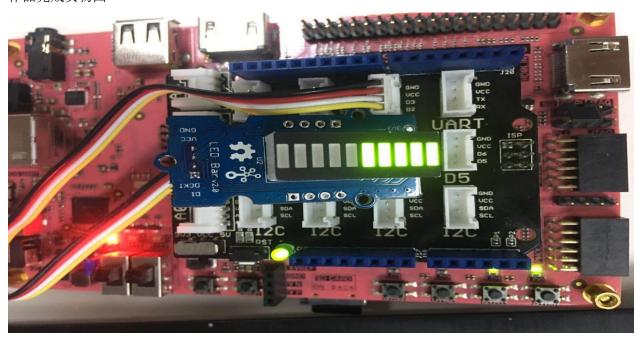








作品完成实物图



# 第五部分

# 项目总结 /Conclusions

在这六天的项目实践中,我们组协同完成了这次的 fpga 项目设计,使我们一步一步了解并且慢慢掌握到了 vivado 的使用以及仿真的设计。虽然一开始并没有什么眉目,但仔细研究了之前做过的仿真项目过程,并且在网上查询了类似的仿真如何实现后,在小组成员的讨论过后,慢慢摸索出了如何利用 vivado 来对此次的数字电路实验进行仿真验证。尽管有些知识和 Verilog 语言刚开始上手还很生涩,但凭借着







这几天的学习以及之前的讲座教导,使我们掌握了 Verilog 的初步应用。同时也了解到了数字电路中的各种实验的基本工作原理以及其他简单数字系统及设计方法,学会如何利用 fpga 实现各种数字电路实验中的各种实际功能,并且加深了对数字电路实验的原理的了解。在经理了前期一段时间的实践之后,已经能基本利用 pynq 框架来使用 python 对项目要求进行代码实现,PYNQ 使得设计流程变得更加友好,使 fpga 开发开发面向软件开发者,此框架允许我们使用 python 接口来编程和控制硬件,使我们不必自己设计。对于 Jupyter notebooks 的使用在对之前培训内容的再次学习后逐渐熟悉,开始上手使用这个基于浏览器的对硬件进行交互的工具,在协作过程中,它帮助我们简化了我们的工作流程,实现了更高的生产里和更便捷的协作。我们的代码在 Jupyter notebooks 下是按照独立单元的形式编写的,而且这些单元是独立执行的,这样能让我们可以测试一个项目当中的特定代码块,这一点让我们在测试时节省了很多时间。并且方便的内嵌报告,使我们在小组内协同开发时节省了很多的时间来解释代码。此次的项目经历让我们能够把平日里学到的知识更好的应用到实际的开发当中,增强了我们对 fpga 开发的兴趣。

# 第六部分

源代码/Source code

https://github.com/CCP101/Digital\_circuit\_experiment

第七部分(技术总结/心得/笔记等分享)

https://github.com/louisliuwei/cv2PYNQ-The-project-behind-the-library/