

Pagination

Valeran MAYTIE

Exercice 1 – Question de cours

1. Pagination :
 - Découper la mémoire en cadres de taille fixe
 - Découper le processus en pages de taille fixe
 - Placer les pages dans les cadres
2. Il y a une perte de mémoire potentielle dans le dernier bloc.
3. ça permet de charger moins de tables de cadres dans la mémoire (donc économiser de l'espace mémoire).
4. Cela permet de réduire le nombre de pages qui doivent être chargées dans la mémoire.

Exercice 2 – Fondements

1. C'est pour une traduction des adresse plus simple et que chaque bits soient utilisés.
2. — adresse logique : 13 bits ($2^3 + 2^{10}$)
 - adresse physique : 15 bits ($2^5 + 2^{10}$)
3. — On à $2048/8 = 256$ pages (8 bits)
 - On à 8ko pour une page (13 bits)
4. La table maxium de la table des pages est $2^8 * 6 = 1536$ bits
5. Les 3 programmes vont utiliser 137 pages de 8ko (1.096Mo)
Il y donc $1096 - 1082 = 14$ ko de mémoire non utilisées (1%)

Exercice 3 – Pagination à 1 niveau

1. La taille maximale de la mémoire physique est : $2^{32} = 4\text{Go}$
2. La taille de l'adresse logique est $16 + 16 = 32\text{bits}$ ($4\text{Go}/64\text{ko} = 2^{16}\text{pages}$)
3. La quantité de mémoire virutelle maximale est $4\text{Go} * 2048 = 8192\text{Go}$
4. Pour avoir une adresse qui va jusqu'à 1Go il faut que l'adresse fasse 30bits
5. — Décalage adresse logique : $64\text{ko} = 2^{16}$ (16 bits de décalage)
 - Décalage adress physique : Même décalage que l'adress logique
6. Le numéro de page de l'adresse logique est codé sur 16bits
7. Le numéro de page de l'adresse physique est codé sur $30 - 16 = 14\text{bits}$
8. La taille maximale de la table des pages d'un processus est $(14 + 1) * 16 = 240$ bits
9. — $0x00030B72$ on récupère la page 3 dont le cadre est à l'adresse $0x0B30000$.
Le décalage est de $0x0B72$ donc l'adresse physique est : $0x0B30000 + 0x0B72 = 0x0B30B72$
 - $0x00060D81$ on récupère la page 6 dont le cadres est à l'adresse $0x0F00000$.
Le décalage est de $0x0D81$ donc l'adresse physique est : $0x0F00000 + 0x0D81 = 0x0F00D81$
10. Cette adresse appartient bien au programmes car sont adresse de cadre est $0x2A00000$ et le bit de validité est à 1.
11. — $0x37$: Oui elle est valide car elle est bien entre 0 et 1Go
 - $0x90003145$: Non car elle n'est pas entre 0 et 1Go

Exercice 4 – Pagination à 1 niveau

Exercice 5 – Pagination à 2 niveaux

1. la taille de l'adresse logique est 26bits ($2^{26} = 64\text{Mo}$)
2. la taille de l'adresse physique est 32bits ($2^{32} = 4\text{Go}$)
3. Il y a 2^{20} cadre dans la RAM ($\frac{2^{32}}{2^{12}} = 2^{20}$)
4. Il y a 2^{14} pages par processus ($\frac{2^{26}}{2^{12}} = 2^{14}$)
5. Une ligne fait 32bits 2^5 et il y a 14 pages donc la table fait $2^{14} * 2^5 = 0.5\text{Mo}$
En tout on à $0.5 * 1024 = 512\text{Mo}$ pour les tables des pages.
- 6.