

Chapitre 2 - Structure interne d'un ordinateur

(illustrations : wikichip, NY University, Missouri State University, Purdue University, C. Torres-Huitzil, wikipedia)

2.1 - Introduction : la machine de Von Neumann

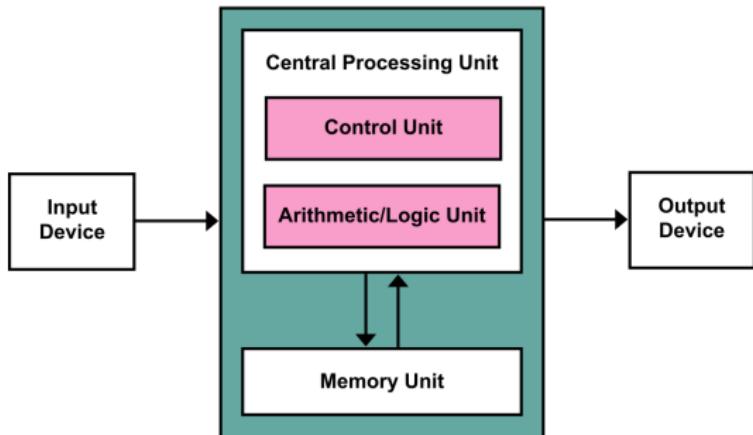
2.1 - Introduction : la machine de Von Neumann

- modèle très simplifié d'ordinateur
- a permis de définir un fonctionnement commun aux ordinateurs de 1945 ... à nos jours

Principes

- **structure de stockage unique** pour les instructions et les données (entrées et sorties), au contraire de l'architecture de Harvard
- 4 blocs principaux : ALU (étendue : registre accumulateur, ...), unité de contrôle, mémoire, E/S

2.1 - Introduction : la machine de Von Neumann



2.1 - Introduction : la machine de Von Neumann

Unité de contrôle

- lit le programme
- décode les instructions
- commande leur exécution
- cycle *fetch-decode-execute*

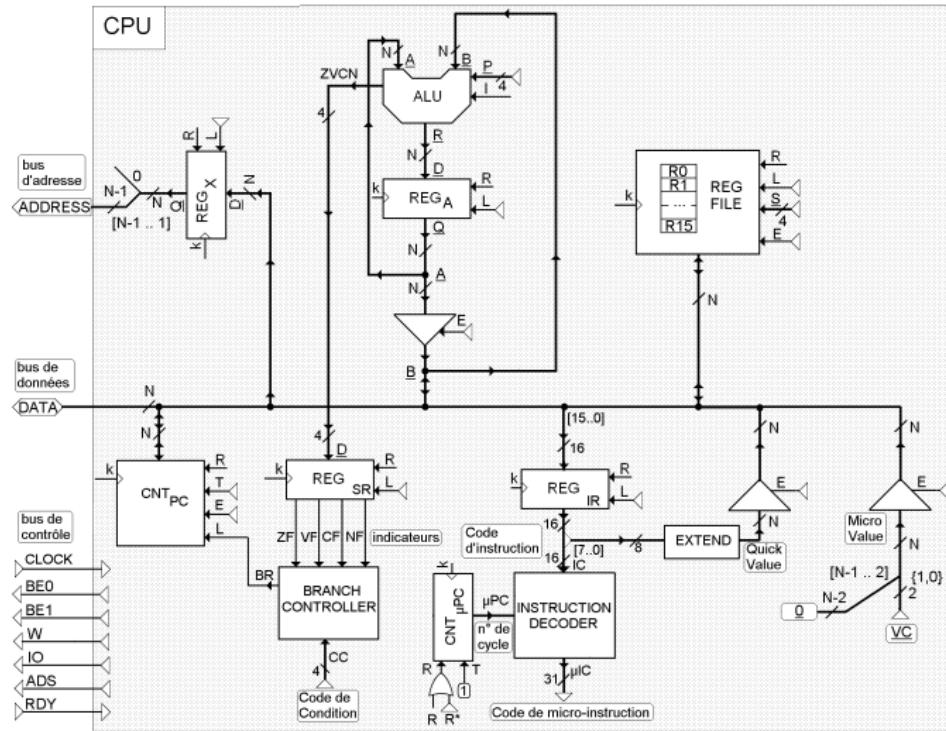
2.1 - Introduction : la machine de Von Neumann

CPU

- *central processing unit*
- [ALU + registres] + unité de contrôle + dispositifs E/S
- machine de Von Neumann = CPU + mémoire
- CPU et mémoire : reliés par différents bus (voir plus loin)

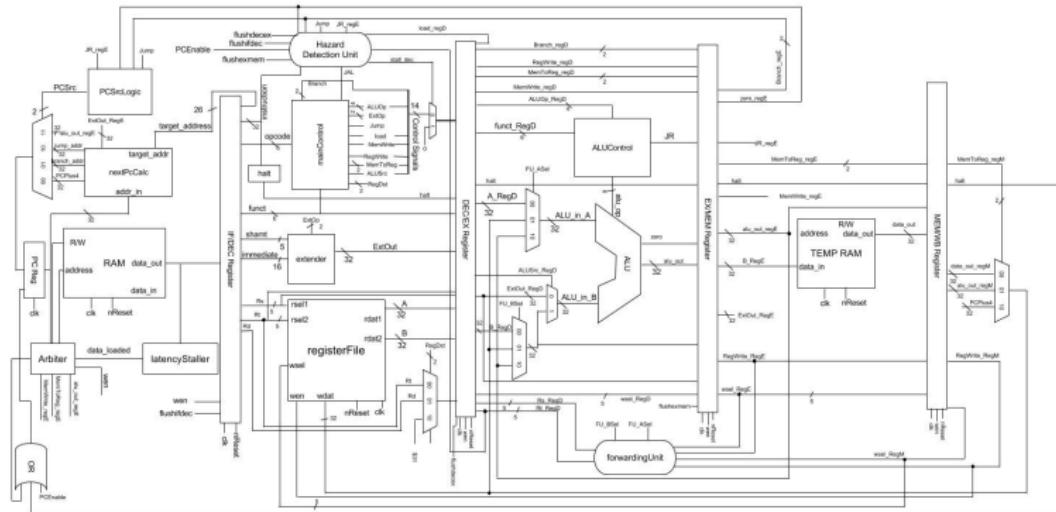
Chapitre 2 - Structure interne d'un ordinateur

2.1 - Exemple : CPU simple



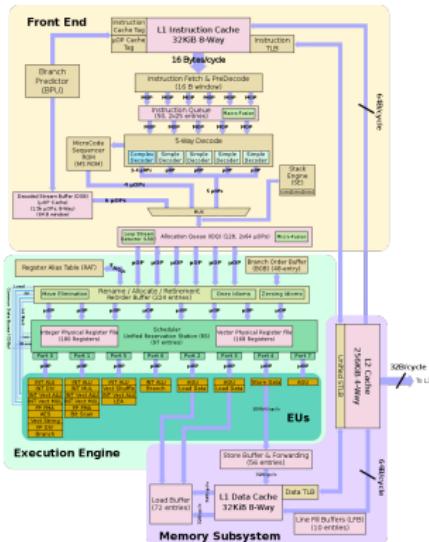
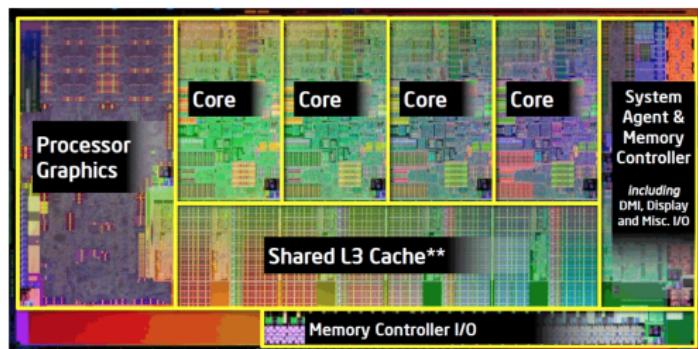
Chapitre 2 - Structure interne d'un ordinateur

2.1 - Autre exemple : le processeur MIPS



Chapitre 2 - Structure interne d'un ordinateur

2.1 - Autre exemple : Intel Core (4 coeurs)



2.1 - Introduction : la machine de Von Neumann

Propriétés

- principe fondamental des compilateurs : on génère des données qui deviennent des instructions
- possibilité de modifier les instructions (inusité désormais, en raison de l'adressage indirect et des optimisations de code)

De nombreuses évolutions (mémoire cache, pipeline d'instructions, multicoeurs, etc), mais les principes des ordinateurs actuels restent fondamentalement ceux d'une machine de Von Neumann.

Chapitre 2 - Structure interne d'un ordinateur

2.2 - Les unités de stockage

2.2 - Les unités de stockage

Types de mémoire

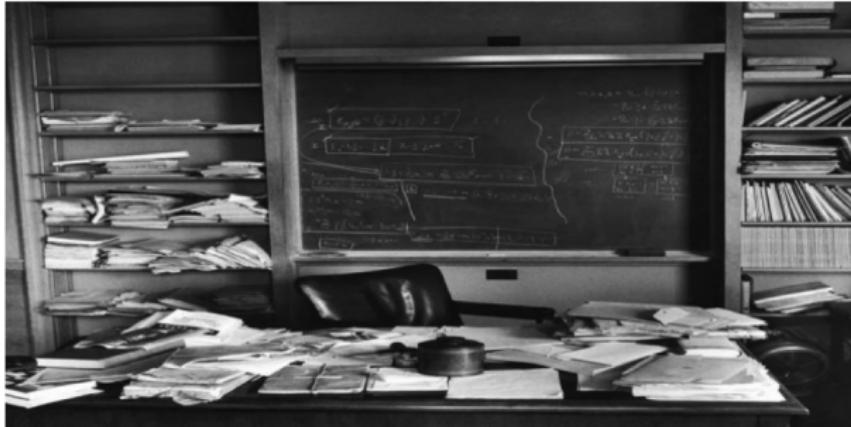
- mémoire séquentielle (pile, bande magnétique, etc)
- mémoire adressable (mémoire principale, etc)
- mémoire associative (mémoire cache)

2.2 - Les unités de stockage

2.2.1 - Unités de stockage temporaire

Mémoires volatiles.

- les registres (“tableau” : données immédiates)
- la mémoire cache (“bureau” : données en cours d'utilisation)
- la mémoire principale (“étagères” : données connues)



2.2 - Les unités de stockage

2.2.1.1 - Unités de stockage temporaire : les registres

- accès le plus rapide : de l'ordre de 0,1 ns
- dans le CPU
- registre(s) couplé(s) à l'ALU : stockage des résultats intermédiaires
- banques de registres : stockage des données et des résultats des calculs en cours
- capacité : de l'ordre de 1 ko (quelques centaines de registres)
- registres spéciaux : registre d'instruction, compteur de programme, registre d'index/adresse, registre d'état
- cœur du fonctionnement de l'ordinateur : les échanges entre ALU et registres

2.2 - Les unités de stockage

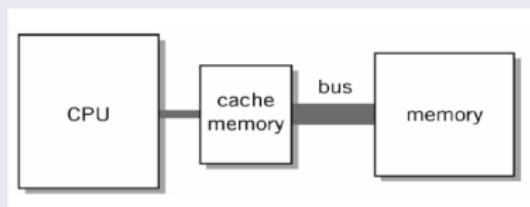
2.2.1.2 - Unités de stockage temporaire : la mémoire principale

- RAM (random access memory) : contient les données et les programmes manipulés par le CPU
- accès “lent” : de l'ordre de 10 ns à 100 ns (surtout latence)
- vecteur de mots dont chaque composante est directement accessible avec une adresse (cf registre d'adresse)
- accès en lecture et écriture
- technologie DRAM : 1 transistor/bit stocké, courant de fuite, rafraîchissement régulier, grande densité, prix réduit
- capacité : de l'ordre de 10 Go

2.2 - Les unités de stockage

2.2.1.3 - Unités de stockage temporaire : la mémoire cache

- principe simplifié : bout de mémoire extrait, utilisé et modifié par le CPU, puis remis en mémoire



- proximité des données en mémoire : chargement en cache de données avant même leur première demande d'accès
- capacité réduite / mémoire principale : de l'ordre de 1 Mo à 100 Mo (plusieurs niveaux de capacités différentes)
- suffisante pour compenser le manque de registres sur les principales applications

2.2 - Les unités de stockage

2.2.1.3 - Unités de stockage temporaire : la mémoire cache

- technologie SRAM : 4 transistors/bit stocké, type bascule RS, pas de rafraîchissement nécessaire, très rapide, faible conso
- vitesse d'accès intermédiaire entre registres et mémoire principale : de 1 à 10 ns
- plusieurs niveaux de cache (L1 sur CPU, L2 sur CPU ou carte mère, ...)
- plusieurs stratégies de correspondance entre mémoire principale et cache
- plusieurs stratégies de chargement de données absentes du cache

2.2 - Les unités de stockage

2.2.2 - Unités de stockage persistant/permanent

Mémoire de masse

- la ROM
- les disques
- les CD, DVD, clés USB, ...

2.2 - Les unités de stockage

2.2.2.1 - Unités de stockage persistant/permanent : la ROM

- ROM (read only memory) : contient les informations “immuables” nécessaires à l'ordinateur
- en général programmes utiles au démarrage

2.2 - Les unités de stockage

2.2.2.2 - Unités de stockage persistant/permanent : les disques durs

- technologie magnétique
- capacité : de l'ordre de 1 To à 10 To
- vitesse “très lente” : de l'ordre de 1000 ns
(recherche+transfert)
- de plus, latence importante : de 1 à 10 ms

2.2 - Les unités de stockage

2.2.2.2 - Unités de stockage persistant/permanent : les disques SSD

- technologie semi-conducteurs
- capacité : de l'ordre de 100 Go
- vitesse rapide (en lecture) : de l'ordre de 10 ns
- latence réduite : de l'ordre de 0,1 ms

2.2 - Les unités de stockage

2.2.2.3 - Unités de stockage persistant/permanent : les supports nomades

- CD, DVD
 - technologie optique
 - taille = de l'ordre du Go
- mémoire flash (clé USB, ...)
 - technologie semi-conducteurs
 - taille = de l'ordre de 10 Go

2.2 - Les unités de stockage

Espace d'adressage et segmentation

On stocke des mots de n bits. Les adresses sont sur m bits : au plus 2^m mots, comprenant

- RAM
- ROM
- accès aux E/S

Le contenu de la mémoire principale utilise des adresses segmentées (tailles et gestion de droits distincts) : < numéro de segment , déplacement > :

- zones réservées au système : noyau, table processus, etc.
- zones réservées aux processus en cours d'exécution : pile, tas, données, code, etc.

Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur

2.3 - Le processeur

Introduction

- circuit logique qui identifie les instructions et effectue les traitements d'informations correspondants
- différentes parties : ALU, UC, E/S, registres
- bus interne
- notion de chemin de données
- communication avec mémoire et périphériques via E/S : bus externes

2.3 - Le processeur

2.3.1 - Chemin de données

Les données transitent entre les différents composants :

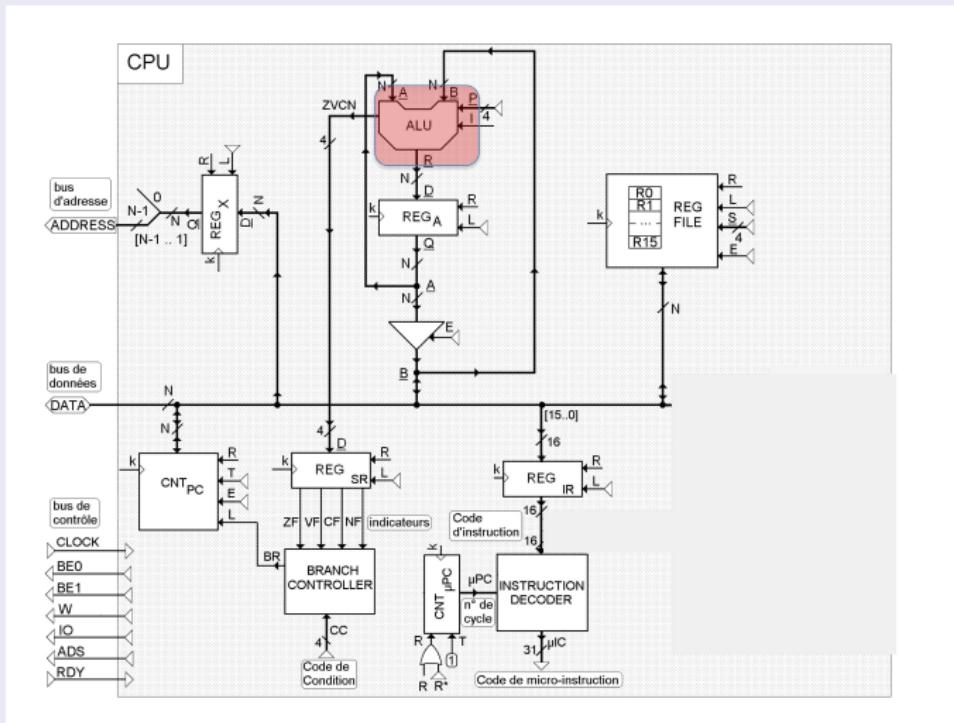
- ALU : opérations arithmétiques et logiques, résultat stocké dans registre accumulateur, registre d'état mis à jour
- registres : stockage des données, des adresses manipulées, et des résultats intermédiaires
- UC : pilote et synchronise les unités du CPU, cadencé par horloge, positionne les verrous (tristate)
- bus interne : échange d'informations entre composants du CPU, au plus un composant à la fois écrit sur le bus

2.3 - Le processeur : cas simple

Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

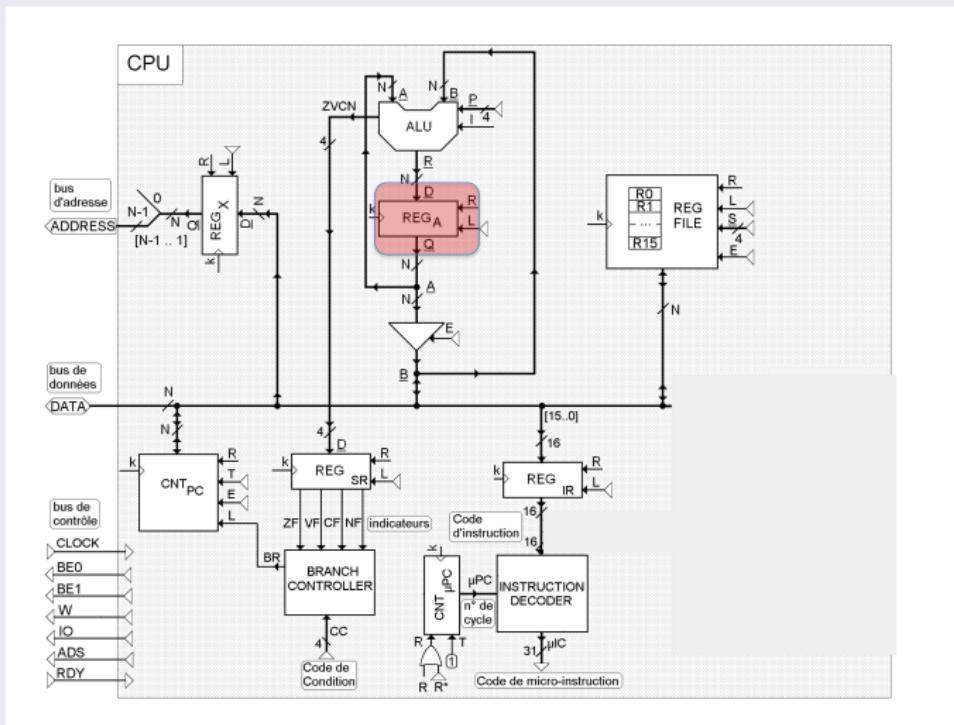
Unité arithmétique et logique



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

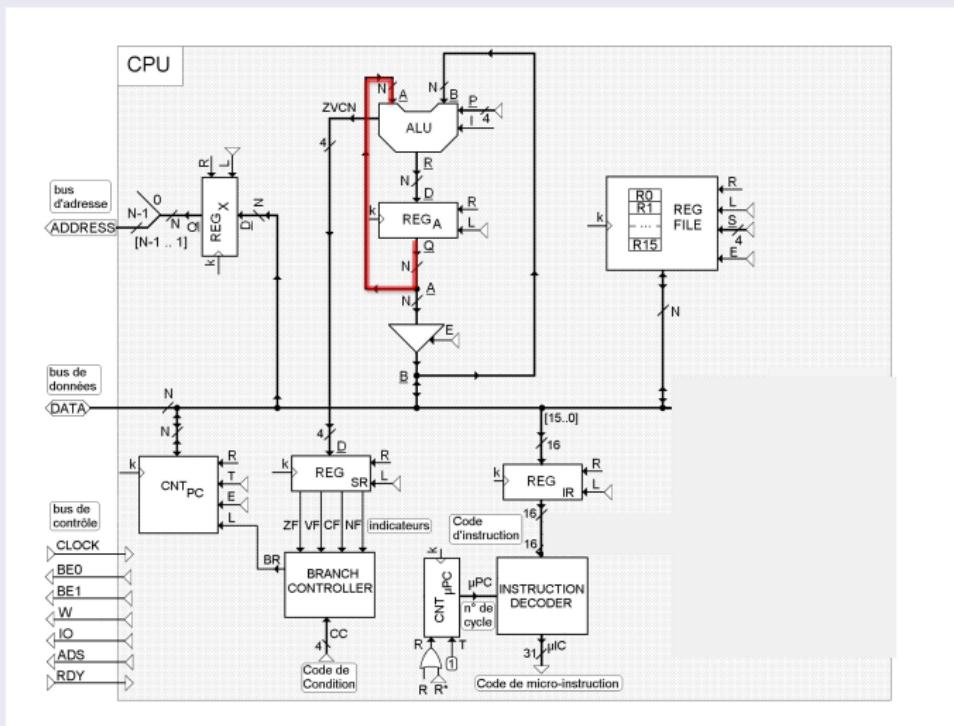
Registre accumulateur



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

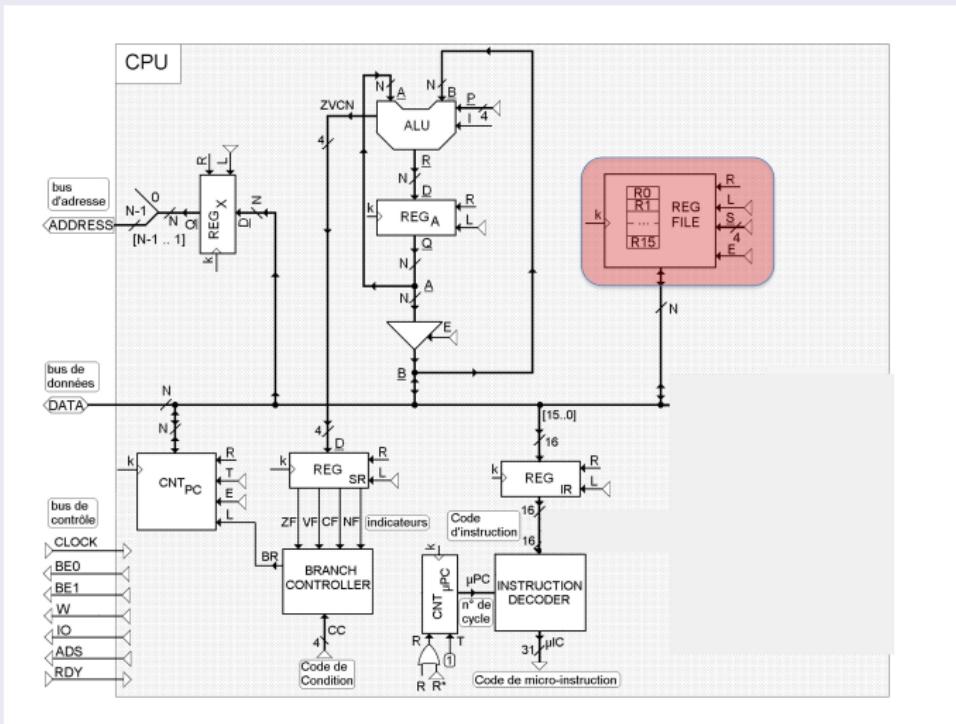
Chemin d'accumulation



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

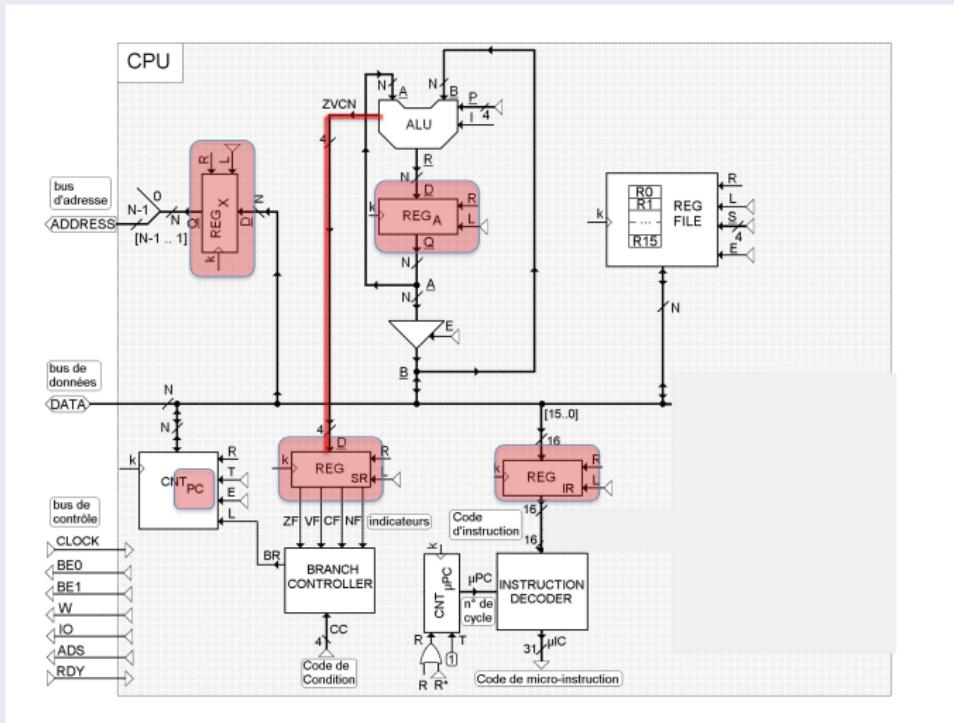
Registres



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

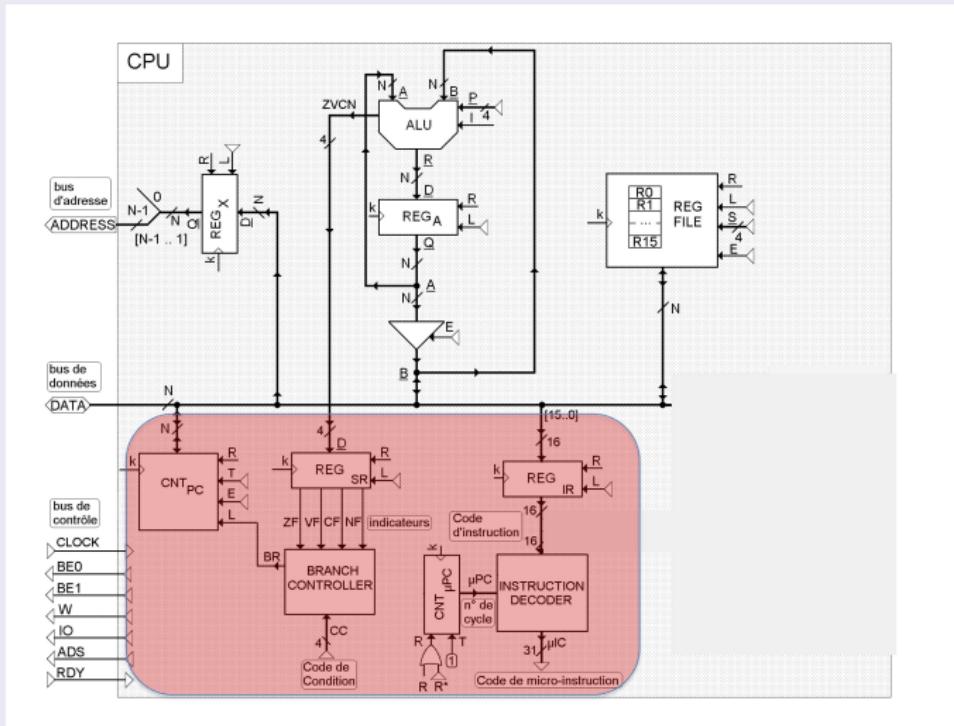
Registres spéciaux



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

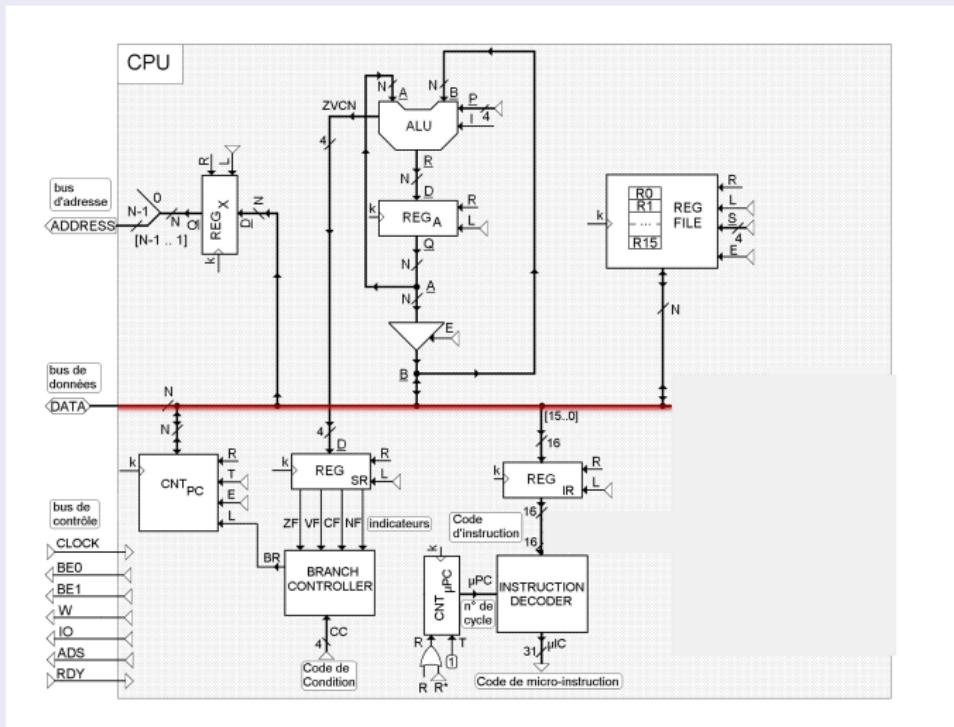
Unité de contrôle



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

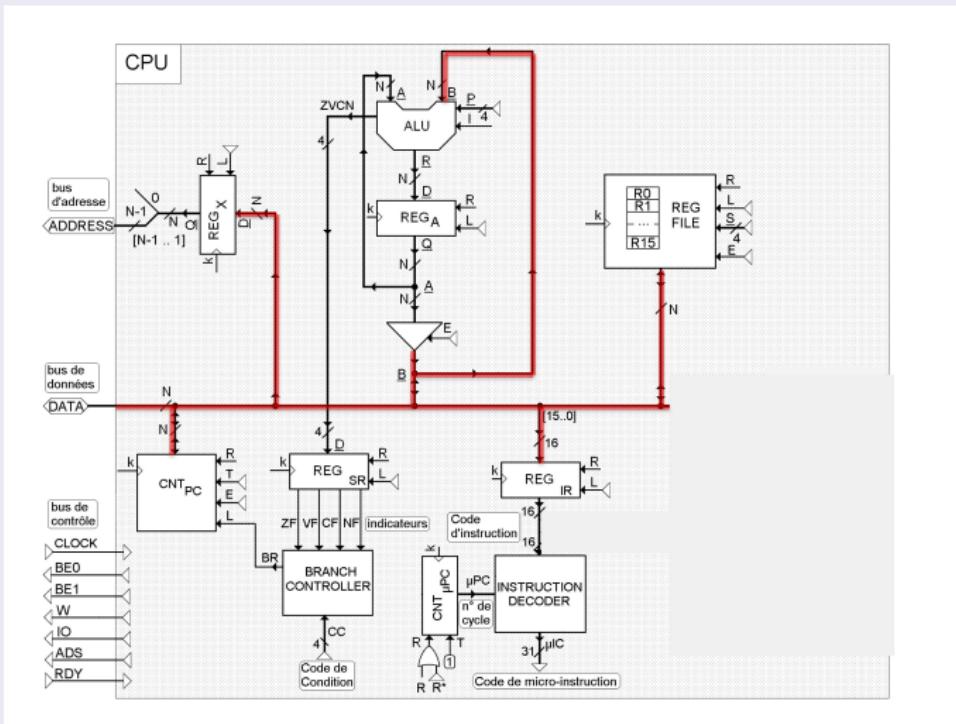
Bus de données



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

Bus de données



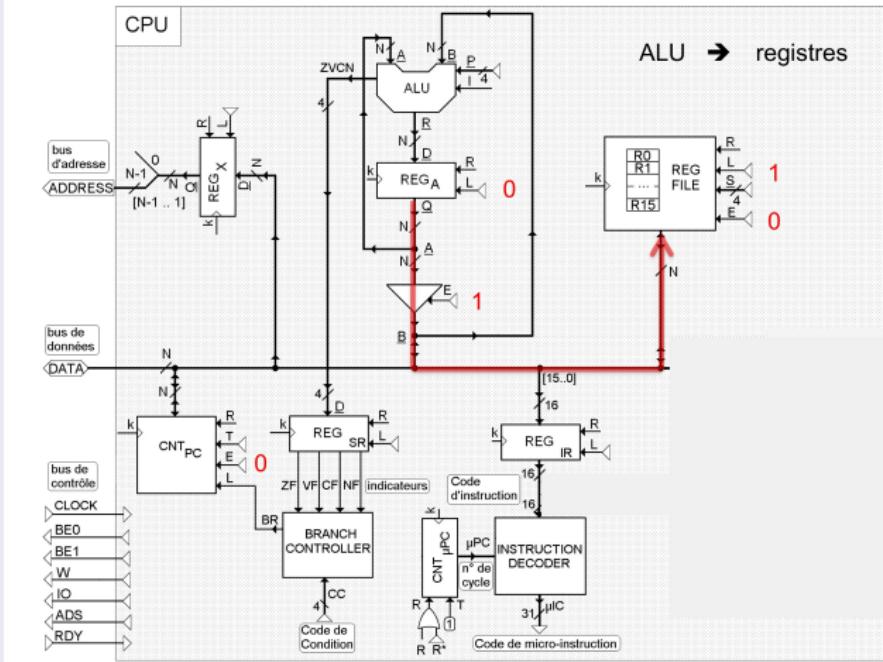
2.3 - Le processeur

Chemins de données

- différentes sources : une seule à la fois
- différentes destinations : plusieurs simultanément
- signaux de contrôle : accès aux bus et écritures registres

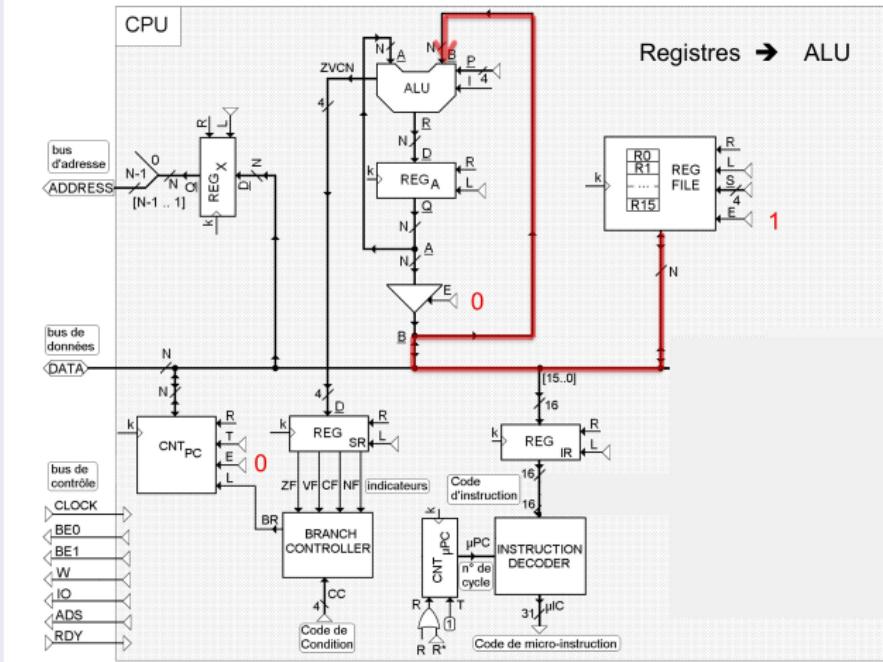
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



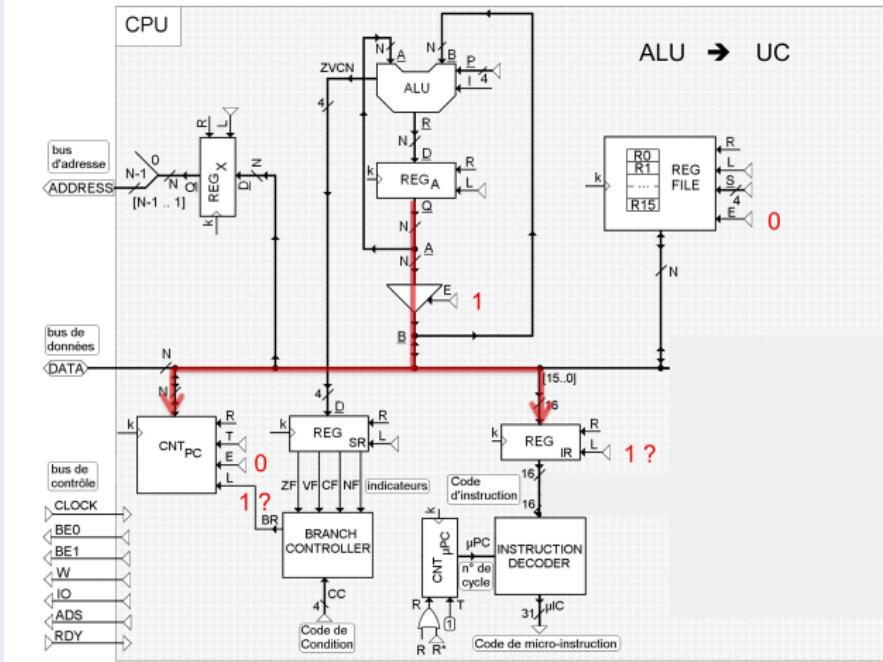
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



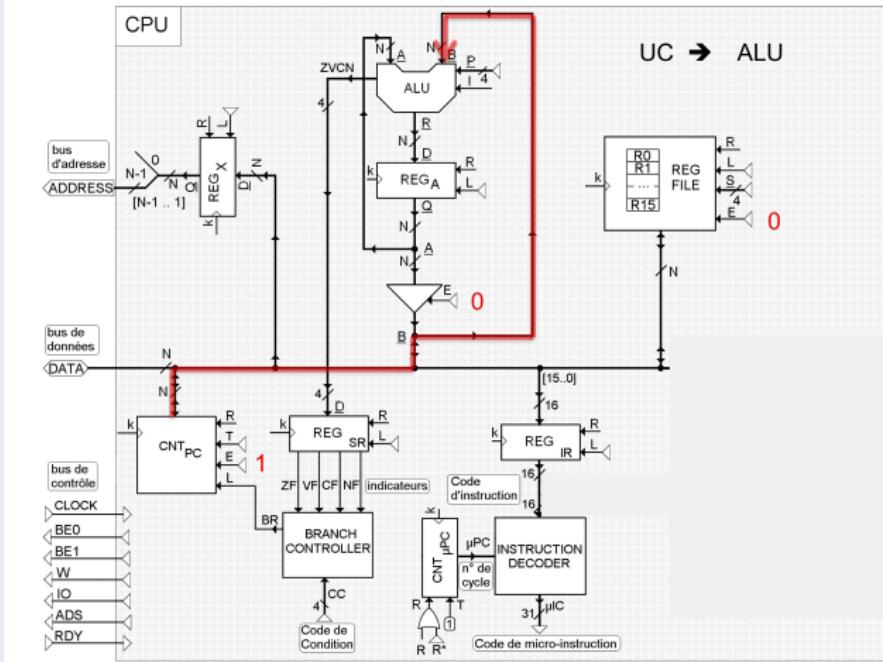
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



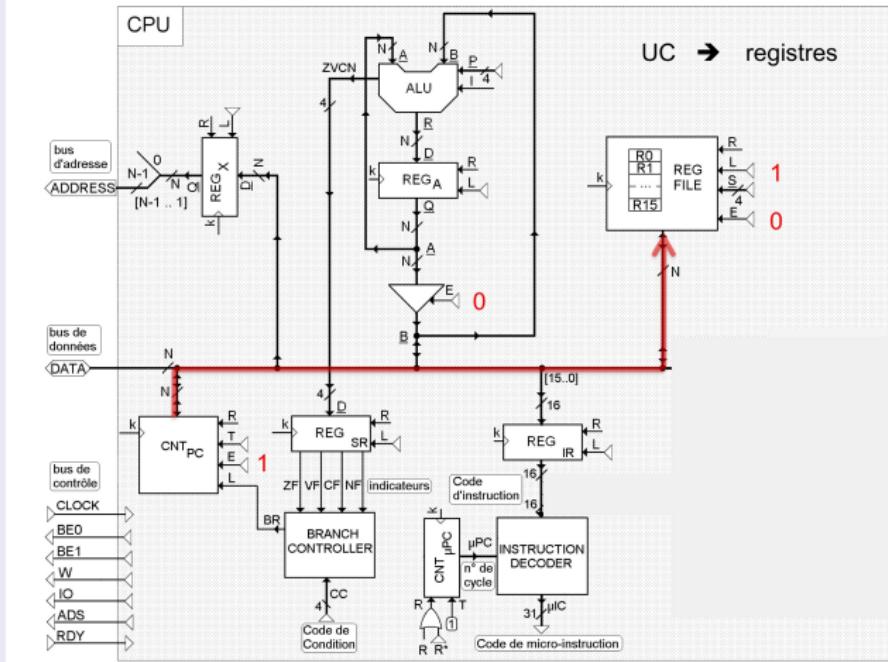
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



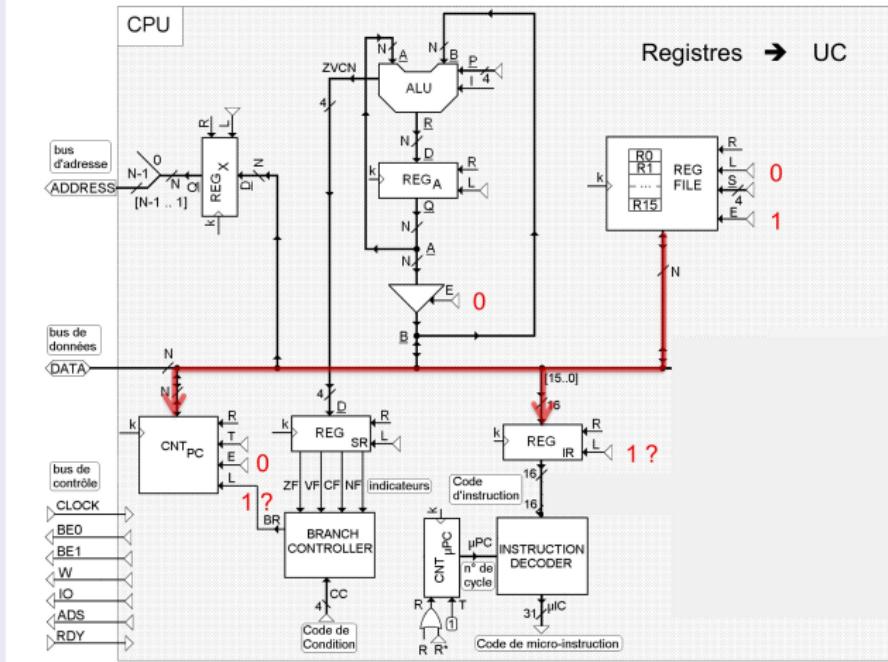
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



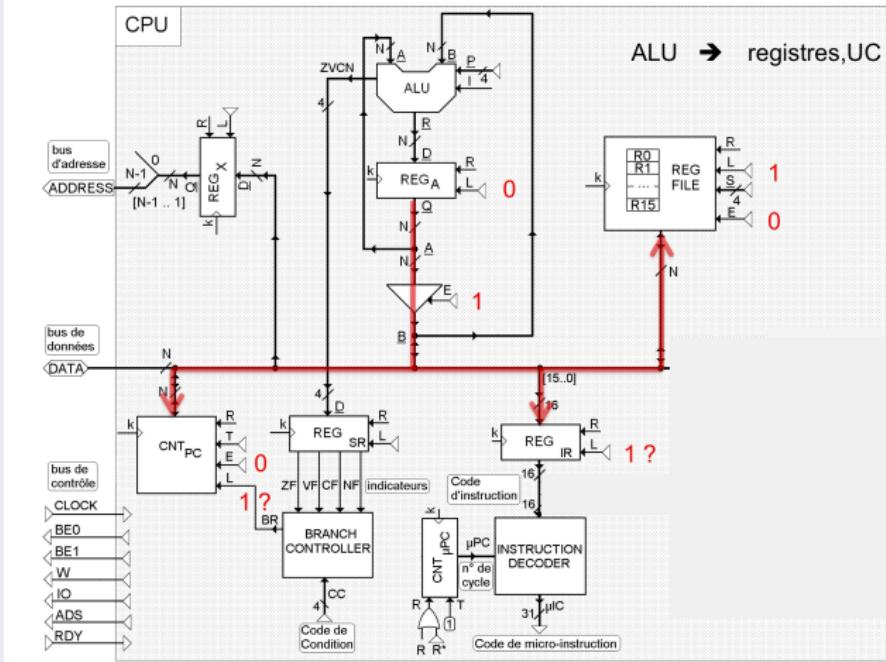
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



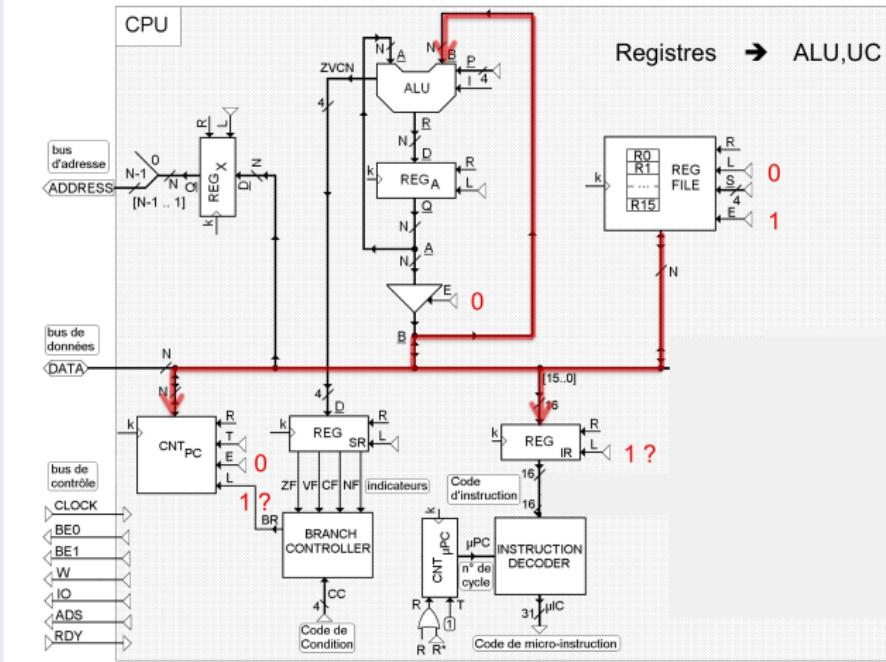
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



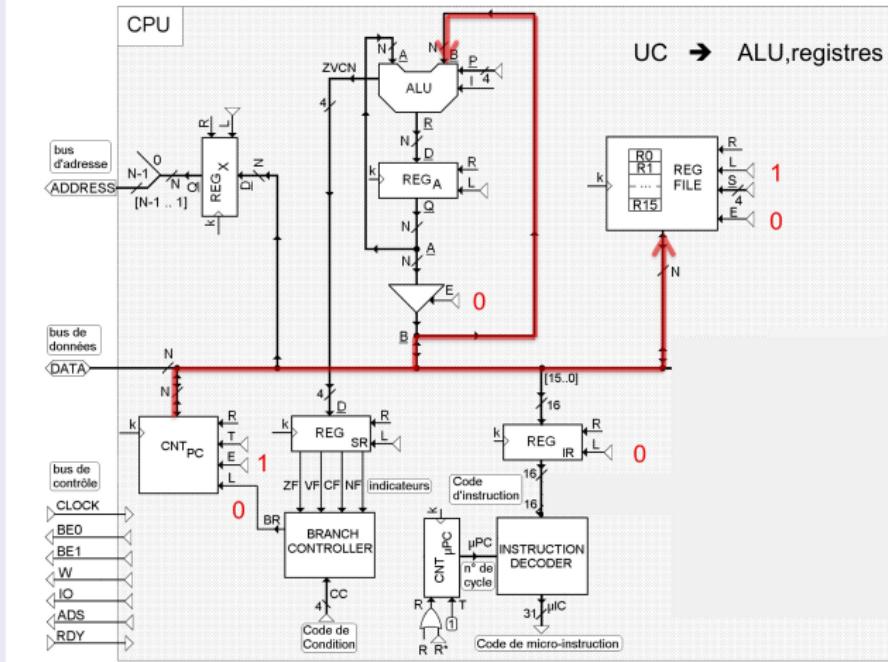
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



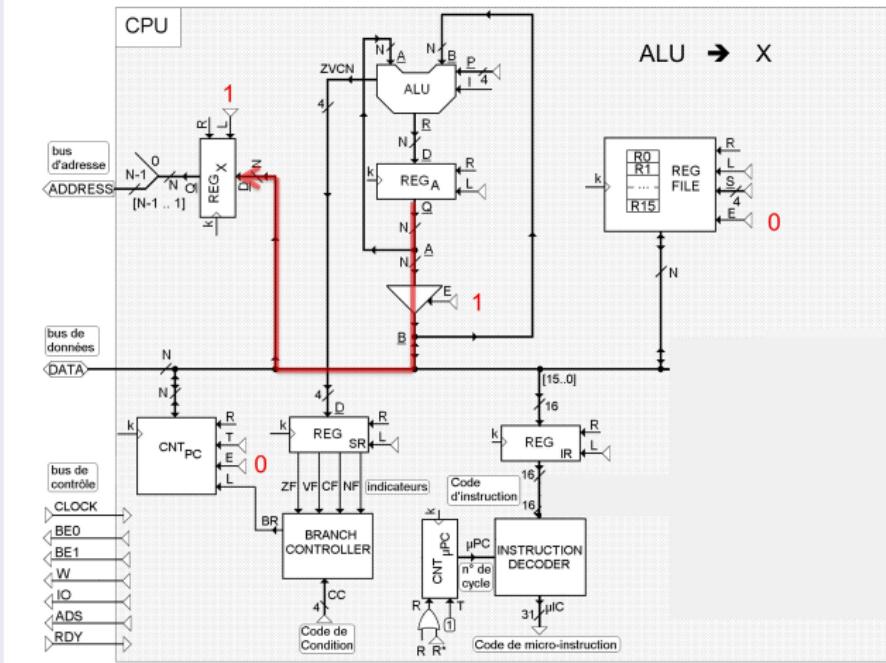
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



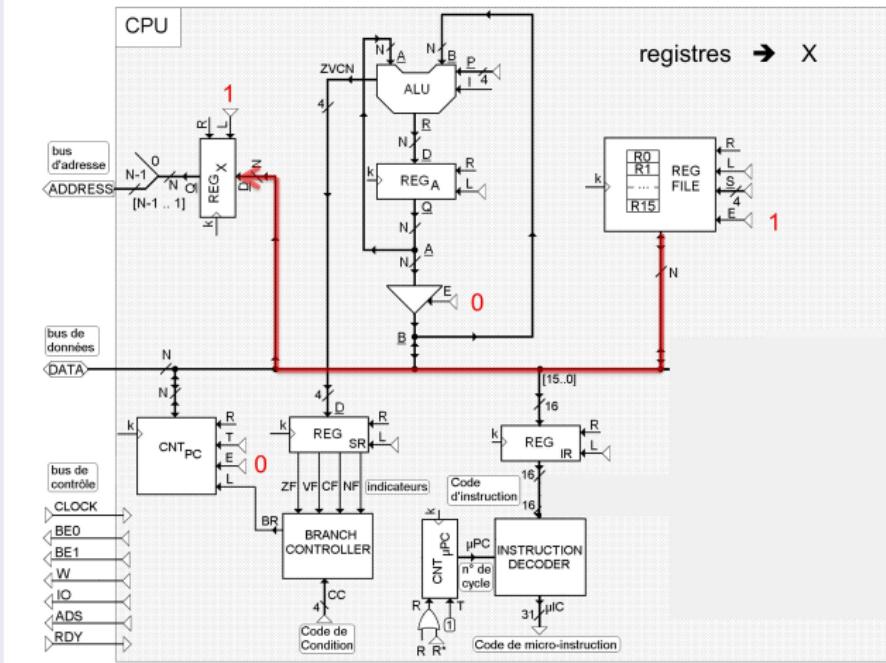
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



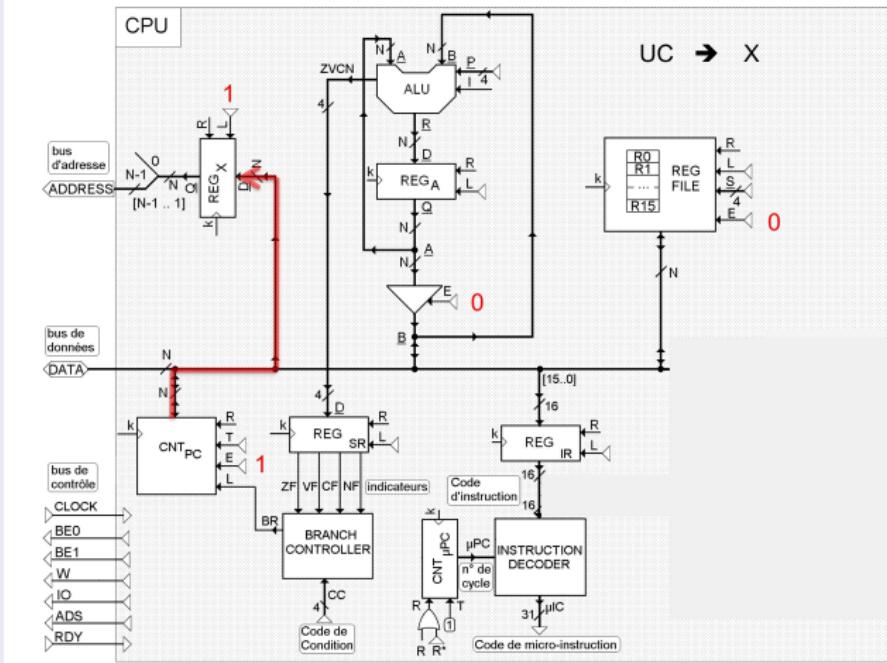
Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple



2.3 - Le processeur

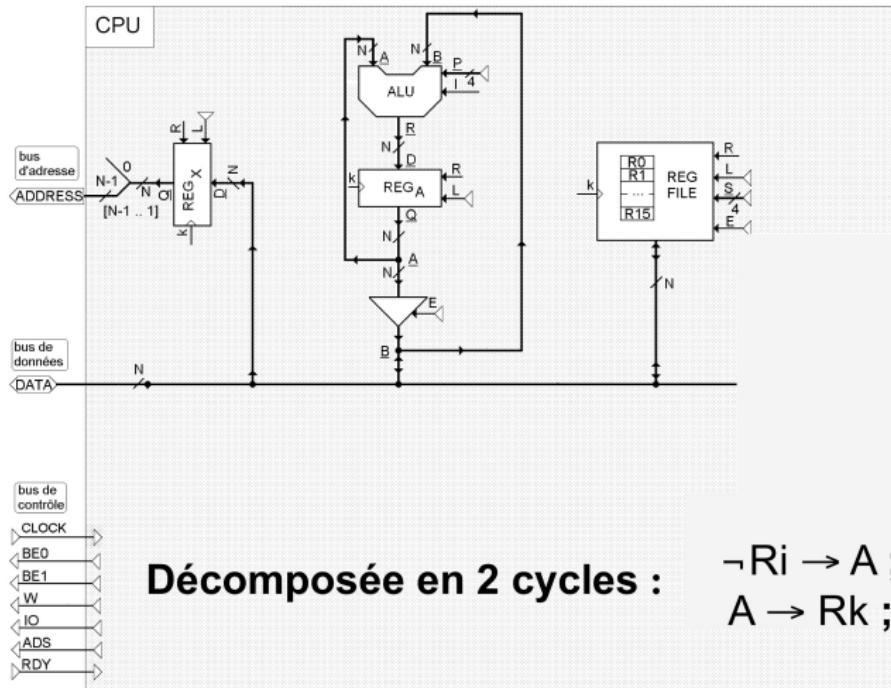
Chemin de données et instructions

- accès aux bus : goulot d'étranglement
- préparation des données
- sauvegarde synchronisée

Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

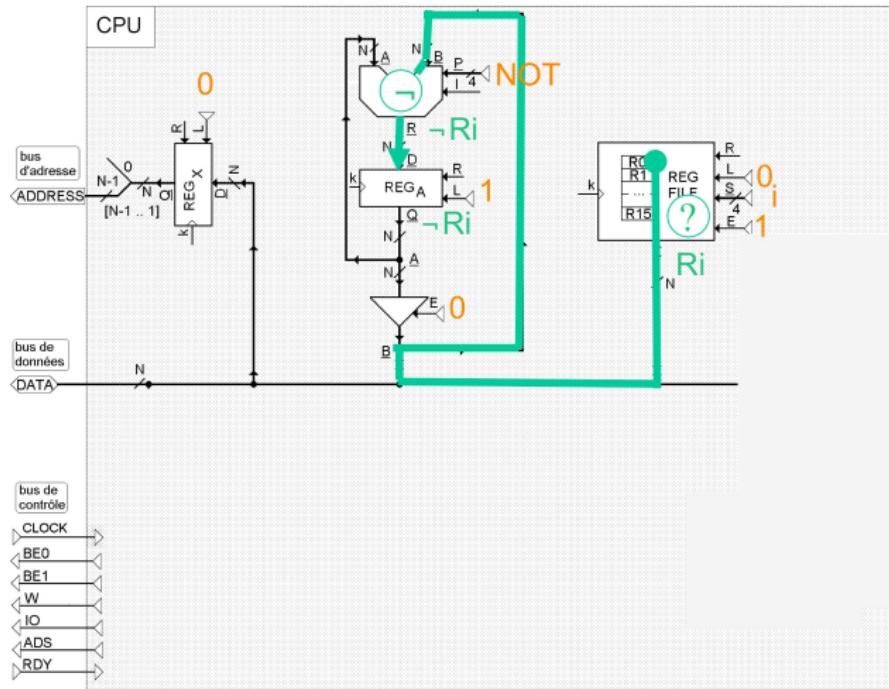
Action globale : $\neg R_i \rightarrow R_k$



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

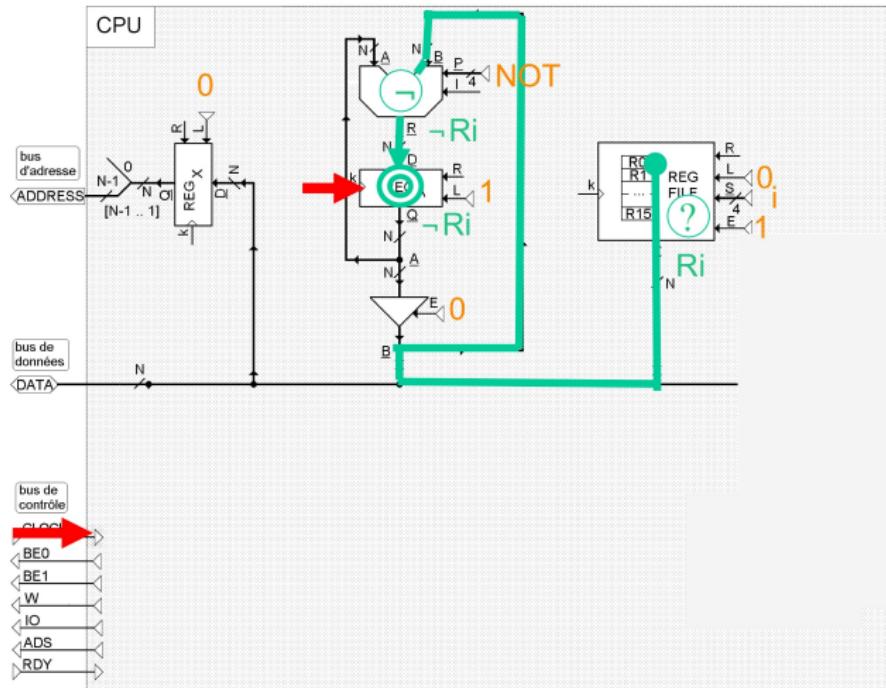
$\neg R_i \rightarrow A ;$



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

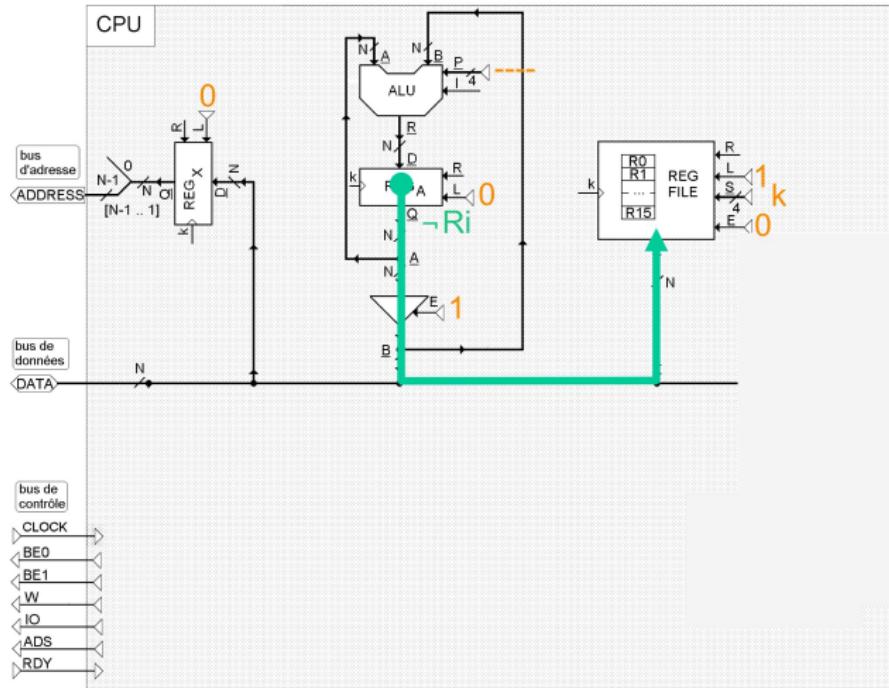
$\neg R_i \rightarrow A ;$



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

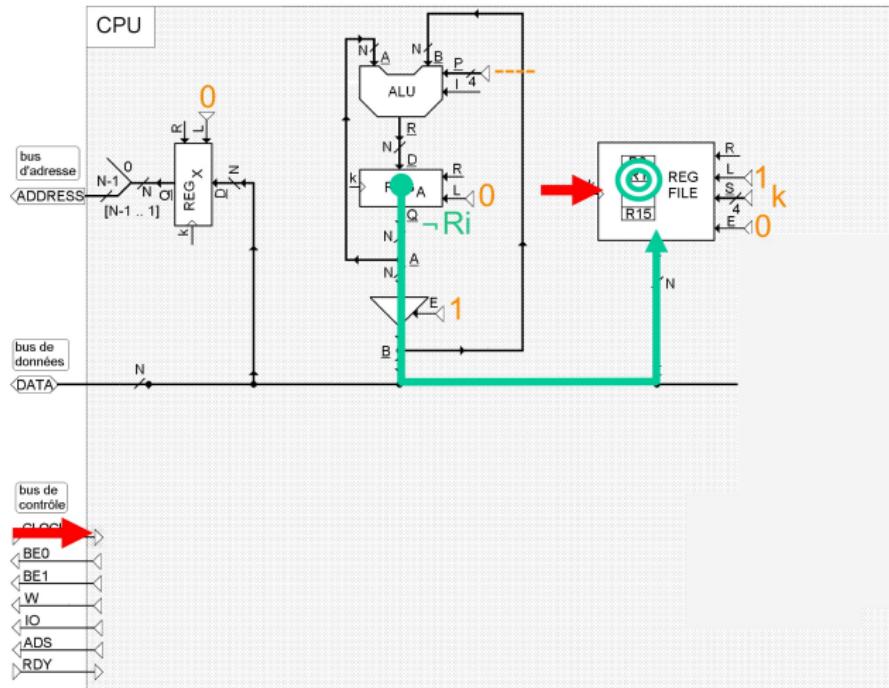
$A \rightarrow R_k ;$



Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

$A \rightarrow R_k ;$



2.3 - Le processeur

2.3.2 - Interface du CPU

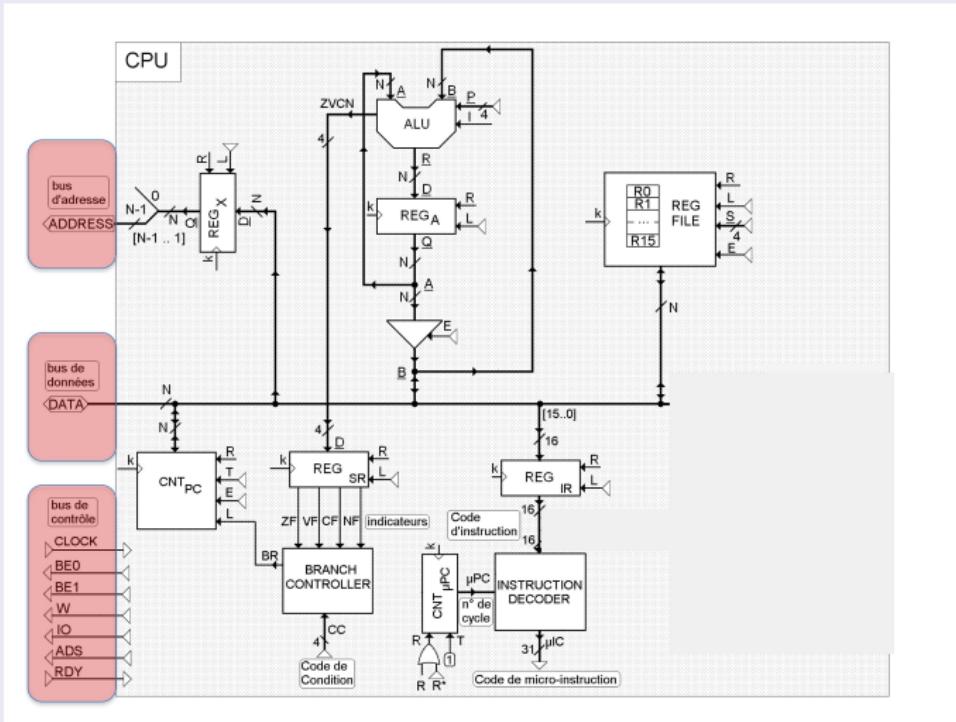
Le processeur communique avec la mémoire et les périphériques au travers de 3 types de bus principalement :

- le(s) bus d'adresses
 - permet de préciser l'adresse des données lues ou écrites
 - connecté(s) à la sortie de registre(s) d'adresse
- le(s) bus de données
 - porte(nt) la(es) donnée(s) lue(s) ou à écrire, ou bien l(es) instruction(s) lue(s) ou à écrire
 - connecté(s) au(x) bus interne(s)
- le(s) bus de contrôle
 - validation d'adresse, signal lecture/écriture
 - avertissement de données disponibles
 - sélection mémoire/ES
 - ... etc.

Chapitre 2 - Structure interne d'un ordinateur

2.3 - Le processeur : cas simple

Les bus

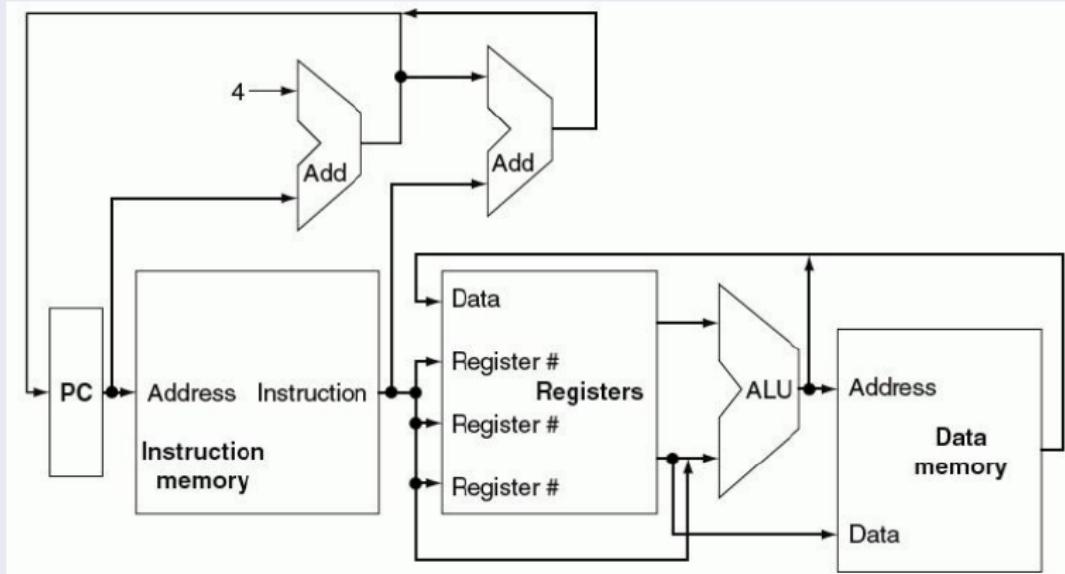


2.4 - Cas concret : le processeur MIPS

Chapitre 2 - Structure interne d'un ordinateur

2.4 - Cas concret : le processeur MIPS

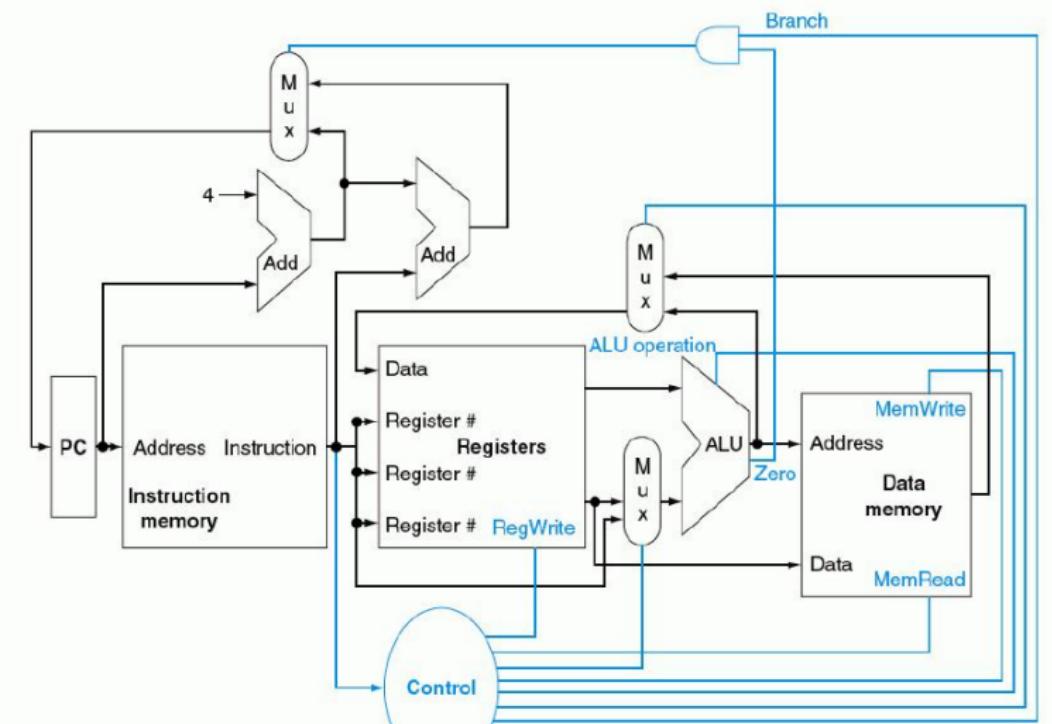
Principaux éléments



Chapitre 2 - Structure interne d'un ordinateur

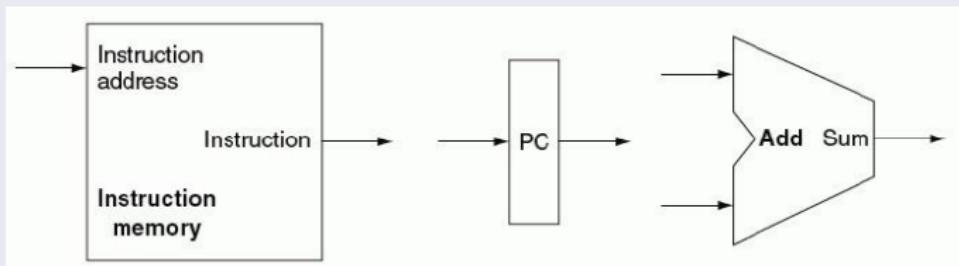
2.4 - Cas concret : le processeur MIPS

Contrôle



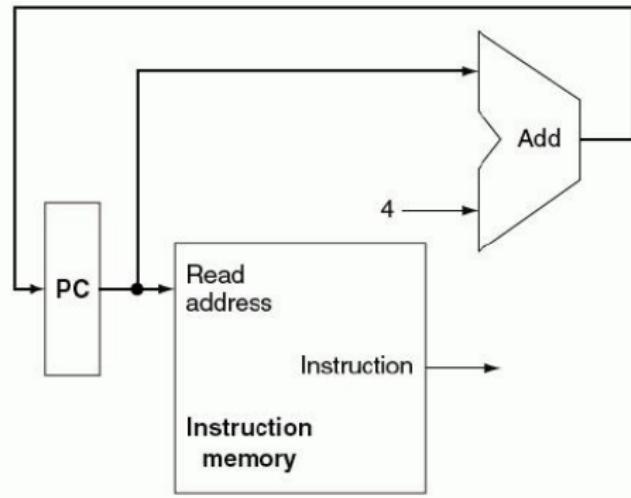
2.4 - Cas concret : le processeur MIPS

Gestion des instructions : éléments



2.4 - Cas concret : le processeur MIPS

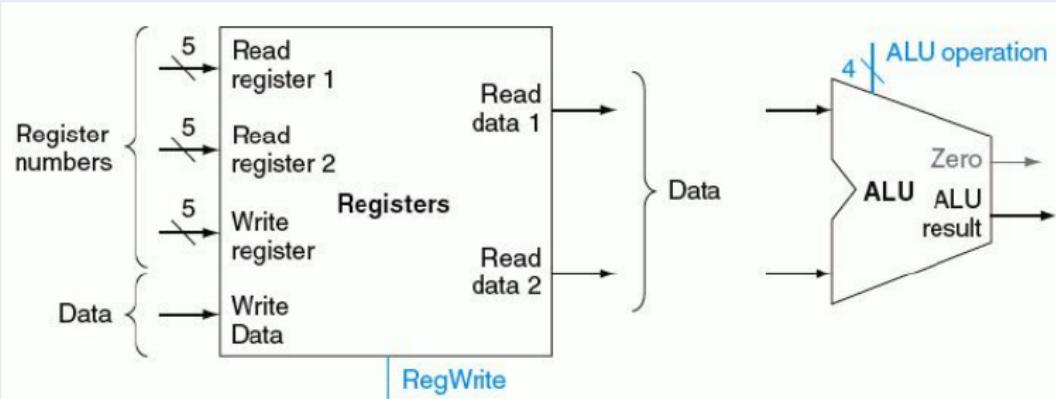
Gestion des instructions



Chapitre 2 - Structure interne d'un ordinateur

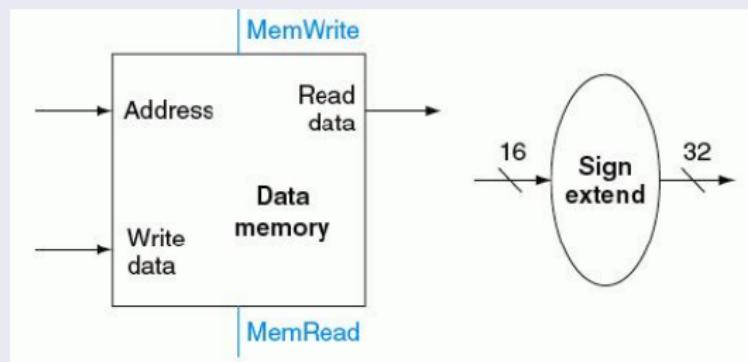
2.4 - Cas concret : le processeur MIPS

ALU et registres



2.4 - Cas concret : le processeur MIPS

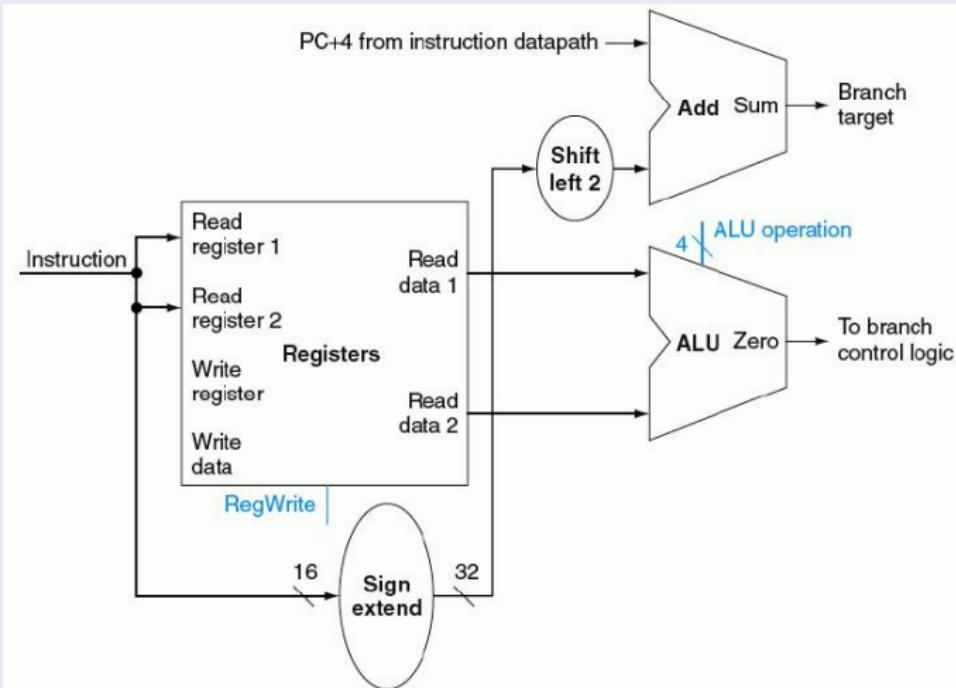
Mémoire de données (cache)



Chapitre 2 - Structure interne d'un ordinateur

2.4 - Cas concret : le processeur MIPS

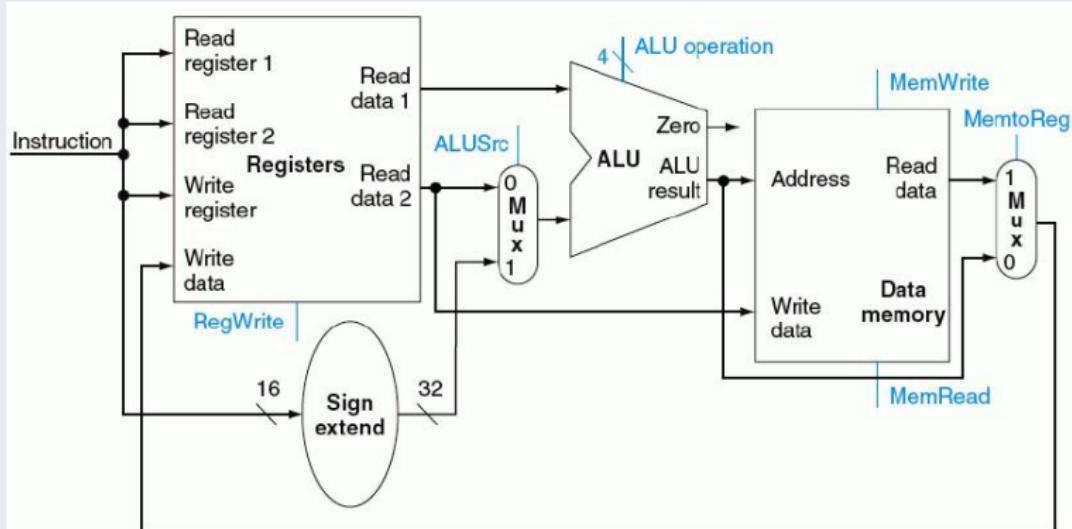
ALU + registres



Chapitre 2 - Structure interne d'un ordinateur

2.4 - Cas concret : le processeur MIPS

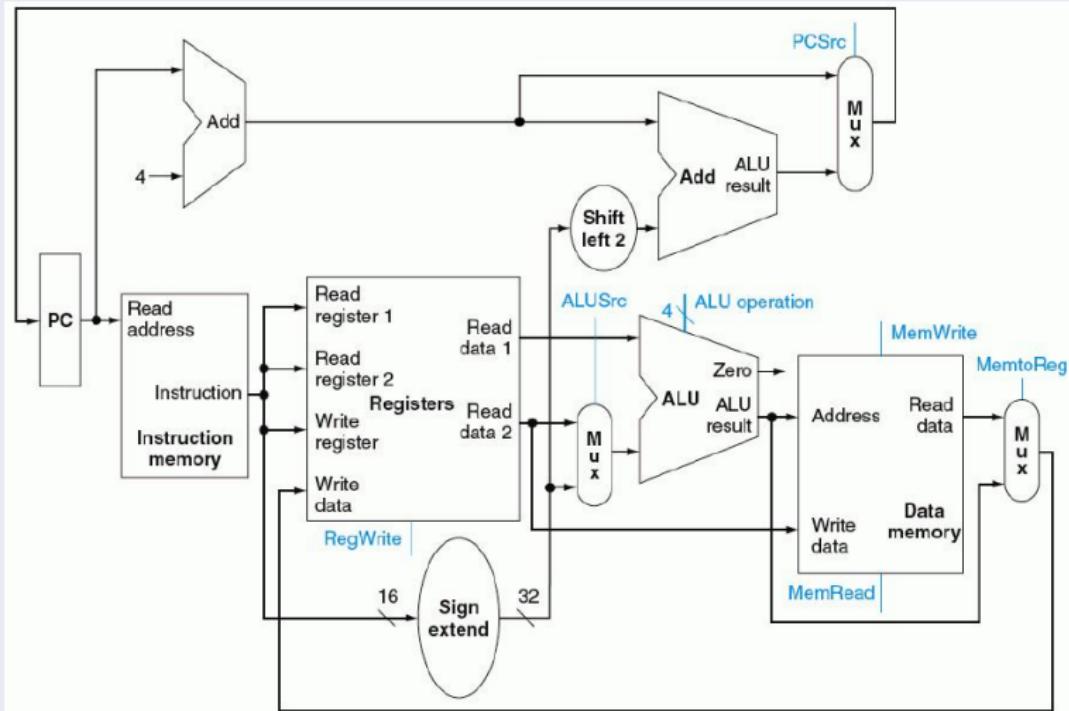
ALU + registres + mémoire



Chapitre 2 - Structure interne d'un ordinateur

2.4 - Cas concret : le processeur MIPS

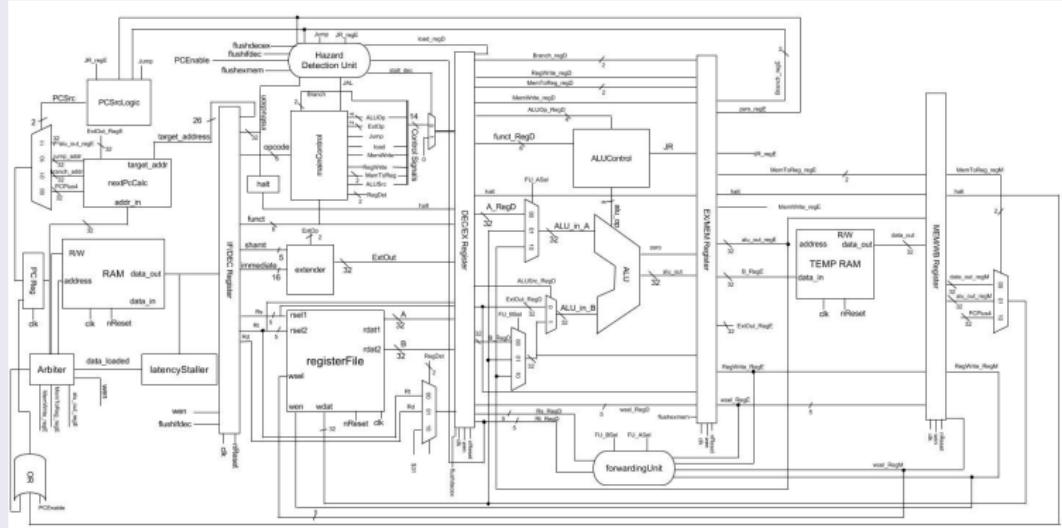
ALU + registres + mémoire + PC



Chapitre 2 - Structure interne d'un ordinateur

2.4 - Cas concret : le processeur MIPS

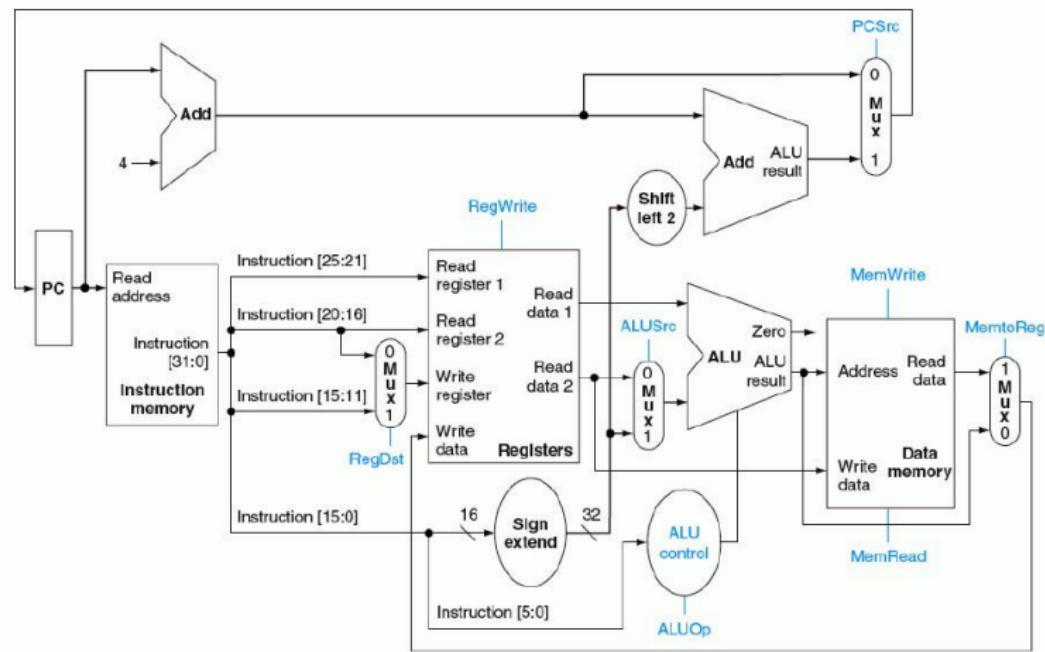
A retrouver dans ...



Chapitre 2 - Structure interne d'un ordinateur

2.4 - Cas concret : le processeur MIPS

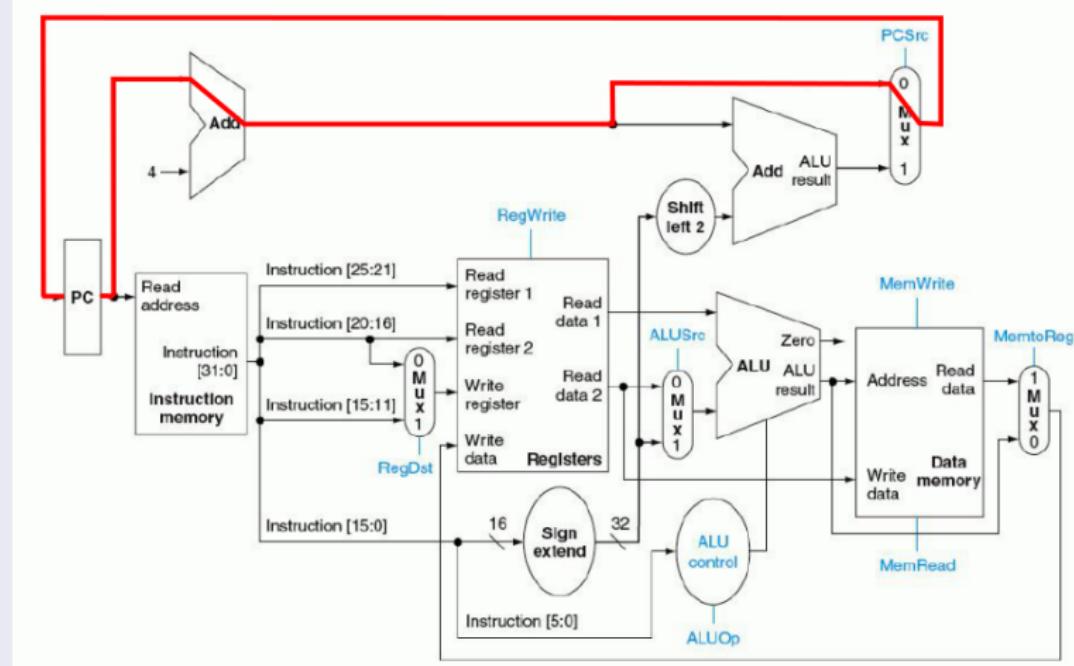
Chemin de données



Chapitre 2 - Structure interne d'un ordinateur

2.4 - Cas concret : le processeur MIPS

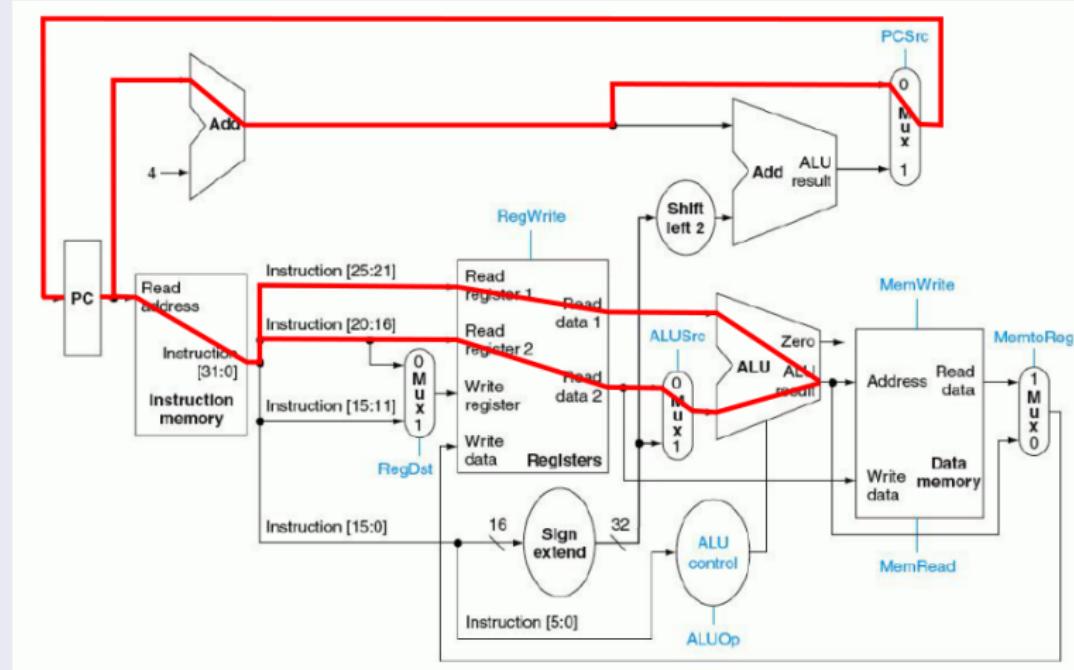
Chemin de données : PC



Chapitre 2 - Structure interne d'un ordinateur

2.4 - Cas concret : le processeur MIPS

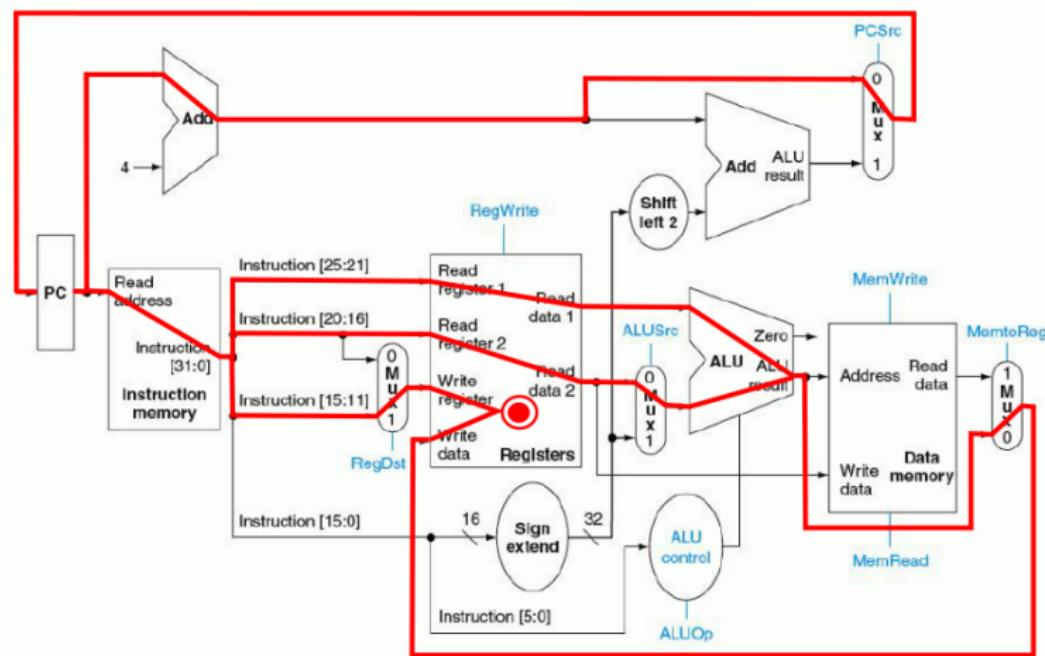
Chemin de données : PC et addition



Chapitre 2 - Structure interne d'un ordinateur

2.4 - Cas concret : le processeur MIPS

Chemin de données : PC, addition et stockage



Chapitre 2 - Structure interne d'un ordinateur

2.4 - Cas concret : le processeur MIPS

Chemin de données : exemple de l'addition de registres

R4 + R7 → R11

