

Monografías Nuevas Publicar Blogs Foros

Busqueda avanzada

Buscar

Monografias.com > Ingeniería

Descargar Imprimir Comentar Ver trabajos relacionados

## Conversores digitales-analógicos y conversores analógicos-digitales

Enviado por [Robert Córdova López](#)

G+1 0

1. [Introducción](#)
2. [Convertidores D/A](#)
3. [Red de resistencias R-2R](#)
4. [Parámetros característicos de los D/A](#)
5. [Convertidores A/D](#)
6. [Convertidores de integración](#)
7. [Conclusiones](#)

### Introducción

El presente [trabajo](#) monográfico está orientado a explicar y hablar sobre el [desarrollo](#) de los conversores, tanto AD (analógico-digital) y DA (digital-analógico), conforme iremos avanzando mencionaremos definiciones, aplicaciones y en algunos casos mostraremos ejemplos que sean de alta ayuda para entender el tema mencionado.

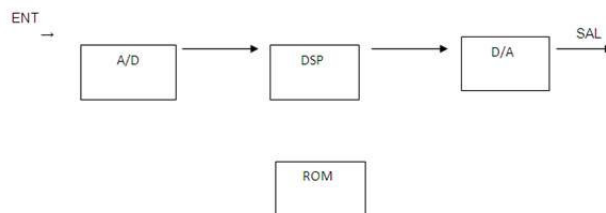
Este capítulo trata de los [circuitos](#) de conversión entre [valores](#) digitales y valores analógicos (DAC). Primero se presentan los circuitos de conversión digital a analógico con la implementación física de varios tipos, sus ventajas y sus inconvenientes.

Luego se tratan los convertidores ADC con un enfoque parecido a los DAC.

### Convertidores D/A

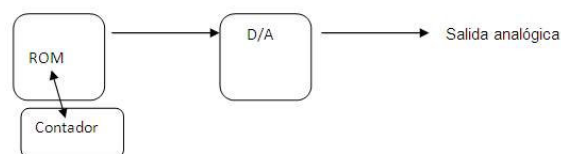
Circuito tiene una entrada digital y da a la salida una tensión proporcional a la palabra digital. Tiene una serie de aplicaciones muy útiles.

En primer lugar hay que decir que en la [arquitectura](#) interna de algunos A/D es necesario un D/A. Pero además el convertidor D/A tiene por sí sólo una [utilidad](#) importante en los [sistemas](#) de [telefonía](#) digital o cuando se quieren procesar [señales](#) mediante un procesamiento digital para manipularlas de alguna forma: por ejemplo cambiar el tono de una señal de voz. El [sistema](#) completo (menos los filtros) será el siguiente:



El A/D y D/A pueden venir juntos en un sólo circuito que se le llama CODEC e igualmente, si la ROM es pequeña puede venir en el DSP.

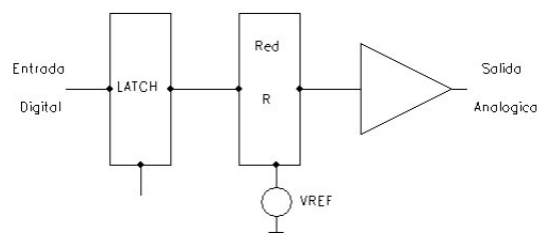
Otra aplicación de un D/A es en generación de señales. En esta aplicación se trata de obtener una señal de salida que siga un patrón determinado. El esquema de un generador de señal con un D/A es el siguiente:



En cada posición de la ROM está guardado de forma digital un "pedazo" de la señal de forma que con el contador se va a cada una de las posiciones de la [memoria](#) que son lanzados al D/A de forma secuencial generándose la señal. Esta puede ser de cualquier tipo (seno, de voz, etc.). En el caso de la generación de señal de voz se le llama sintetizador de voz programada.

Otras aplicaciones de los D/A son las [tarjetas gráficas](#) de los ordenadores y como elemento de [control](#) en aplicaciones de tipo industrial, para elementos de control continuo.

La [estructura](#) general que presenta un convertidor D/A es la siguiente:



En donde el LATCH es necesario para que el [valor](#) digital de la entrada permanezca en ésta el [tiempo](#) necesario para que la conversión se lleve a cabo con normalidad. Sin embargo, no siempre es ésta la estructura necesaria. En algunas ocasiones los convertidores no poseen el LATCH, o por el contrario no tienen el amplificador de salida, o la [red de resistencias](#) no tiene fuente de [alimentación](#) de referencia, etc., en esos casos habrá que colocárselo

Externamente. Nos centramos ahora en el estudio de la red de resistencias. Sabemos que el convertidor nos va a facilitar una salida que será proporcional al dato digital de entrada y a la tensión de

Referencia

$$V_o = D \times V_{ref}$$

Si tenemos 8 bits para  $D_x$ , el valor mínimo será  $1/2^8 = 1/256$  y  $D_x$  será siempre un múltiplo de

Este valor mínimo. Por tanto, los valores posibles son:

0,  $1/256$ ,  $2/256$ ,  $3/256$ , ...,  $255/256$ . Que se puede expresar en la forma:

$$D_x = k \cdot 1/2^n$$

Por tanto,  $D_x$  tomará los valores comprendidos en  $[0, (2^n-1)/2^n]$ .

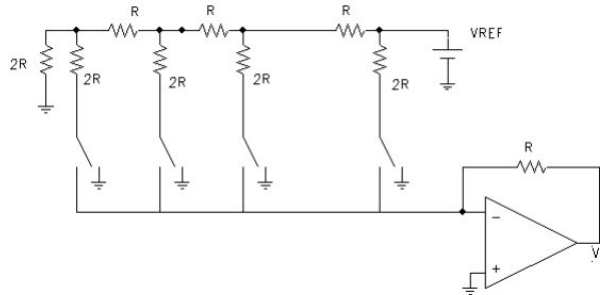
Por otro lado la tensión de referencia  $V_{ref}$  debe cumplir dos condiciones: debe ser precisa (su valor se debe conocer con mucha precisión) y debe ser estable frente al tiempo y frente a la temperatura.

Para medir esa dependencia frente a la temperatura está el coeficiente de temperatura que nos da la relación entre  $V_{ref}$  y la variación de la temperatura ( $V_{ref}/T$ ). Para ello el valor del coeficiente vendrá en  $V/^\circ C$ . Valores más precisos son los dados en  $\mu V/^\circ C$ .

La característica fundamental de un D/A es la red de resistencias y el circuito de conmutación. Todo el resto: tensión de referencia, amplificador operacional, etc., puede no estar incluido en el circuito correspondiente.

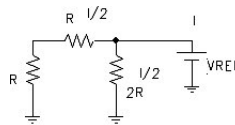
### Red de resistencias R-2R

La primera red de este tipo recibe el nombre de red R-2R Invertida y tiene la siguiente estructura:



La estructura mostrada presenta una gran simetría en el conjunto de resistencias sólo roto por ambos extremos. en el izquierdo aparece una resistencia  $2r$  y el derecho una fuente de tensión  $V_{ref}$ . Es importante resaltar el hecho de que todos los extremos de las resistencias de

$2r$  conectados a un interruptor, poseen tensión nula (tierra), tanto si el interruptor está abierto como si está cerrado: si está abierto (o) ==> está conectado a tierra directamente y si está a cerrado (1) ==> está conectado a una barra que llega al terminal inversor del amplificador que por tierra virtual, también está a 0v. Con esto podemos ver que las dos primeras resistencias de  $2r$  (las de más a la izquierda) se encuentran en paralelo, siendo la resistencia equivalente igual a  $r$ . esta resistencia equivalente ( $r$ ) está en serie con la siguiente resistencia, cuyo valor también es  $r$ . por tanto el conjunto será de  $2r$ . Esta resistencia de  $2r$  vuelve a estar en paralelo con la siguiente resistencia de  $2r$  y con ello se repite el proceso hasta llegar al final del circuito. Por tanto, en la figura anterior se han señalado aquéllos puntos del circuito donde la resistencia equivalente es  $r$ . si nos fijamos ahora en ese último punto donde la resistencia equivalente es  $r$  y el resto del circuito, el circuito que nos queda será:



En total tenemos, otra vez, dos resistencias de  $2R$  en paralelo. Por ello, la intensidad  $I$  generada en la fuente de alimentación se repartirá por igual ( $I/2$ ) entre las dos ramas. La intensidad ( $I/2$ ) que atraviesa la resistencia equivalente del resto del circuito, se encuentra con un trozo de circuito que posee la misma estructura que vimos antes, es decir, dos resistencias de  $2R$  otra vez en paralelo, con lo cual la intensidad se vuelve a repartir por igual entre sus dos ramas ( $I/4$ ). Este proceso se repite hasta alcanzar a la última pareja de resistencias de  $2R$ . Con todo este montaje la tensión final que se obtiene a la salida del amplificador será

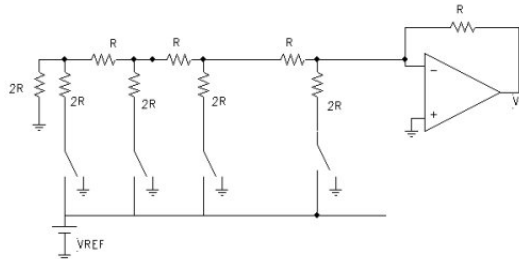
$$V_o = -R \sum I_i$$

Donde en ese sumatorio se incluirán las intensidades que llegan al amplificador debido a que el interruptor correspondiente estará cerrado. Por tanto...

$$V = -R (V_{ref}/2R \cdot D_n + V_{ref}/4R \cdot D_{n-1} + \dots + V_{ref}/2^n R \cdot D_1) \\ = -V_{ref} (D_n/2R + D_{n-1}/4R + \dots + D_1/2^n R)$$

Que como vemos es la misma expresión que obtuvimos para el caso anterior. La principal ventaja que presenta este circuito es que no tiene limitación de bits, ya que su complejidad es la misma con cualquier número de éstos. Además, sólo se utilizan resistencias de valores  $R$  y  $2R$ , lo cual es fácil de fabricar, lo que resulta más difícil es obtener resistencias de valores concretos y exactos.

Otra estructura R-2R es la que mostramos ahora que se denomina R-2R Normal

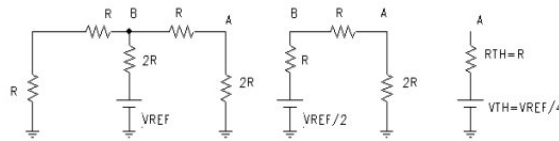


En ella la colocación de las resistencias y sus valores coinciden con el caso visto anteriormente. Las diferencias aparecen en la colocación del amplificador y que en esta ocasión los extremos de las resistencias  $2R$  no están ahora a tierra siempre: estarán a tierra cuando el interruptor esté abierto (0), cuando está cerrado (1) está conectado a una tensión  $V_{ref}$ .

Ahora la tensión de salida  $V_o$  será  $-IR$ . Para calcular el valor de la intensidad  $I$  vamos a ver la contribución de cada interruptor del circuito. Empezamos suponiendo que todos los interruptores están a cero salvo el que actúa por la acción del MSB del dato de entrada, que supondremos que está a 1. En ese caso los extremos de las resistencias  $2R$  anteriores estarán todas a tierra, y por tanto, tendremos algo parecido a lo ya visto en el caso anterior. Si calculamos el equivalente Thevenin en el nodo A tenemos, teniendo en cuenta que todo el circuito anterior se reduce a  $R$ .



Este es el **modelo** equivalente para el MSB. Supongamos ahora que todos los interruptores est n a cero, incluido el MSB, salvo el segundo m s significativo. Calculamos, de nuevo, su equivalente Thevenin en el nodo A.



Primero calculamos el equivalente en B de las dos ramas de la izquierda y con  l obtenemos el equivalente total en A.

Si repetimos el proceso con los dem s interruptores del circuito podemos ir obteniendo la contribuci n de cada uno de ellos: observamos que la resistencia Thevenin es en todos los casos  $R_{TH}=R$  y la tensi n Thevenin  $V_{TH}=V_{ref}/8, V_{ref}/16, V_{ref}/32$ , etc. Con estos **datos** podemos calcular la intensidad total como suma de las intensidades que aporta cada rama.

$$I = V_{ref} (D_n / 2R + D_{n-1} / 4R + \dots + D_1 / 2^n R)$$

Que representa el **comportamiento** esperado.

Existen muchas variantes constructivas de los D/A, as  por ejemplo, hay convertidores con salida en tensi n o con salida en intensidad, para ello s lo es necesario quitar el amplificador que usamos en la estructura anterior. Otras variaciones de estructura provienen de la utilizaci n de **transistores bipolares npn** como elementos de conmutaci n en lugar de los interruptores anal gicos utilizados hasta ahora. En ese caso cada **transistor** posee la misma tensi n de base suministrada por  $V_{ref}$ . Con una tensi n de emisor  $V_{EE}$  m s negativa que la tensi n de colector conseguimos que exista una corriente colector-emisor, que ser  la misma para todos los **transistores** utilizados (transistores gemelos). El peso con el que contribuye cada uno de ellos se consigue mediante la red de resistencias, aunque en algunas ocasiones son los propios transistores quienes proporcionan ese peso al ser transistores multiemisores.

La caracter stica fundamental de un D/A es la red de resistencias y el circuito de conmutaci n. Todo el resto: tensi n de referencia, amplificador operacional, etc., puede no estar incluido en el circuito correspondiente.

### Par metros caracter sticos de los D/A

Estos par metros nos van a permitir **poder** elegir el D/A m s adecuado a nuestras necesidades, teniendo en cuenta que su comportamiento no es ideal en absoluto. Los errores que nos vamos a encontrar ser n debido a dos aspectos principalmente:

- por ser un componente real
- por disponer el dato digital de entrada de un n mero limitado de bits.

### RESOLUCION

La resoluci n de un D/A se puede considerar desde dos puntos de vista, desde la entrada o desde la salida. Desde el punto de vista de la entrada la resoluci n viene dada por el n mero de bits de la palabra digital de entrada. Desde la salida se define la resoluci n como el incremento de tensi n a la salida debido a dos c digos sucesivos en la entrada. Se define un LSB, como debido al **cambio** del bit LSB de la entrada, en la forma...

$$LSB = RANGO / 2^n \quad LSB (\%) = 100 / 2^n$$

Tambi n se puede dar este valor en tanto por ciento.

Los D/A no tienen menos de 8 bits, aunque lo normal es de 12 bits. En algunas utilidades, como puede ser en los compact disk y en alta fidelidad, se utilizan D/A de hasta 24 bits. Desde el punto de vista din mico es importante el

**TIEMPO DE ESTABLECIMIENTO**. Es el tiempo que transcurre desde que se produce un cambio en la entrada hasta que se obtiene la salida correspondiente dentro de un rango de error definido. Ahora nos interesa el valor m ximo de este tiempo de establecimiento, que depender  b sicamente de los interruptores anal gicos o de los transistores bipolares, en suma del circuito de conmutaci n del sistema. Por ello, hacemos variar a todos los elementos de conmutaci n desde

D inicial = 0 0 0 0 ..... 0 hasta

D final = 1 1 1 1 ..... 1

y obtenemos valores que van de 1 a 100  $\mu s$ . Para convertidores de alta **velocidad** se alcanzan valores de ns con conmutadores bipolares.

Otro tipo de **informaci n** que facilitan los fabricantes sobre los D/A es el tipo de salida que suministra el sistema: tensi n o intensidad. Y tambi n el **c digo** digital de entrada: Gray, binario natural, c digo bipolar (complemento a 2, complemento a 1, signo-magnitud, etc.). El tipo de salida que suministra: si es unipolar o bipolar es muy importante. Adem s, en muchos D/A viene incluida la  $V_{ref}$ , en cuyo caso nos dan las caracter sticas de la misma y c mo var a con respecto a la temperatura.

Un aspecto importante a tener en cuenta en los D/A es su comportamiento estacionario.

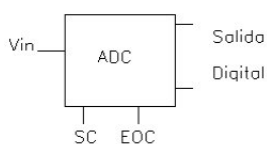
Existen tres tipos de errores b sicos en ese caso:

- Error de cero o de offset
- Error de ganancia de span o de fondo de **escala** (FS)
- Error de linealidad

### Convertidores A/D

El convertidor A/D es el  nico elemento totalmente indispensable en un sistema de adquisici n de datos. Adem s  l por s  solo puede constituir un SAD. Generalmente suele ser el m s caro de todos los elementos que constituyen el SAD aunque, por supuesto, su **precio** depende de la **calidad** de las **prestaciones** que se le pidan. Estas ser n: la exactitud, que depende de los errores que se produzcan y de la resoluci n (n mero de bits), y la velocidad.

A nivel de elemento de circuito, el A/D se caracteriza por una entrada anal gica, una salida digital y varias se ales de control y alimentaci n.



Las se ales de control m s importantes y caracter sticas son: SC (Start Conversi n) y EOC

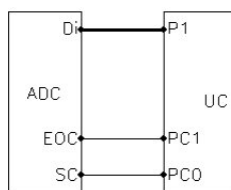
(End Of Conversi n). La primera es una entrada que requiere el circuito para que comience la conversi n que durar  un tiempo que a veces es conocido de antemano y otras veces no. La se al EOC es la que indica al circuito o **microprocesador** donde est n entrando las se ales digitales, cu ndo ha terminado la conversi n. Es por tanto una se al de salida.

El elemento de salida del A/D es un latch o **registro** donde se almacena el dato. Este permanecer  almacenado o cambiar  controlado por unas entradas de Enable y Chip Select del latch.

El funcionamiento de un A/D es muy simple: se inicia la conversi n cuando la se al SC pasa a 1. El A/D comienza la conversi n y avisa cu ndo termina

Generalmente esta señal EOC está directamente conectada a una señal de interrupción del microprocesador lo que permite "desatenderla". Si no es así, habrá que utilizar una técnica para la lectura continua de la línea EOC que permita detectar el momento de la bajada.

La forma más sencilla de conectar el A/D al circuito que va a recoger los datos es cuando éste es un microcomputador que consta de puertos de entrada/salida.



Una de las líneas de un puerto es configurado como salida y sirve para la señal SC. Otra es configurada como entrada y recibe la señal EOC. Las líneas de salida de los datos son conectadas a otro puerto. Pero dependiendo del número de salidas que tenga el A/D, así tendrá que ser el puerto de entrada. Puede ocurrir que tenga 8 salidas y entonces entrarán en un puerto de 8 líneas del microcomputador. Pero si por ejemplo tiene 12 líneas habrá varias formas en que se podrá hacer la conexión que no está normalizada y depende por tanto del fabricante.

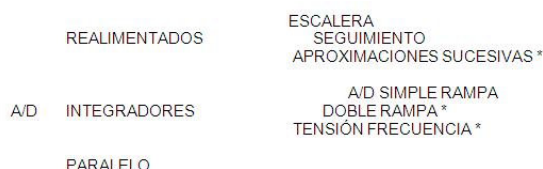
Generalmente el fabricante dividirá la palabra de salida del A/D en dos partes: una de mayor peso (HB) y otra de menor (LB). Pero el número de bits que entre en cada parte no es fijo.

Así puede ser que el HB contenga los bits 8 a 11 y el LB los 0 a 7. Pero también es posible que la división sea de 4 a 11 en HB y de 0 a 3 en LB. Además dentro del byte que no esté completo, los datos pueden estar colocados en la parte alta o en la baja etc. Además puede ocurrir que un mismo A/D acceda a más de un microcomputador con buses de diferente tamaño. En ese caso, se debe poder elegir la forma en que van a salir los datos dependiendo de a dónde vayan. Toda esta información la da el fabricante y la manera de controlar los diferentes comportamientos y ubicaciones de los datos es utilizando líneas de otro puerto como líneas de control.

Si no se cuenta con un microcomputador la conexión y el control habrá que hacerlo utilizando decodificadores de dirección, buffers etc. conjuntamente con un microprocesador.

### Tipos de convertidores A/D.

Los convertidores A/D se pueden clasificar básicamente en los siguientes tipos:



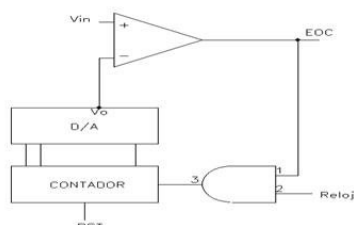
Aunque no son los únicos, sí son los más típicos. Los que más interés tienen por su aplicación son los marcados con asterisco (\*). Dentro de cada grupo, la arquitectura interna es muy similar.

### Escalera.

Consta de un D/A en el que la entrada es un contador. La entrada RST al contador es la de inicio de cuenta. El amplificador es un circuito comparador. Su funcionamiento no es el de un amplificador lineal, sino que está fabricado para comparar  $V+$  con  $V-$  como lo hace un amplificador operacional, llevando al amplificador a saturación positiva o negativa. Tiene con él dos diferencias: en primer lugar es más rápido y además trabaja en niveles compatibles con TTL. Es decir su forma de trabajo es:

Si  $V+ > V-$  sat. Positiva y  $V_o = 5V$

Si  $V+ < V-$  sat. Negativa y  $V_o = 0V$



Vamos a identificar en el A/D en escalera dado los elementos dados como básicos en un A/D.

En primer lugar tiene una entrada analógica. La salida, digital, se toma a la salida del contador. La señal de control SC es RST que pone a cero el contador y la señal EOC es la EC que da un flanco descendente cuando termina la conversión.

El funcionamiento del A/D es el siguiente: Con la señal RST el contador se pone a 0 con lo que la entrada del D/A tendrá ese valor y así mismo la salida.

Por tanto  $V = 0$ . Pero  $V+ = VIN$  debe ser mayor que cero, por lo que  $VIN > V-$  y el amplificador se satura positivamente por lo que la salida  $V_o = 5V = EOC$ . En esta situación se habilita la puerta AND permitiendo el paso de un pulso de reloj que obliga al contador a contar. En su salida tendrá un LSB que saldrá en analógico a la salida del D/A. Si su valor es menor que  $VIN$  la salida del amplificador seguirá siendo 5V, por lo que el contador contará otra vez. Y así sucesivamente hasta que  $V > VIN$ . En ese momento la salida del amplificador pasará a valer 0V inhabilitando la puerta. Por tanto, el contador recorrerá, en cada caso, todos los estados hasta que la salida del D/A supere la tensión de entrada. Dada la gran precisión del amplificador nunca se dará la situación de que sus dos entradas sean iguales. Siempre estará saturado.

Este A/D tiene una pega y es el tiempo que tarda el circuito en hacer la conversión. Este tiempo depende del valor de  $VIN$  ya que en cada caso habrá que recorrer todos los estados desde 0. Si  $VIN$  es alto, habrá que recorrer muchos estados. El tiempo máximo cuando el contador recorre todos los estados es:

$$t_{cmax} = 2^n \cdot 1/f_{CLK}$$

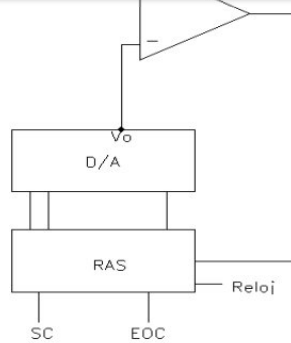
Donde  $n$  es el número de bits del contador y  $f_{CLK}$  la frecuencia del reloj. Por tanto tarda más cuanto más resolución tenga el contador y menor sea la frecuencia del reloj.

### Aproximaciones sucesivas.

En este circuito, se sustituye el contador por un registro de aproximaciones sucesivas (RAS).

La idea de este circuito es lograr llegar al valor final, sin tener que recorrer todos los anteriores. Para ello, se pretende conocer en cada ciclo de reloj el valor de un bit. En primer lugar el valor del bit más significativo  $D_{n-1}$ , después el  $D_{n-2}$  y así sucesivamente.

El método consiste en colocar en primer lugar en el registro el valor LHH...H. Si la  $VIN$  es superior a la salida del D/A en ese caso, el amplificador lo detectará dando saturación positiva y un 1 en salida. Por tanto para alcanzar el valor deseado tendré que incrementar el bit de mayor peso, es decir darle el valor H. Si por el contrario, el amplificador hubiese dado a la salida un 0, el bit estaría en su valor correcto. El método consiste en colocar en primer lugar en el registro el valor LHH...H. Si la  $VIN$  es superior a la salida del D/A en ese caso, el amplificador lo detectará dando saturación positiva y un 1 en salida. Por tanto para alcanzar el valor deseado tendré que incrementar el bit de mayor peso, es decir darle el valor H. Si por el contrario, el amplificador hubiese dado a la salida un 0, el bit estaría en su valor correcto.



Una vez conocido el valor de  $D_{n-1}$  introducimos como dato digital el siguiente:  $D_{n-1}$  LHH...H y comparamos la salida del D/A con  $V_{IN}$  como se hizo en el caso anterior. De esta manera conseguimos saber también el valor de  $D_{n-2}$ . Repitiendo este proceso en el tiempo conseguimos obtener el valor buscado.

La principal ventaja que presenta este dispositivo frente a otros es que se necesita un ciclo de reloj por cada bit. Por ello, para 12 bits sólo son necesarios 12 ciclos de reloj. La base de este A/D es un R.A.S. que esté diseñado a partir de un registro de desplazamiento cuyo funcionamiento sea el siguiente:

**¡Error!**

**Marcador**

**no definido.**

	D	Q7	Q6	Q5	Q4	Q3	Q2	Q1	Q0
1	D7	0	1	1	1	1	1	1	1
2	D6	D7	0	1	1	1	1	1	1
3	D5	D7	D6	0	1	1	1	1	1
4	D4	D7	D6	D5	0	1	1	1	1
5	D3	D7	D6	D5	D4	0	1	1	1
6	D2	D7	D6	D5	D4	D3	0	1	1
7	D1	D7	D6	D5	D4	D3	D2	0	1
8	D0	D7	D6	D5	D4	D3	D2	D1	0
9	X	D7	D6	D5	D4	D3	D2	D1	D0

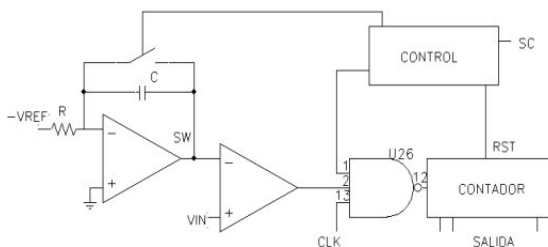
tn representa el ciclo de reloj. Como se observa el dato está disponible en el ciclo de reloj  $n+1$ , uno más que el número de bits del dato de salida. Si  $V_{IN} > V_{oDAC}$  entonces la saturación del comparador será positiva y a la salida de éste tendremos  $V_o = 5V$  (un 1 lógico para TTL).

Si  $V_{IN} < V_{oDAC}$  entonces la saturación será negativa y  $v_o = 0V$  (un 0 lógico en TTL). Con esto vemos que la salida del comparador, cuando evaluamos un bit, coincide con el valor correcto de éste. Por tanto, la salida del comparador debe utilizarse como entrada del registro de desplazamiento antes indicado.

Los tiempos de conversión son del orden de los  $\mu s$  o de los centenares de ns ya que sólo necesitamos, para 12 bits, 13 ciclos de reloj y podemos utilizar frecuencias altas (de hasta MHz). Los problemas que pueden presentar este tipo de convertidores son del tipo de problemas de deriva, de OFFSET, de  $V_{ref}$ , etc., que hacen que este tipo de convertidores no sean adecuados para un número de bits superiores a los 14. Esto se debe a que el propio convertidor, y debido a los problemas ya comentados, posee errores superiores a la resolución que buscamos al aumentar el número de bits. Este tipo de convertidores es el utilizado más comúnmente, salvo que deseemos realizar pocas conversiones por segundo (5, 10, 30, etc.). Para conversiones de 1000, 2000 por segundo es casi de uso obligatorio.

### Convertidores de integración

**De simple rampa:**



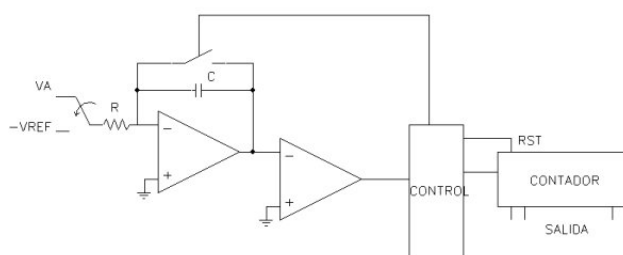
Se hace la conversión en un sólo paso. Disponemos de un integrador y la tensión  $V_{IN}$  debe ser positiva (unipolar). Cuando  $SC=1$ , entonces:

1. Se cierra el interruptor cortocircuitando el condensador C, de manera que se descarga a través de la RON del interruptor.
2. Se resetea el contador colocándolo a cero.
3. La unidad de control permite que la señal de reloj llegue al contador. Para ello coloca a 1 a la tercera entrada de la puerta AND.

Tras estos pasos el integrador comienza en cero y como  $V_{IN}$  es positivo, la salida del amplificador estará en saturación positiva. Con ello, a la salida del comparador tendremos un 1 lógico, lo cual permitirá que la señal de reloj CLK alcance al contador. A medida que se carga el condensador aumenta el valor de salida del integrador  $V_I$ . Esto continua igual hasta que en un momento determinado  $V_{IN}$  es mayor o igual que  $V_I$  lo que hace que el comparador se sature negativamente, y por tanto,  $V_C = 0$ . En ese momento el resultado de la puerta NAND es un uno lógico, con lo cual impedimos que la señal CLK llegue al contador, terminando así el proceso de conversión.

**Doble rampa:**

El circuito es el de la figura



El sistema funciona en dos partes en el tiempo proporcionando dos rampas distintas.

1. La entrada es la señal analógica VA que se desea digitalizar. Dura un tiempo fijo  $t_F$ .

Durante el primer periodo de tiempo la salida será:  $V_1 = t \cdot V_A / RC$

Ya que el condensador está descargado al comenzar la conversión mediante el interruptor que tiene en paralelo.

En el segundo tramo, al conmutar la entrada ésta se hace negativa lo que implica una pendiente positiva. Sin considerar las condiciones iniciales la salida sería:

$$V_1 = -(-V_{ref}) T/RC = V_{ref} \cdot t/RC$$

Y teniendo en cuenta las condiciones iniciales:

$$V_1 = -V_A \cdot t/RC - V_{ref} \cdot t/RC$$

La condición de final de segunda rampa se tendrá cuando la salida sea nula.

$$0 = -V_A \cdot t/RC - V_{ref} \cdot t/RC \rightarrow t = V_A \cdot t/V_{ref} = t_x$$

Se puede encontrar una expresión de esta ecuación en la que, eliminando el tiempo, se introduzcan los pulsos de reloj. Si  $f$  es la frecuencia de reloj, su período será la inversa de la frecuencia y se puede escribir

$$t_x = n_x T \quad \text{y} \quad t_f = n_F T$$

Siendo  $n_x$ ,  $n_F$  el número de pulsos en el contador transcurridos en un tiempo  $t_x$ ,  $T_f$  respectivamente.

Por tanto, en valores del contador la expresión será  $n_x \approx n_F \cdot V_A / V_{REF}$

$n_x$  depende de  $V_{REF}$  externa y de  $n_F$  que es el número fijo de pulsos de reloj que se puede fijar sin problema. La única condición a pedir al sistema es que el reloj debe tener una frecuencia constante durante el tiempo de conversión.

Los convertidores de este tipo son lentos: unas 30-40 conversiones por segundo, es decir de 30-40 mseg lo cual permite que el oscilador se muy sencillo del tipo RC.

Este convertidor es útil ya que además de tener una dependencia baja de la salida con la entrada, permite conseguir alta resolución (24 bits o algo más). Sin embargo esta alta resolución puede presentar problemas de deriva o offset que se resuelva mediante una tercera rampa (7109). Su idea básica es medir la deriva en la primera fase poniendo la entrada a cero y añadiendo esta deriva mediante un sumador en el resto del circuito. Se añade, por tanto, un tiempo previo al primero que es un ajuste de cero del A/D.

Por otra parte, si  $V_A < 0$  se necesitará que  $V_{REF}$  sea positiva. El 7109 permite ambos **signos** en la entrada mediante un selector del signo de la tensión de referencia dependiendo del de la entrada.

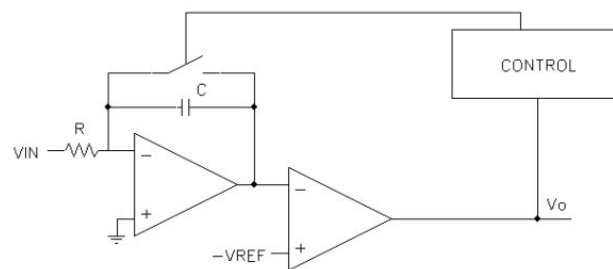
Otra ventaja de este circuito es el bajo **consumo** por estar fabricado en **tecnología CMOS**.

Son también bastante inmunes al **ruido** sobre todo al de alta frecuencia. Si, por ejemplo, se quiere convertir una señal continua, si se observa ésta detenidamente se verá que no tiene un único valor sino que oscila dentro de una banda de valores (tiene ruido).

Con un convertidor de **integración** la conversión no es instantánea (del orden de 30 c/s), por ello al integrar en el tiempo está promediando el valor de la señal. Si el periodo de conversión es un múltiplo de la señal de ruido, conseguiremos que el valor obtenido coincida con el valor de la señal constante y por tanto sin ruido, ya que la contribución de los semiperiodos positivos del ruido es la misma que la de los semiperiodos negativos.

#### Tensión-Frecuencia

En este tipo de convertidor se realiza una conversión de la señal analógica de entrada a frecuencia, midiéndose después el valor de la misma (antes la convertíamos en tiempo). Este circuito, por tanto, tendrá dos partes bien distintas: la primera convierte la señal a frecuencia y la segunda mide esa frecuencia.



#### Conclusiones

Luego de haber concluido **el trabajo** a tratar obtenemos las siguientes conclusiones: que el convertidor digital-analógico es un circuito que tiene una entrada digital y da a la salida una tensión proporcional a la palabra digital.

Mientras que el convertidor analógico-digital es un Circuito tiene una entrada analógica y da a la salida una palabra digital proporcional a la entrada analógica.

Autor:

**Robert Córdova López**

#### Comentarios

Para dejar un comentario, [regístrate gratis](#) o si ya está registrado, [inicie sesión](#).

#### Trabajos relacionados

Modelo de formación de valores del profesional de ingeniería mecánica.  
Experiencias adquiridas en la aplicación de este ...

[La formación de valores cívicos y éticos en estudiantes de ingeniería mecánica](#)

[Transporte y Distribución de Hidrocarburos](#)Planificación de un Sistema de Transmisión de Gas Natural. Estudios de Impacto Ambiental y de Riesgos en Ductos. Transpo...

[Producción y Almacenamiento de Petróleo y Gas](#)Producción Petrolera. Accesorios de Superficie. Reactivación de pozos de baja productividad. Métodos para mejorar la rec...

Ver mas trabajos de [Ingeniería](#)

Nota al lector: es posible que esta página no contenga todos los componentes del trabajo original (pies de página, avanzadas formulas matemáticas, esquemas o tablas complejas, etc.). Recuerde que para ver el trabajo en su versión original completa, puede descargarlo desde el [menú superior](#).

Todos los documentos disponibles en este sitio expresan los puntos de vista de sus respectivos autores y no de Monografias.com. El objetivo de Monografias.com es poner el conocimiento a disposición de toda su comunidad. Queda bajo la responsabilidad de cada lector el eventual uso que se le de a esta información. Asimismo, es obligatoria la cita del autor del contenido y de Monografias.com como fuentes de información.

[Agregar a favoritos](#)

[Ayuda](#)

[Português](#)

[Inglés](#)

[¡Regístrese!](#) | [Iniciar sesión](#)

© Monografias.com S.A.