САНКТ-ПЕТЕРБУРГСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ

ПЕТРА ВЕЛИКОГО

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

Институт компьютерных наук и технологий

Высшая школа интеллектуальных систем и суперкомпьютерных технологий

Лабораторная работа lab4\_pipeline

Дисциплина:

«Проектирование реконфигурируемых гибридных вычислительных систем»

Тема: PIPELINE directive

Выполнил:

Бараев Д. Р.

Группа: 3540901/02001

Преподаватель: А. П. Антонов

Санкт-Петербург

2021

**Question 1**

**How many cycles are for the following:**

Изображение выглядит как стол

Автоматически созданное описание

**Question 2**

**Looking at the report, fill in the table below.**

|  |  |
| --- | --- |
| Estimated clock period | 11.217 ns |
| Worst case latency | 82.701 ns |
| Number of DSP48E used | 11 |
| Number of BRAMs used | 12288 |
| Number of FFs used | 1366 |
| Number of LUTs used | 2051 |