

# Travail 6 - Circuits digitaux CMOS

Wats Raphaël

March 20, 2021

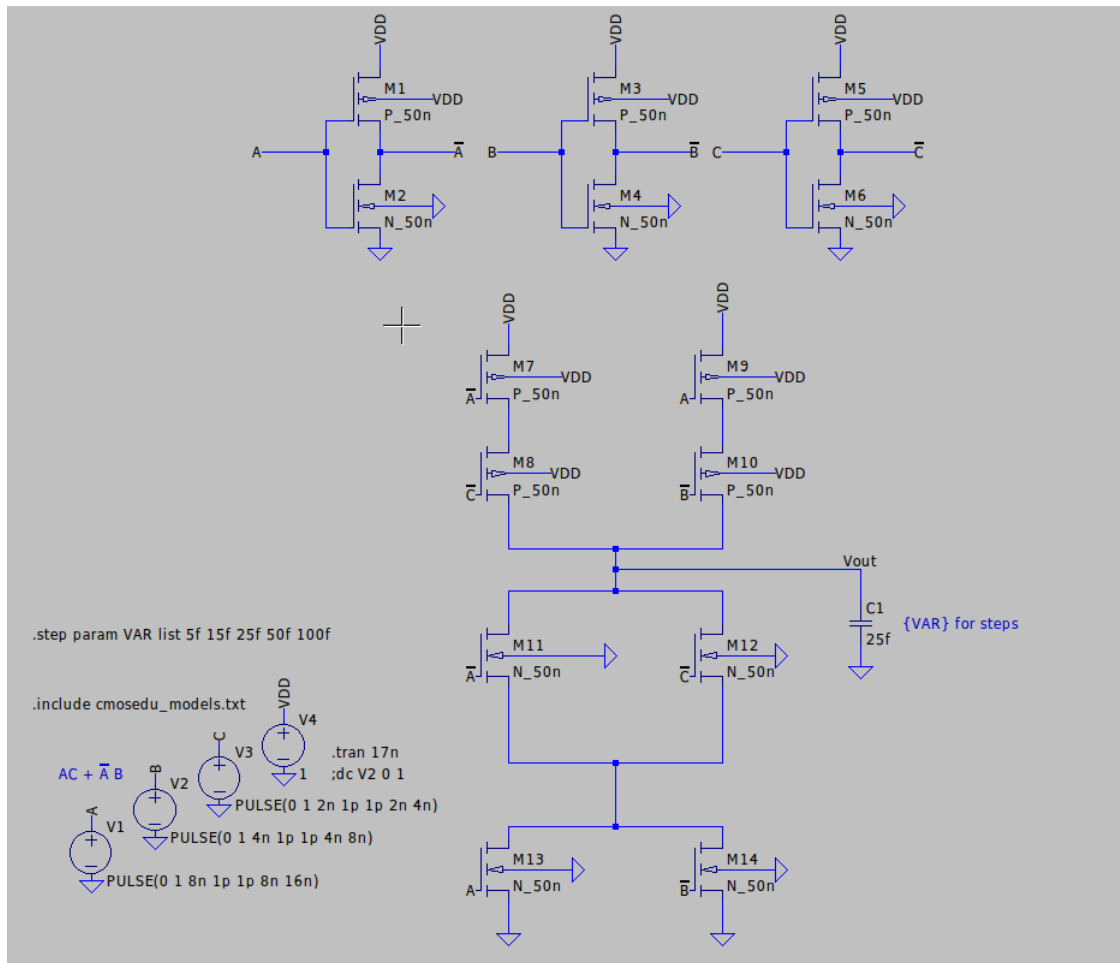
## 1 La fonction logique

$$AC + A'B$$

## 2 La table de vérité de la fonction logique

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

### 3 Le schéma du circuit CMOS avec le dimensionnement des transistors



Pour commencer les voltages A, B et C parcourent dans l'ordre les différentes combinaisons possibles de la table de vérité. Un circuit CMOS est composé de deux types de transistors ici le standard est 50nm pour la longueur:

- Les transistors PMOS ont alors pour largeur le nombre de PMOS en série \*  $1\mu m$ .
- Les transistors NMOS ont alors pour largeur le nombre de NMOS en série \*  $500nm$ .

Par exemple:

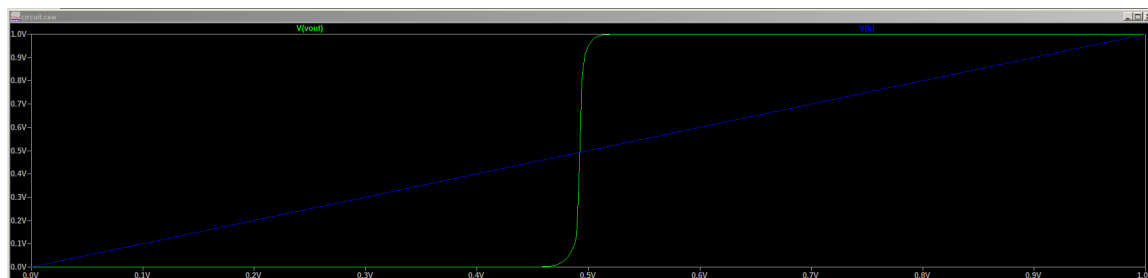
- Le transistor PMOS M1, M3 et M5 ont 50nm de longueur et  $1\mu m$  de largeur.
- Le transistor NMOS M2, M4 et M6 ont 50nm de longueur et 500nm de largeur.
- Les transistors PMOS M7, M8, M9 et M10 ont tous 50nm de longueur et  $2\mu m$
- Les transistors NMOS M11, M12, M13, M14 ont tous 50nm de longueur et  $1\mu m$

La longueur bien que plus petite que la largeur s'appelle ainsi car elle décrit en réalité la vitesse à laquelle le transistor opère.

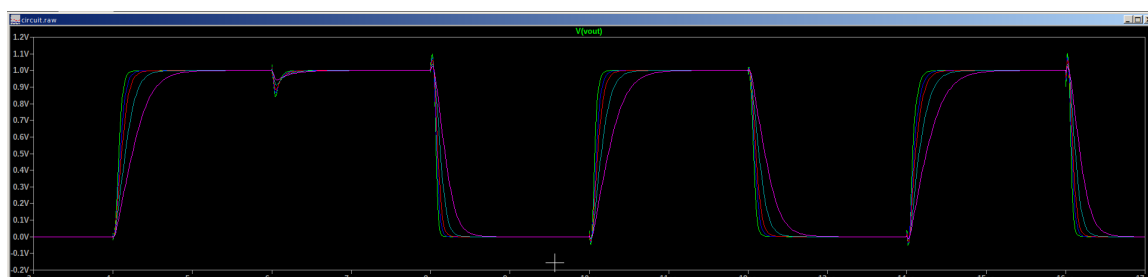
La partie supérieur PMOS du circuit représente la fonction logique implémentée où les transistors en série représente une opération AND et les transistors en parallèle représente une opération OR. Comme un transistor PMOS ne laisse pas le voltage haut VDD passé lorsque l'entrée est à tension haute et inversement on doit cependant inversée les entrées de la fonction logique. La partie inférieur NMOS du circuit représente la fonction logique inverse (obtenu grâce à la loi de De Morgan).

Enfin le C de CMOS signifie Complémentaire car l'on a besoin d'une partie PMOS bonne à transmettre un haut voltage mais pas à transmettre un voltage faible ainsi à l'inverse la partie NMOS bonne à transmettre un voltage faible mais pas à transmettre un voltage élevé.

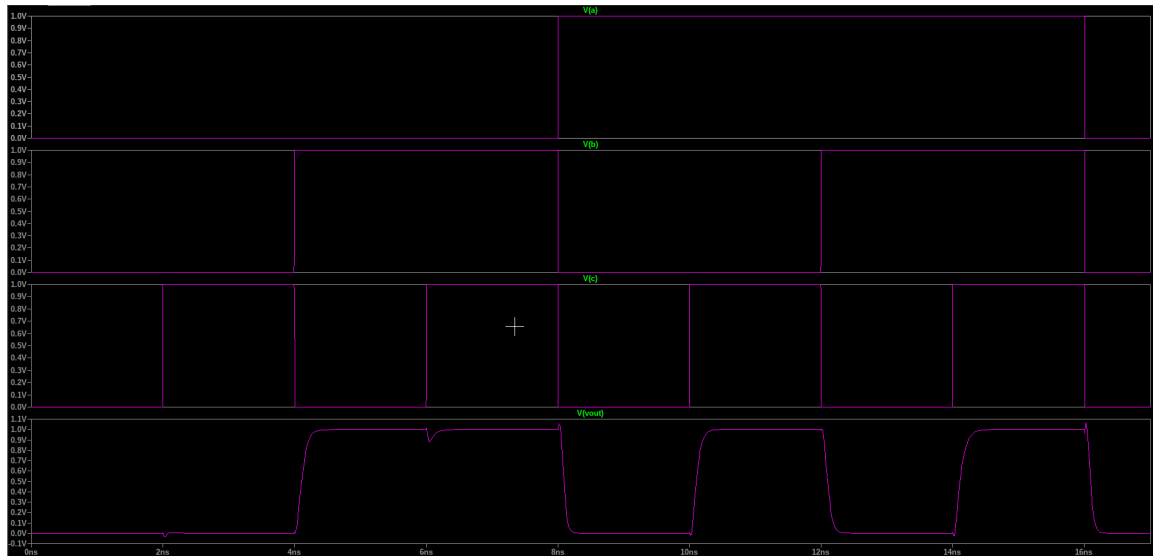
#### 4 La simulation .dc en faisant varier une des entrées de 0 à 1V



#### 5 La simulation .tran en faisant varier une des entrées et en faisant varier la capacité de sorties



## 6 La simulation .tran en faisant varier les 3 entrées de manière à parcourir la table de vérité de la fonction



## 7 Conclusion

Les résultats obtenu sont en adéquation avec ceux obtenu lors des simulations LTspice XVII.

- Grâce aux transistors nous pouvons construire des circuit logiques de plus en plus complexes