

Folha de Respostas da Atividade Aula 6

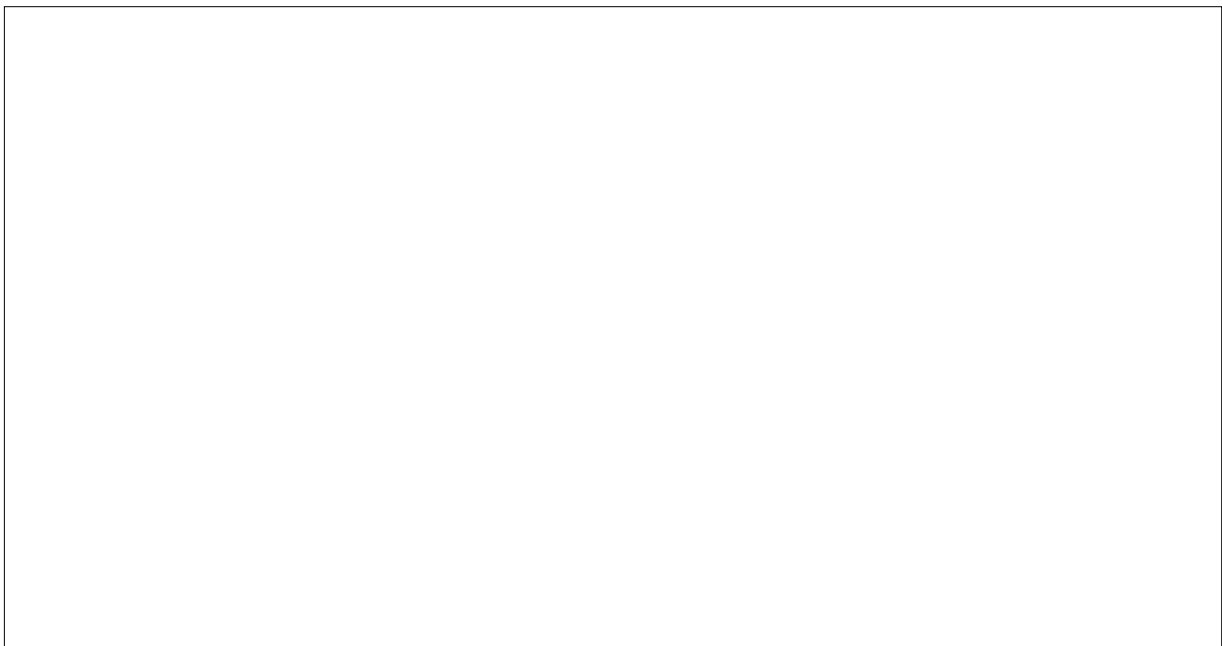
Nome	N.USP

Instruções: Completar com apenas as informações e dados solicitados, e apenas nos campos adequados

As imagens subidas devem se denominadas com a enumeração dos itens (os mesmos da apostila prática).

1) f-A) Em relação aos itens de 1.f, faça o upload da imagem da simulação de protocolo, um handshake completo dos sinais junto ao estado INIT_ACTIVATION.

Explique o protocolo da imagem acima, indicando a sequência dos eventos, com os tempos e os valores dos sinais envolvidos a sequência da sinalização.



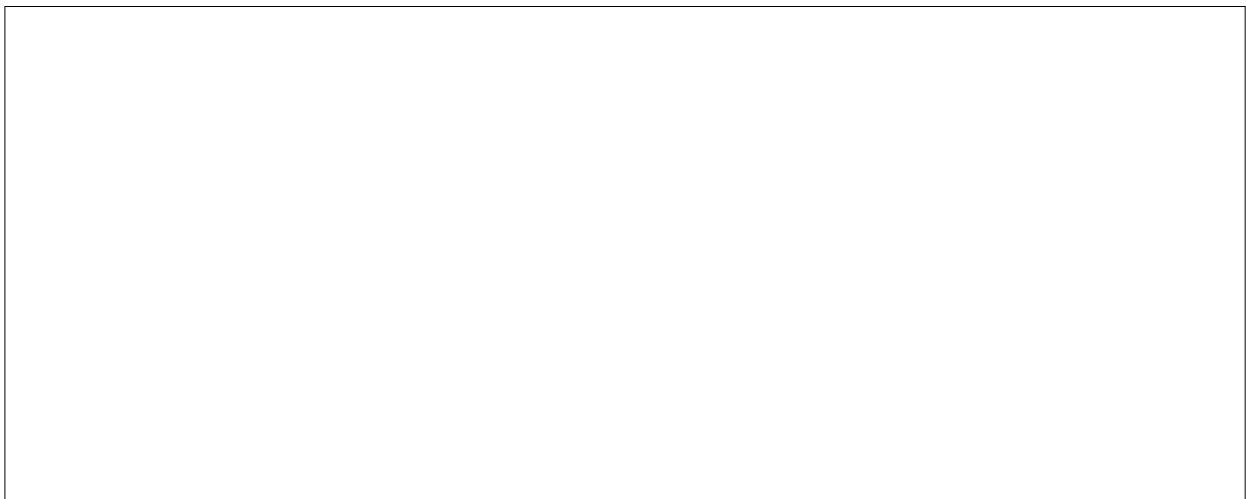
1) f-B) Ainda em relação aos itens de 1.f, faça o upload da imagem da simulação de protocolo, um handshake completo dos sinais junto ao estado CNT_PREPARE.

No quadro a seguir, explique o protocolo da imagem acima, indicando a sequência dos eventos, com os tempos e os valores dos sinais envolvidos a sequência da sinalização.



1) k) Em relação à presença dos estados no Wave, faça o upload da imagem da simulação onde apareça a sequência CNT_PREPARE, STEP_ACTIVATION e CNT_START.

1) l) Insira no quadro abaixo o novo processo dentro do módulo stimuli_module, que inclui o teste das condições indicadas no item 1.i.



Faça o upload da imagem da simulação correspondente aos estímulos do item anterior.

No quadro abaixo, explique como, na imagem acima, pode-se verificar que as condições definidas no item 1.I foram atendidas (os N# ciclos). Aponte o tempo do início de CNT_PREPARE e em que ocorre o reset.

2) Do projeto VHD resultante :

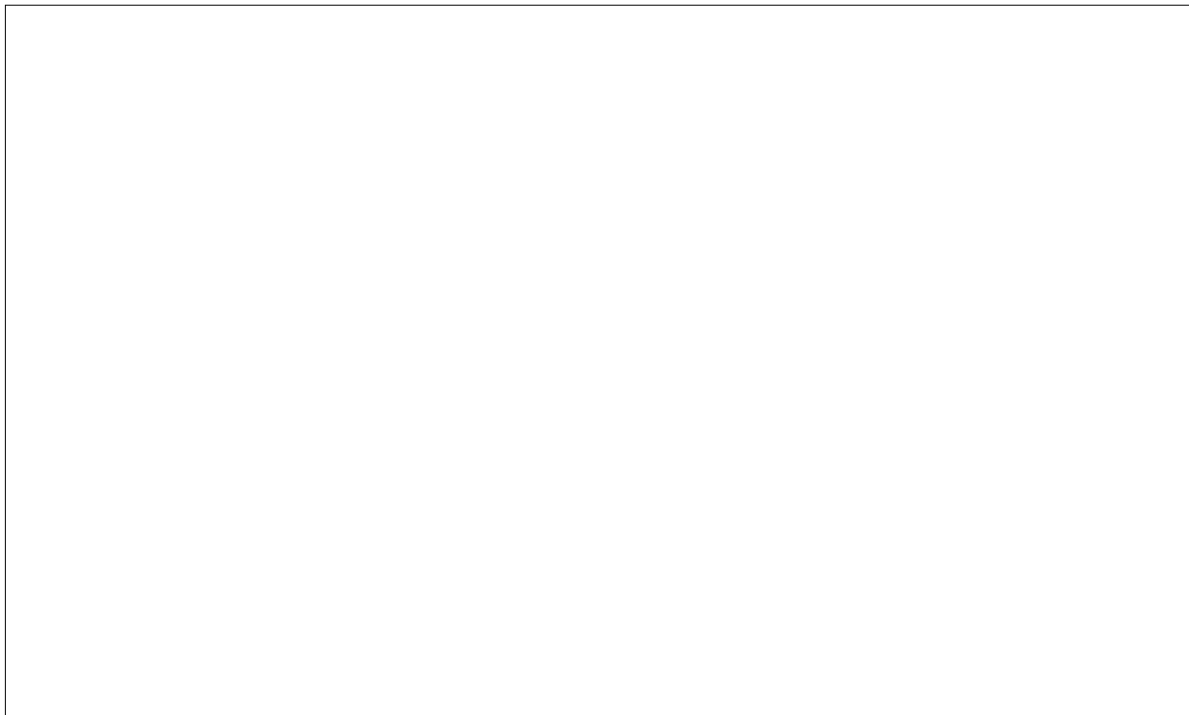
A) Entidty do fsm_init (copiar para o quadro):

B) Arquitetura do fsm_init:

Declaração de Tipos e Sinais (copiar para o quadro). Deixar os **records** marcados. :

A large, empty rectangular box with a thin black border, intended for the user to write the declaration of types and signals for the fsm_init architecture.

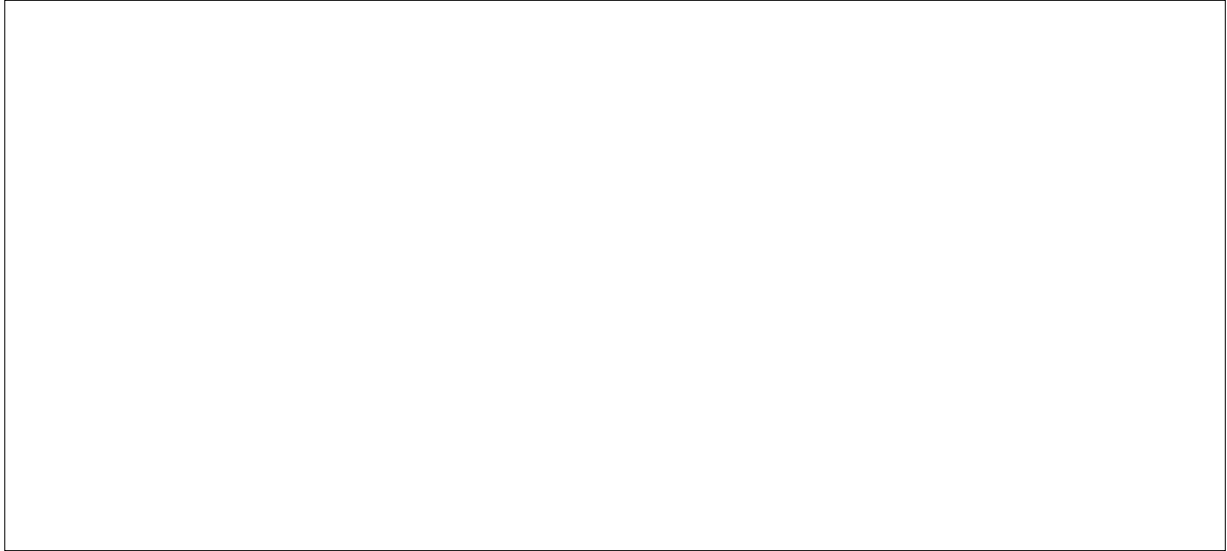
Designações de Sincronismo de Estado (bloco SEQ) (copiar para o quadro):

A large, empty rectangular box with a thin black border, intended for the user to write the state synchronization designations (SEQ block) for the fsm_init architecture.

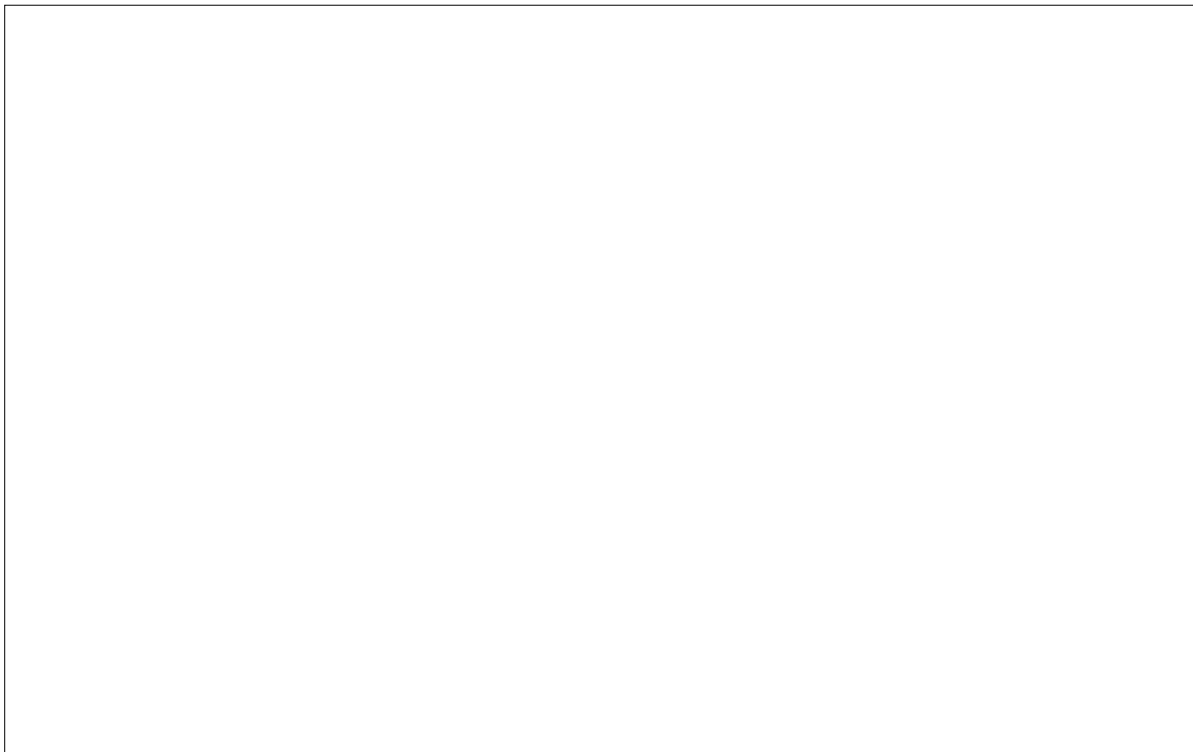
3) i) Faça o upload de imagem onde apareça a sequência completa de estados do INIT.

A) Explique no quadro abaixo como se justifica a sequência acima.

B) Explique também o que precisa ocorrer para que uma nova sequência ocorra após a terminação.



3) k) Insira no quadro abaixo o **trecho do processo** dentro do módulo **stimuli_fsm_init**, que inclui o teste das condições indicadas no item 3.k.



Suba a imagem da simulação correspondente aos estímulos do item anterior.

Explique como pode-se verificar na imagem acima que as condições definidas no item 5.c foram atendidas (aponte os tempos de inicialização e finalização da escrita)

