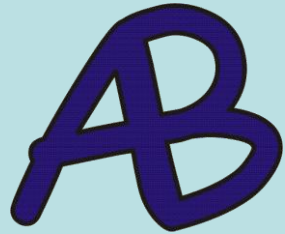




UNIWERSYTET RADOMSKI
im. Kazimierza Pułaskiego



Architektura komputerów

Procesor – część III

dr Artur Bartoszewski

Zarządzanie pamięcią



Podział pamięci operacyjnej

Pierwsze komputery IBM PC z procesorem 8086/88 (XT) narzuciły pewien podział pamięci, kontynuowany w następnych generacjach komputerów. Całkowity obszar 1MB RAM dostępny dla procesora 8086 został podzielony, przez konstruktorów IBM, na dwa obszary:

- od 0 do 640 KB - pamięć konwencjonalna
- Od 640 do 1 MB - pamięć górna.

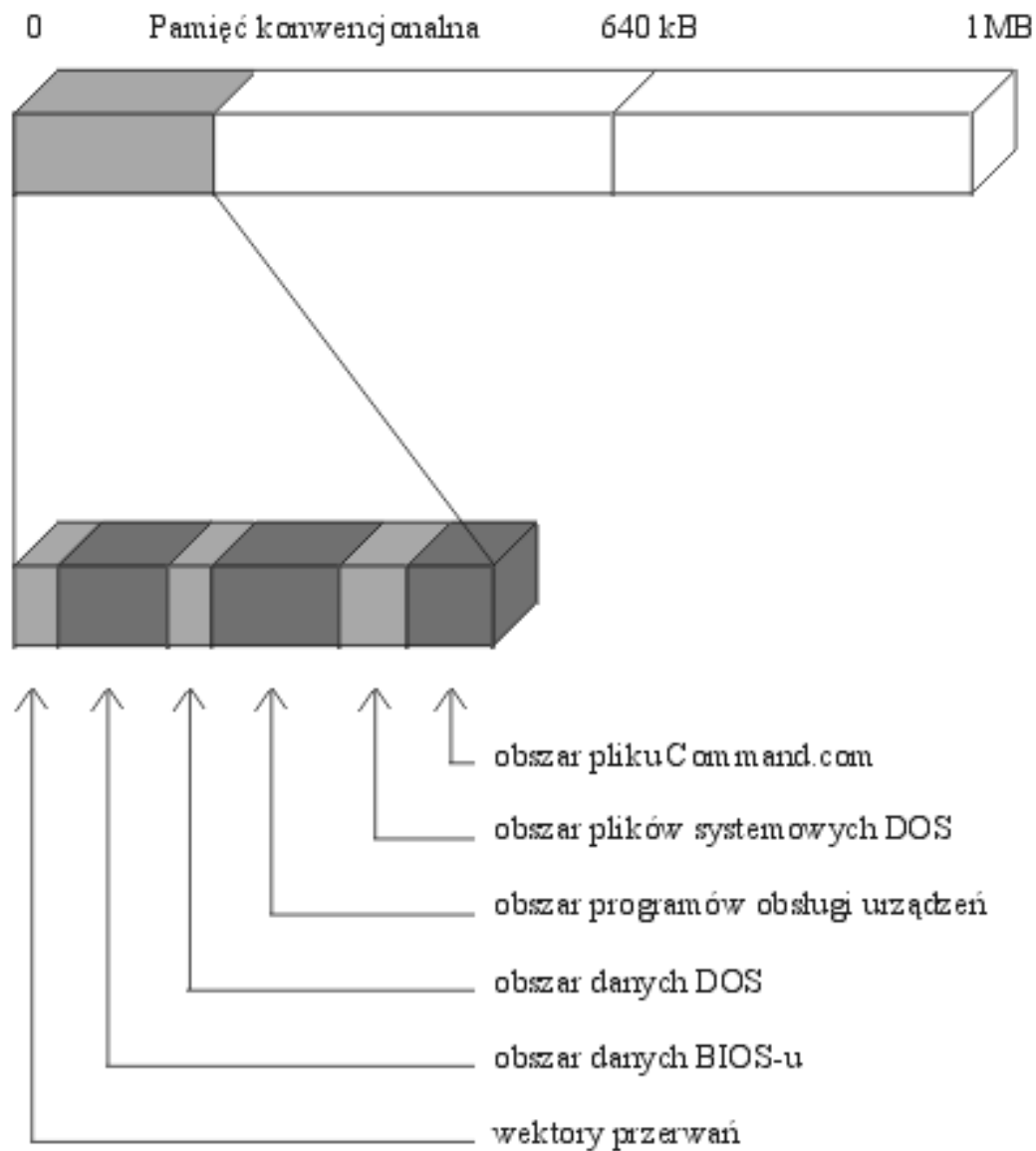
Początkowy obszar pamięci konwencjonalnej (od 0 do ok. 60-200KB) używany jest przez sprzęt i system operacyjny do:

- przechowywania wektorów przerwań sprzętowych,
- przechowywania danych BIOSU-u,
- obszarów buforów i uchwytów plików DOS,
- w dalszej kolejności ewentualnych programów obsługi (driverów) dodatkowych urządzeń (np. myszy, klawiatury, itd.), plików systemowych itp.

Pozostała przestrzeń do granicy 640 KB mogła być użyta przez aplikacje.



Podział pamięci operacyjnej



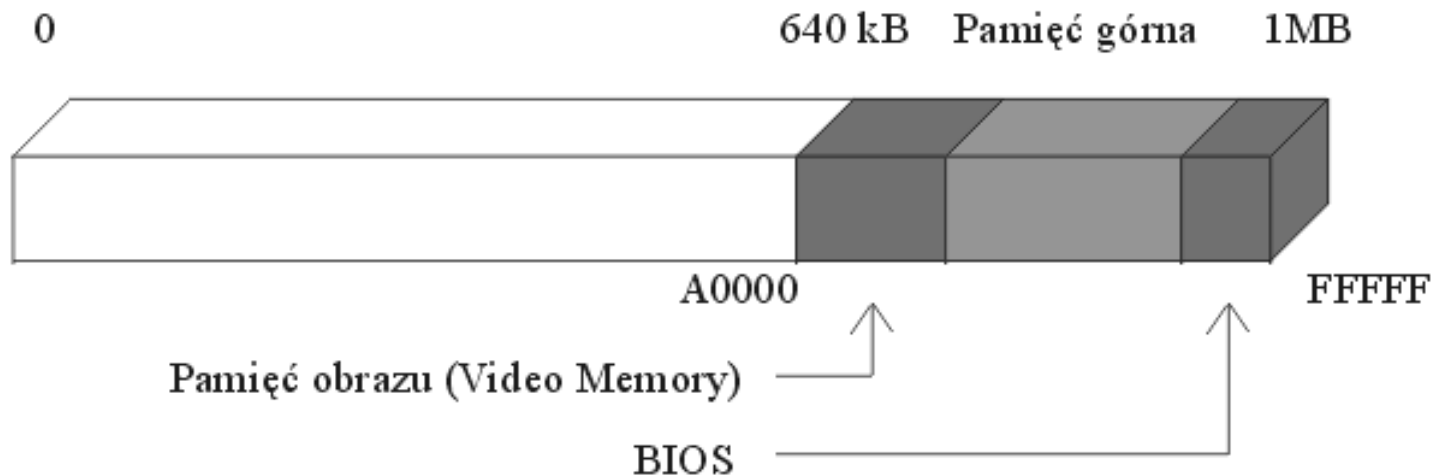


Podział pamięci operacyjnej

Pamięć górna (Upper Memory) zajmuje obszar do 640 KB do 1 MB niedostępny do oprogramowania użytkownika. Obszar ten (384 KB) podzielony jest na kilka części o ściśle ustalonym przeznaczeniu:

- pierwsze 128 KB przeznaczone jest dla pamięci ekranu,
- końcowa część obszaru przeznaczona jest na ROM BIOS.

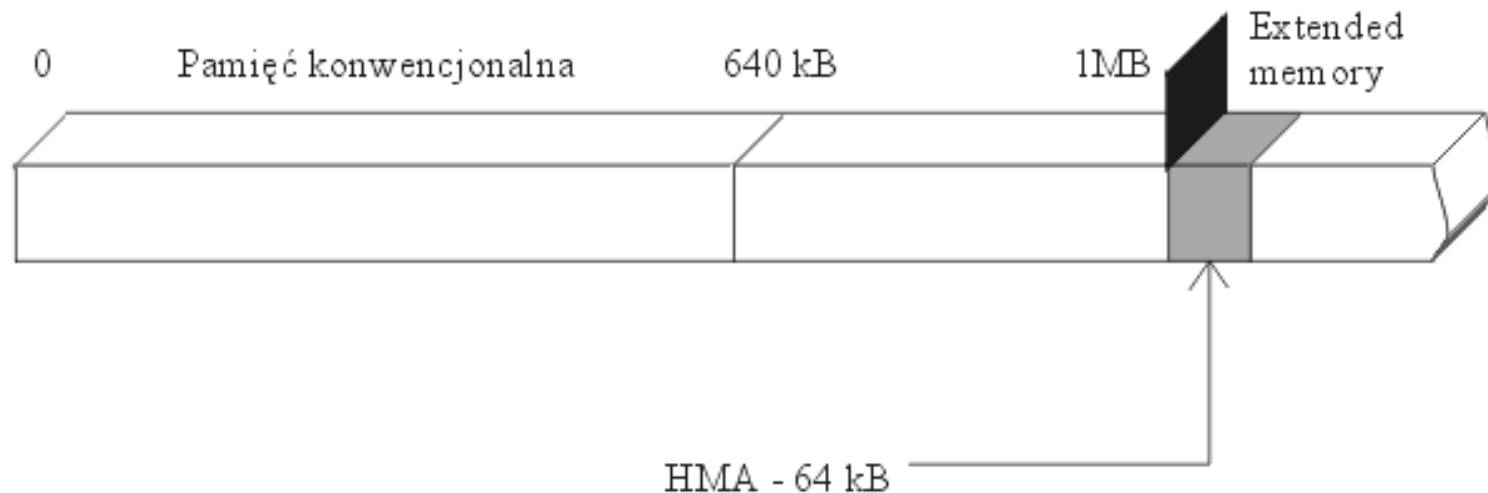
W zależności od typu monitora i karty graficznej oraz wielkości obszaru zarezerwowanego na BIOS pozostaje niewykorzystany obszar tej pamięci ok.160 - 230 KB.



AB Podział pamięci operacyjnej

Pamięć rozszerzona (Extended Memory) - procesory 286 i nowsze posiadające ponad 20 bitową magistralę adresową umożliwiającą bezpośrednie adresowanie pamięci RAM powyżej 1 MB.

Obszar ten może być wykorzystywany do dowolnych celów - takie możliwości dają jednak dopiero systemy operacyjne pracujące w **trybie chronionym**, takie jak Windows i Linux.





Stronicowanie pamięci

Procesory 80386 i jego następcy pracujące w trybie chronionym umożliwiają dowolne mapowanie adresów logicznych na adresy fizyczne – mechanizm ten nazywany jest **stronicowaniem** (ang. paging).

Adresy logiczne obejmują całą przestrzeń adresową procesora, czyli 4 GB, (2^{32} dla procesorów 32 bitowych, lub 2^{64} dla procesorów 64 bitowych) niezależnie od tego, ile w rzeczywistości w komputerze zainstalowano pamięci.

Zadaniem systemu operacyjnego jest odpowiednie mapowanie adresów logicznych na adresy pamięci fizycznej, co pozwala zwykłym programom użytkowym przez cały czas działania odwoływać się do tych samych adresów logicznych.

Jeśli włączone jest stronicowanie, wówczas cała pamięć (4 GB) dzielona jest na bloki – **strony o rozmiarach 4 kB**; (w procesorach Pentium i nowszych możliwe jest także używanie stron o rozmiarach 4 MB).



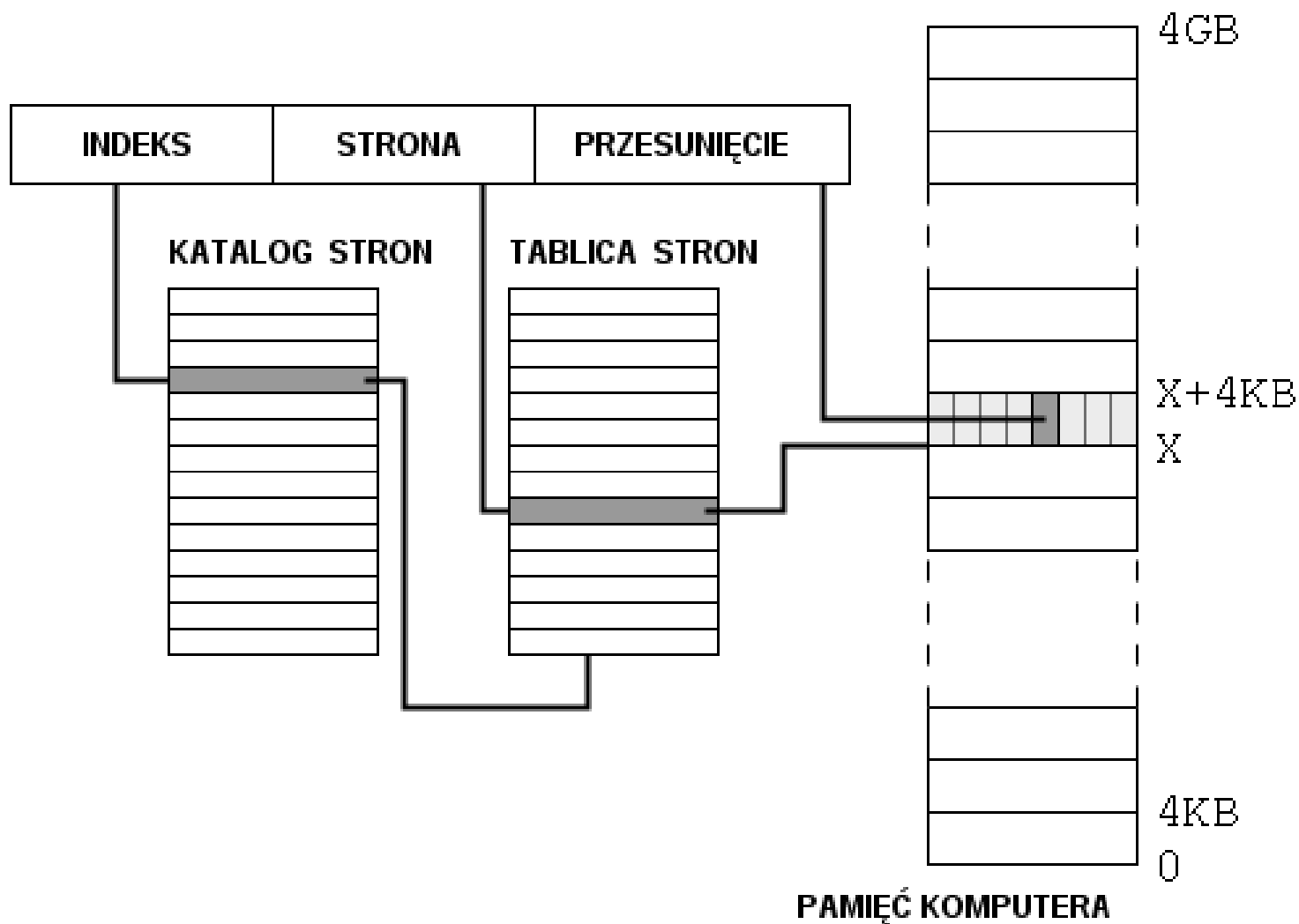
Stronicowanie pamięci

Odwołując się do pamięci, podajemy adres - 32-bitową liczbą, która składa się z trzech części:

- **indeks w katalogu** stron (liczba 10-bitowa),
 - **indeks w tablicy stron** (liczba 10-bitowa),
 - **przesunięcie w obrębie strony** (liczba 12-bitowa).
- Pierwsza część adresu wybiera z katalogu stron tablicę stron (system operacyjny może zarządzać wieloma katalogami i tablicami stron).
 - Druga część adresu wybiera pozycję z tablicy stron, która wyznacza fizyczny adres konkretnej strony.
 - Przesunięcie jest adresem lokalnym w obrębie wybranej strony.



Stronicowanie pamięci



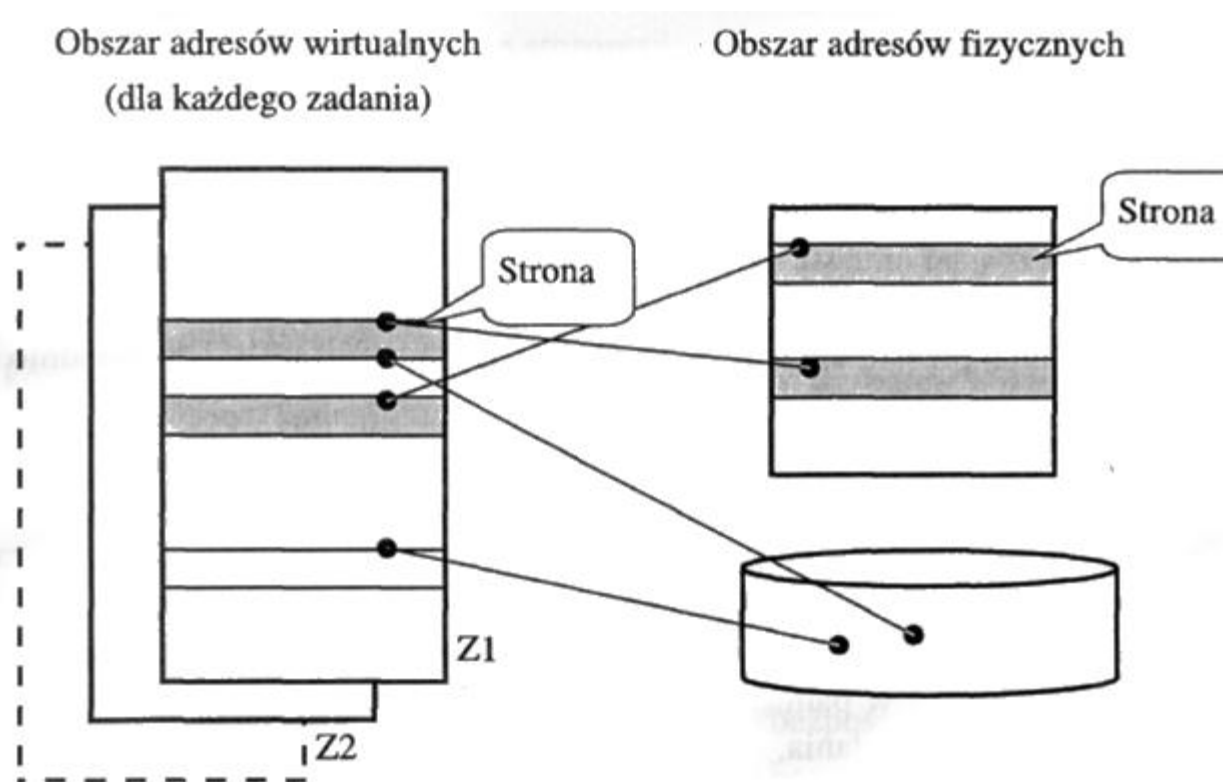


Pamięć wirtualna

- ✓ Pamięć wirtualna, ma stwarzać wrażenie, iż każde zadanie dysponuje pamięcią o wielkości wynikającej z dostępnego formatu adresu.
- ✓ W rzeczywistości fizyczna pojemność pamięci głównej (RAM) jest mniejsza i zamierzony efekt może być osiągnięty, jeżeli do pamięci głównej będą w porę przenoszone potrzebne fragmenty wirtualnej przestrzeni adresowej fizycznie umieszczone w odpowiednio dużej pamięci zewnętrznej (dyskowej).
- ✓ Zadanie to jest realizowane metodą tzw. **stronicowania** (*paging*) z użyciem środków sprzętowych wbudowanych w strukturę systemu zarządzania pamięcią procesora oraz środków programowych, którymi dysponuje system operacyjny.

AB Pamięć wirtualna

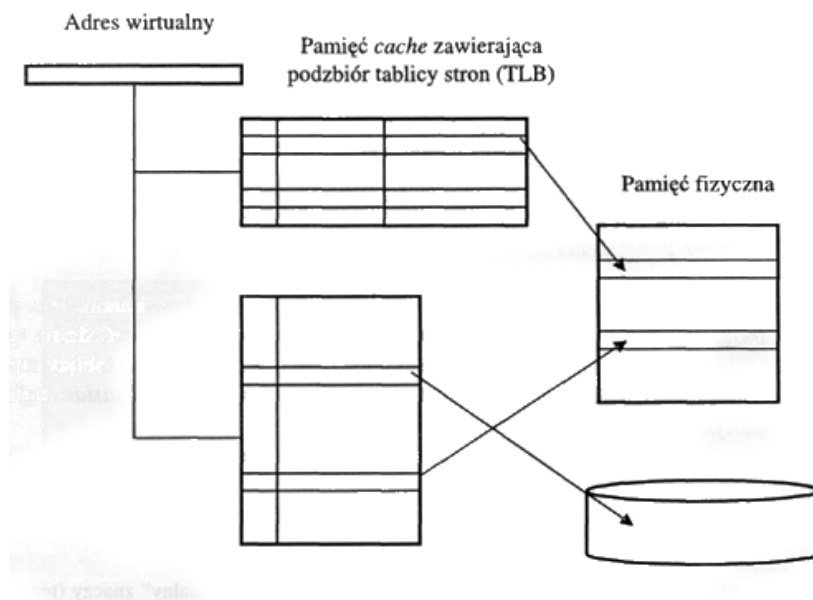
Informacja o aktualnym położeniu wszystkich stron wirtualnych jest przechowywana przez system operacyjny w katalogu zwanym **tablicą stron**.



AB Pamięć wirtualna

Ponieważ translacja adresu wirtualnego następuje przy każdym kontakcie z pamięcią (pobranie rozkazu, odczytanie i zapisanie danych), musi odbywać się na tyle szybko, żeby nie spowalniać cyklu rozkazowego.

Z tego względu **część tablicy stron jest realizowana w postaci pamięci *Cache* zwanej TLB (*translation lookaside buffer*)** zawierającej ostatnio używane pozycje katalogu stron.





Pamięć wirtualna

- ✓ mechanizm stronicowania pozwala traktować pamięć masową jako przedłużenie pamięci operacyjnej;
- ✓ część kodu programu znajduje się w pamięci operacyjnej, pozostała w pamięci masowej, jeżeli w trakcie realizacji programu następuje odwołanie do pamięci masowej, blok danych z tej pamięci ładowany jest do pamięci RAM, a inny blok danych z pamięci RAM do pamięci masowej (dla zwolnienia miejsca);
- ✓ długie adresy (wirtualne) zawarte w programie tłumaczone są na krótsze (fizyczne) adresy pamięci operacyjnej;
- ✓ w trakcie translacji sprawdzana jest także dostępność danych do których odwołuje się program;

Tryby pracy i rodzaje architektury procesorów



Tryby pracy procesora

Procesory mogą pracować w kilku trybach w zależności od użytego systemu operacyjnego

1. **Tryb rzeczywisty** (ang. real mode, oprogramowanie 16-bitowe)
2. **Tryb chroniony** (ang. protected mode, oprogramowanie 32-bitowe),
3. **Tryb wirtualny** (ang. virtual real mode),
4. **Tryb 64-bitowy**



Tryb rzeczywisty (ang. real mode, oprogramowanie 16-bitowe)

- Architektura x86,
- procesor przełącza się w stan odwzorowujący zachowanie procesora 16-bitowego – pracuje jako bardzo szybki procesor 8086.
- Tryb rzeczywisty umożliwia uruchamianie w jednym czasie tylko jednej aplikacji, ponieważ nie ma możliwości ochrony danych zapisanych w pamięci RAM.

Tryb rzeczywisty używany jest w trakcie startu komputera i zapewnia zgodność ze wszystkimi możliwymi platformami sprzętowymi (dla komputerów PC).



Tryby pracy procesora

Tryb chroniony (ang. protected mode, oprogramowanie 32-bitowe),

- Architektura IA-32,
- umożliwia przetwarzanie instrukcji 32-bitowych,
- posiada mechanizm chroniący dane w pamięci RAM przed nadpisaniem ich przez inną aplikację,
- umożliwia ochronę poszczególnych zadań pracujących pod kontrolą wielozadaniowego systemu operacyjnego;
- układy sprzętowe wbudowane w procesor kontrolują odwołania do pamięci i wydają zezwolenie na dostęp.

Tryb chroniony umożliwia pracę systemów wielozadaniowych. Komputer PC startuje w trybie rzeczywistym. Tryb chroniony uruchamiany jest przez system operacyjny.



Tryb wirtualny (ang. virtual real mode)

- Architektura IA-32,
- dla procesorów 32-bitowych realizuje kompatybilność wsteczną z programami 16-to bitowymi;
- stanowi kombinację dwóch wcześniej omawianych trybów;
- każdy z programów (procesów) widzi swój własny procesor 8086 pracujący w trybie rzeczywistym;
- system jako całość dysponuje jednak zaczerpniętymi z trybu chronionego mechanizmami uniemożliwiającymi kolizje pomiędzy współuczestniczącymi zadaniami

Tryb wirtualny dostępny jest w trybie chronionym i umożliwia uruchamianie programów przeznaczonych dla trybu rzeczywistego (aplikacji napisanych dla starych procesorów).



Tryb 64-bitowy

- Architektury: Intel64, AMD64, x86-64,
- umożliwia uruchamianie aplikacji 64-bitowych na platformie 64-bitowej;
- Tryb zgodności który umożliwia procesorom 64-bitowym obsługę aplikacji 16 i 32-bitowych.



Architektura procesora definiowana jest przez trzy główne parametry:

- szerokość magistrali danych
- szerokość rejestrów wewnętrznych,
- sposób przetwarzania rozkazów (RISC i CISC)

W tym miejscu mówimy o architekturach procesorów wykorzystywanych w komputerach PC.
Nie mówimy o procesorach wywodzących się z architektury RISC



Architektury procesorów

1. Architektura x86,

- pochodzi z czasów procesorów 80xx, które mogły przetwarzać instrukcje 16-bitowe i adresować do 1 MB pamięci operacyjnej.
- umożliwia uruchamianie w jednym czasie tylko jednej aplikacji, ponieważ nie ma możliwości ochrony danych zapisanych w pamięci RAM.
- sprawdzała się z systemem tekstowym DOS, który zakładał że w danym momencie będzie pracowała tylko jedna aplikacja, która nie musi współdzielić pamięci z innymi procesami.

2. Architektura IA-32,

- powstała wraz z wprowadzeniem procesora 386 DX umożliwiającego przetwarzanie instrukcji 32-bitowych.
- posiada mechanizm chroniący dane w pamięci RAM przed nadpisaniem ich przez inną aplikację.
- IA-32 realizuje kompatybilność wstecz za pomocą wirtualnego trybu rzeczywistego

3. Architektura Intel64, AMD64, x86-64,

- umożliwia uruchamianie aplikacji 64-bitowych
- posiada tryb zgodności umożliwiający procesorom 64-bitowym obsługę aplikacji 16 bitowych



Rodziny procesorów (Intel)

x86 to rodzina architektur procesorów firmy Intel, należących do kategorii CISC, zapoczątkowana przez i wstecznie zgodna z 16-bitowym procesorem 8086

IA-32 (Intel Architecture 32 bit) (nazywany też **x86-32**), – 32-bitowa architektura mikroprocesora. Opiera się na 32-bitowym rozwinięciu modelu programowego rodziny x86. Architektura IA-32 zaliczana jest z reguły do kategorii CISC, choć technologie wprowadzane stopniowo w nowszych wersjach procesorów IA-32 spełniają także wiele cech procesorów RISC. Model IA-32 został wprowadzony w 1985 roku procesorem Intel 80386

Intel 64 (EM64T) – architektura procesorów firmy Intel, będąca implementacją architektury **x86-64**. Są to nałożone na architekturę x86 dodatkowe instrukcje umożliwiające obsługę 32- i 64-bitowych aplikacji.



Rodziny procesorów (AMD)

AMD64 (tylko AMD)

(x86-64 lub x64) to 64-bitowa architektura procesorów firmy AMD, przeznaczona dla komputerów osobistych (procesory AMD Athlon 64, Athlon 64 FX, Athlon 64 X2, najnowsze wersje procesorów Sempron), komputerów przenośnych (Sempron, Turion 64, Turion 64 X2) oraz serwerów i wydajnych stacji obliczeniowych (AMD Opteron). Jest ona rozszerzeniem architektury x86 głównie o 64-bitowe rozkazy oraz rejestry. Umożliwia także bezpośrednie wykonywanie 16- i 32-bitowego kodu x86.



X86-S

Intel opublikował (Maj 2023r) specyfikację swojej propozycji "X86-S" jako 64-bitowej architektury x86.

Jeśli ich plany się powiodą, w nadchodzących latach możemy zobaczyć poprawioną 64-bitową architekturę x86 opartą wyłącznie na trybie 64-bitowym. Bez wsparcia dla systemów i aplikacji 32-bitowych.

Rozszerzenia architektury procesorów



Najważniejsze spośród rozszerzeń dodanych do architektury procesorów

MMX (MultiMedia eXtenntion) – miała na celu lepszy przydział mocy obliczeniowej i zasobów procesora dla operacji związanych z przetwarzaniem multimediów.

Zmiany w architekturze:

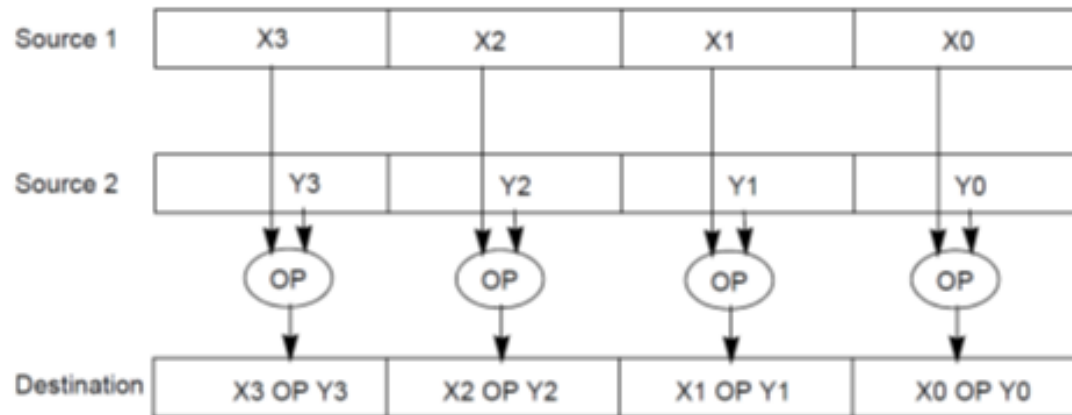
- ✓ Zgrupowanie rozkazów w większe bloki (**SIMD**)
- ✓ Nowe zespoły rejestrów (rejestry MMX)
- ✓ Nowe rozkazy
- ✓ Zwiększona pamięć podręczna, bufor rozkazów oraz długość potoków przetwarzania instrukcji

SIMD - (ang. Single Instruction, Multiple Data) – obejmujący systemy, w których przetwarzanych jest wiele strumieni danych w oparciu o pojedynczy strumień rozkazów. Architektura SIMD jest wywodzi się z komputerów wektorowych.



Najważniejsze spośród rozszerzeń dodanych do architektury procesorów

SIMD - (ang. Single Instruction, Multiple Data) – obejmujący systemy, w których przetwarzanych jest wiele strumieni danych w oparciu o pojedynczy strumień rozkazów. czyli jedna instrukcja wykonuje wiele takich samych operacji. Architektura SIMD jest wywodzi się z komputerów wektorowych.



źródło: Intel® 64 and IA-32 Architectures
Software Developer's Manual, January 2013

Dzięki stworzeniu dużych, „segmentowych” rejestrów dane do kilku obliczeń mogą być umieszczane obok siebie.

Pozwala to na wykonywanie wielu operacji arytmetycznych i logicznych w jednym cyklu zegara.



Najważniejsze spośród rozszerzeń dodanych do architektury procesorów

3DNow! - rozszerzenie architektury procesorów x86 stworzone przez firmę AMD, znacznie zwiększające wydajność obliczeń zmiennoprzecinkowych, potrzebne do odtwarzania grafiki trójwymiarowej i multimediiów.

- ✓ Był to pierwszy przypadek wprowadzenia takich istotnych zmian przez firmę inną niż Intel.
- ✓ Technologia 3DNow! uzupełnia i rozszerza możliwości akceleratorów graficznych, przyspieszając obliczenia zmiennoprzecinkowe występujące w początkowych etapach przetwarzania grafiki.
- ✓ Technologia ta pozwala uzyskać do 4 wyników zmiennoprzecinkowych w ciągu jednego cyklu pracy procesora.



Najważniejsze spośród rozszerzeń dodanych do architektury procesorów

SSE

Również Intel wprowadził w swoich procesorach Pentium III, instrukcje zmiennoprzecinkowe SIMD-FP. Instrukcje te są wykonywane przez wyspecjalizowaną jednostkę operującą na ośmiu 128-bitowych dedykowanych rejestrach - co sprzyja optymalizacji kodu programu.

SSE2

Zestaw instrukcji SSE poszerzony o 144 nowe rozkazy umożliwiające operacje na 128-bitowych rejestrach (XMM0..15) zawierających liczby zmiennoprzecinkowe o pojedynczej (32 bit) i podwójnej (64 bit) precyzji oraz 128-bitowych operandach stałopozycyjnych. Technologia ta została wprowadzona w procesorach rodziny Pentium 4.



Najważniejsze spośród rozszerzeń dodanych do architektury procesorów

SSE3

Kolejny zestaw instrukcji SIMD wykorzystywany w architekturze IA-32. SSE3 wprowadza 13 nowych poleceń w stosunku do swojego poprzednika SSE2. Intel wprowadził SSE3 2 lutego 2004 roku wraz z procesorem Pentium 4 Prescott, natomiast firma AMD w procesorach Athlon 64 od wersji E.

SSSE3

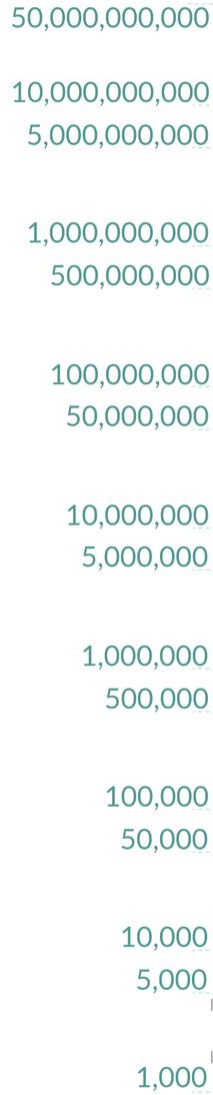
Supplemental Streaming SIMD Extension 3 (SSSE3) jest to zestaw instrukcji SSE czwartej generacji. SSSE3 jest znane również jako SSE4., wprowadza on 16 nowych instrukcji w stosunku do swojego poprzednika SSE3

Rozwój procesorów – krótki przegląd

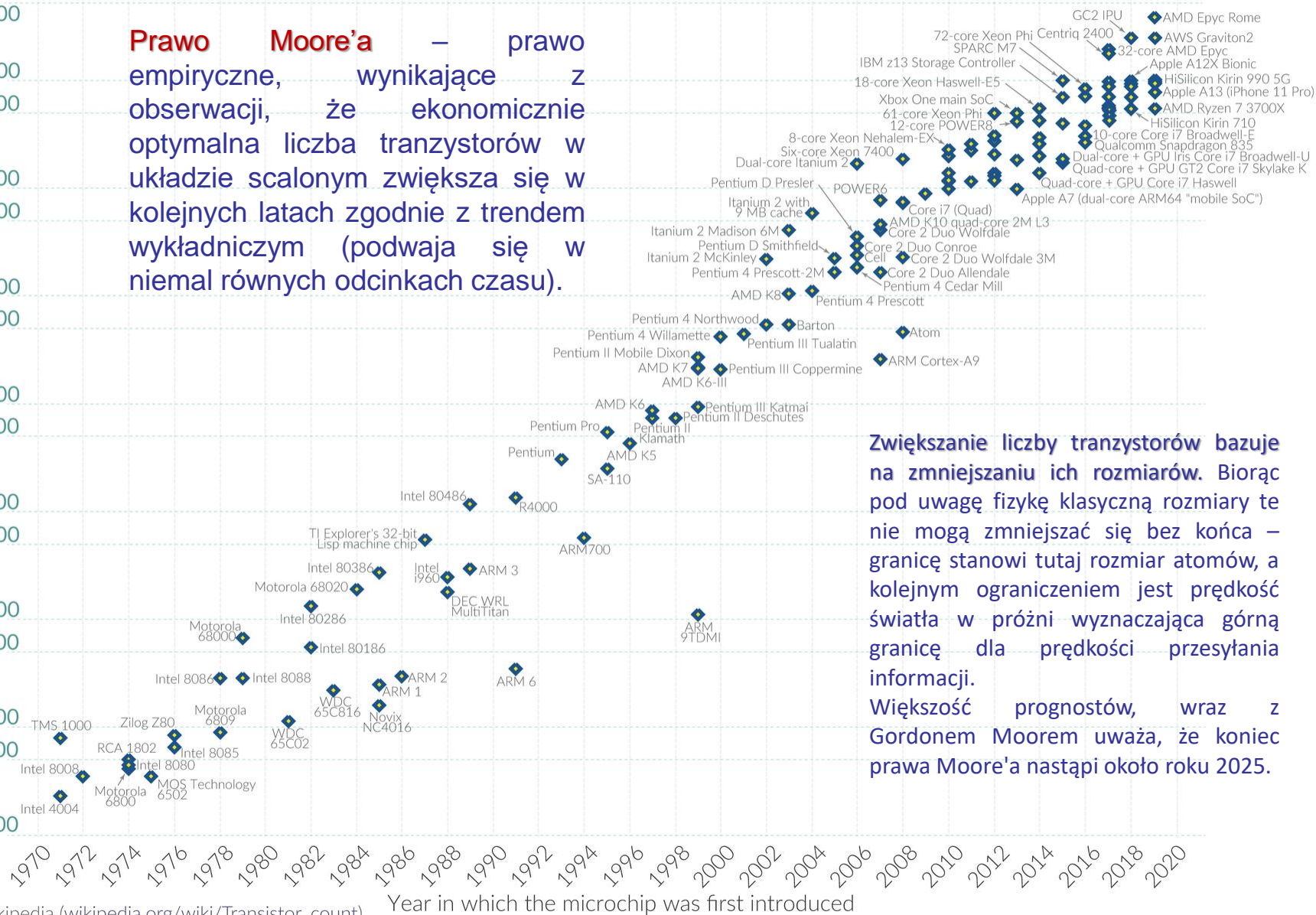
Moore's Law: The number of transistors on microchips doubles every two years

Moore's law describes the empirical regularity that the number of transistors on integrated circuits doubles approximately every two years. This advancement is important for other aspects of technological progress in computing – such as processing speed or the price of computers.

Transistor count



Prawo Moore'a – prawo empiryczne, wynikające z obserwacji, że ekonomicznie optymalna liczba tranzystorów w układzie scalonym zwiększa się w kolejnych latach zgodnie z trendem wykładniczym (podwaja się w niemal równych odcinkach czasu).



Zwiększanie liczby tranzystorów bazuje na zmniejszaniu ich rozmiarów. Biorąc pod uwagę fizykę klasyczną rozmiary te nie mogą zmniejszać się bez końca – granicę stanowi tutaj rozmiar atomów, a kolejnym ograniczeniem jest prędkość światła w próżni wyznaczająca górną granicę dla prędkości przesyłania informacji. Większość prognoz, wraz z Gordonem Moorem uważa, że koniec prawa Moore'a nastąpi około roku 2025.



Rozwój procesora

Mikroprocesor	Rok	Liczba tranzystorów	Zegar (MHz)	Nowości
4004	1971	2 300	0,108	Pierwszy mikroprocesor (4-bitowy)
8008	1972	3 500	0,2	Mikroprocesor 8-bitowy
8080	1974	6 000	2	Ulepszona wersja 8008
8085	1975	6 500	5	Kompatybilny z 8080
8086	1978	29 000	5 – 10	Mikroprocesor 16-bitowy
80186	1981	100 000	6 – 8	Zintegrowane układy sterujące
80286	1982	130 000	6 – 12	Tryb chroniony (24 b)
386	1986	275 000	12 – 16	Mikroprocesor 32-bitowy
486	1989	1 185 000	44	Wewnętrzna pamięć cache
Pentium	1993	3 100 000	60 – 200	Sterowanie superskalarne
Pentium Pro	1995	5 500 000	200	Mikrooperacje RISC (μ Op)
Pentium II	1997	7 500 000	300	Dodatkowe rozkazy MMX
Pentium III	1999	24 000 000	450 – 800	Dodatkowe rozkazy SSE
Pentium 4	2000	42 000 000	1400+	Pamięć zdekodowanych μ Op



Rozwój procesora

Mikroprocesor	Rok	Liczba tranzystorów	Zegar (MHz)	Nowości
Pentium D	2005	230 000 000	2800 – 3800	Dwurdzeniowa architektura
Core 2 Duo	2006	291 000 000	1800 – 3000	Mikroarchitektura Core, 64-bitowe instrukcje
Core i7 (Nehalem)	2008	731 000 000	2660 – 3460	Hyper-Threading, zintegrowany kontroler pamięci
Core i7 (Sandy Bridge)	2011	995 000 000	2000 – 3900	AVX (Advanced Vector Extensions), Turbo Boost 2.0, GPU na rdzeniu CPU
Core i7 (Haswell)	2013	1 400 000 000	3000 – 4000	Optymalizacja energetyczna, AVX2
Core i7 (Skylake)	2015	1 750 000 000	2600 – 4500	DDR4, usprawniona architektura GPU
Core i9 (Coffee Lake)	2017	2 000 000 000	2900 – 5000	6-rdzeniowa architektura, lepszy Hyper-Threading
Core i9 (Alder Lake)	2021	10 000 000 000	3200 – 5200	Hybrydowa architektura rdzeni P i E, DDR5
Core i9 (Raptor Lake)	2022	13 000 000 000	3400 – 5800	Więcej rdzeni E, lepsza efektywność energetyczna



4004 - Pierwszy na świecie, 4-ro bitowy mikroprocesor wykonany został przez firmę Intel w 1971 roku. Składał się z 2 300 tranzystorów i pracował z szybkością 108 kHz, a jego moc obliczeniowa (60 tys. operacji na sekundę) dorównywała pierwszemu - zbudowanemu w 1946 r. - komputerowi elektronicznemu (właściwie: lampowemu) ENIAC.

Najciekawszym zastosowaniem 4004 było sterowanie sondą kosmiczną Pioneer 10 (która notabene wciąż działa :)



Dlaczego częstotliwość taktowania procesora nie wzrasta już tak szybko jak kiedyś?

Dziś zwiększać wydajność i prędkość chipów pomaga optymalizacja mikroarchitektury procesorów, która jest skupiona na:

1. rdzeniach obliczeniowych;
2. podsystemach pamięci (różne typy pamięci podręcznej i schowków pośrednich);
3. magistralnych danych.

Główna praca inżynierów Intel'a i AMD często ma na celu zwiększenie wskaźnika Instruction Per Clock (IPC) - liczby instrukcji wykonywanych na takt. Jeśli uda się podnieść IPC, wówczas procesor wykona więcej obliczeń i będzie działał szybciej niż jego poprzedniki.



Rozwój procesora



W 1982 roku Intel opracowuje następcę 8086 (jak się później okaże przełomowy układ) - procesor **80286**. Był to pierwszy mikroprocesor Intela, na którym można było uruchamiać wszystkie programy napisane dla jego poprzedników, czyli kompatybilny wstecz. Zbudowany ze 134 tysięcy tranzystorów mógł pracować z szybkościami 6, 8, 10 i 12,5 MHz, dysponował wewnętrznym systemem zarządzania pamięcią i był kilkakrotnie wydajniejszy od innych 16-bitowych procesorów dostępnych ówczesznie na rynku.

W 1984 roku do odbiorców na całym świecie trafiają maszyny IBM PC AT, (15 milionów komputerów osobistych wykorzystujących same tylko oryginalne Intele).



Rozwój procesora



W 1985 Intel udostępnił swój kolejny mikroprocesor - **i386** (32-bitowy, wielozadaniowy układ, pracujący początkowo z częstotliwością 16 MHz). Warto wspomnieć, że był on oferowany w dwóch diametralnie różnych odmianach: DX (Double-word eXternal) - z 32-bitową magistralą zewnętrzną oraz nieco później SX (Single-word eXternal) - z zaledwie 16-bitową szyną zewnętrzną.

Ciekawostka:

Pierwszą firmą, która masowo sprzedawała komputery wyposażone w ten procesor był nie IBM, a niewielki jeszcze wówczas Compaq (model DeskPro 386). Sprawdziła się tu zasada - kto pierwszy ten lepszy - i choć IBM oczywiście także skonstruował swoje 386-ki, to już nie był najlepszy, a Compaq wykorzystując zwłokę giganta zyskał popularność i prestiż.



W 1989 roku świat ujrzał model i486DX znowu okazuje się on być produktem przełomowym.

486DX zbudowano z wykorzystaniem 1,2 miliona tranzystorów. Były w pełni 32-bitowe zarówno wewnętrznie jak i zewnętrznie.

Były to pierwsze układy z wbudowanym koprocesorem, co znacznie przyspieszało obliczenia, szczególnie w przypadku operacji graficznych. Zaprezentowana 2 lata później ekonomiczna odmiana i486SX była koprocesora pozbawiona, lecz (pomimo analogii w nazwie do układów 386 SX) zachowała zewnętrzną 32-bitowość.

Wprowadzenie generacji procesorów 486 praktycznie oznaczało dla pecetów przejście od ery komputerów sterowanych z wiersza poleceń (DOS) do obsługi typu "wskaż i kliknij" (Windows). Stanowiło to poważne zagrożenie dla dotychczas bezkonkurencyjnych w tym względzie komputerów Apple.



Rozwój procesora



W 1993 roku Intel wprowadza na rynek mikroprocesory Pentium - procesory superskalarne, zdolne do wykonywania dwóch instrukcji jednocześnie (jeden z dwóch wewnętrznych układów wyposażony był koprocesor zmiennoprzecinkowy).

Pentium dysponuje mocą obliczeniową pięciokrotnie przekraczającą wydajność procesora i486.

Zawiera 3.1 mln tranzystorów i osiąga szybkość około 1500 razy większą niż 4004.

Dwa lata później światło dzienne oglądają pierwsze produkty Intelu dedykowane specjalnie do serwerów i stacji roboczych - Pentium Pro .

Intel Core: i3, i5, i7, i9

Oznaczenie „i3” „i5”, „i7” czy najnowsze „i9” są oznaczeniami klas procesorów z rodziny Intel Core.

Klasy różną się liczbą rdzeni oraz zaimplementowanymi technologiami, co w obrębie jednej generacji przekłada się na wydajność.

Procesory Core rozwijane są systematycznie – powstają nowsze generacje.



Architektura Nehalem Nowe procesory znacznie różnią się od serii Core i7. Rodzina i7 wyposażona jest m.in. w cache L3 i kontroler pamięci.

Generacja	Rok	Nazwa kodowa	Litografia	Architektura	Liczba rdzeni/wątków	Nowości
1.	2008	Nehalem	45 nm	Core	4/8	Hyper-Threading, zintegrowany kontroler pamięci
2.	2011	Sandy Bridge	32 nm	Core	4/8	AVX, Turbo Boost 2.0, nowy układ graficzny
3.	2012	Ivy Bridge	22 nm	Core	4/8	Tri-Gate (3D) tranzystory, lepsza wydajność energetyczna
4.	2013	Haswell	22 nm	Core	4/8	AVX2, duża poprawa wydajności i energooszczędności
5.	2015	Broadwell	14 nm	Core	4/8	Pierwsza generacja 14 nm, ulepszona grafika
6.	2015	Skylake	14 nm	Core	4/8	DDR4, nowa mikroarchitektura GPU
7.	2017	Kaby Lake	14 nm+	Core	4/8	Optymalizacje wideo 4K, wyższe taktowanie
8.	2017	Coffee Lake	14 nm++	Core	6/12	Więcej rdzeni, lepsza wielowątkowość
9.	2018	Coffee Lake Refresh	14 nm++	Core	8/16	Po raz pierwszy 8 rdzeni w Core i9, Turbo Boost do 5 GHz
10.	2019	Ice Lake	10 nm	Sunny Cove	4/8	AVX-512, lepsza grafika Iris Plus
10.	2020	Comet Lake	14 nm+++	Core	10/20	Po raz pierwszy 10 rdzeni w serii Core
11.	2021	Rocket Lake	14 nm+++	Cypress Cove	8/16	PCIe 4.0, nowa architektura CPU
12.	2021	Alder Lake	Intel 7 (10 nm)	Golden Cove / Gracemont	16 (8P+8E)/24	Hybrydowa architektura P+E, DDR5, PCIe 5.0
13.	2022	Raptor Lake	Intel 7 (10 nm)	Raptor Cove / Gracemont	24 (8P+16E)/32	Więcej rdzeni E, lepsza wydajność
14.	2023	Meteor Lake (mobilne)	Intel 4 (7 nm)	Redwood Cove / Crestmont	16 (6P+8E)/22	Nowa architektura rdzeni E, Intel Foveros 3D, AI
14.	2023	Raptor Lake Refresh (desktop)	Intel 7 (10 nm)	Raptor Cove / Gracemont	24 (8P+16E)/32	Minimalne zmiany, wyższe taktowania

- ✓ Do 11. generacji (Rocket Lake) – klasyczna architektura rdzeni, skupiona na wydajności jednowątkowej.
- ✓ Od 12. generacji (Alder Lake) – wprowadzenie hybrydowej architektury rdzeni Performance (P) i Efficiency (E).
- ✓ 14. generacja (Meteor Lake) – pierwszy procesor Intel z Foveros 3D i dedykowanymi jednostkami AI.





Dwa typy rdzeni

1. Rdzenie P (Performance)

1. Przeznaczenie: Wysokowydajne rdzenie zoptymalizowane pod kątem dużej mocy obliczeniowej i wydajności jednowątkowej.
2. Zastosowanie: Gry, aplikacje profesjonalne (np. edycja wideo, rendering 3D), wymagające operacje jednowątkowe.
3. Obsługiwane technologie: Hyper-Threading (HT), wysokie taktowania, Turbo Boost.

2. Rdzenie E (Efficiency)

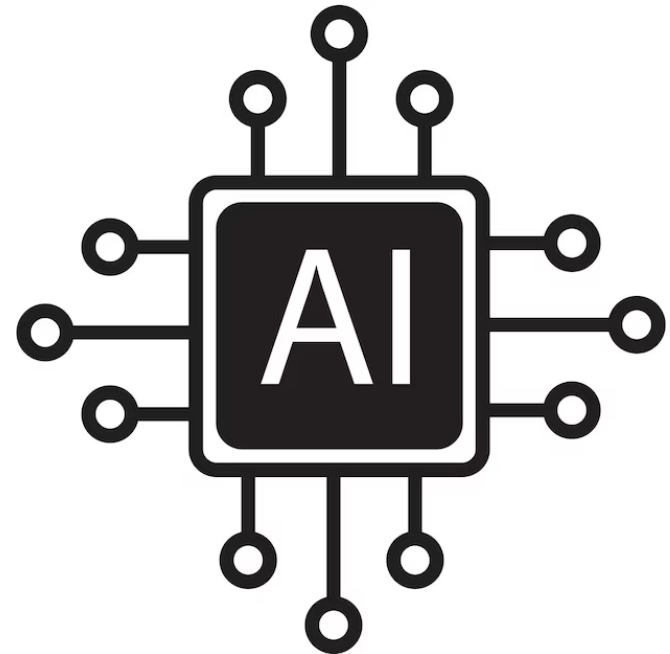
1. Przeznaczenie: Energooszczędne rdzenie zoptymalizowane pod kątem wielowątkowości i niskiego zużycia energii.
2. Zastosowanie: Tło systemu operacyjnego, aplikacje o niskim zapotrzebowaniu na moc obliczeniową, wielowątkowe przetwarzanie danych.
3. Obsługiwane technologie: Brak Hyper-Threadingu, ale występują w większej liczbie niż rdzenie P.



Dwa typy rdzeni

Generacja	Rok	Rdzenie P	Rdzenie E	Nowości
12. Gen (Alder Lake)	2021	TAK	TAK	Pierwsza generacja z rdzeniami hybrydowymi, DDR5, PCIe 5.0
13. Gen (Raptor Lake)	2022	TAK	TAK	Więcej rdzeni E, lepsze zarządzanie energią, większe taktowania
14. Gen (Meteor Lake - mobilne)	2023	TAK	TAK	Nowa architektura rdzeni E, technologia Intel Foveros 3D, AI
14. Gen (Raptor Lake Refresh - desktopowe)	2023	TAK	TAK	Minimalne zmiany, podbicie zegarów

Procesory Intel Core 14. generacji implementują szereg technologii dedykowanych do przyspieszania zadań związanych z obliczeniami AI.





1. Intel Deep Learning Boost (DL Boost) z rozszerzeniami VNNI
Umożliwia przyspieszenie inferencji poprzez zoptymalizowane obliczenia na danych niskoprecyzyjnych (np. INT8, FP16), co pozwala na efektywniejsze przetwarzanie algorytmów uczenia maszynowego.

* Dane nieprecyzyjne w których wartości są kodowane z użyciem mniejszej liczby bitów niż standardowe formaty (np. FP32). Dzięki temu operacje arytmetyczne zużywają mniej zasobów pamięciowych i obliczeniowych, co przekłada się na szybsze przetwarzanie.



1. Dedykowany akcelerator AI (np. ulepszona wersja Gaussian Neural Accelerator – GNA 3.0) Zaprojektowany do obniżenia zużycia energii przy jednoczesnym przyspieszeniu specyficznych zadań, takich jak przetwarzanie mowy czy obrazu.
2. Nowe rozszerzenia zestawu instrukcji Wprowadzane są m.in. instrukcje wspomagające operacje macierzowe i tensorowe, które znacząco poprawiają wydajność przy obliczeniach charakterystycznych dla aplikacji AI.

Inne cechy procesora

- TDP
- Proces technologiczny (litografia)
- Technologie oszczędzania energii



Energooszczędność: ile zapłacimy za prąd

TDP czyli Thermal Design Power, oznacza ilość energii, którą procesor zużywa.

- Wyższa wartość TDP wiąże się z wyższymi kosztami energii.
- Procesory z wysokim TDP potrzebują bardziej zaawansowanego systemu chłodzenia.
- Procesory o niskim TDP są istotne w przypadku urządzeń mobilnych, ale również przydają się w komputerach stacjonarnych, na przykład komputerach klasy mini-PC



Co daje mniej nm?

Dla przykładu: wykonany w technologii 65 nm AMD Phenom X4 o częstotliwości 2400 MHz miał **wskaźnik TDP** (maksymalnej ilości wydzielanego ciepła) na poziomie 125 W, zaś Intel Core 2 Quad 9300 o taktowaniu 2500 MHz - jedynie 75 W. Różnica wynosi więc aż 50 W.

Widać też poprawę w zakresie wydzielanego ciepła, gdy porównujemy kolejne generacje procesorów Intela.

- TDP procesora Core 2 Extreme QX6700 - wynosi 133 W.
- Natomiast wykonanego w nowym procesie produkcyjnym modelu Quad Q9450 jedynie na 95 W.

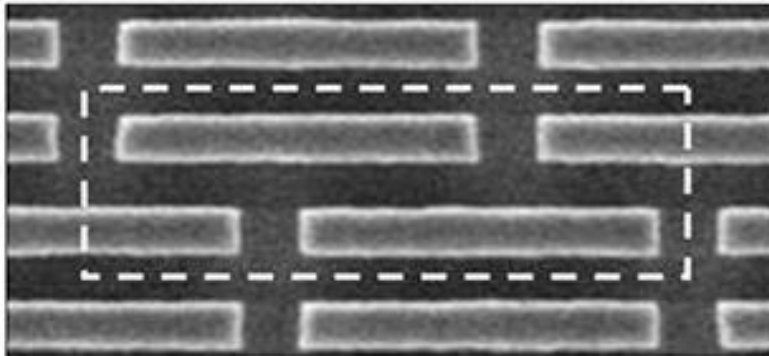
Dodajmy, że oba układy mają niemal identyczne taktowanie rdzeni, a nowszy procesor ma przy tym szybszą magistralę i większą pojemność pamięci L2.



Co daje proces technologiczny?

- ✓ Nowe układy wytwarzane są zwykle w **procesie technologicznym (litografii) od 14 do 7 nm** (nanometrow)
- ✓ Im mniejszy jest proces technologiczny, tym; procesor pobiera mniej prądu, a co za tym idzie - mniej się grzeje. Wynika z tego także możliwość zastosowania wyższego taktowania układów.

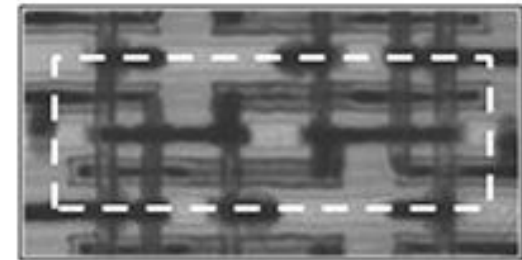
22 nm Process



.108 μm^2

(Used on CPU products)

14 nm Process



.0588 μm^2

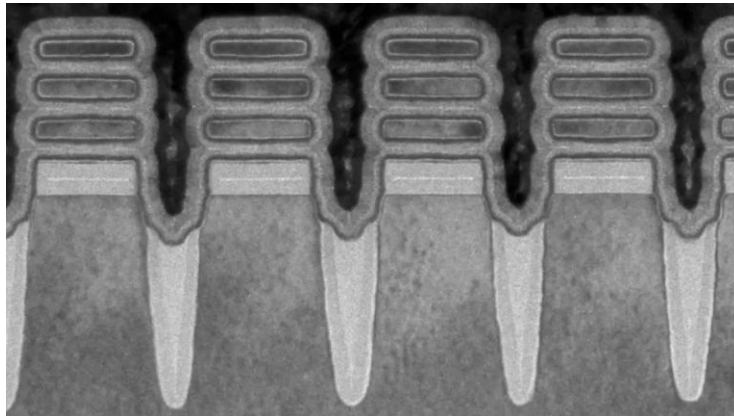
(0.54x area scaling)



Co daje Proces technologiczny?

Czy istnieją granice zmniejszania tranzystorów?

W 2016 roku międzynarodowa grupa naukowców z Niemiec, Japonii i USA stworzyła tranzystor składający się zaledwie z jednej cząstki Ftalocyjaniny otoczonej dwunastoma atomami Indu mający średnicę zaledwie **0.167nm**, co zostało określone jako twardy limit prawa Moore'a.



Firma IBM stworzyła 2-nm czip, który pozwoli „zmieścić 50 miliardów tranzystorów na powierzchni ok. 1cm²”

AB Dynamiczne sterowanie TDP

TDP stanowi ograniczenie przy podnoszeniu taktowania procesorów – stąd technologie, które dynamicznie sterują „mocą” poszczególnych rdzeni





Dynamiczne sterowanie TDP

1. Turbo Boost (2.0 i 3.0)

- Podnosi taktowanie procesora powyżej bazowej częstotliwości, gdy obciążenie tego wymaga i dostępne są odpowiednie zasoby energetyczne oraz termiczne.
- Turbo Boost 2.0 – działa na wszystkich rdzeniach i zwiększa taktowanie w zależności od obciążenia.
- Turbo Boost 3.0 – wybiera najlepsze rdzenie (tzw. „favored cores”) i zwiększa ich taktowanie bardziej niż pozostałych.

2. Thermal Velocity Boost (TVB)

- Podnosi częstotliwość taktowania jeszcze bardziej niż Turbo Boost, ale tylko gdy temperatura procesora wynosi mniej niż 70°C.
- Dotyczy zarówno jednego rdzenia (single-core), jak i wielordzeniowego boostu (multi-core).

1. Występuje głównie w procesorach klasy Intel Core i9 od 10. generacji.

3. Adaptive Boost Technology (ABT)

- Działa na procesorach Core i9 od 11. generacji wzwyż.
- Zwiększa częstotliwość wszystkich rdzeni powyżej standardowych limitów bez względu na temperaturę (w granicach TDP).
- Działa dynamicznie w zależności od dostępnej mocy.



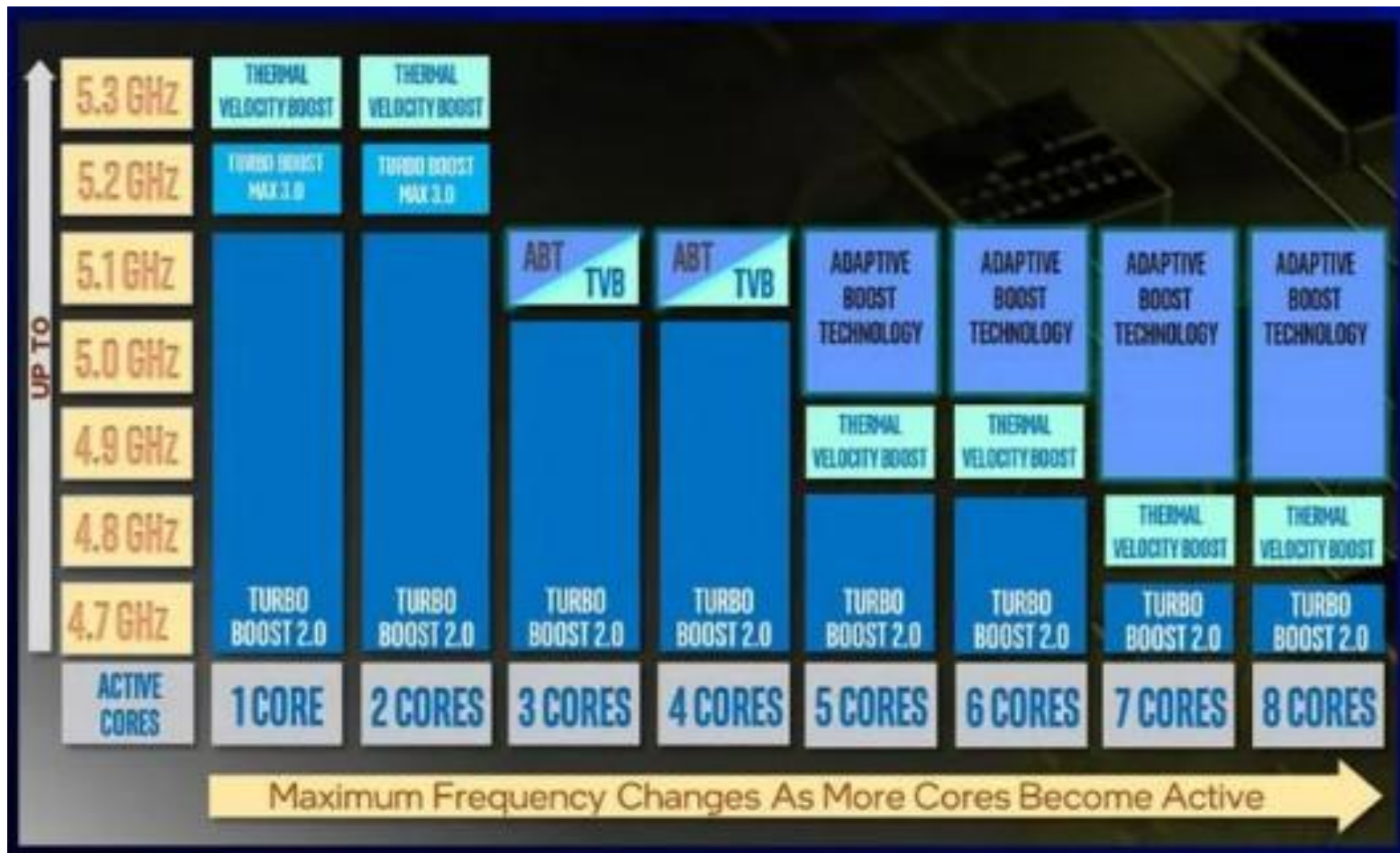
Dynamiczne sterowanie TDP

Technologia	Działanie	Temperaturowe ograniczenia	Dla jakich procesorów?
Turbo Boost 2.0	Zwiększa taktowanie dynamicznie w zależności od obciążenia	Nie	Większość procesorów Intel Core
Turbo Boost 3.0	Wybiera najlepsze rdzenie i jeszcze bardziej zwiększa ich taktowanie	Nie	Core i7 i i9 (od 7. generacji)
Thermal Velocity Boost (TVB)	Zwiększa taktowanie powyżej Turbo Boost, jeśli temperatura < 70°C	Tak (musi być poniżej 70°C)	Głównie Core i9 (od 10. generacji)
Adaptive Boost (ABT)	Dynamicznie zwiększa taktowanie wszystkich rdzeni	Nie (ale zależy od TDP)	Core i9 (od 11. generacji)



Dynamiczne sterowanie TDP

Intel Adaptive Boost



Źródło: [Intel prezentuje Adaptive Boost - nowa technologia podniesie taktowanie CPU Rocket Lake-S](#) | ITHardware

Najbliższa przyszłość



Prawdopodobne drogi rozwoju na najbliższe lata:

- Poszerzanie szyny danych i szyny adresowej – procesory w architekturze 128 bitowej
- Dalszy rozwój przetwarzania równoległego:
 - superskalarność
 - wielowątkowość
 - procesory wielordzeniowe
 - praca równoległa (klastry procesorów)
- architektura harwardzka – specjalizowane procesory DSP wbudowane w procesor odciążające rdzenie od niektórych zadań.
- procesory w technologii RISC



Czy komputery kwantowe zastąpią w przewidywalnym czasie klasyczne komputery binarne?

Obecnie perspektywy zastąpienia klasycznych komputerów kwantowymi w są bardzo ograniczone. Komputery kwantowe, wykazują potencjalną przewagę w specyficznych zastosowaniach, takich jak symulacje układów kwantowych, algorytmy faktoryzacji czy optymalizacja.

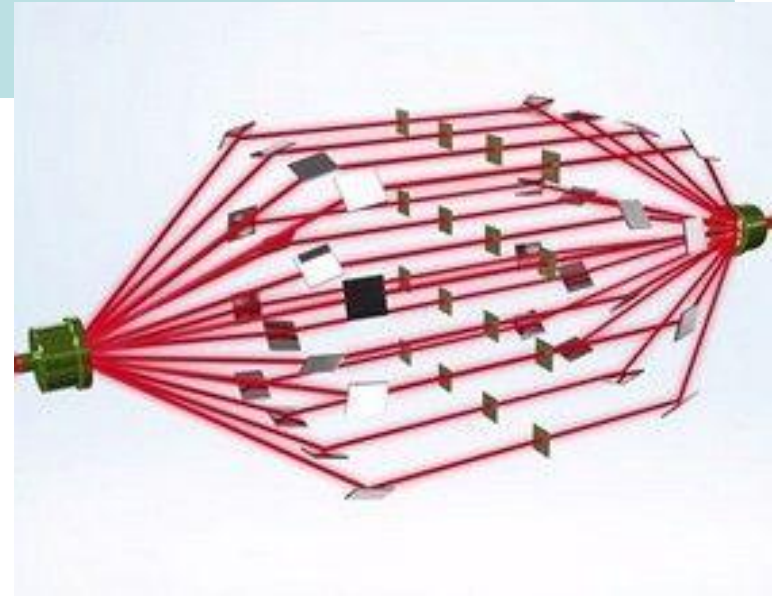
Jednakże:

- Aktualne komputery kwantowe są **podatne na błędy**, mają ograniczoną liczbę stabilnych kubitów i wymagają zaawansowanych metod korekcji błędów. Rozwój technologii kwantowej wymaga jeszcze znacznych postępów w zakresie stabilności i skalowalności.
- Klasyczne komputery binarne są **zoptymalizowane do szerokiej gamy zadań**, co czyni je niezastąpionymi w codziennych aplikacjach i systemach operacyjnych. Komputery kwantowe, z drugiej strony, będą prawdopodobnie stosowane jako akceleratorzy dla wybranych algorytmów, uzupełniając tradycyjną architekturę obliczeniową.

Przyszłość może leżeć w **modelu hybrydowym**, gdzie obliczenia kwantowe współpracują z klasycznymi systemami, umożliwiając wykorzystanie zalet obu technologii. Takie podejście pozwoli na rozwiązywanie problemów, które są zbyt złożone dla tradycyjnych komputerów, bez konieczności całkowitej rezygnacji z dotychczasowej infrastruktury.

Procesory optyczne

Komputery oparte na procesorach optycznych to koncepcja, która budzi duże zainteresowanie w środowisku naukowym i inżynierskim, jednakże wdrożenie tej technologii w pełni funkcjonalnych systemach komputerowych na szeroką skalę napotyka na szereg wyzwań.



- ✓ W ostatnich latach opracowano prototypowe układy przetwarzające sygnały optyczne, które potwierdzają, że operacje obliczeniowe oparte na fotonach są możliwe. Dotychczasowe badania koncentrują się głównie na wyspecjalizowanych zastosowaniach, takich jak przetwarzanie sygnałów czy akceleracja wybranych algorytmów.
- ✓ Istnieją ograniczenia technologiczne związane z miniaturyzacją elementów optycznych, integracją komponentów optycznych z elektrycznymi, a także z zapewnieniem stabilności i precyzyjnego sterowania światłem na poziomie mikro i nanoskali.
- ✓ Przełom w pełnej integracji optycznych komponentów z istniejącą infrastrukturą elektroniczną wymaga opracowania nowych metod interfejsu oraz technologii montażu, co obecnie jest przedmiotem intensywnych badań.



Procesory optyczne

- ✓ Być może najpierw zobaczymy systemy hybrydowe, gdzie procesory optyczne będą pełnić rolę akceleratorów obliczeniowych dla specyficznych zadań, takich jak przetwarzanie dużych zbiorów danych lub operacje wymagające bardzo wysokiej przepustowości.
- ✓ Klasyczne komputery binarne pozostaną jednak główną platformą do większości zastosowań.

Trudno mówić o czysto optycznych komputerach zanim nie zostanie opracowana optyczna pamięć o dostępie swobodnym (optyczny RAM-u).

Inaczej możemy dostać bardzo prosty (o bardzo ubogiej liście rozkazów), lecz niesamowicie szybki procesor optyczny, który musi współpracować z milion razy wolniejszą od niego pamięcią operacyjną

Jeżeli nie krzem to co?

- Zastąpienie krzemu materiałami lepiej przewodzącymi prąd i lepiej odprowadzającymi ciepło – np. syntetyczny diament

Żeby było jasne - mówimy o odpowiednim napyłaniu atomów węgla na jakieś podłoże, a nie o rzeźbieniu procesorów w brylantach



- Metzger Piotr - *Anatomia PC*, wydanie XI, Helion 2007
- Wojtuszkiewicz Krzysztof - *Urządzenia techniki komputerowej, część I: Jak działa komputer*, MIKOM, Warszawa 2000
- Wojtuszkiewicz Krzysztof - *Urządzenia techniki komputerowej, część II: Urządzenia peryferyjne i interfejsy*, MIKOM, Warszawa 2000
- Komorowski Witold - *Krótki kurs architektury i organizacji komputerów*, MIKOM Warszawa 2004
- Gook Michael - *Interfejsy sprzętowe komputerów PC*, Helion, 2005
- <http://atckp.ovh.org/procesory.htm>
- <http://dobry2.republika.pl/Pamiec/Pamiec2.htm>