

Architektura systemów komputerowych

Procesor – część III

B

Podział pamięci operacyjnej

Pierwsze komputery IBM PC z procesorem 8086/88 (XT) narzuciły pewien podział pamięci, kontynuowany w następnych generacjach komputerów. Całkowity obszar 1MB RAM dostępny dla procesora 8086 został podzielony, przez konstruktorów IBM, na dwa obszary:

- od 0 do 640 KB pamięć konwencjonalna
- Od 640 do 1 MB pamięć górna.

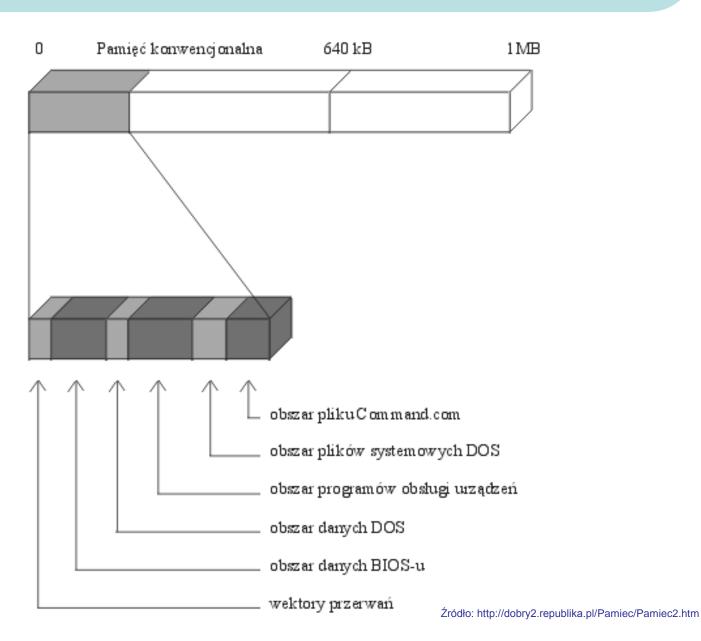
Początkowy obszar pamięci konwencjonalnej (od 0 do ok. 60-200KB) używany jest przez sprzęt i system operacyjny do:

- przechowywania wektorów przerwań sprzętowych,
- przechowywania danych BIOSU-u,
- obszarów buforów i uchwytów plików DOS,
- w dalszej kolejności ewentualnych programów obsługi (driverów) dodatkowych urządzeń (np. myszy, klawiatury, itd.), plików systemowych itp.

Pozostała przestrzeń do granicy 640 KB może być użyta przez aplikacje.



Podział pamięci operacyjnej



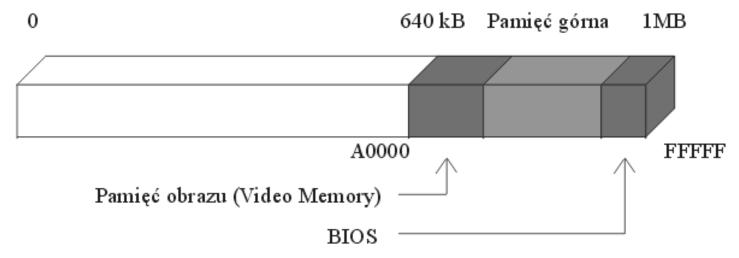


Podział pamięci operacyjnej

Pamięć górna (Upper Memory) zajmuje obszar do 640 KB do 1 MB niedostępny do oprogramowania użytkownika. Obszar ten (384 KB) podzielony jest na kilka części o ściśle ustalonym przeznaczeniu:

- pierwsze 128 KB przeznaczone jest dla pamięci ekranu,
- końcowa część obszaru przeznaczona jest na ROM BIOS.

W zależności od typu monitora i karty graficznej oraz wielkości obszaru zarezerwowanego na BIOS pozostaje niewykorzystany obszar tej pamięci ok.160 -230 KB.



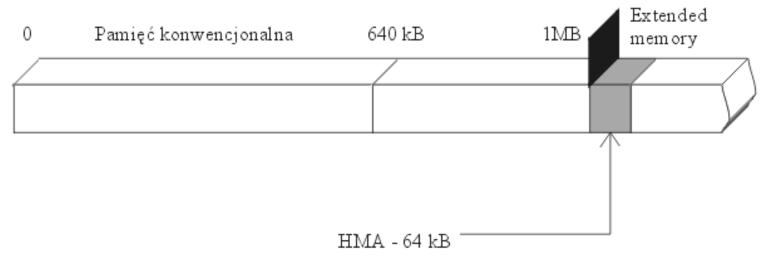
Źródło: http://dobry2.republika.pl/Pamiec/Pamiec2.htm



Podział pamięci operacyjnej

Pamięć rozszerzona (Extended Memory) - procesory 286 i nowsze posiadające ponad 20 bitową magistralę adresową umożliwiają bezpośrednie adresowanie pamięci RAM powyżej 1 MB.

Obszar ten może być wykorzystywany do dowolnych celów - takie możliwości dają jednak dopiero systemy operacyjne pracujące w trybie chronionym, takie jak Windows i Linux.



Źródło: http://dobry2.republika.pl/Pamiec/Pamiec2.htm

A Stronicowanie pamięci

Procesory 80386 i nowsze pracujące w trybie chronionym umożliwiają dowolne mapowanie adresów logicznych na adresy fizyczne – mechanizm ten nazywany jest **stronicowaniem** (ang. paging).

Adresy logiczne obejmują całą przestrzeń adresową procesora, czyli 4 GB, (2³² dla procesorów 32 bitowych, lub 2⁶⁴ dla procesorów 64 bitowych) niezależnie od tego, ile w rzeczywistości w komputerze zainstalowano pamięci.

Zadaniem systemu operacyjnego jest odpowiednie mapowanie adresów logicznych na adresy pamięci fizycznej, co pozwala zwykłym programom użytkowym przez cały czas działania odwoływać się do tych samych adresów logicznych.

Jeśli włączone jest stronicowanie, wówczas cała pamięć (4 GB) dzielona jest na bloki – **strony o rozmiarach 4 kB**; (w procesorach Pentium i nowszych możliwe jest także używanie stron o rozmiarach 4 MB).



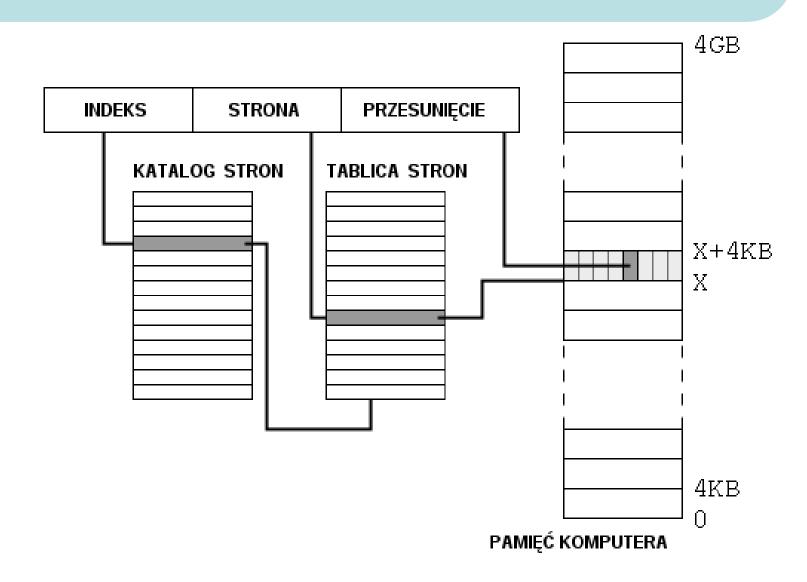
Stronicowanie pamięci

Odwołuje się do pamięci, podajemy adres - 32-bitową liczbą, która składa się z trzech części:

- indeks w katalogu stron (liczba 10-bitowa),
- indeks w tablicy stron (liczba 10-bitowa),
- przesunięcie w obrębie strony (liczba 12-bitowa).
- Pierwsza część adresu wybiera z katalogu stron tablicę stron (system operacyjny może zarządzać wieloma katalogami i tablicami stron)..
- Druga część adresu wybiera pozycję z tablicy stron, która wyznacza fizyczny adres konkretnej strony.
- Przesunięcie jest adresem lokalnym w obrębie wybranej strony.



Stronicowanie pamięci

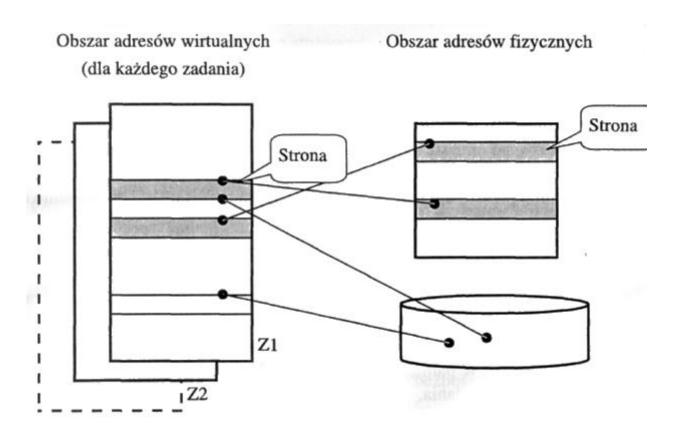


A Pamięć wirtualna

- ✓ Pamięć wirtualna, ma stwarzać wrażenie, iż każde zadanie dysponuje pamięcią o wielkości wynikającej z dostępnego formatu adresu.
- ✓ W rzeczywistości fizyczna pojemność pamięci głównej (RAM) jest mniejsza i zamierzony efekt może być osiągnięty, jeżeli do pamięci głównej będą w porę przenoszone potrzebne fragmenty wirtualnej przestrzeni adresowej fizycznie umieszczone w odpowiednio dużej pamięci zewnętrznej (dyskowej).
- ✓ Zadanie to jest realizowane metodą tzw. stronicowania (paging) z użyciem środków sprzętowych wbudowanych w strukturę systemu zarządzania pamięcią procesora oraz środków programowych, którymi dysponuje system operacyjny.



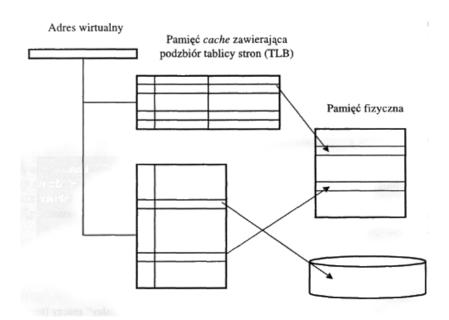
Informacja o aktualnym położeniu wszystkich stron wirtualnych jest przechowywana przez system operacyjny w katalogu zwanym tablicą stron.



R Pamięć wirtualna

Ponieważ translacja adresu wirtualnego następuje przy każdym kontakcie z pamięcią (pobranie rozkazu, odczytanie i zapisanie danych), musi odbywać się na tyle szybko, żeby nie spowalniać cyklu rozkazowego.

Z tego względu część tablicy stron jest realizowana w postaci pamięci *Cache* zwanej **TLB** (translation lookaside buffer) zawierającej ostatnio używane pozycje katalogu stron.



P Pamięć wirtualna

- ✓ mechanizm stronicowania pozwala traktować pamięć masową jako przedłużenie pamięci operacyjnej;
- część kodu programu znajduję się w pamięci operacyjnej, pozostała w pamięci masowej, jeżeli w trakcie realizacji programu następuje odwołanie do pamięci masowej, blok danych z tej pamięci ładowany jest do pamięci RAM, a inny blok danych z pamięci RAM do pamięci masowej (dla zwolnienia miejsca);
- ✓ długie adresy (wirtualne) zawarte w programie tłumaczone są na krótsze (fizyczne) adresy pamięci operacyjnej;
- ✓ w trakcie translacji sprawdzana jest także dostępność danych do których odwołuje sie program;



✓ Tryb rzeczywisty:

 procesor przełącza sie w stan odwzorowujący zachowanie procesora 16-to bitowego – pracuje jako bardzo szybki procesor 8086.

Tryb rzeczywisty używany jest w trakcie startu komputera i zapewnia zgodność ze wszystkimi możliwymi platformami sprzętowymi (dla komputerów PC).



Tryby pracy procesora

✓ Tryb chroniony:

- tryb wprowadzony w celu ochrony poszczególnych zadań pracujących pod kontrolą wielozadaniowego systemu operacyjnego;
- układy sprzętowe wbudowane w procesor kontrolują odwołania do pamięci i wydają zezwolenie na dostęp.

Tryb chroniony umożliwia pracę systemów wielozadaniowych. Komputer PC startuje w trybie rzeczywistym. Tryb chroniony uruchamiany jest przez system operacyjny.

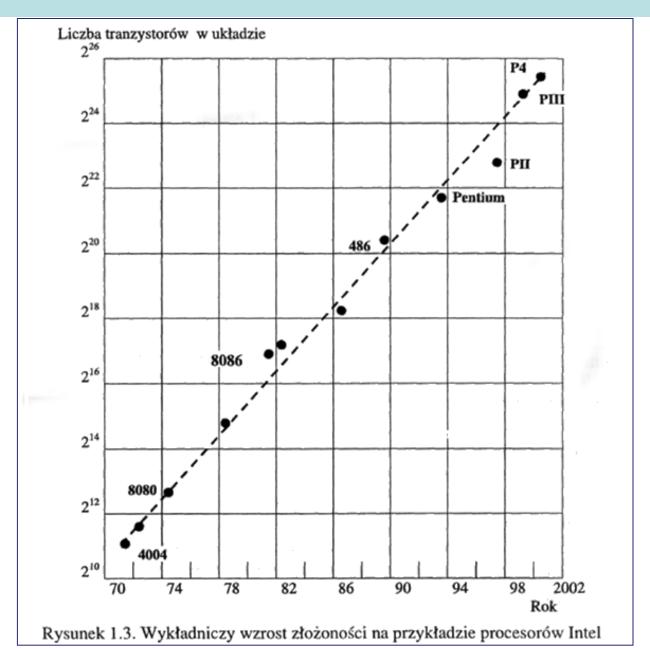


✓ tryb wirtualny:

- stanowi kombinacje duch wcześniej omawianych trybów;
- każdy z programów (procesów) widzi swój własny procesor 8086 pracujący w trybie rzeczywistym;
- system jako całość dysponuje jednak zaczerpniętymi z trybu chronionego mechanizmami uniemożliwiającymi kolizje pomiędzy współuczestniczącymi zadaniami

Tryb wirtualny dostępny jest w trybie chronionym i umożliwia uruchamianie programów przeznaczonych dla trybu rzeczywistego (aplikacji napisanych dla starych procesorów).

Rozwój procesora



Rodziny procesorów (Intel)

x86 to rodzina architektur procesorów firmy Intel, należących do kategorii CISC, zapoczątkowana przez i wstecznie zgodna z 16-bitowym procesorem 8086

IA-32 (Intel Architecture 32 bit) (nazywany też x86-32), – 32-bitowa architektura mikroprocesora. Opiera się na 32-bitowym rozwinięciu modelu programowego rodziny x86. Architektura IA-32 zaliczana jest z reguły do kategorii CISC, choć technologie wprowadzane stopniowo w nowszych wersjach procesorów IA-32 spełniają także wiele cech procesorów RISC. Model IA-32 został wprowadzony w 1985 roku procesorem Intel 80386

Intel 64 (EM64T) – architektura procesorów firmy Intel, będąca implementacją architektury **x86-64**. Są to nałożone na architekturę x86 dodatkowe instrukcje umożliwiające obsługę 32- i 64-bitowych aplikacji.



Rodziny procesorów (AMD)

AMD64 (tylko AMD)

(x86-64 lub x64) to 64-bitowa architektura procesorów firmy AMD, przeznaczona dla komputerów osobistych (procesory AMD Athlon 64, Athlon 64 FX, Athlon 64 X2, najnowsze wersje procesorów Sempron), komputerów przenośnych (Sempron, Turion 64, Turion 64 X2) oraz serwerów i wydajnych stacji obliczeniowych (AMD Opteron). Jest ona rozszerzeniem architektury x86 głównie o 64-bitowe rozkazy oraz rejestry. Umożliwia także bezpośrednie wykonywanie 16- i 32-bitowego kodu x86.



MMX (MultiMedia eXtenntion) – miała na celu lepszy przydział mocy obliczeniowej i zasobów procesora dla operacji związanych z przetwarzaniem multimediów.

Zmiany w architekturze:

- ✓ Zgrupowanie rozkazów w większe bloki (SIMD)
- ✓ Nowe zespoły rejestrów (rejestry MMX)
- √ Nowe rozkazy
- ✓ Zwiększona pamięć podręczna, bufor rozkazów oraz długość potoków przetwarzania instrukcji

SIMD - (ang. Single Instruction, Multiple Data) – obejmujący systemy, w których przetwarzanych jest wiele strumieni danych w oparciu o pojedynczy strumień rozkazów. Architektura SIMD jest wywodzi się z komputerów wektorowych.



3DNow! - rozszerzenie architektury procesorów x86 stworzone przez firmę AMD, znacznie zwiększające wydajność obliczeń zmiennoprzecinkowych, potrzebne do odtwarzania grafiki trójwymiarowej i multimediów.

- ✓ Był to pierwszy przypadek wprowadzenia takich istotnych zmian przez firmę inną niż Intel.
- ✓ Technologia 3DNow! uzupełnia i rozszerza możliwości akceleratorów graficznych, przyspieszając obliczenia zmiennoprzecinkowe występujące w początkowych etapach przetwarzania grafiki.
- ✓ Technologia ta pozwala uzyskać do 4 wyników zmiennoprzecinkowych w ciągu jednego cyklu pracy procesora.



SSE

Również Intel wprowadził w swoich procesorach Pentium III, instrukcje zmiennoprzecinkowe SIMD-FP. Instrukcje te są wykonywane przez wyspecjalizowana jednostkę operującą na ośmiu 128-bitowych dedykowanych rejestrach - co sprzyja optymalizacji kodu programu.

SSE2

Zestaw instrukcji SSE poszerzony o 144 nowe rozkazy umożliwiające operacje na 128-bitowych rejestrach (XMM0..15) zawierających liczby zmiennoprzecinkowe o pojedynczej (32 bit) i podwójnej (64 bit) precyzji oraz 128-bitowych operandach stałopozycyjnych. Technologia ta została wprowadzona w procesorach rodziny Pentium 4.



SSE3

Kolejny zestaw instrukcji SIMD wykorzystywany w architekturze IA-32. SSE3 wprowadza 13 nowych poleceń w stosunku do swojego poprzednika SSE2. Intel wprowadził SSE3 2 lutego 2004 roku wraz z procesorem Pentium 4 Prescott, natomiast firma AMD w procesorach Athlon 64 od wersji E.

SSSE3

Supplemental Streaming SIMD Extension 3 (SSSE3) jest to zestaw instrukcji SSE czwartej generacji. SSSE3 jest znane również jako SSE4., wprowadza on 16 nowych instrukcji w stosunku do swojego poprzednika SSE3



Mikroprocesor	Rok	Liczba tranzystorów	Zegar (MHz)	Nowości		
4004	1971	2 300	0,108	Pierwszy mikroprocesor (4-bitowy)		
8008	1972	3 500	0,2	Mikroprocesor 8-bitowy		
8080	1974	6 000	2	Ulepszona wersja 8008		
8085	1975	6 500	5	Kompatybilny z 8080		
8086	1978	29 000	5 – 10		Mikr	oprocesor 16-bitowy
80186	1981	100 000	6 – 8		Zinte	growane układy jące
80286	1982	130 000	6 – 12	1	Tryb chroniony (24 b)	
386	1986	275 000	12 –16			Mikroprocesor 32-bitowy
486	1989	1 185 000	44	98x 1		Wewnętrzna pamięć cache
Pentium	1993	3 100 000	60 – 200	Rodzina	IA-32	Sterowanie superskalarne
Pentium Pro	1995	5 500 000	200			Mikrooperacje RISC (μΟp)
Pentium II	1997	7 500 000	300			Dodatkowe rozkazy MMX
Pentium III	1999	24 000 000	450-800			Dodatkowe rozkaz SSE
Pentium 4	2000	42 000 000	1400 –			Pamięć zdekodo- wanych μOp





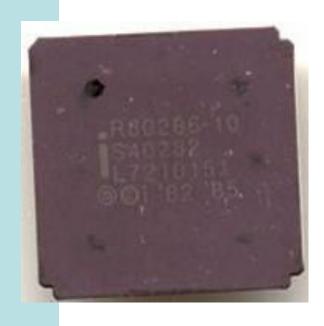
4004 - Pierwszy na świecie, 4-ro bitowy mikroprocesor wykonany został przez firmę Intel w 1971 roku.

Składał się z 2 300 tranzystorów i pracował z szybkością 108 kHz, a jego moc obliczeniowa (60 tys. operacji na sekundę) dorównywała pierwszemu - zbudowanemu w 1946 r. - komputerowi elektronicznemu (właściwie: lampowemu) ENIAC.

Najciekawszym zastosowaniem 4004 było sterowanie sondą kosmiczną Pioneer 10 (która notabene wciąż działa:)

Źródło: http://atckp.ovh.org/procesory.htm





W 1982 roku Intel opracowuje następcę 8086 (jak się później okaże przełomowy układ) - procesor 80286.

Był to pierwszy mikroprocesor Intela, na którym można było uruchamiać wszystkie programy napisane dla jego poprzedników, czyli kompatybilny wstecz.

Zbudowany ze 134 tysięcy tranzystorów mógł pracować z szybkościami 6, 8, 10 i 12,5 MHz, dysponował wewnętrznym systemem zarządzania pamięcią i był kilkakrotnie wydajniejszy od innych 16-bitowych procesorów dostępnych ówcześnie na rynku.

W 1984 roku do odbiorców na całym świecie trafiają maszyny IBM PC AT, (15 milionów komputerów osobistych wykorzystujących same tylko oryginalne Intele).





W 1985 Intel udostępnił swój kolejny mikroprocesor - i386 (32-bitowy, wielozadaniowy układ, pracujący początkowo z częstotliwością 16 MHz). Warto wspomnieć, że był on oferowany w dwóch diametralnie różnych odmianach: DX (Double-word eXternal) - z 32-bitową magistralą zewnętrzną oraz nieco później SX (Single-word eXternal) - z zaledwie 16-bitową szyną zewnętrzną.

Ciekawostka:

Pierwszą firmą, która masowo sprzedawała komputery wyposażone w ten procesor był nie IBM, a niewielki jeszcze wówczas Compaq (model DeskPro 386). Sprawdziła się tu zasada - kto pierwszy ten lepszy - i choć IBM oczywiście także skonstruował swoje 386-ki, to już nie był najlepszy, a Compaq wykorzystując zwłokę giganta zyskał popularność i prestiż.

Źródło: http://atckp.ovh.org/procesory.htm





W1989 roku świat ujrzał model i486DX znowu okazuje się on być produktem przełomowym.

486DX zbudowano z wykorzystaniem 1,2 miliona tranzystorów. Były w pełni 32-bitowe zarówno wewnętrznie jak i wewnętrznie. Były to pierwsze układy z wbudowanym koprocesorem, co znacznie przyśpieszało obliczenia, szczególnie w przypadku operacji graficznych. Zaprezentowana 2 lata później ekonomiczna odmiana i486SX była koprocesora pozbawiona, lecz (pomimo analogii w nazwie do układów 386 SX) zachowała zewnętrzną 32-bitowość.

Wprowadzenie generacji procesorów 486 praktycznie oznaczało dla pecetów przejście od ery komputerów sterowanych z wiersza poleceń (DOS) do obsługi typu "wskaż i kliknij" (Windows). Stanowiło to poważne zagrożenie dla dotychczas bezkonkurencyjnych w tym względzie komputerów Apple.

Źródło: http://atckp.ovh.org/procesory.htm





W 1993 roku Intel wprowadza na rynek mikroprocesory Pentium - procesory superskalarne, zdolne do wykonywania dwóch instrukcji jednocześnie (jeden z dwóch wewnętrznych układów wyposażony był koprocesor zmiennoprzecinkowy).

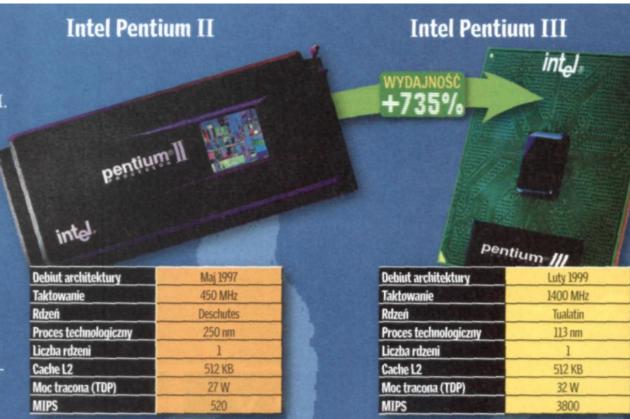
Pentium dysponuje mocą obliczeniową pięciokrotnie przekraczającą wydajność procesora i486.

Zawiera 3.1 mln tranzystorów i osiąga szybkość około 1500 razy większą niż 4004. Dwa lata później światło dzienne oglądają pierwsze produkty Intela dedykowane specjalnie do serwerów i stacji roboczych - Pentium Pro .

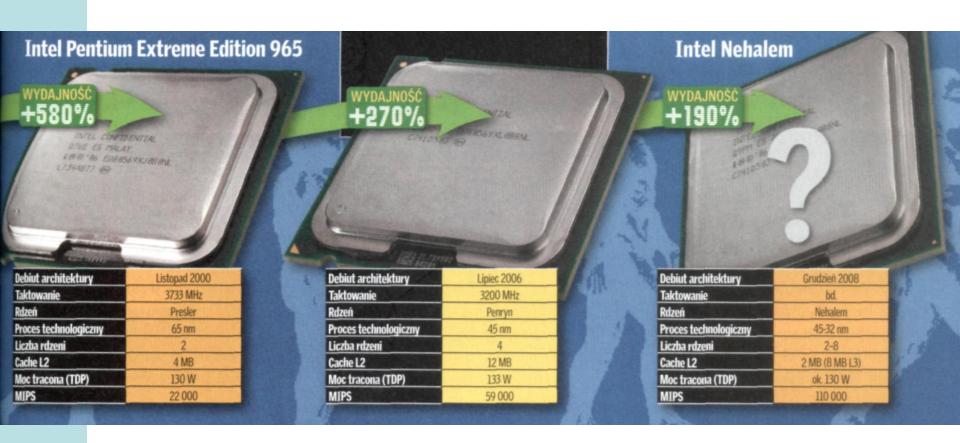


Ewolucja procesorów

Ponad 10 lat temu zadebiutował Pentium II. Pierwsze układy miały 233 MHz, ostatni 450 MHz. Pentium III w najwolniejszym modelu miał właśnie 450 MHz. Jego ostatnie wersje doszły do 1,4 GHz. Czwarta wersja Pentium występowała w wersjach od 1,3 GHz. Potem ewoluowała w dwurdzeniową odmianę Pentium D, a nawet dwurdzeniową z Hyper Threadingiem – Pentium Extreme Edition taktowaną zegarem 3,73 GHz. Obecnie najszybszym procesorem jest Core 2 Quad (3,2 GHz), który zadebiutował jako wersja dwurdzeniowa taktowana zegarem 1,86 GHz. Czekamy na jego następcę – architekturę Nehalem.



B Ewolucja procesorów

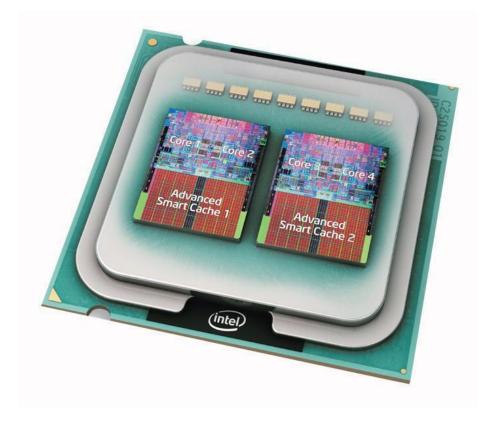




Core i7 – 4 rdzenie i więcej

Czterordzeniowy procesor Intela Core 2 Quad Q6600, Q6400 i Q6300 to właściwie dwa procesory Core 2 Duo w jednej obudowie.

"Prawdziwym" czterordzeniowym procesorem jest Phenom firmy AMD





Core i7 – 4 rdzenie i więcej

Core i7 jest pierwszym procesorem wykorzystującym mikroarchitekturę **Nehalem**, będącą następczynią Core.

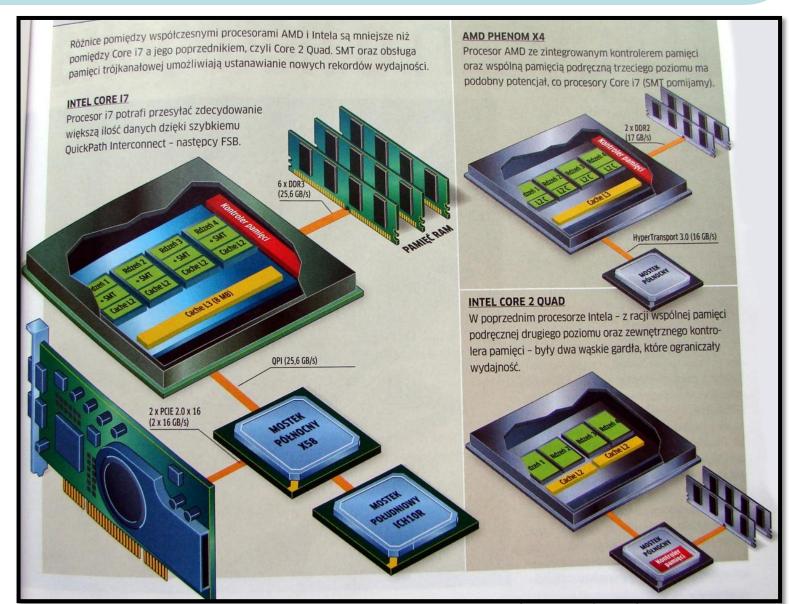
Nowe procesory, które trafiły na rynek w listopadzie, są układami **4-rdzeniowymi**, ale dzięki odreanimowanej i usprawnionej technologii **HyperThreading** system operacyjny i aplikacje widzą je jako **8-rdzeniowe**.



Architektura Nehalem Nowe procesory znacznie różnią się od serii Core : Rodzina i7 wyposażona jest m.in. w cache L3 i kontroler pamięci.



Nowe rozwiązania magistral



AB Core i7

Dotychczas stosowaną szynę FSB zastąpiła **magistrala QPI** (Intel QuickPath Interconnect). Zasada jej działania jest bardzo zbliżona do zasady działania szyny HyperTransport w procesorach AMD.

Kolejna zmiana to umieszczenie kontrolera pamięci w procesorze, a nie - jak było do tej pory - w chipsecie. To rozwiązanie od lat z powodzeniem stosuje AMD.

Ciekawostką jest to, że zintegrowany z procesorem kontroler obsługuje nie dwa, a trzy kanały pamięci. A zatem w systemie może być sześć kości pamięci zamiast czterech. Kontroler obsługuje tylko najwolniejsze pamięci DDR3 o częstotliwości do 1066 MHz.

Nehalem został dodatkowo wyposażony w pamięć podręczną trzeciego poziomu. Core i7 ma jej aż 8 MB. Ograniczona została natomiast pamięć L2. Obecnie każdy z rdzeni będzie miał do dyspozycji zaledwie 256 KB pamięci L2.

Wszystkie elementy procesora znajdują się w jednym kawałku krzemu, co dotąd nie było stosowane przez Intela.



Energooszczędność: ile zapłacimy za prąd

- ✓ TDP, czyli Thermal Design Power, to wartość, która mówi nam, ile prądu pobiera procesor.
- ✓ Im jest wyższa, tym więcej zapłacimy za prąd.
- ✓ Procesory o wysokim TDP wymagają lepszego układu chłodzenia, który dość głośno pracuje.
 - Procesory o niskim TDP to podstawa w wypadku sprzętu mobilnego, ale w komputerach stacjonarnych też się przydają, chociażby w modelach typu media center stojących w salonie, gdzie poziom hałasu jest istotny.

R Co daje 45 nm?

- ✓ Nowe układy Intela wytwarzane są w procesie technologicznym 45 nm, natomiast Phenomy firmy AMD powstają przy wykorzystaniu starszego procesu 65 nm.
- Im mniejszy jest proces technologiczny, tym; procesor pobiera mniej prądu, a co za tym I idzie - mniej się grzeje. Wynika z tego także możliwość zastosowania wyższego taktowania układów, co skwapliwie robi Intel.
- ✓ To też atut z punktu widzenia overclockerów, którzy mają większe pole do popisu.

R Co daje 45 nm?

Dla przykładu: wykonany w technologii 65 nm AMD Phenom X4 o częstotliwości 2400 MHz ma **wskaźnik TDP** (maksymalnej ilości wydzielanego ciepła) na poziomie 125 W, zaś Intel Core 2 Quad 9300 o taktowaniu 2500 MHz - jedynie 75 W. Różnica wynosi więc aż 50 W.

Widać też poprawę w zakresie wydzielanego ciepła, gdy porównujemy kolejne generacje procesorów Intela.

- TDP procesora Core 2 Extreme QX6700 wynosi 133 W.
- Natomiast wykonanego w nowym procesie produkcyjnym modelu Quad Q9450 jedynie na 95 W.

Dodajmy, że oba układy mają niemal identyczne taktowanie rdzeni, a nowszy procesor ma przy tym szybszą magistralę i większą pojemność pamięci L2.



Literatura:

Metzger Piotr - Anatomia PC, wydanie XI, Helion 2007

Wojtuszkiewicz Krzysztof - *Urządzenia techniki komputerowej, część I: Jak działa komputer*, MIKOM, Warszawa 2000

Wojtuszkiewicz Krzysztof - *Urządzenia techniki komputerowej, część II: Urządzenia peryferyjne i interfejsy*, MIKOM, Warszawa 2000

Komorowski Witold - Krótki kurs architektury i organizacji komputerów, MIKOM Warszawa 2004

Gook Michael - Interfejsy sprzętowe komputerów PC, Helion, 2005

http://atckp.ovh.org/procesory.htm

http://dobry2.republika.pl/Pamiec/Pamiec2.htm

Chip



Dziękuję za uwagę

