

Architektura systemów komputerowych

- Układy we/wy – jak je widzi procesor?
- Przerwania
- DMA

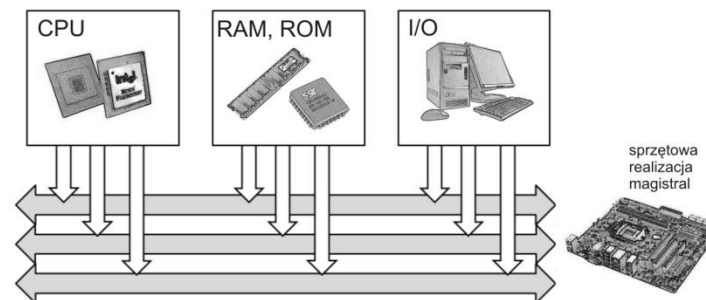
Układy we/wy – jak je widzi procesor?



AB Układy wejścia/wyjścia

Każdy komputer składa się z trzech współdziałających ze sobą podsystemów:

- CPU,
- pamięci,
- układów wejścia-wyjścia.



Warto w tym miejscu podkreślić różnicę pomiędzy układem wejścia-wyjścia a urządzeniem peryferyjnym komputera.

Urządzenie peryferyjne to każde urządzenia podłączone do komputera i wymieniające z nim dane – np. monitor, klawiatura, czy też pamięć masowa. Procesor nie może bezpośrednio zarządzać urządzeniami peryferyjnymi. Komunikuje się z nimi za pośrednictwem układów wejścia-wyjścia.

Układami wejścia-wyjścia nazywamy wszystkie układy pośredniczące w wymianie danych pomiędzy procesorem i pamięcią operacyjną a urządzeniami peryferyjnymi.



Układy wejścia/wyjścia

Układy we/wy (I/O) są układami pośredniczącymi w wymianie informacji pomiędzy procesorem a zewnętrznymi układami, zwanymi urządzeniami peryferyjnymi.

Interfejs (ang. interface - sprzęg) jest to zespół ustalonych reguł oraz środków technicznych łączenia komputera z urządzeniami zewnętrznymi.

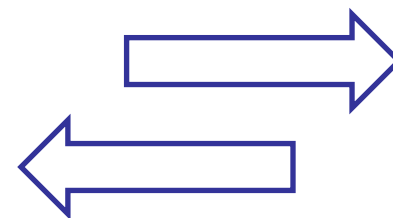
Na interfejs składają się:

1. **wymagania logiczne** (liczba sygnałów i ich funkcje, sposób kodowania, sposób synchronizacji)
2. **wymagania elektryczne** (kształt, poziom, czas przełączania sygnałów)
3. **wymagania konstrukcyjne** (typ złącz, gniazd, styków, rodzaje i długości przewodów).

Podział interfejsów

✓ Ze względu na kierunek przesyłania danych:

- w jednym kierunku (ang. Simplex)
- w obu kierunkach, naprzemiennie (ang. Half duplex)
- w obu kierunkach, jednocześnie (ang. full duplex)



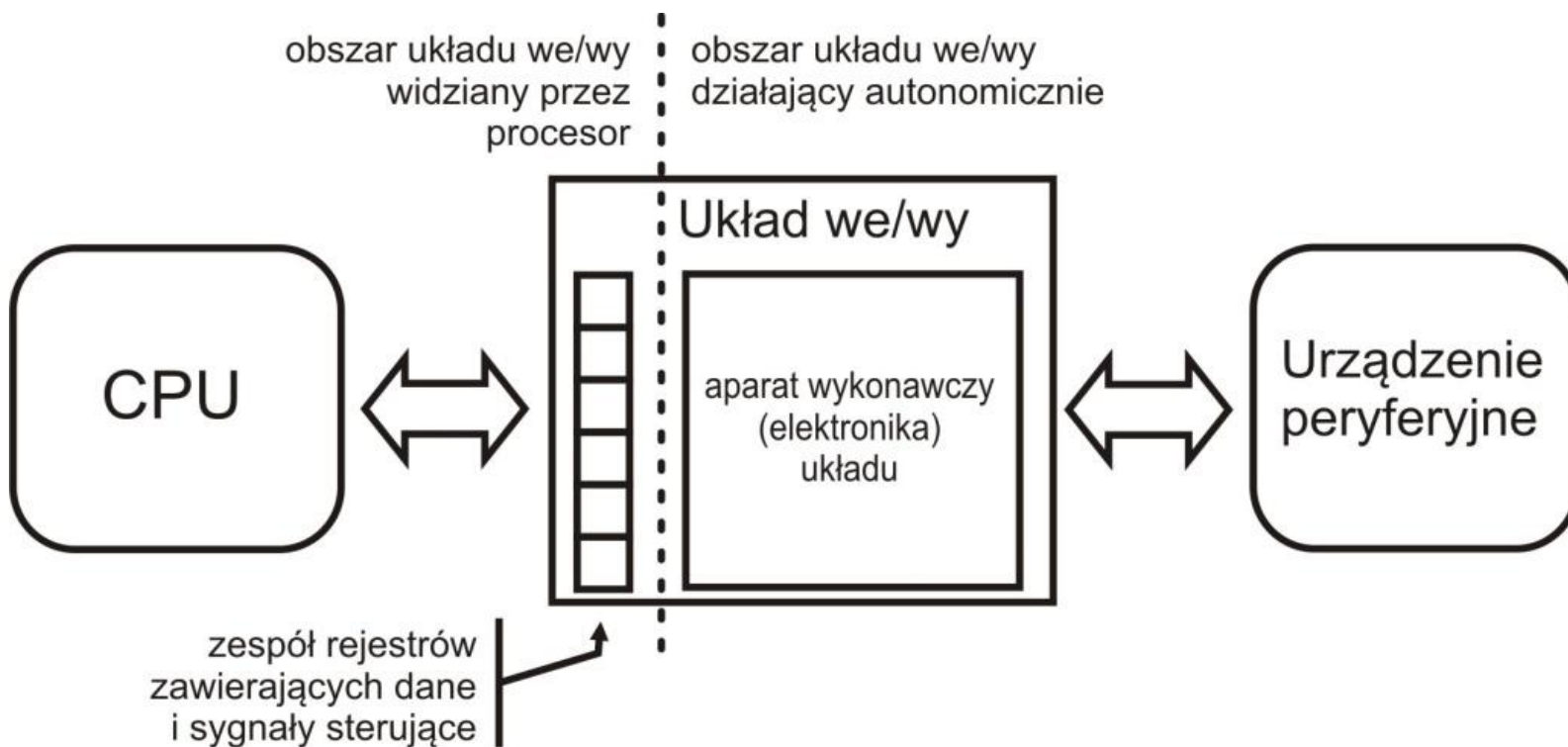
✓ Ze względu na sposób przesyłania danych:

- szeregowy
- równoległy



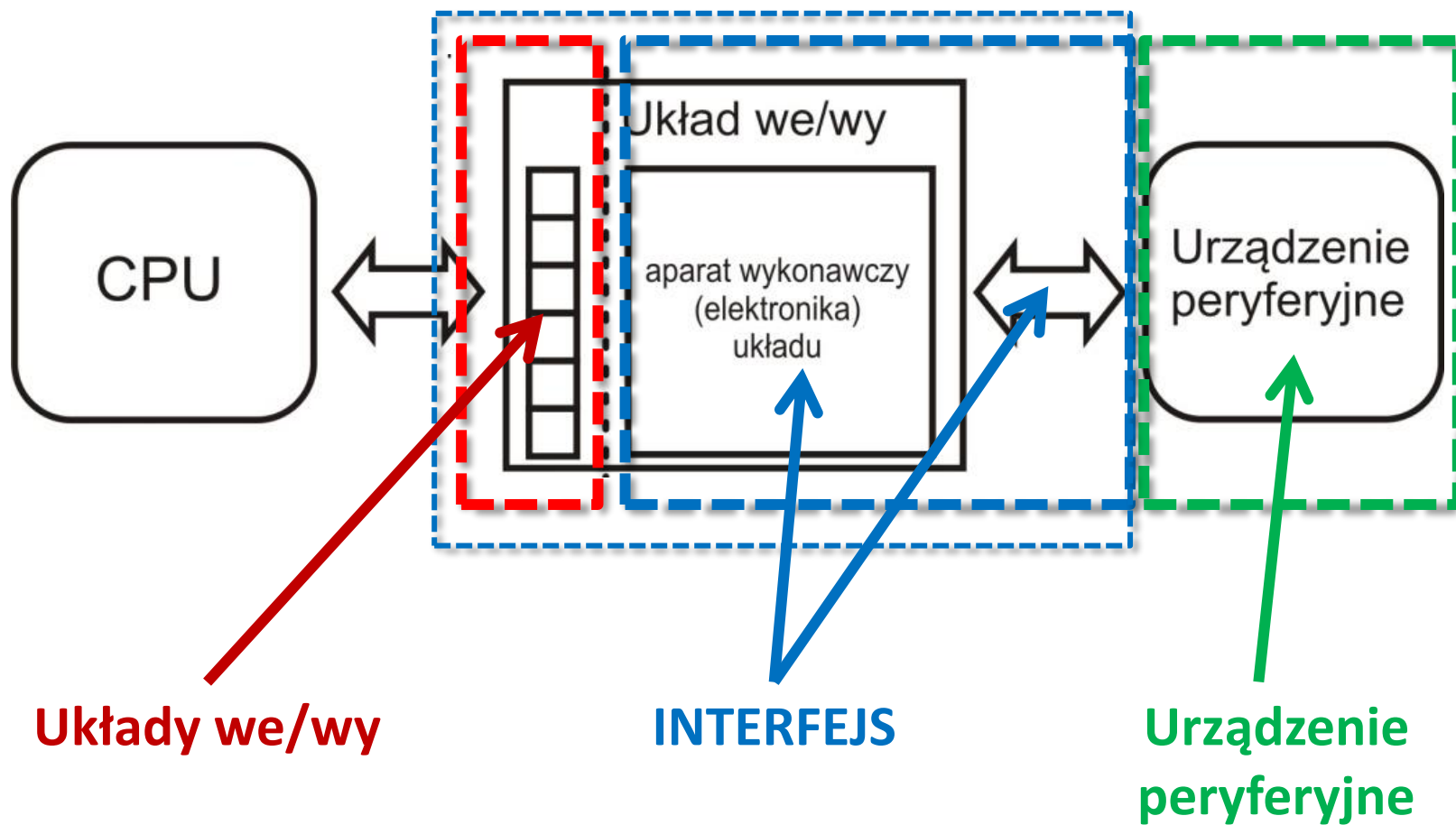
AB Układy wejścia/wyjścia

Dla systemu mikroprocesorowego układ wejścia/wyjścia widoczny jest jako **rejestr lub zespół rejestrów o określonych adresach oraz pewien zestaw sygnałów sterujących**.

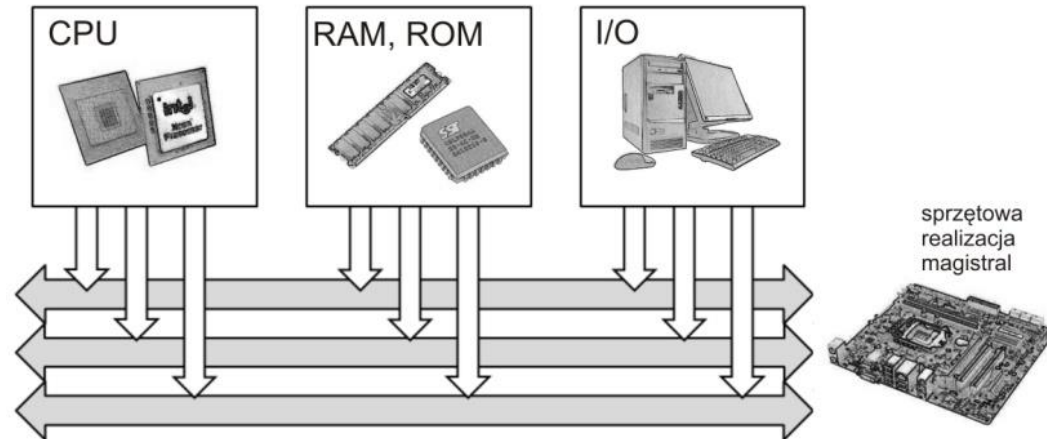


AB Układy wejścia/wyjścia

Pojęcia: układ wejścia wyjścia, interfejs i urządzenia peryferyjne są często, ale **błędnie**, stosowane zamiennie.



Układy współadresowalne oraz izolowane





Układy we/wy dzielimy na:

1. **Układy współadresowalne z pamięcią operacyjną;**
2. **Układy izolowane od pamięci operacyjnej.**

Różnica pomiędzy nimi polega na sposobie wybierania układu. W najprostszym przypadku układ wejścia-wyjścia traktowany jest jako miejsce w pamięci operacyjnej.

Układy takie nazywamy współadresowalnymi z pamięcią operacyjną.

Układy wejścia/wyjścia współadresowane z pamięcią operacyjną

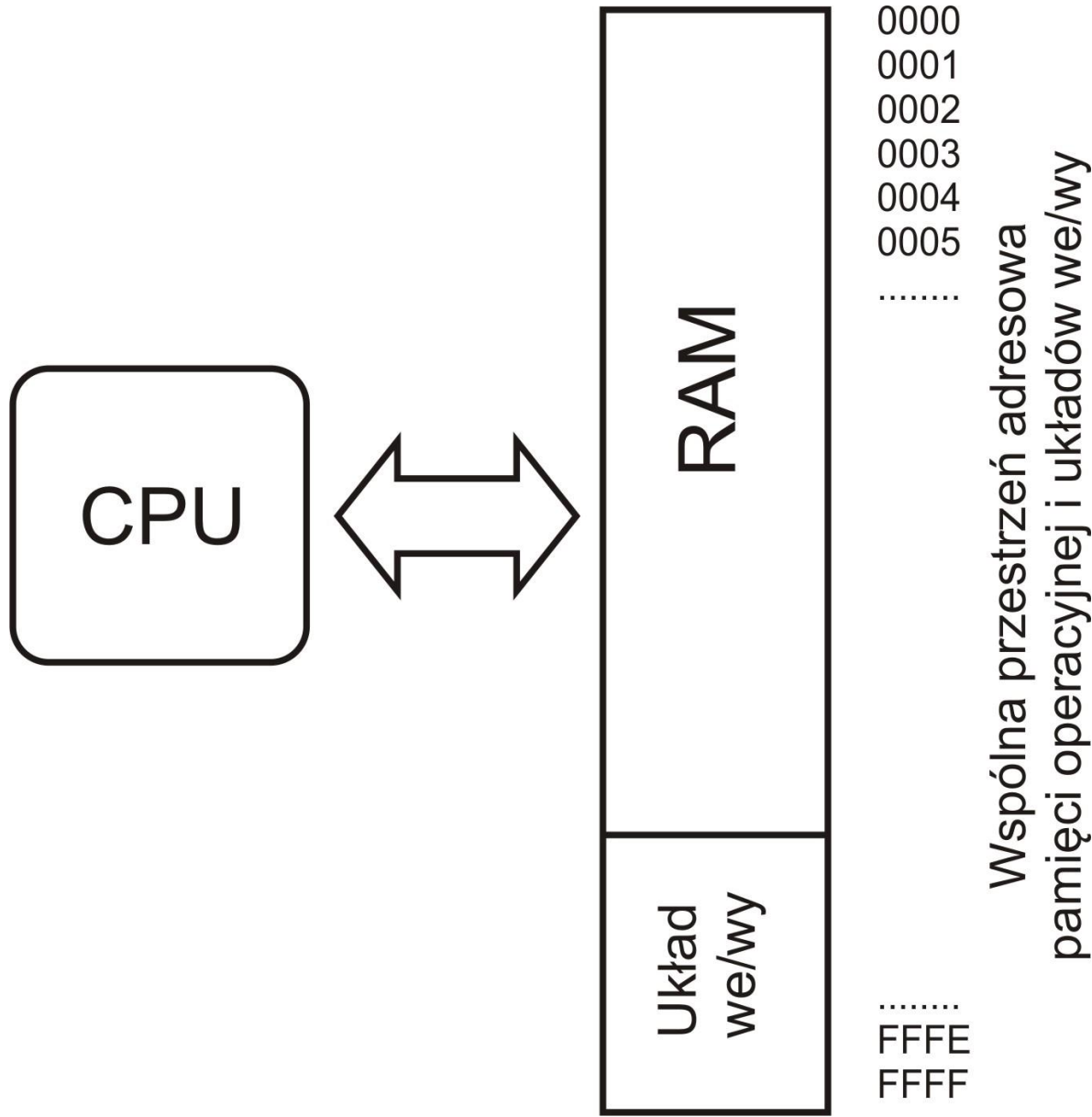
Definicja:

W przypadku układów **współadresowanych z pamięcią operacyjną** wybieramy obiekt, na którym dokonujemy operacji, za pomocą adresu. Sygnały sterujące są wspólne dla pamięci oraz układów we/wy

- ✓ Układy współadresowalne z pamięcią wymagają **wydzielenia części przestrzeni adresowej** pamięci dla adresów układów wejścia-wyjścia.
- ✓ Układy te i pamięć operacyjna **są obsługiwane tymi samymi rozkazami** (ze względu na wspólne sygnały sterujące wytwarzane w wyniku realizacji określonego rozkazu).



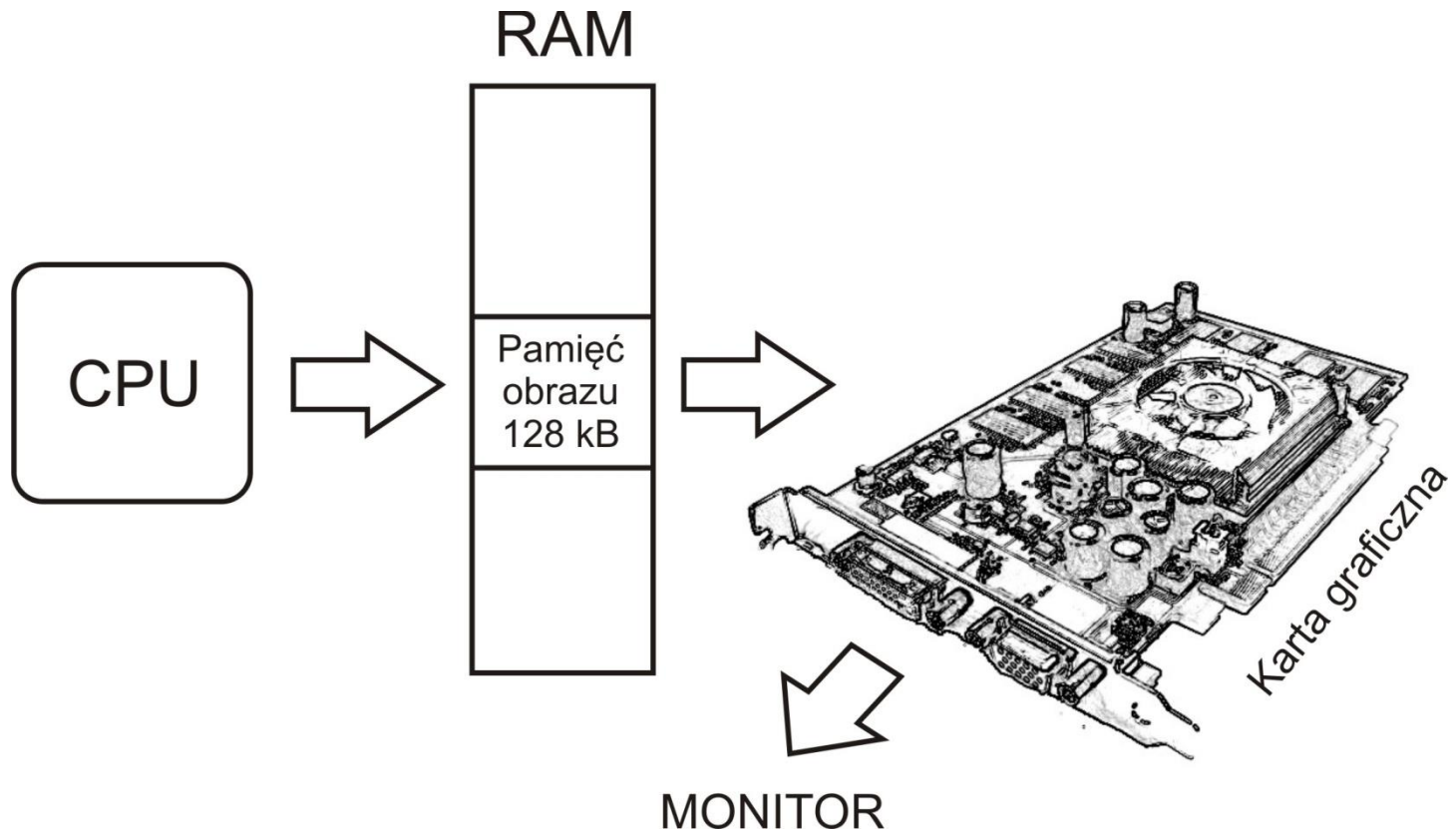
Układy wejścia/wyjścia współadresowane z pamięcią operacyjną





Układy wejścia/wyjścia współadresowane z pamięcią operacyjną

Przykładem układu współadresowalnego jest karta graficzna pracująca w trybie VGA (właściwie EGA)





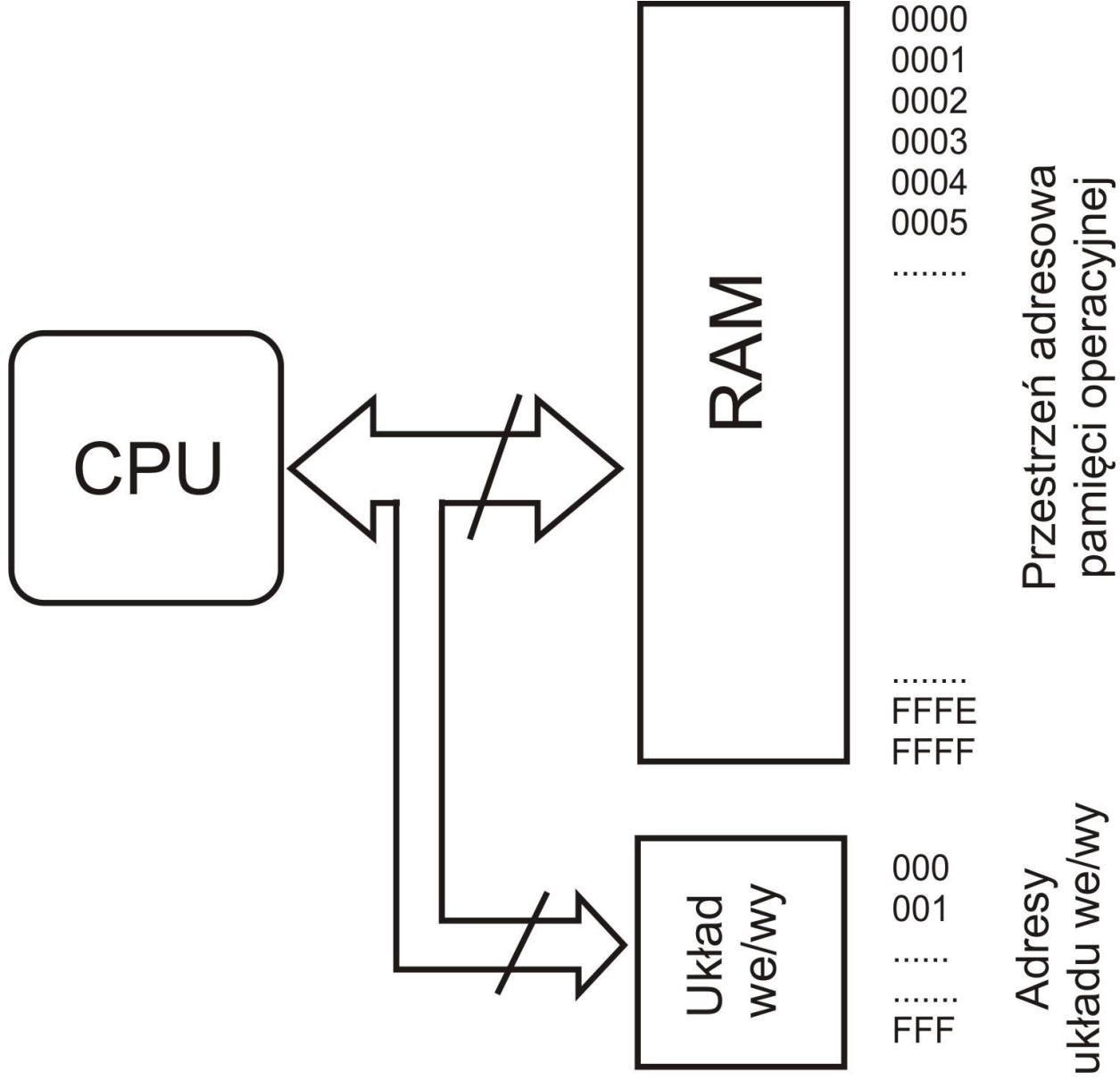
Układy wejścia/wyjścia izolowane

Definicja:

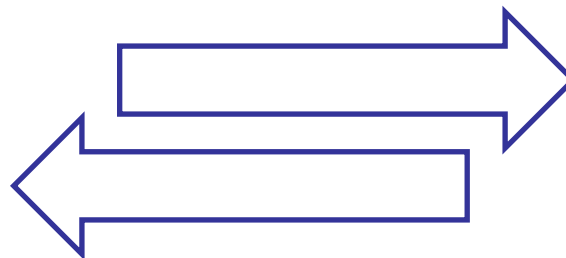
- ✓ Dla izolowanych układów wejścia-wyjścia obiekt, na którym dokonywana jest operacja (komórka pamięci lub rejestr układu wejścia-wyjścia) wybierany jest za pomocą sygnałów sterujących.
 - ✓ Przestrzeń adresowa pamięci i układów wejścia-wyjścia nie są rozdzielone.
-
- ✓ Tak więc przestrzeń adresowa układów wejścia-wyjścia i pamięci operacyjnej mogą się pokrywać, gdyż w przypadku jednakowego adresu sygnały sterujące decydują o tym, czy zostanie wykonana operacja na układzie wejścia-wyjścia, czy na komórce pamięci.
 - ✓ Wymaga to osobnych rozkazów obsługujących pamięć i osobnych rozkazów obsługujących układy wejścia-wyjścia.



Układy wejścia/wyjścia izolowane



Operacje we/wy





Operacje wejścia/wyjścia

- ✓ Układy wejścia wyjścia stanowią część sprzętową komunikacji systemu mikroprocesorowego z otoczeniem.
- ✓ Programy realizujące tę komunikację i wszystkie operacje jej dotyczące nazywamy **operacjami wejścia/wyjścia**

Definicja:

Operacjami wejścia/wyjścia nazywamy całokształt działań potrzebnych do realizacji wymiany informacji pomiędzy mikroprocesorem i pamięcią z jednej strony a układami wejścia wyjścia z drugiej.



Rodzaje operacji we/wy

- ✓ Procesor musi komunikować się z wieloma urządzeniami.
- ✓ Komunikacja ta powinna odbywać się często nie tylko w momentach założonych przez program (operacje wejścia wyjścia), ale też (wielokrotnie częściej) w momentach wynikających z normalnego cyklu pracy urządzenia.
- ✓ W systemie powinna więc istnieć możliwość poinformowania procesora o konieczności wymiany danych z konkretnym urządzeniem.



Istnieją trzy metody komunikacji procesora z urządzeniami wejścia wyjścia:

1. Operacje bezwarunkowe;
2. Operacje z testowaniem stanu układu wejścia-wyjścia (Polling)
3. Operacje z przerwaniem programu.



I. Operacje bezwarunkowe

Operacje bezwarunkowe - cechują się tym, że procesor nie sprawdza gotowości układu wejścia-wyjścia do wymiany informacji lecz bezpośrednio nakazuje ich realizację.

Jest oczywiste, że w ten sposób można sterować jedynie bardzo wąską grupą układów wejścia-wyjścia, stąd zastosowanie tego typu operacji jest bardzo ograniczone.

Przykładem może tu być sterowanie wyświetlaniem zestawu diod podczas monitorowania określonego obszaru magistrali.



I. Operacje bezwarunkowe

Definicja:

Bezwarunkową operację we/wy nazywamy taką operacją, przy realizacji której mikroprocesor nie sprawdza gotowości układu.

Są to najprostsze operacje we/wy.

Operacje bezwarunkowe znajdują zastosowanie tylko w niewielu sytuacjach. Ten typ współdziałania układów jest naturalny raczej dla elektroniki analogowej. Większość układów elektroniki cyfrowej sygnalizowana jest gotowość do rozpoczęcia cyklu wymiany danych i zgłaszane jej zakończenie.



II. Operacje z testowaniem stanu układu

Operacje z testowaniem stanu układu - procesor okresowo wysyła zapytanie do urządzenia.

Częstotliwość „odpytywania” jest ustalana przez wykonywany program i stanowi kompromis pomiędzy szybkością reakcji procesora na zakończenie operacji a spowolnieniem jego pracy nad zadaniem pierwszoplanowym.

- Zbyt częste odpytywanie hamuje pracę urządzenia.
- Zbyt długie przedziały czasowe między kolejnymi odpytywaniami i nierównomiernie napływający strumień danych mogą spowodować, że część z nich zostanie utracona na skutek przepełnienia nie opróżnianego bufora wewnętrznego obsługiwanego urządzenia.



II. Operacje z testowaniem stanu układu

Definicja:

Przy realizacji operacji we/wy z **testowaniem stanu układu** we/wy, mikroprocesor sprawdza sygnał (np. określony bit), gotowości układu do wymiany danych. Operacja realizowana jest dopiero w przypadku potwierdzenia gotowości.

Brak gotowości powoduje wykonanie przez mikroprocesor tak zwanej **pętli przepytывania**, w której cyklicznie sprawdza on gotowość układu.



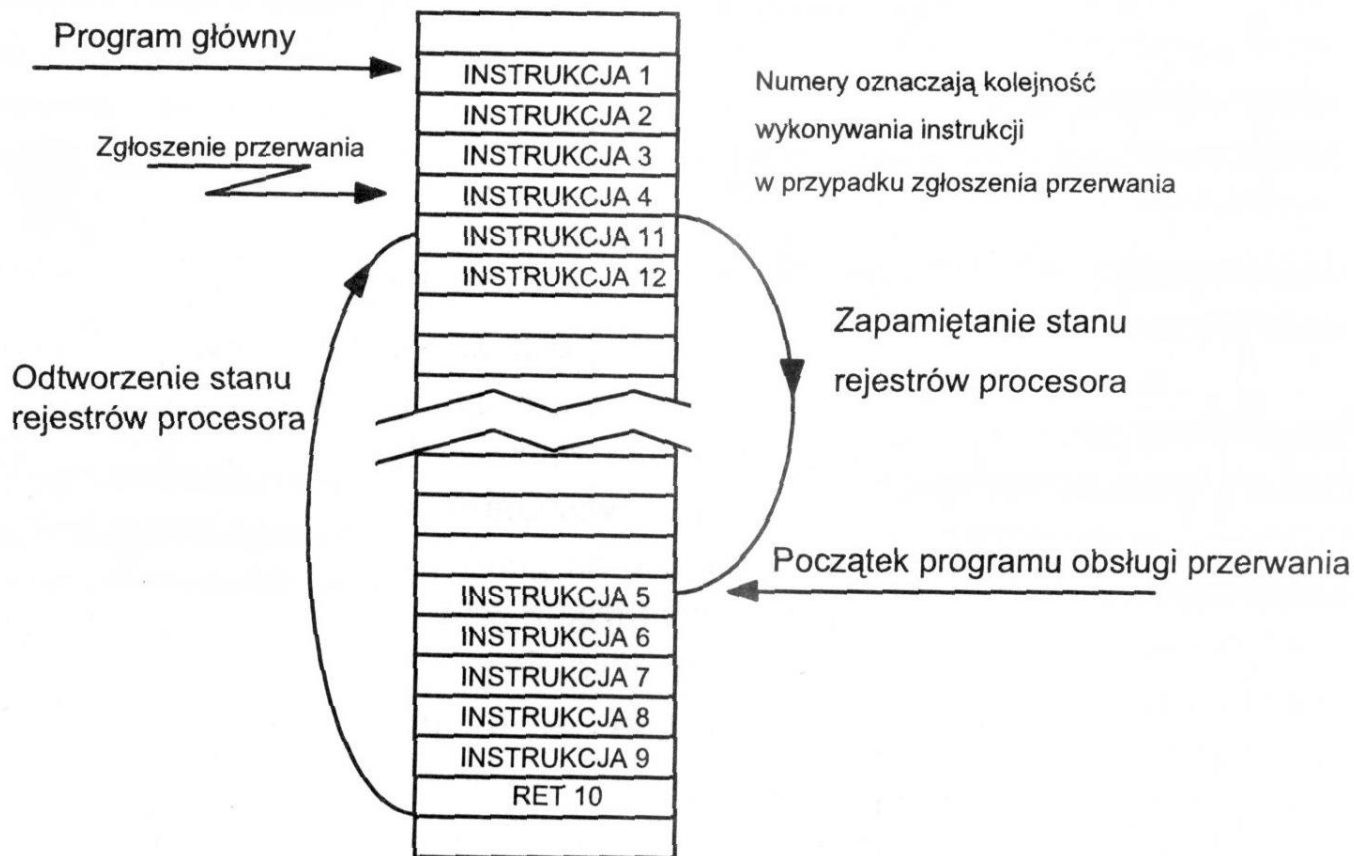
III. Operacje wejścia/wyjścia z przerwaniem programu

- ✓ Aby testowanie przez procesor układów we/wy nie zajmowała nie zajmowało całego czasu procesora generują one w odpowiedniej chwili sygnał gotowości do wymiany.
- ✓ Zgłoszenie przerwania powoduje przerwanie przez mikroprocesor wykonywanego programu i zapamiętanie informacji potrzebnych do jego późniejszego kontynuowania.
- ✓ Następnie mikroprocesor przechodzi do wykonania specjalnego programu zwanego **programem obsługi przerwania** (POP lub nag. ISR).
- ✓ Po jego zakończeniu procesor powraca do wykonywania programu głównego.



III. Operacje wejścia/wyjścia z przerwaniem programu

Kod procedury obsługi przerwania na ogół nie znajduje się w ciele programu, lecz w pamięci stałej komputera.





III. Operacje wejścia/wyjścia z przerwaniem programu

Operacje z przerwaniem programu - urządzenie samo zgłasza wykonanie zadania.

1. W najbliższym dogodnym dla siebie momencie procesor przerywa realizację aktualnie wykonywanego programu (po zakończeniu realizacji bieżącej instrukcji),
 - zapamiętuje miejsce programu, w którym nadeszło zgłoszenie,
 - zapamiętuje stan swoich rejestrów
 - przechodzi do realizacji specjalnego programu zwanego programem obsługi przerwań (*ISR interrupt service routine*).
2. Program obsługi przerwania powinien zrealizować wymianę informacji z układem wejścia-wyjścia zgłaszającym gotowość.
3. Po zakończeniu wymiany procesor powraca do programu głównego i kontynuuje jego wykonywanie.

Źródła procedur obsługi przerwa (PAO)

Procedury obsługi przerwań pochodzą z 3 hierarchicznych źródeł

1. **BIOS płyty głównej** – tam znajdują się najprostsze wersje POP układów niezbędnych do startu komputera (magistrale systemowe, pamięci masowe, klawiatura, oraz ostatnio dodane USB)
2. **System operacyjny** - dostarcza w pełni funkcjonalne (teoretycznie) procedury obsługi wszystkich standardowych urządzeń.
3. **Sterowniki** - dostarczane przez producentów mogą zawierać POP najlepiej dopasowane do konkretnych urządzeń.



Płyta główna - układ przerwań

Układ wejścia-wyjścia generuje w odpowiedniej chwili sygnał gotowości do wymiany.

Procesor dysponuje jednym wejściem zgłoszenia przerwania, na które ten sygnał jest przekazywany.

Urządzeniem ,które ten sygnał przekazuje jest sterownik obsługi przerwań



Definicja:

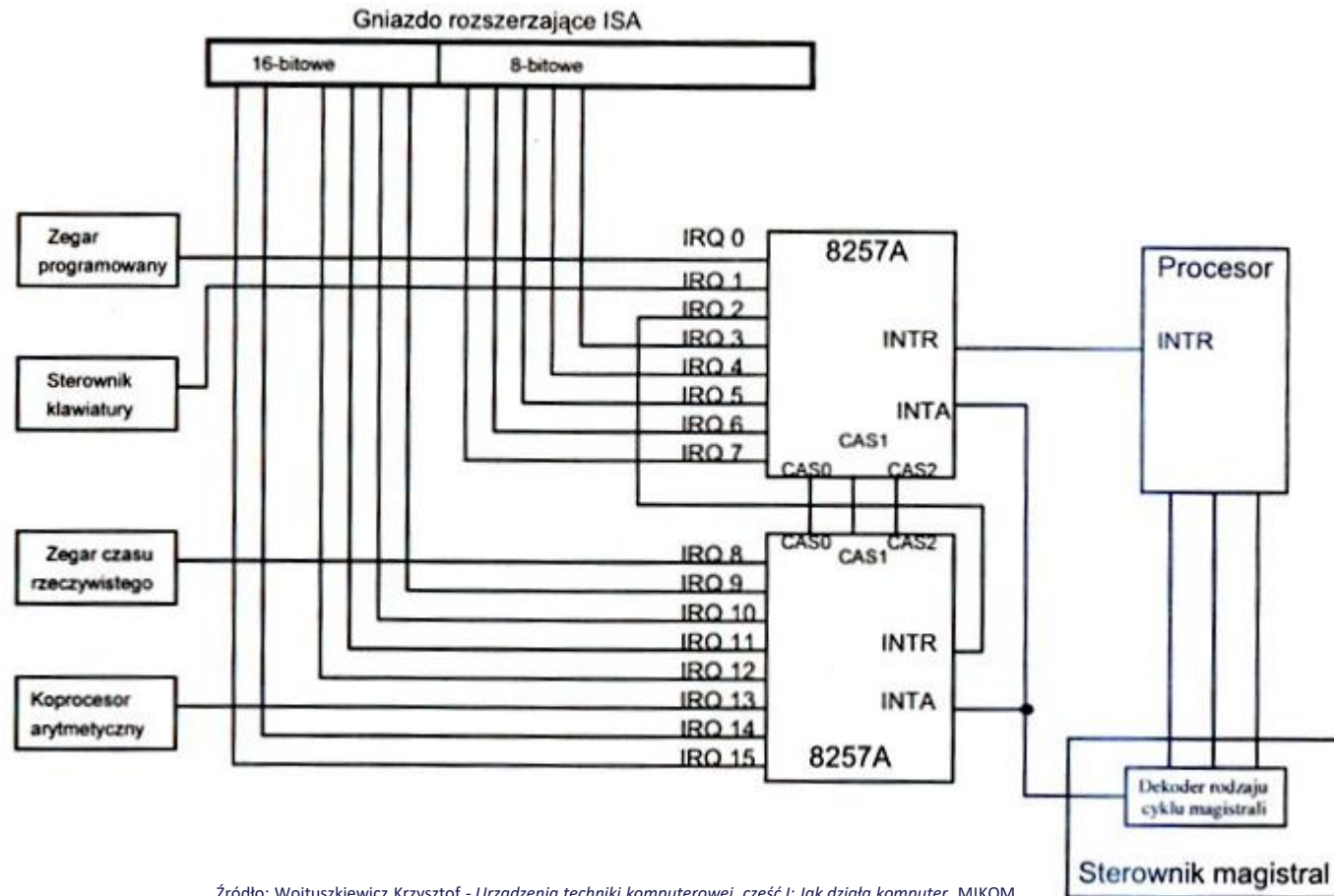
Urządzeń które mogą zgłosić przerwanie jest wiele. Ponieważ procesor ma tylko jedno wejście zgłoszenia przerwania musi istnieć układ pośredniczący – **sterownik przerwań**.

Zadania sterownika przerwań to:

1. **Pośredniczenie** w przyjmowaniu zgłoszeń przerwań.
2. **Przyjmowanie zgłoszeń** od wielu układów we/wy.
3. **Wybór przerwania** które zostanie obsłużone (w przypadku jednoczesnych zgłoszeń).
4. **Podanie do na magistralę adresową adresu** właściwej procedury obsługi przerwania.
5. **Wygenerowanie sygnału** zgłoszenia przerwania dla procesora.



Płyta główna - układ przerwań

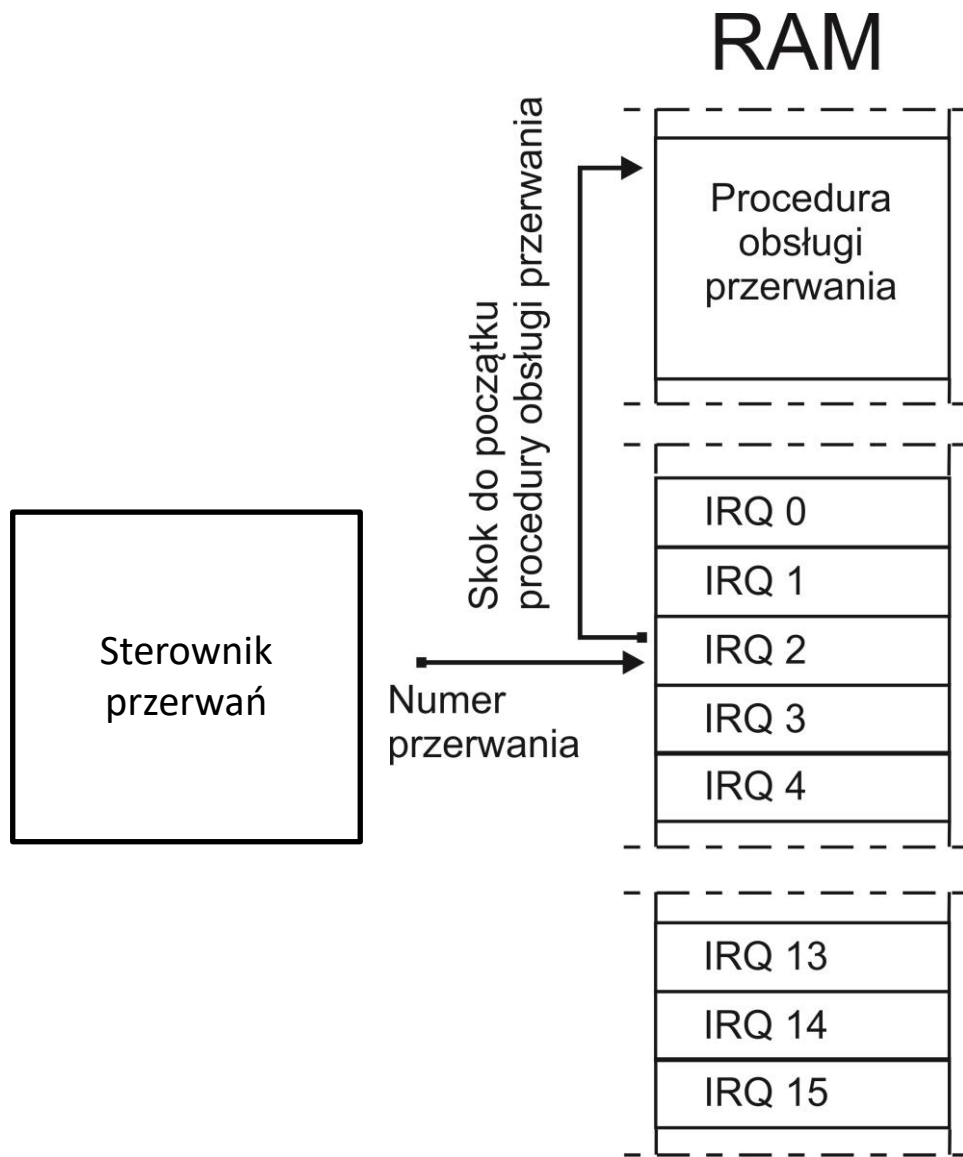


Źródło: Wojtuszkiewicz Krzysztof - *Urządzenia techniki komputerowej, część I: Jak działa komputer*, MIKOM,

Układ przerwań magistrali ISA zbudowany jest za pomocą 2 sterowników przerwań 8259A połączonych kaskadowo.



Tablica wektorów przerwań





Przerwania sprzętowe

Projektując system przerwań dla pierwszych komputerów PC większość przerwań zarezerwowano dla standartowych portów i sterowników, tylko cztery pozostawiono wolne dla kart rozszerzeń i urządzeń peryferyjnych.

Szybko okazało się, że 16 przerwań to za mało. Pojawiły się nowe magistrale (PCI, AGP, PCI-E), nowe typy kart rozszerzeń (karta dźwiękowa, sieciowa i inne).

Pierwsze komputery PC posiadały magistralę ISO oraz dwie obowiązkowe karty rozszerzeń - kartę graficzną i kartę Multi-IO, na której zamontowane były porty COM, LPT oraz sterowniki pamięci masowych

Ponieważ liczby przerwań nie można zwiększyć procedury obsługi przerwań pisane są tak, by mogły pracować kaskadowo. Procedura, która wywołana została jako pierwsza sprawdza, czy zgłoszenie pochodziło od urządzenia za które ona odpowiada. Jeżeli nie, przekazuje sterowanie kolejnej z procedur przypisanych do tego numeru przerwania. Dzięki temu do jednego numeru przerwania może być przypisanych wiele procedur obsługi, a co z tym idzie, wiele urządzeń.



Przerwania sprzętowe

Numer przerwania sprzętowego	Nazwa urządzenia	Numer pozycji w tablicy wektorów przerwań
IRQ0	Licznik 0	08h
IRQ1	Sterownik klawiatury	09h
IRQ2	Wejście kaskadowe sterownika Slave	0Ah
IRQ8	Zegar czasu rzeczywistego	70h
IRQ9	Wywołanie przerwania IRQ2	71h
IRQ10	Wolne	72h
IRQ11	Wolne	73h
IRQ12	Wolne	74h
IRQ13	Koprocesor arytmetyczny	75h
IRQ14	Sterownik dysku twardego	76h
IRQ15	Wolne	77h
IRQ3	COM2	0Bh
IRQ4	COM1	0Ch
IRQ5	LPT2	0Dh
IRQ6	Sterownik dysków elastycznych	0Eh
IRQ7	LPT1	0Fh



Podział tablicy wektorów przerwań – rodzaje przerwań

Numer pozycji	Rodzaj przerwania
0 ÷ 0Fh	Przerwania sprzętowe (XT+AT)
10 ÷ 1Fh	Przerwania BIOS
20 ÷ 33h	Przerwania DOS
34 ÷ 3Eh	Emulacja koprocatora arytmetycznego
40 ÷ 42h	Przerwania BIOS
43	Tablica znaków EGA, MCGA, VGA
44 ÷ 4Ah	Przerwania BIOS
50 ÷ 57h	Zarezerwowane dla systemów pracujących w trybie chronionym
5A ÷ 5Ch	Przerwania sieciowe
60 ÷ 66	Przerwania użytkownika
67	Sterownik LIM-EMS
70 ÷ 77	Przerwania sprzętowe (AT)
78 ÷ Ffh	Przerwania użytkownika



Wyjątki procesora 80386

Nazwa wyjątku	Numer pozycji w tablicy wektorów przerwań
Dzielenie przez zero	0
Praca krokowa lub pułapka	1
NMI	2
Pułapka	3
Przepełnienie	4
Przekroczenie wartości argumentu dla instrukcji BOUND	5
Niedozwolony kod	6
Brak koprocatora	7
Podwójny błąd	8
Przekroczenie adresu w segmencie przez koprocator	9
Nieprawidłowa zawartość TSS	0Ah
Brak segmentu w PAO	0Bh
Błąd segmentu stosu	0Ch
Ogólny błąd ochrony	0Dh
Błąd strony	0Eh
Zarezerwowane przez INTEL	0Fh
Błąd koprocatora	10h
Zarezerwowane przez INTEL	11÷1Fh

Sterowanie bezpośrednie i pośrednie

Sposób w jaki procesor
steruje przebiegiem operacji
we/wy



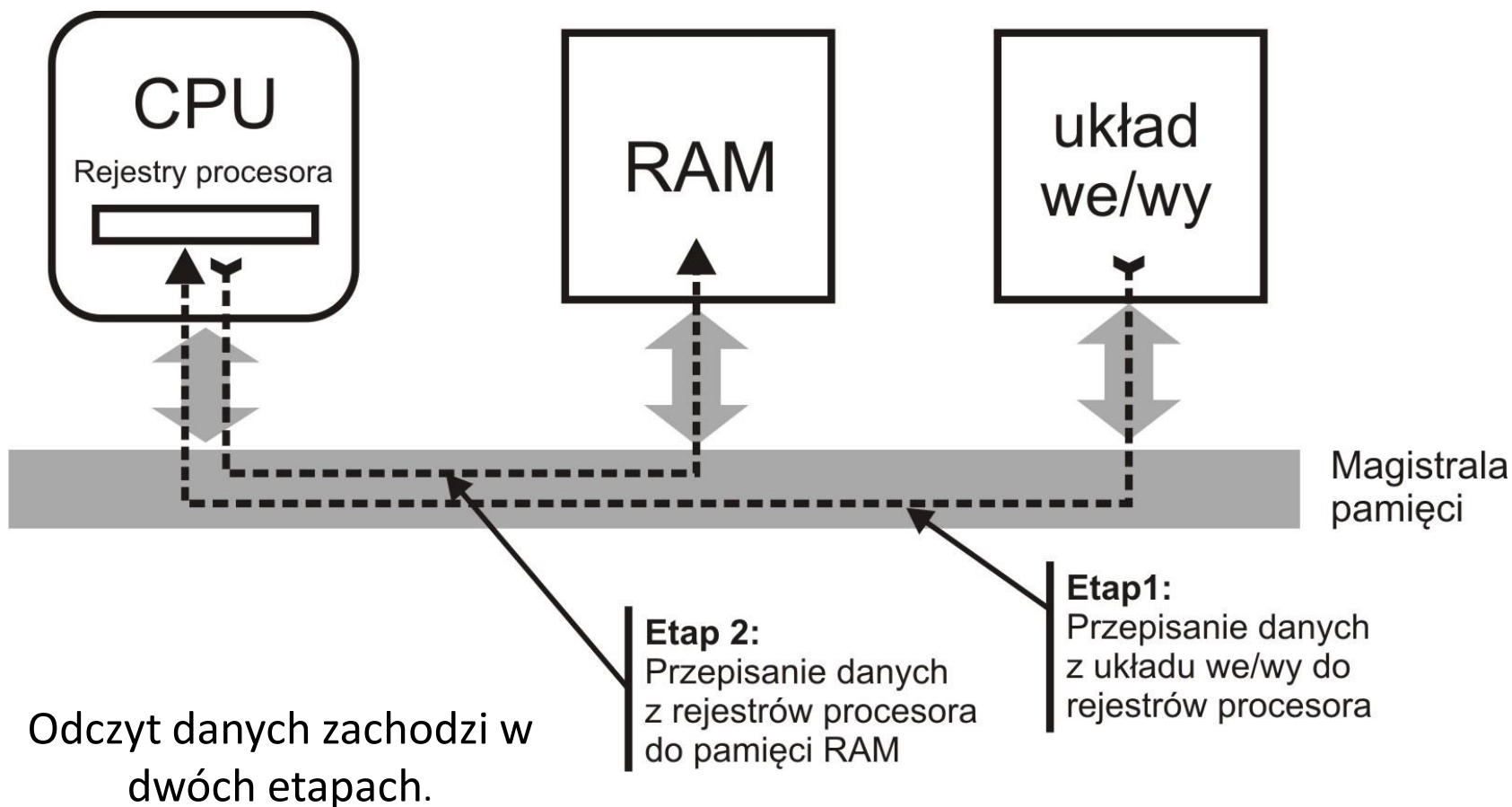
Operacje wejścia-wyjścia z bezpośrednim i pośrednim sterowaniem przez procesor

Oprócz wcześniej wymienionych istnieje jeszcze jeden podział operacji wejścia-wyjścia.

- ✓ Operacje we/wy mogą być od początku do końca sterowane przez procesor. Są to operacje bezpośrednie - z bezpośrednim sterowaniem przez procesor tzw. tryb **PIO** (*ang. Programmed Input Output*)
- ✓ Procesor może też zainicjować operację i przekazać jej kontynuowanie specjalizowanemu układowi. Są to operacje pośrednie - z pośrednim sterowaniem przez procesor tzw. tryb **DMA** (*ang. Direct Memory Access*). W tym trybie urządzenia mogą korzystać z pamięci operacyjnej RAM lub portów we/wy bezpośrednio – z pominięciem procesora.



Operacje wejścia-wyjścia z pośrednim sterowaniem przez procesor (PIO)



Operacje wejścia-wyjścia z pośrednim sterowaniem przez procesor (PIO)

Definicja:

Operacje wejścia-wyjścia **bezpośrednio sterowane** przez procesor to takie, w trakcie których wszystkie dane przechodzą przez rejestry procesora

Praca w trybie PIO wymaga dużego zaangażowania procesora.

Aby przenieść pomiędzy układem wejścia-wyjścia a RAM-em jedno słowo binarne, procesor musi wykonać aż dwa rozkazy. Problem ten jest szczególnie widoczny w przypadku pamięci masowych.

Odczyt pliku z dysku twardego pracującego w trybie PIO pochłania praktycznie całą moc obliczeniową procesora blokując wszystkie inne procesy działające w systemie.

Operacje wejścia-wyjścia z pośrednim sterowaniem przez procesor (DMA)

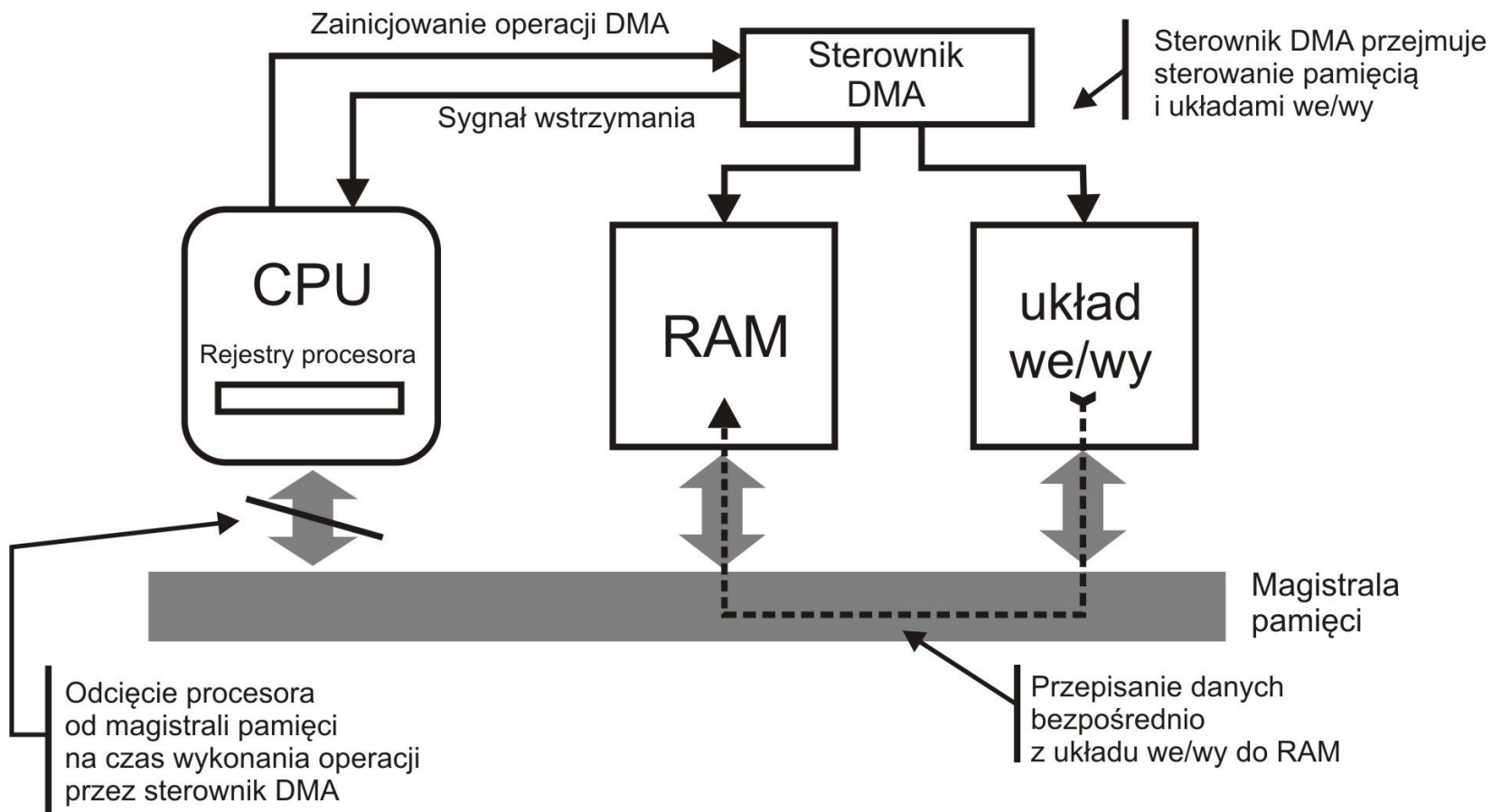
Definicja:

Bezpośrednim dostępem do pamięci nazywamy operację wejścia-wyjścia jedynie inicjowaną przez mikroprocesor, który przekazuje sterowanie jej realizacją specjalizowanemu układowi zwanemu sterownikiem DMA.

- ✓ Przy bezpośrednim dostępie do pamięci, zwanym operacją DMA, transmisja informacji przebiega pomiędzy układem wejścia-wyjścia a **wydzielonym obszarem buforowym w pamięci**.
- ✓ Przebieg operacji nadzoruje sterownik DMA, poprzez **generację wszystkich sygnałów sterujących i adresów** potrzebnych do realizacji wymiany.
- ✓ W tym celu sterownik DMA **przejmuje na czas wymiany informacji kontrolę nad magistralami**, stając się zarządcą magistral (*bus master*)

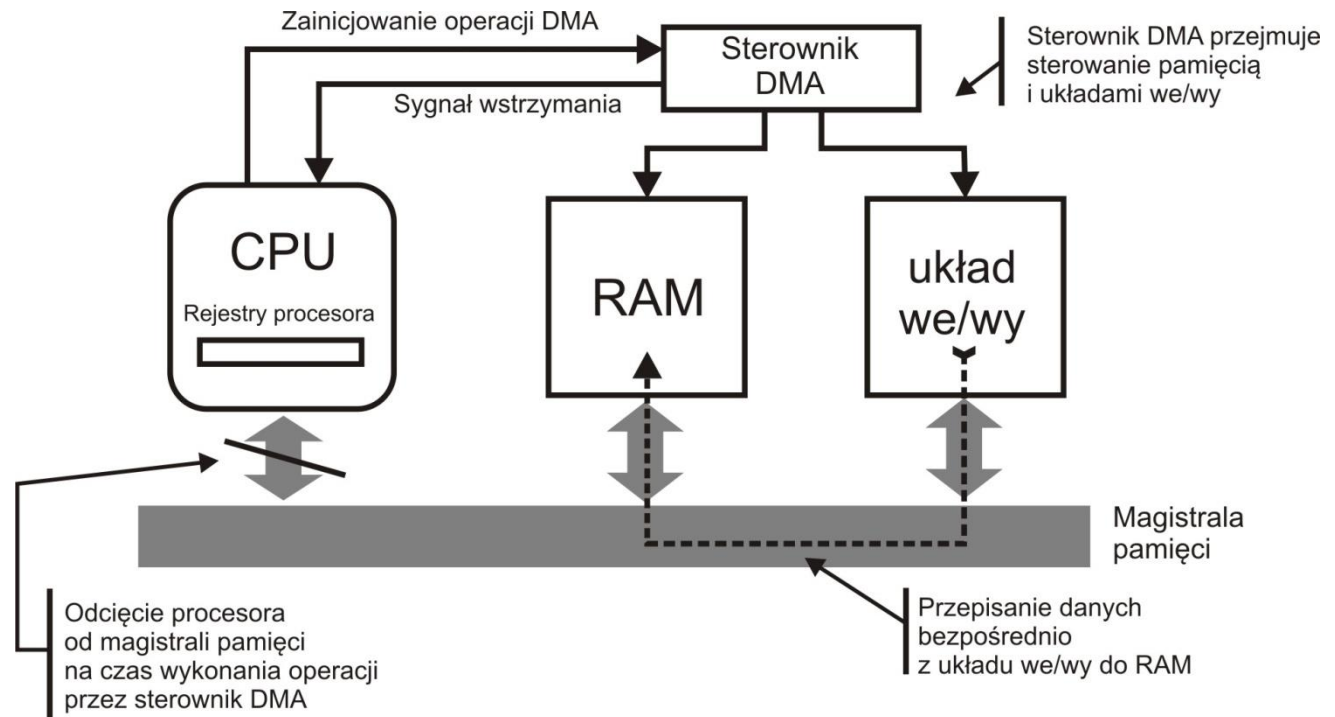


Operacje wejścia-wyjścia z pośrednim sterowaniem przez procesor (DMA)



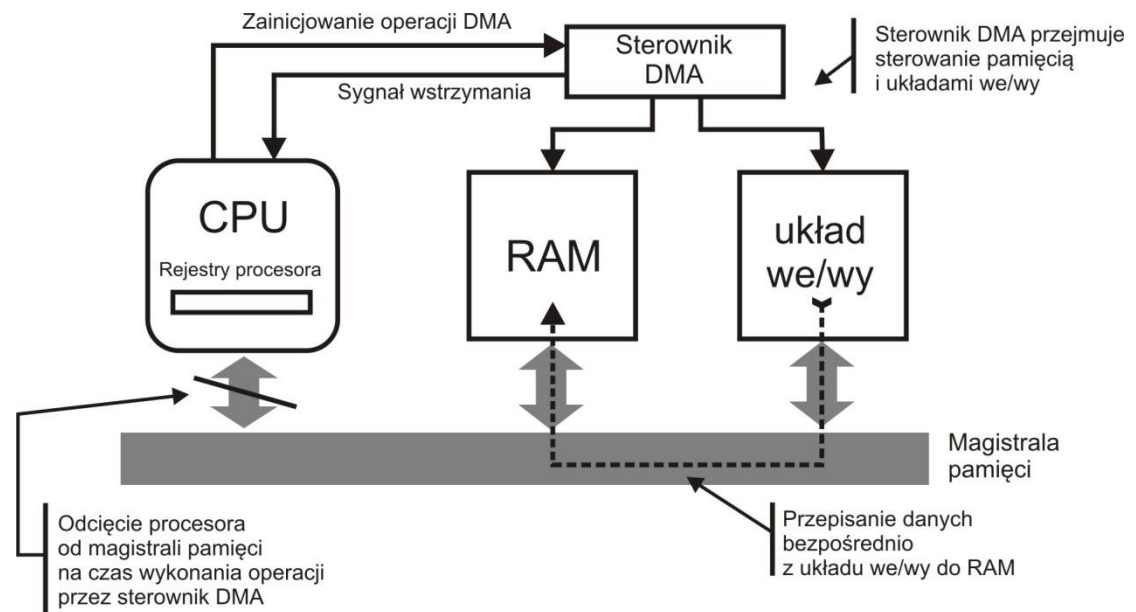
AB Operacje wejścia-wyjścia z pośrednim sterowaniem przez procesor (DMA)

1. **Żądanie przejęcia kontroli** nad magistralami jest zgłaszane do procesora za pomocą sygnału sterującego HOLD.
2. W odpowiedzi na ten sygnał procesor przechodzi w tak zwany **stan zawieszenia**, polegający na elektrycznym odseparowaniu się od magistral.



B Operacje wejścia-wyjścia z pośrednim sterowaniem przez procesor (DMA)

3. Przejście w stan zawieszenia jest sygnalizowane przez mikroprocesor stanem aktywnym na wyjściu HLDA (*hold acknowledge*). **Przejście w stan zawieszenia nie wymaga żadnych zmian stanu rejestrów procesora.**
4. Po zakończeniu transmisji (pojedynczego słowa lub bloku, w zależności od trybu realizacji operacji) **sterownik DMA zwraca mikroprocesorowi kontrolę** nad magistralami.



Operacje wejścia-wyjścia z pośrednim sterowaniem przez procesor (DMA)

W realizacji operacji DMA możemy wyróżnić trzy podstawowe etapy:

1. **Inicjalizacja operacji DMA** - przejście procesora w stan zawieszenia i przekazanie sterowania nad magistralami do sterownika DMA
2. **Realizacja operacji DMA**
3. **Zakończenie operacji** – przywrócenie normalnej pracy procesora

W trakcie trwania operacji we/wy w trybie DMA **procesor nie może wykonywać innych operacji** (nie ma dostępu do magistral, a więc i do RAM-u).

Jednak transfer danych zajmuje mniej czasu niż w trybie PIO. Wykonywana jest jedna operacja przesyłu każdej paczki danych zamiast dwóch i nie zachodzi konieczność każdorazowego zapisywania i odtwarzania stanów rejestrów procesora.

1. Metzger Piotr - *Anatomia PC*, wydanie XI, Helion 2007
2. Wojtuszkiewicz Krzysztof - *Urządzenia techniki komputerowej, część I: Jak działa komputer*, MIKOM, Warszawa 2000
3. Wojtuszkiewicz Krzysztof - *Urządzenia techniki komputerowej, część II: Urządzenia peryferyjne i interfejsy*, MIKOM, Warszawa 2000
4. Komorowski Witold - *Krótki kurs architektury i organizacji komputerów*, MIKOM Warszawa 2004
5. Gook Michael - *Interfejsy sprzętowe komputerów PC*, Helion, 2005

Dziękuję za uwagę



dr Artur Bartoszewski
Uniwersytet Radomski