



Computer Architecture Project

#CMP3010

Presented to:

Eng/Dina Tantawy

Team Members:

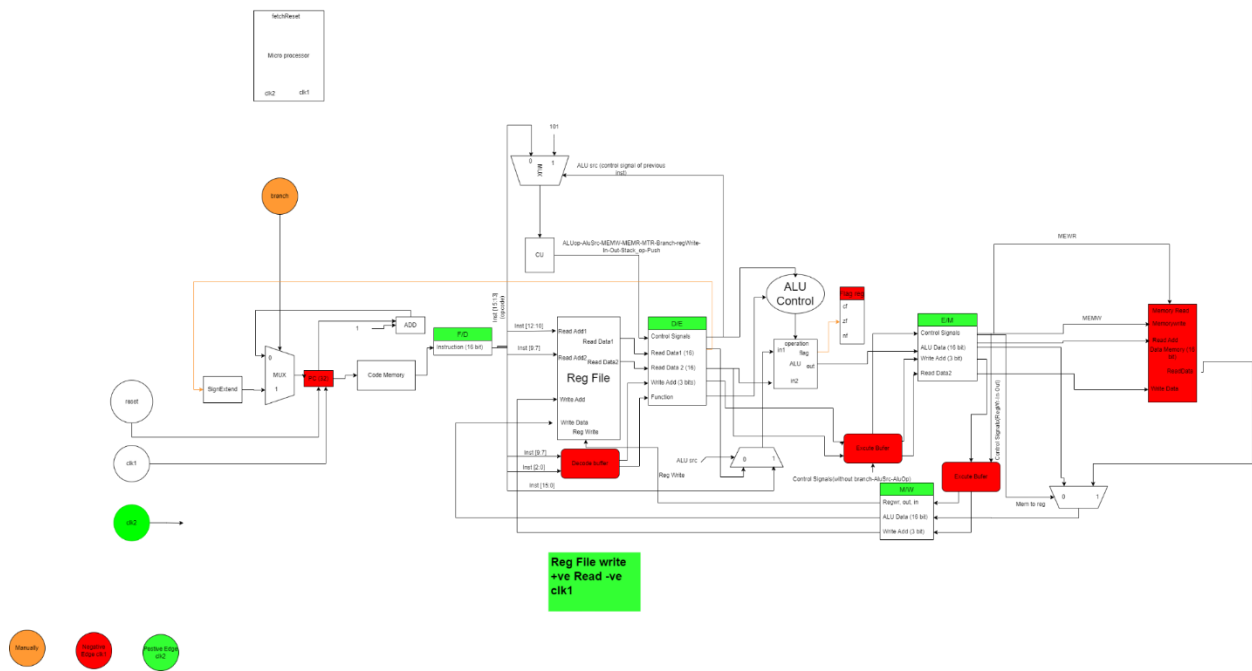
name	sec	BN
Ahmed Hosny Abdelrazik	1	2
Basma Hatem Elhoseny	1	17
Nour Ziad Almulhem	2	29
Yasmin Ghanem	2	38

Enjoy meeting our great processor 😊

- Instruction format of the processor design

	op 4 bits	rd 3 bits	rs 3 bits	shamt	funct 3 bits
	[15:12]	[11:9]	[8:6]	[4:3]	[2:0]
nop	0000	xxx	xxx	xxx	000
clrc	0001	xxx	xxx	xxx	000
setc	0001	xxx	xxx	xxx	001
not rd	0010	xxx	xxx	xxx	000
inc rd	0010	xxx	xxx	xxx	001
dec rd	0010	xxx	xxx	xxx	010
out rd	0011	xxx	xxx	xxx	000
in rd	0100	xxx	xxx	xxx	000
mov rs rd	0010	xxx	xxx	xxx	011
add rs rd	0010	xxx	xxx	xxx	100
sub rs rd	0010	xxx	xxx	xxx	101
and rs rd	0010	xxx	xxx	xxx	110
or rs rd	0010	xxx	xxx	xxx	111
shl rd imd	0101	xxx	xxx	xxx	000
shr rd imd	0101	xxx	xxx	xxx	001
		xxx	xxx	xxx	
push rs	0110	xxx	xxx	xxx	000
pop rd	0111	xxx	xxx	xxx	000
ldm rd imd	0101	xxx	xxx	xxx	010
ldd rs rd	1011	xxx	xxx	xxx	000
std rs rd	1100	xxx	xxx	xxx	000
jz rd	1000	xxx	xxx	xxx	000
jn rd	1000	xxx	xxx	xxx	001
jc rd	1000	xxx	xxx	xxx	010
jmp rd	1000	xxx	xxx	xxx	011
call rd	1001	xxx	xxx	xxx	000
RET	1010	xxx	xxx	xxx	000
RTI	1010	xxx	xxx	xxx	001

- Phase 1 design



<https://app.diagrams.net/>

