北京邮电大学 2021-2022 学年第二学期

学号

	期木考试试尟(A 吞)							
装	考试科目:数字逻辑与数字系统	考试时间: _120 分钟						
	网络空间安全学院级							

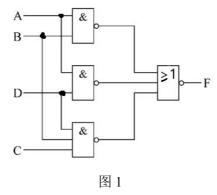
题号 总分 Part I Part II 得分

得分	评卷人

姓名

Part I 分析题 (50%) (每题 10 分, 共 50 分)

1、分析如图 1 所示的组合逻辑电路。



要求:

- (1) 写出输出逻辑表达式;
- (2) 将输出逻辑表达式化为最简与或式;
- (3) 列出真值表。

2、分析如图 2 所示的同步时序逻辑电路。

订

线

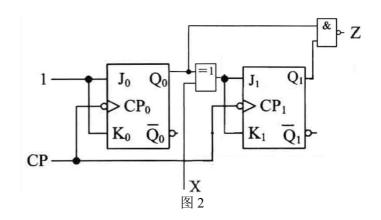
内

请

勿

答

颞



要求:

- (1) 写出电路的状态方程和输出方程;
- (2) 画出状态转移表和状态图;
- (3) 该电路是 Mealy 型电路还是 Moore 型电路?
- (4) 该电路的功能是什么?
- 3、分析如图 3 所示的用 PAL 实现的同步时序逻辑电路,要求:

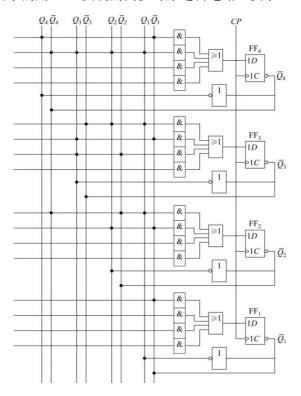


图 3

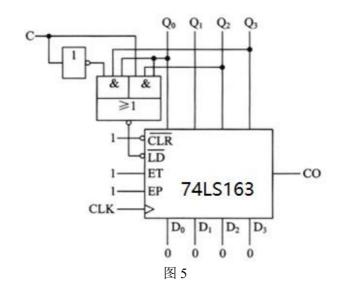
- (1) 写出各个触发器的驱动方程;
- (2) 写出各个触发器的状态方程;
- (3) 列出状态转移表;
- (4) 画出状态图;
- (5) 说出电路功能。
- 4、集成计数器 74LS163 功能表如图 4 所示,

74LS163功能表

EP	ET	LD	CLR	CLK	功能
1	1	1	1	1	计 数
\mathbf{X}	X	0	1	†	并行输入
0	1	1	1	X	保 持
1	0	1	1	X	保持 (RC=0)
\mathbf{X}	X	X	0	 	清零

图 4

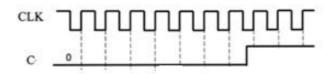
试分析图 5 所示利用 74LS163 实现的时序逻辑电路功能。



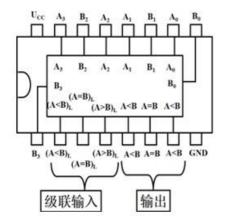
要求:

- (1) 写出 (1) 的表达式:
- (2) 画出 C=0 时电路的状态转换图,并说明此时电路的计数模值是多少?

- (3) 画出 C=1 时电路的状态转换图,并说明此时电路的计数模值是多少?
- (4) 给定 CLK 信号和输入信号 C 的波形,试画出相应 \overline{LD} 、 Q_0 、 Q_1 、 Q_2 、 Q_3 (设 初值为 Q_0) 时序波形图。



5、已知四位集成电路数值比较器 74LS85 的引脚图和功能表,如图 6 所示。

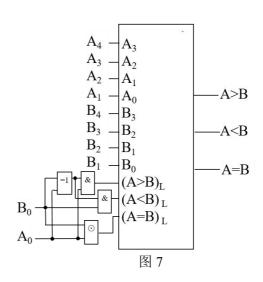


比较输入				级联输入			输出		
A_3 B_3	A_2 B_2	A_1 B_1	A_0 B_0	(A>B),	(A <b)< th=""><th>(A=B)</th><th>A > B</th><th>$A \le B$</th><th>A=B</th></b)<>	(A=B)	A > B	$A \le B$	A=B
$A_3 > B_3$	×	×	×	×	×	×	1	0	0
$A_3 \le B_3$	×	×	×	×	×	×	0	1	0
$A_3 = B_3$	$A_2 > B_2$	×	×	×	×	×	1	0	0
$A_3 = B_3$	$A_2 \le B_2$	×	×	×	×	×	0	1	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 > B_1$	×	×	×	×	1	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 \le B_1$	×	×	×	×	0	1	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 > B_0$	×	×	X	1	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 \le B_0$	×	\times	×	0	1	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	1	0	0	1	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1=B_1$	$A_0 = B_0$	0	1	0	0	1	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	0	1	- 0	-0	-1

图 6 数值比较器 74LS85 引脚图和功能表

分析如图 7 所示,利用 74LS85 实现的逻辑电路,要求:

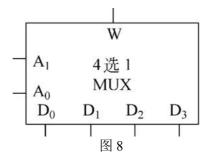
- (1) 写出 $(A < B)_L \setminus (A = B)_L \setminus (A > B)_L$ 三个级联输入端的表达式;
- (2) 说明图 7 所示电路实现的逻辑功能,写出分析理由。



得分	评卷人

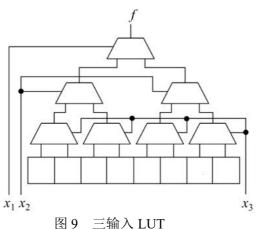
Part II 设计题 (50%) (每题 10 分, 共 50 分)

6、用如图 8 所示的 4 选 1 多路选择器实现逻辑函数: $F(A,B,C)=\sum m(2,3,5,6)$,请写出设计过程,并画出逻辑电路图(确定各引脚的连接)。



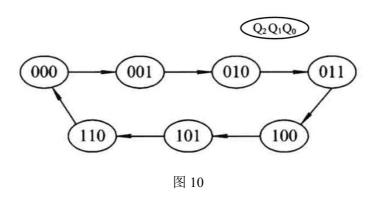
7、试用一个如图 9 所示的三输入 LUT 实现逻辑函数:

$$f = X_1 X_2 X_3 + \overline{X_1 X_2}$$

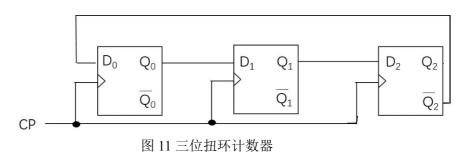


要求:

- (1) 列出函数 f 的真值表;
- (2) 确定图 9 中每一个相应存储单元的值。
- 8、用下降沿 D 触发器和必要的门电路设计一个 011 序列检测器。 要求:
- (1) 写出状态转移表、状态转换图、状态分配表;
- (2) 写出状态方程、输出方程和激励方程;
- (3) 画出逻辑电路图。
- 9、用上升沿触发的 JK 触发器和与非门设计一个状态转移图如图 10 所示的同步逻 辑电路,要求:
- (1) 给出状态转换表;
- (2) 写出驱动方程;
- (3) 画出逻辑电路图。



10、扭环计数器的结构特点是将最后一级触发器的反相输出端反馈到第一级触发器的输入端。以 D 触发器构成的三位扭环计数器电路为例,其反馈函数为 $D_0 = \overline{Q_2^n}$,逻辑电路图如图 11 所示。



N 位扭环型计数器的模最大是 2N,两个相邻状态只有一个变量不同。本题不考虑电路的自启动能力,设初始状态为 0。已知双向移位寄存器 74LS194 的引脚图和功能表,如图 12 所示,请用 74LS194 和必要的门电路设计实现模 8 扭环计数器。要求:

- (1) 画出状态转移图:
- (2) 写出设计过程, 画出采用 74LS194 和必要的门电路实现的逻辑电路图。

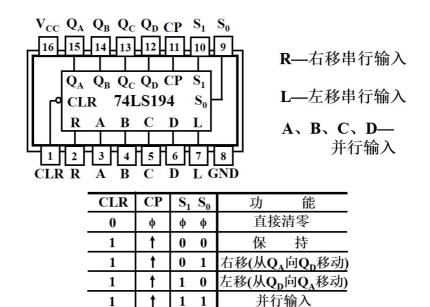


图 12 74LS194 的引脚图和功能表