

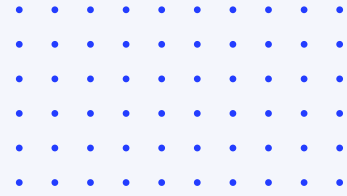
# MULTIPROCESSOR SYSTEM ON CHIP :

Robot Husky

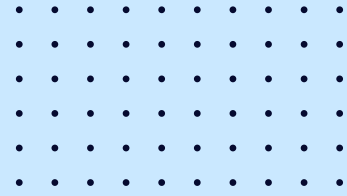
Groupe 1



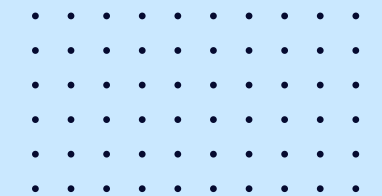
# Plan

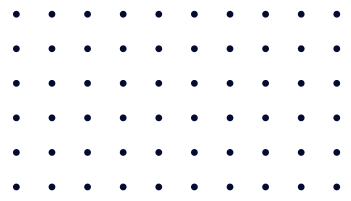


- 01 Introduction
- 02 Network on chip (NOC)
- 03 Implémentation sur Zynq – NOC 3x3
- 04 Multicoeur 3 cœurs : 1 ARM 2 Microblaze
- 05 Point d'avancement sur le logiciel embarqué



# Introduction

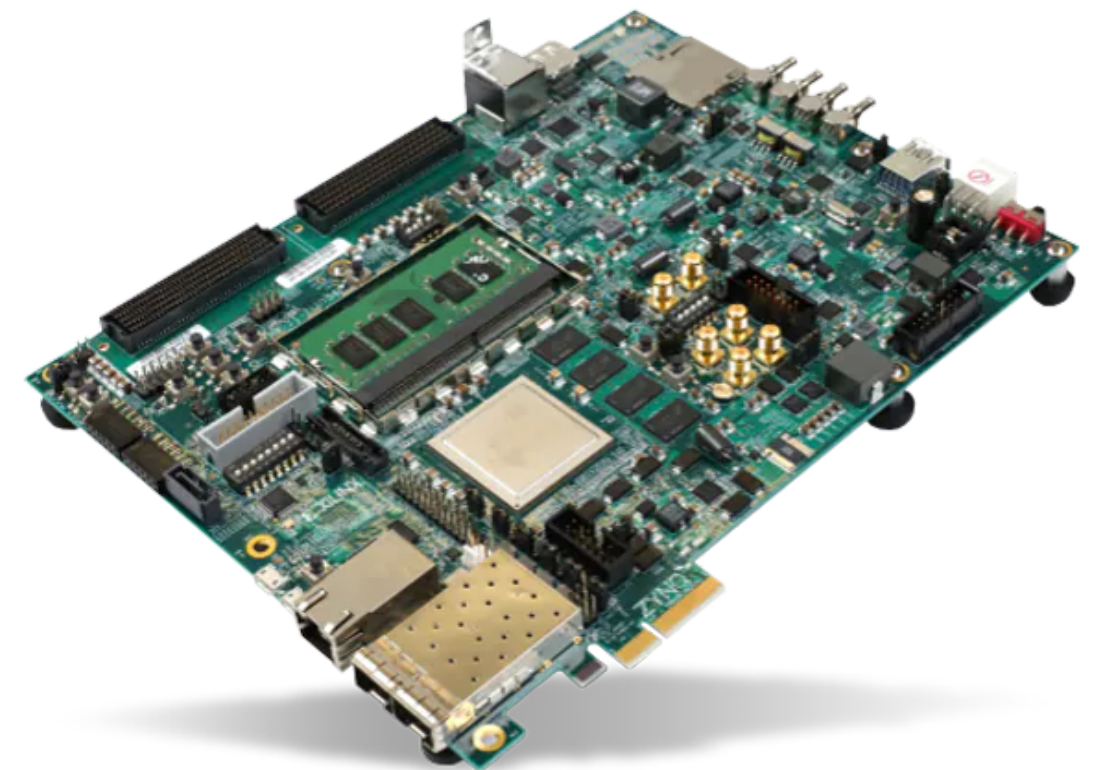


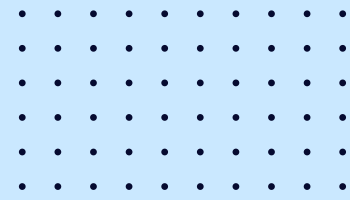


# Objectif

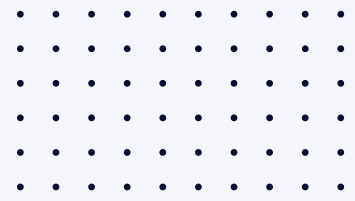
Dans ce projet de ROB307, on cherche à étudier et réaliser un MPSOC (Multiprocesors System on Chip) sur le circuit configurable FPGA XC7Z020 disponible sur Zedboard.

Notre but est d'exécuter plusieurs fonctions en même temps sur un robot Husky tout en évaluant l'aspect énergétique.





# Network on chip (NOC)



# Conception du NOC

## **Objectif :**

- Construire un design de base qui permet d'effectuer des traitements parallèles sur un ou plusieurs processeurs.

## **Principe :**

- Le protocole choisi pour la communication : AXI4
- Le cœur : AXI Crossbar

## **Les modes de connectivité :**

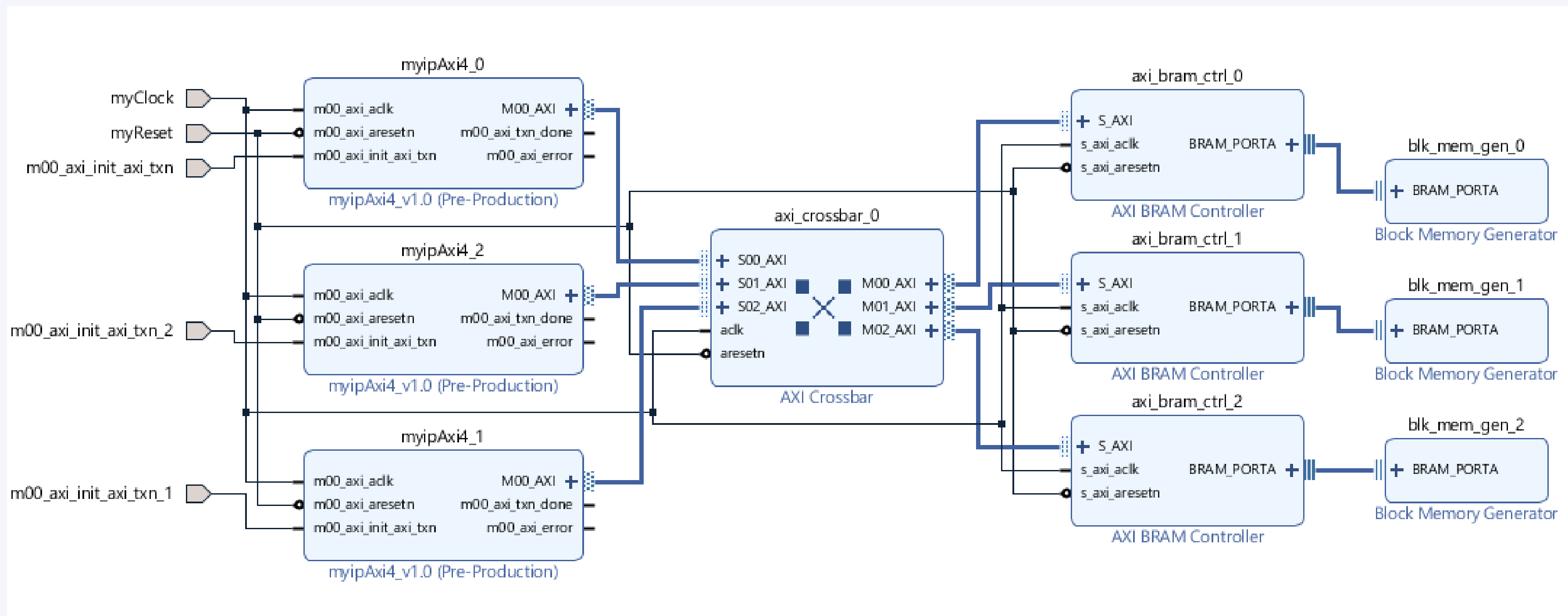
- Full Crossbar mode
- Shared Access Mode

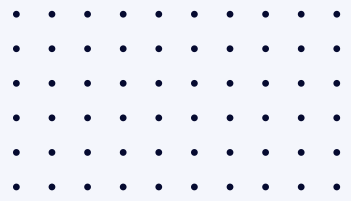
## **La génération des signaux :**

- Signaux décalés
- Signaux générés aux même instant



# Conception du NOC 3x3





# Simulation du NOC 3x3

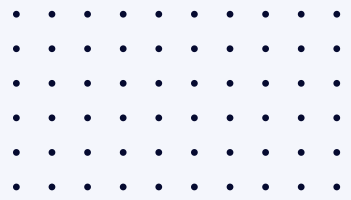
Deux modes de l'axi-crossbar :

- Crossbar : Chemins de traverse parallèles pour les canaux de données d'écriture et de données de lecture
- Shared-access : Données d'écriture partagées, données de lecture partagées et chemins d'adresse uniques partagés.

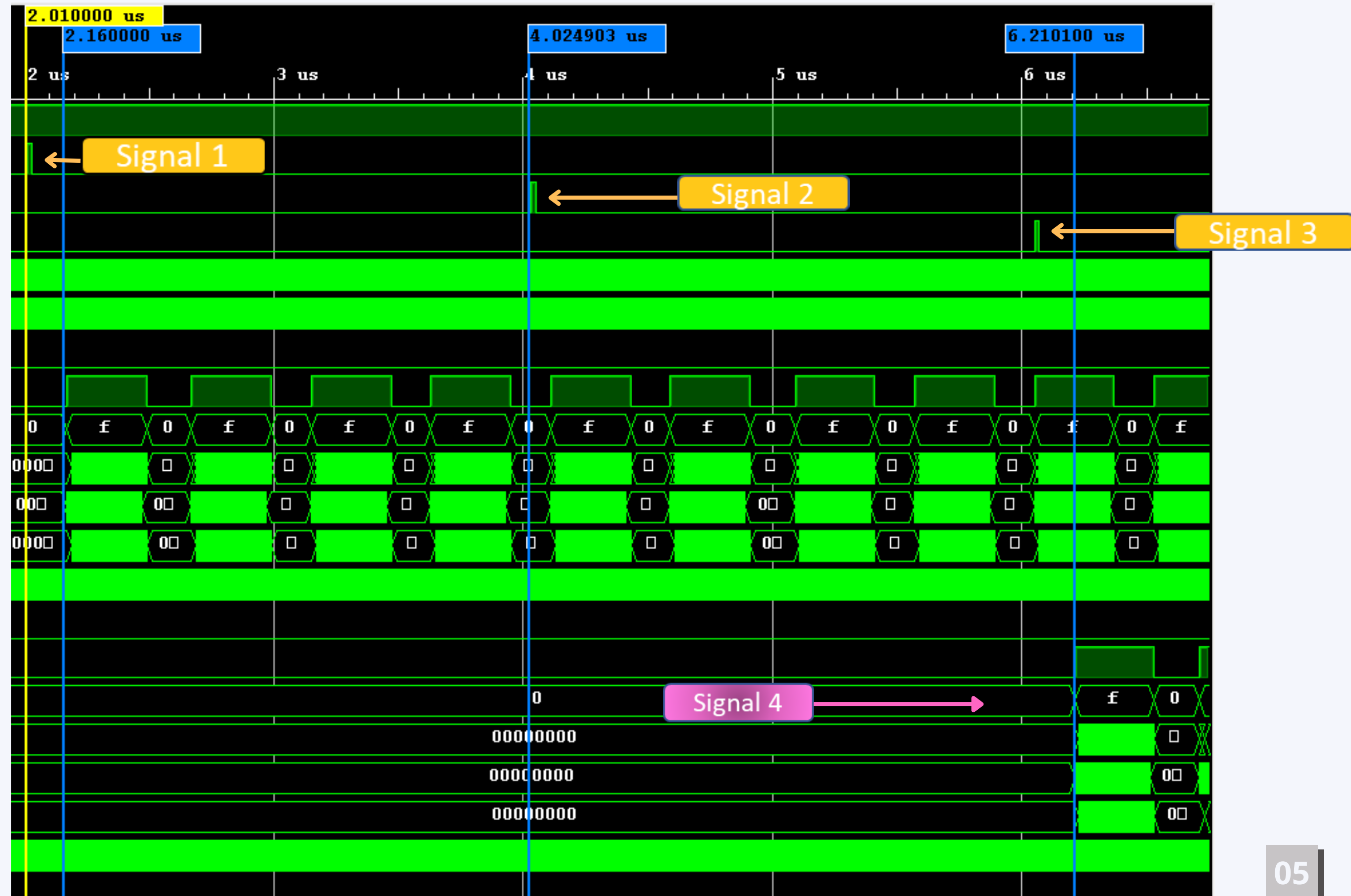
Deux types de signaux :

- Signaux décalés : les signaux de déclenchement sont décaler temporairement
- Signaux non décalés : les signaux de déclenchement de l'écriture sont lancer simultanément



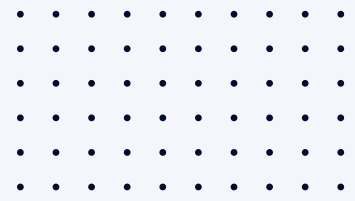


# Simulation du NOC 3x3



- Signal 1 :** signal d'initialisation de l'API 1
- Signal 2 :** signal d'initialisation de l'API 2
- Signal 3 :** signal d'initialisation de l'API 3
- Signal 4 :** signal de l'écriture sur la mémoire des données de l'API 1

Cas ou les 3 signaux sont décalés

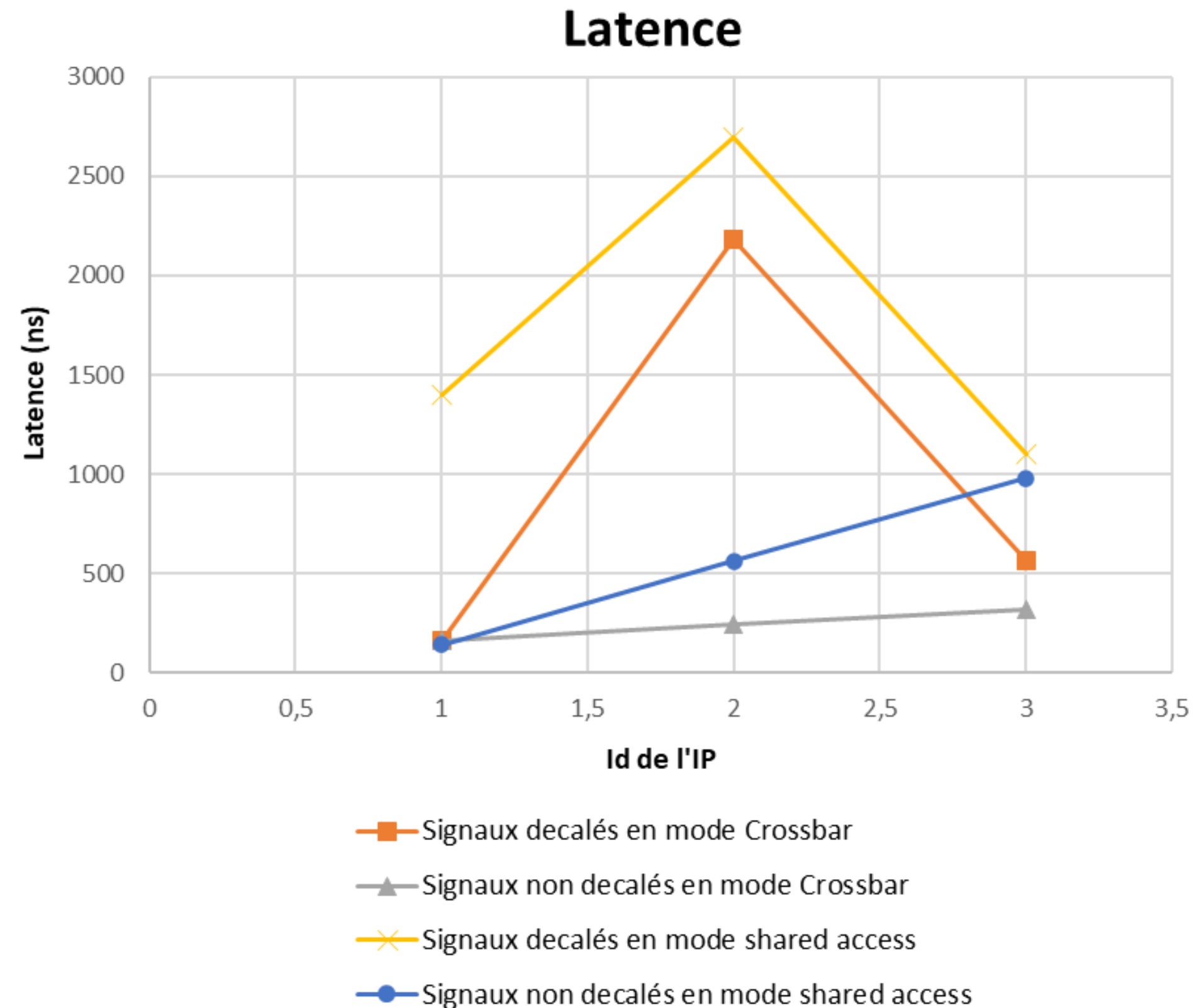


➡ Le mode shared access est le moins performant .

Les conflits d'accès pour ce mode font augmenter considérablement les latences.

➡ Théoriquement les signaux décalés sont plus performant par rapport aux signaux non décalés.

Mais pratiquement une distorsion est apparue au niveau de la latence de l'IP2.



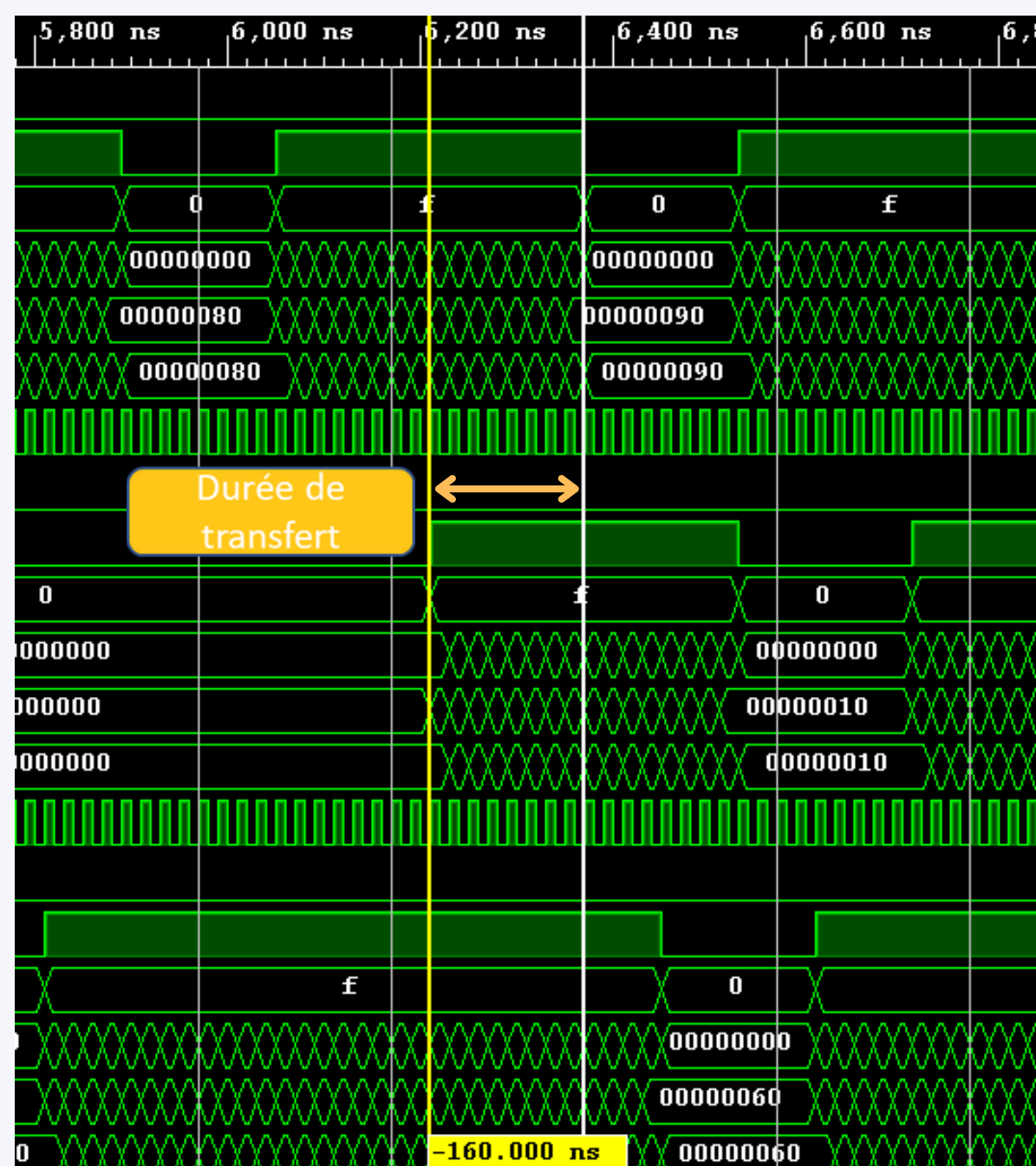


# Bande passante :

Ce calcule en divisant le poids des données transférées par la durée du transfert.

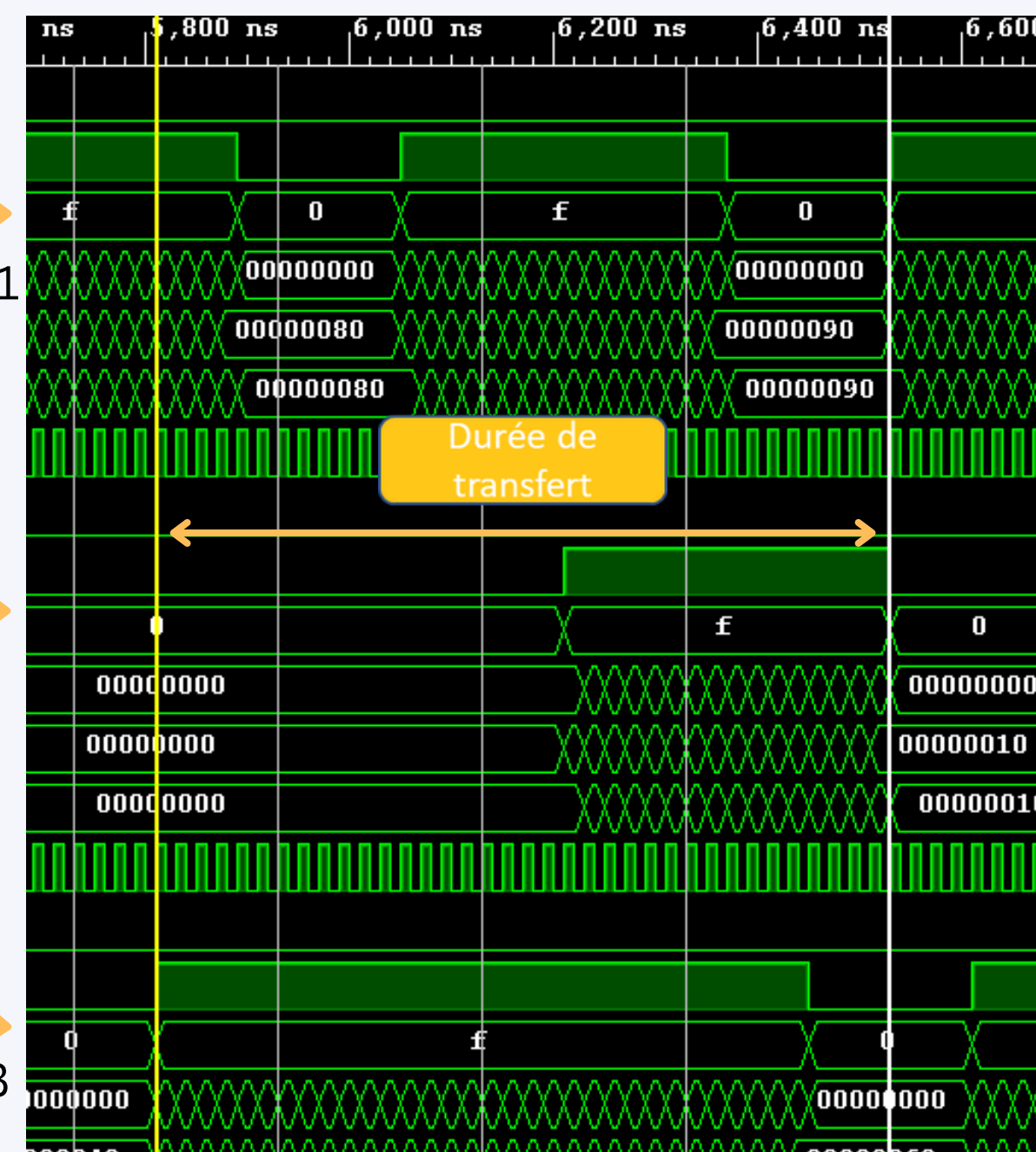
$$\text{Formule} = \frac{(32 \times 3)}{\text{la durée de transfert}}$$

Cas 1 : la durée de transfert = la durée pour laquelle les trois écritures sont simultanée.

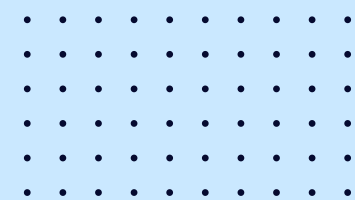


60 Mbit/s

Cas2 : la durée de transfert = la durée entre la première écriture et la dernière écriture

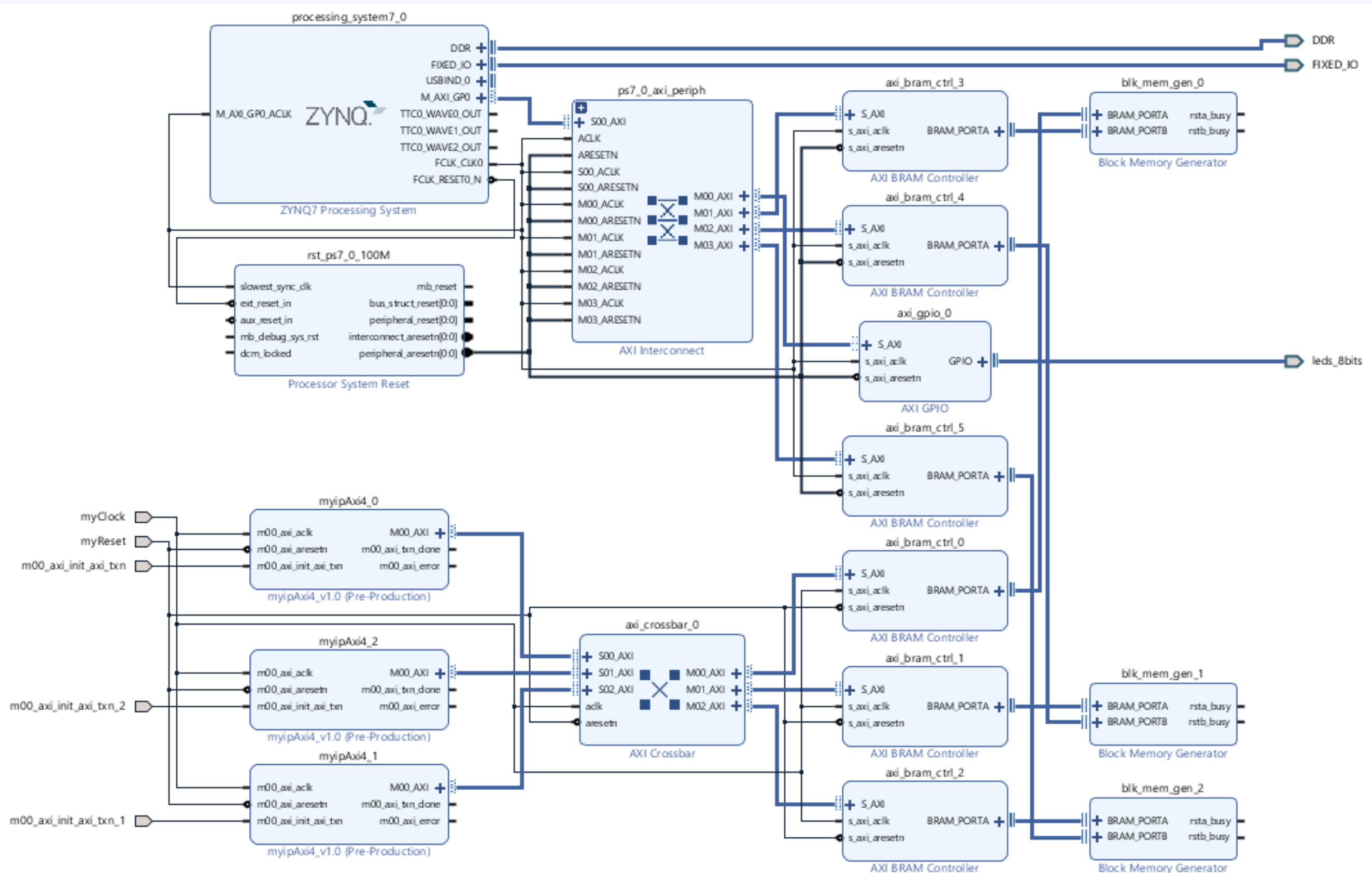


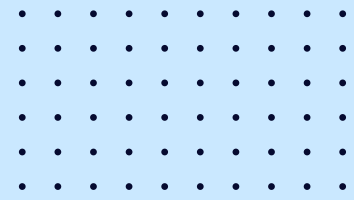
13 Mbit/s



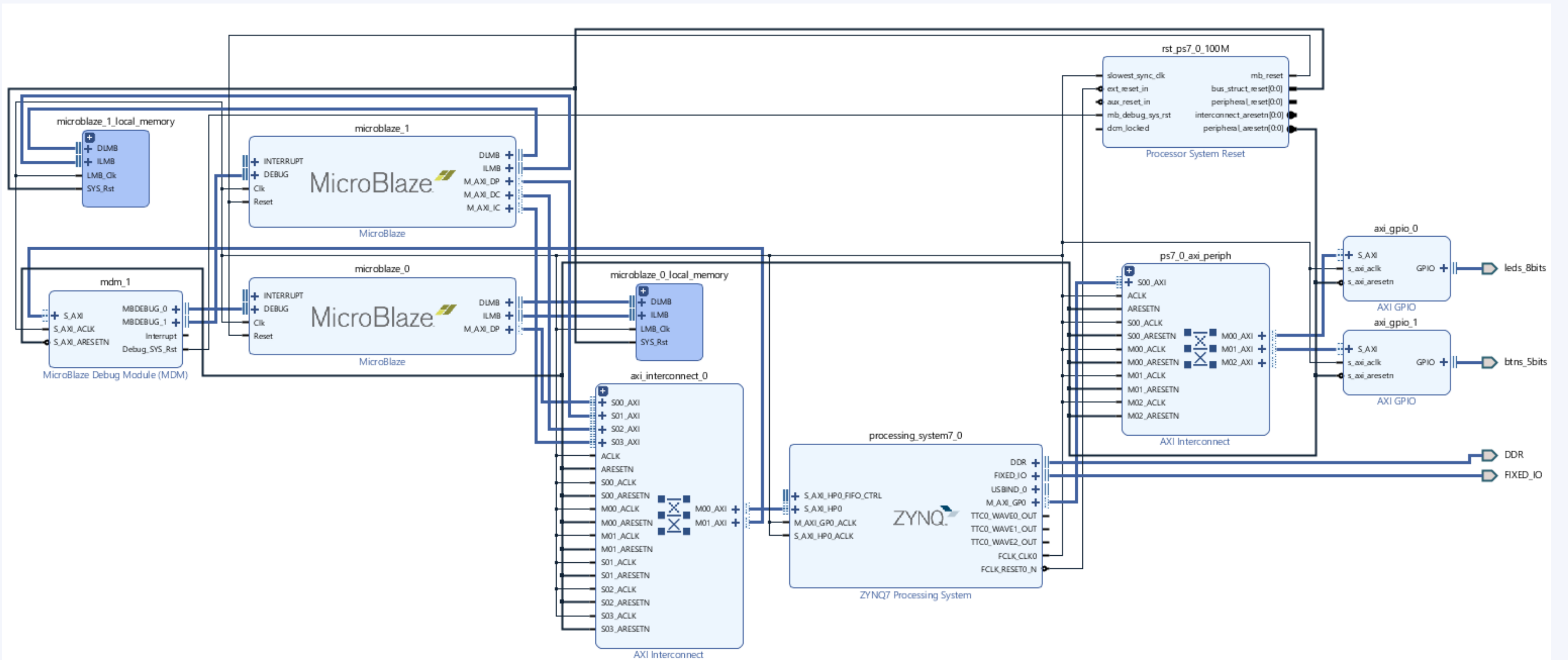
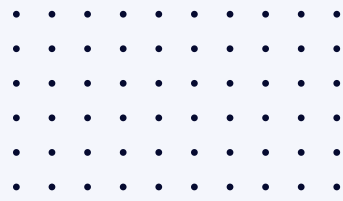
# **Implémentation sur Zynq - NOC 3x3**

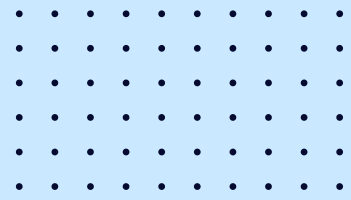
# Implémentation sur Zynq - NOC 3x3





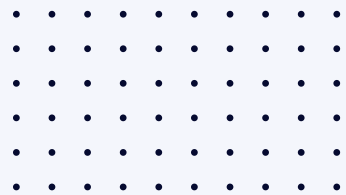
# **Multicoeur 3 cœurs : 1 ARM 2 Microblaze**





# **Point d'avancement sur le logiciel embarqué**





## Aspect Robotique

Implémentation d'un planificateur de trajectoire pour le robot Husky

- Sur simulateur RVIZ utilisant ROS
- Sur le robot réel

Implémentation d'un filtre d'estimation d'état

## Aspect IA

implémentation d'un algorithme pour détection d'objets



**Merci de votre  
attention**

