

# Procesadores de 64 bits

## IA-32 IA-64 AMD64

- **IA-32:** Tecnología Intel del 32 bits
- **Intel 64/EM64T:** Extensión Intel de 64 bits, compatible con 32 bits
- **AMD64:** Tecnología AMD de extensión 64 bits, compatible con 32 bits.
  
- **IA-64:** Tecnología Intel de 64 bits (Itanium) no compatible con 32.

# IA-32 IA-64 AMD64

## Microarchitecture History

### Architecture

Instruction set definition  
and compatibility

### Microarchitecture

Hardware implementation  
maintaining instruction  
set compatibility with  
high-level architecture

### Processors

Productized implementation  
of microarchitecture

examples:

EPIC<sup>1</sup> (*Itanium*<sup>®</sup>)

IA-32

IXA<sup>2</sup> (*Intel XScale*<sup>®</sup>)

P5

P6

Intel NetBurst<sup>®</sup>

Mobile

Intel<sup>®</sup> Pentium<sup>®</sup>

Intel<sup>®</sup> Pentium<sup>®</sup> Pro  
Intel<sup>®</sup> Pentium<sup>®</sup> II/III

Intel<sup>®</sup> Pentium<sup>®</sup> 4  
Intel<sup>®</sup> Pentium<sup>®</sup> D  
Intel<sup>®</sup> Xeon<sup>®</sup>

Intel<sup>®</sup> Pentium<sup>®</sup> M

1. EPIC (Explicitly Parallel Instruction Computing)

2. IXA (Intel<sup>®</sup> Internet Exchange Architecture)

# Set de instrucciones

- El set de instrucciones define la **Arquitectura**
- Por lo tanto define la **compatibilidad**
- IA-32: Para los Pentium, Celeron, Core Duo, Xeon y Core 2 Duo, etc
- Intel Xscale: Para los tipo ARM
- IA-64: Es el set de instrucciones para los Itanium (high end)

# Micro-Arquitecturas

- Define como se implementa el hardware
- Nuevas tecnologías
  - Multi-nucleos
  - Consumo de energía
  - Virtualización
  - Cache
  - FSB
  - Pipelines

# Micro-Arquitecturas y Procesadores

## ■ IA-32

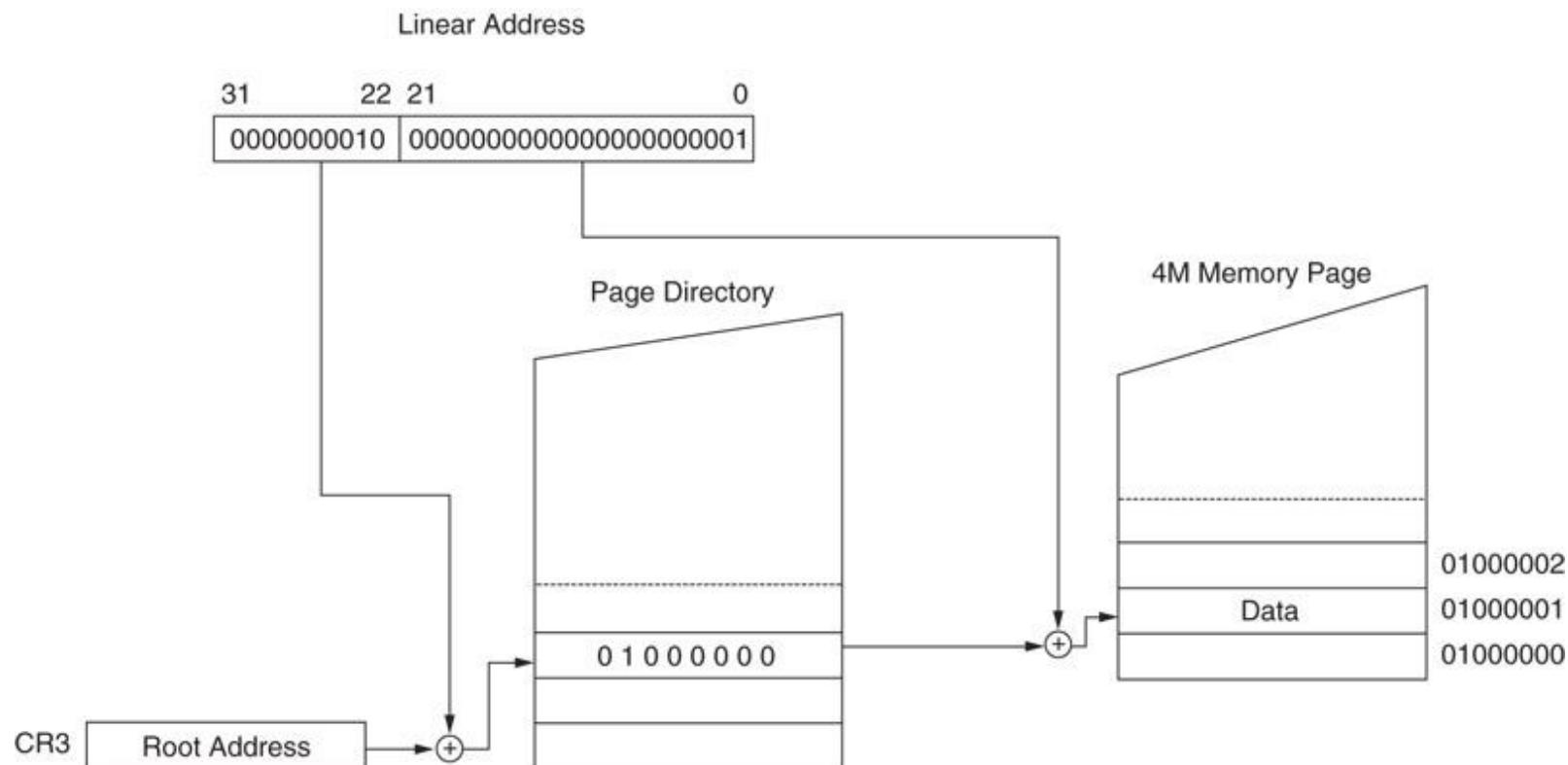
- P5
  - Pentium
- P6
  - Pentium Pro, Pentium II, Celeron, Pentium III
- NetBurst
  - Pentium IV, Xeon, Pentium IV HT, Pentium M
- Core
  - Core2Duo, Core2Quad Xeon, Quad Core
- Nehalem
  - Core i7

# Pentium

- El Pentium tiene 64 bits de bus de datos
- 32 bits de bus de direcciones
- Arquitectura Superescalar
  - Tiene 3 unidades de ejecución
    - Punto flotante
    - U-pipe
    - V-pipe
  - Podría ejecutar al mismo tiempo
    - FADD ST,ST(2)
    - MOV EAX,12h
    - MOV EBX,13h
  - Porque son instrucciones independientes

# Pentium - Página

- Puede manejar dos niveles
- Página de 4 MB
- Se setea con el bit PSE en el CR0



## Pentium Pro

- 36 líneas de bus de direcciones (64 G)
- 64 líneas de bus de datos
- Para acceder a +4Gb utiliza PAE (Physical Address Extension)
- Las tareas siguen viendo un máximo de 4GB.
- El sistema operativo tiene que proveer de un manejo de memoria para lograr utilizar los 64 Gb de direcciones físicas.

## Physical Address Extension

- Se habilita con el bit 5 del CR4 (PAE)
- El micro llega a 64 GB de memoria física
- Pero las direcciones virtuales siguen siendo de 32 bits
- Se agregan en las entradas del directorio y las tablas de paginas 24 bits para direccionar las paginas
- 16 M de paginas
- $16\text{ M} * 4\text{ KB} = 64\text{ GB}$

## Intel 64 / EM64T

- Extended Memory 64 Technology
  - Compite con AMD64
- 
- Direcciones virtuales de 64 bits
  - Direcciona 16 EB (exabytes)
  - Bus de direcciones puede llegar a 40 líneas (1 TB)
  - Registros de 64 bits (RAX, RCX, RIP)

## Intel 64 / EM64T

- Registros de 64 bits (RAX, RCX, RIP)
- Instrucción de direccionamiento a memoria de 64 bits
- ALU de 64 bits

# Intel 64 / EM64T

- Esta tecnología introduce un nuevo modo de funcionamiento: **IA-32e**, que tiene dos sub-modos:
  - **Modo compatibilidad con 32 bits** (Legacy Mode)
    - Similar a modo protegido de 32 bits
    - Para acceder +4GB usa PAE (Physical Adress Extension)
  - **Modo 64 bits** (Long Mode)
    - Utiliza direcciones de lógicas de 64 bits
    - Los operandos por default son de 32 bits (salvo que tengan prefijo REX)