18 Octobre

Processeurs vectoriels SIND = Single Tostmetin Multiple Boto CPU qui ent le copacité d'appliquer en une fois le même traitement à rene pronde quantité de données

Neltiprole veur - plusieur CPV dans le même Adiratau Dele mêmoire Centrale

Le momoire Centrole vote portogée. Multi-colus = on reproupe les processeurs dons un même circuit Colurs 2 occes ou sus (mémoire) est Commun. -> pluseus ordinateurs Connectés à un risear local grappes (clusters) Jemes (grid) -> via un réseau de grand dimension Cornectos

Periphetiques = tout a pui permet de Completer les fractions de l'ordinateur (clavier la somi, l'écron). en particulier, la mêmoire secondaire = stockage à long terme dispu SSD

Cemme la mimoire primoire, la mémoire Récondaire est de coupée en coses de touble Jine, pui out chocure un odresse.

PORTES LOGIQUES

Porte logique = circut électronique qui Col Gele un opérateur logique opérateurs: et, ou, mar, ou exclusif Voleurs: vnoi / favor 10

"Algébre Booléenne"

On peut êcrire une toble de vente pour chaque operateur. ET 00 XOR ab avb a b a Ab ab oxorb 00 0 0000 000 011 NOT -> inverseur a 17a a NAND 5 = 7 (0 15) 0 1 a NOR b = 7 (avb)

On va fixendes Voltages pour representer le 0 et le 1.

A l'ois de transton, on pout rédiser des ahouits qui colculent as operateurs.



Comment peut-on suploiter as pots logiques pour réalise de Cineuis de l'adinateen? a Additionnem on Commence 2 ème étope 1+1+1=11 1 1 0 1 DI Oa

On a sersin - d'un cincuit qui fait la pomme de 2 bits a et pui renvoir les e sits de Cette somme _s 1/2-add. - d'un cincuct qui fait la somme de 2 bits a, 5 et le report préadent et qui renvoire les 2 bits de Cette nomme _s add. Complet.

de 1/2-odditionnem got forste "report" "somme" 1) Toble de Vénite Sperafication du cinaut