Министерство образования и науки Российской Федерации

Федеральное государственное бюджетное образовательное учреждение высшего профессионального образования

“Санкт-Петербургский государственный политехнический университет”

Институт компьютерных наук и кибербезопасности

Высшая школа компьютерных технологий и информационных систем

**Отчёт по лабораторной работе №9**

по дисциплине “Языки описания аппаратных средств

вычислительных систем”

Выполнил студент группы 5130901/20102

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ Вагнер А.А.

Принял преподаватель

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ Федотов А.А.

“\_” \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ 2024 года

Санкт-Петербург

2024

Оглавление

[1. Задание labMS\_4 3](#_Toc182247341)

[1.1. Задание 3](#_Toc182247342)

[1.2. Подготовка 3](#_Toc182247343)

[1.3. Анализ содержимого модулей памяти 4](#_Toc182247344)

[1.4. Экспорт содержимого модуля памяти в файл 4](#_Toc182247345)

[1.5. Изменение содержимого памяти 6](#_Toc182247346)

[1.6. Interactive Debugging Commands 8](#_Toc182247347)

[1.7. Индивидуальное задание. 9](#_Toc182247348)

[1.8. Вывод 10](#_Toc182247349)

Список иллюстраций

[Рис. 1 - Установка точки останова 3](#_Toc182247350)

[Рис. 2 - Моделирование до точки останова. 4](#_Toc182247351)

[Рис. 3 - /ram\_tb/spram0/memвMemory Data. 4](#_Toc182247352)

[Рис. 4 - Окно Export Memory 5](#_Toc182247353)

[Рис. 5 - Содержимое экспортированного файла. 5](#_Toc182247354)

[Рис. 6 - Создание Relocatable Memory File. 6](#_Toc182247355)

[Рис. 7 - Содержание файла экспорта 6](#_Toc182247356)

[Рис. 8 - Загрузка экспортированного ранее файла в /spram1/mem. 7](#_Toc182247357)

[Рис. 9 - Результат импорта данных 7](#_Toc182247358)

[Рис. 10 - Окно Change Memory 8](#_Toc182247359)

[Рис. 11- Ячейка памяти с псевдослучайными числами 8](#_Toc182247360)

[Рис. 12 - Индивидуальное задание 9](#_Toc182247361)

[Рис. 13 - Содержимое памяти для инд. задания 9](#_Toc182247362)

[Рис. 14 - Результат моделирования 10](#_Toc182247363)

# 1. Задание labMS\_4

# 1.1. Задание

- Познакомиться с тем, как инициализировать и отображатьсодержимое модулей памяти

- Пакет ModelSim позволяет работать с модулями памяти (массивами), элементы которых могутиметь любой тип: reg, wire, Integer.

# 1.2. Подготовка

До задания содержимого и просмотра содержимого памяти необходимо подготовить библиотеку изагрузить тест в систему моделирования.

1. Задать рабочую папку C:\Intel\_trn\ModelSim\Lab\_MS4.
2. Создать рабочую папкуwork.
3. Выполнить компиляцию файлов Verilog в рабочей папке.
4. Загрузить модуль теста в систему моделирования.
5. Загрузить формат окна Wave.
6. Установить в тесте точку остановки.

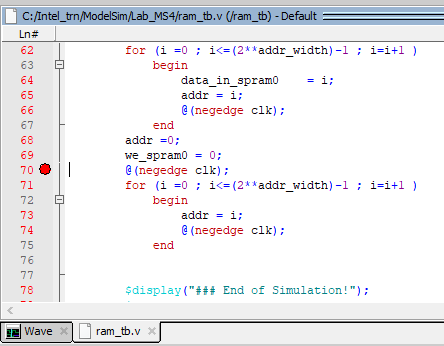


Рис. - Установка точки останова

1. Запустить моделирование до точки остановки.

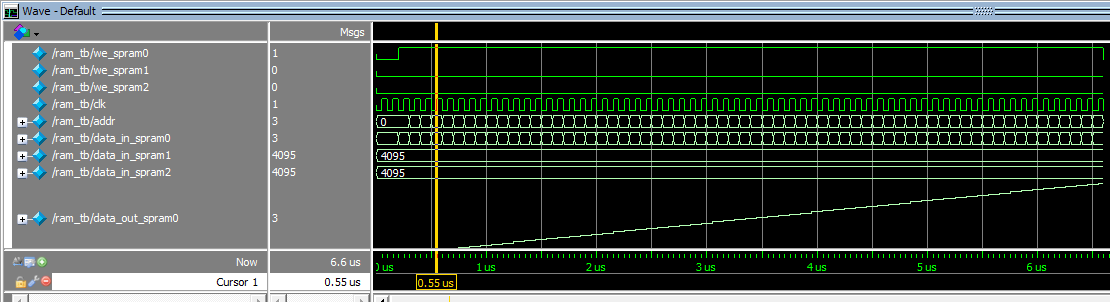


Рис. - Моделирование до точки останова.

# 1.3. Анализ содержимого модулей памяти

Во вкладке Memory List содержатся все экземпляры модулей памяти, отображается индексация, число и разрядность слов.

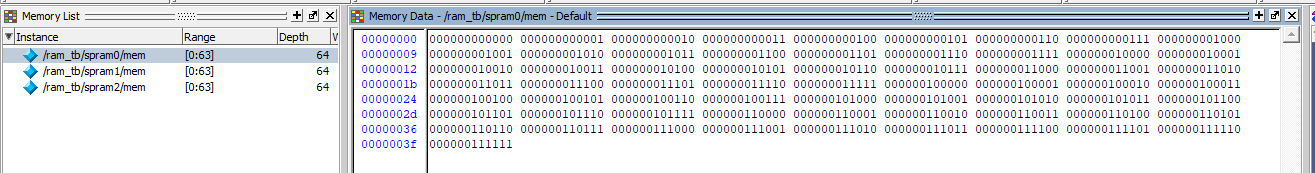


Рис. 3 - /ram\_tb/spram0/memвMemory Data.

Окно Memory Data позволяет менять систему счисления и кол-во слов на одной строке, позволяет переходить по определённому адресу, переходить по содержимому ячейки, делать замену содержимого ячеек.

# 1.4. Экспорт содержимого модуля памяти в файл

Содержимое модуля памяти можно экспортировать в файл, а затем импортировать данные из этого файла в модули памяти.

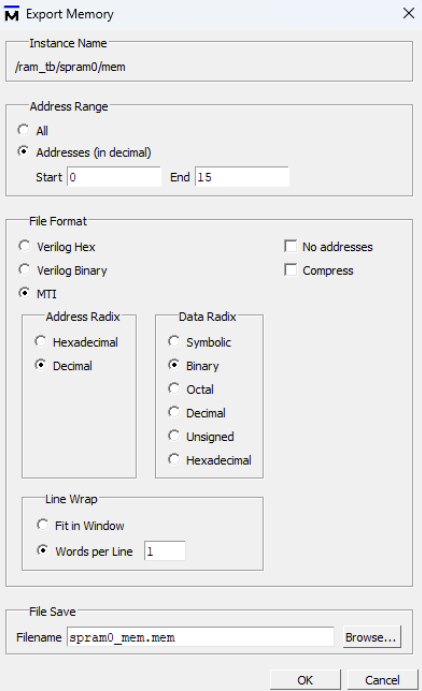


Рис. - Окно Export Memory

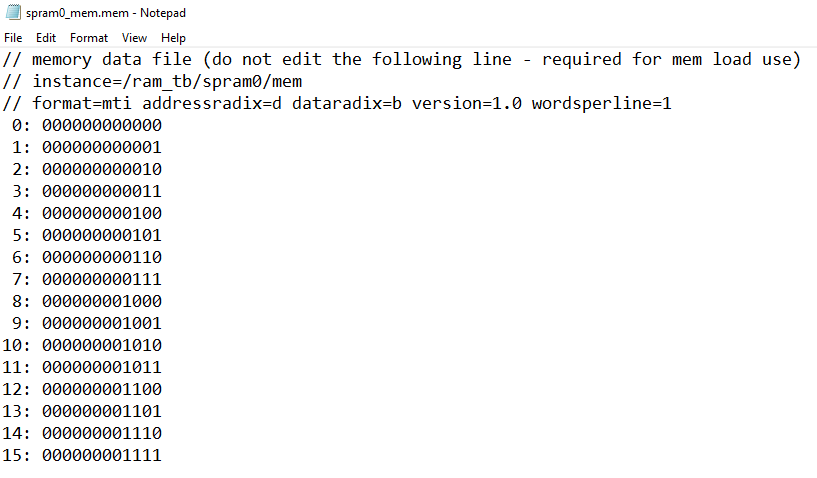


Рис. - Содержимое экспортированного файла.

Файл с содержимым памяти можно сохранить без адресов – т.е. как Relocatable memory file.

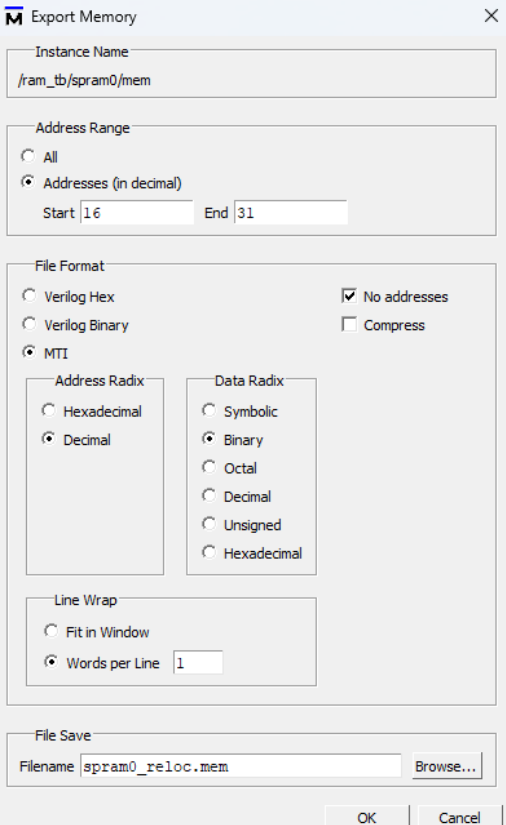


Рис. 6 - Создание Relocatable Memory File.

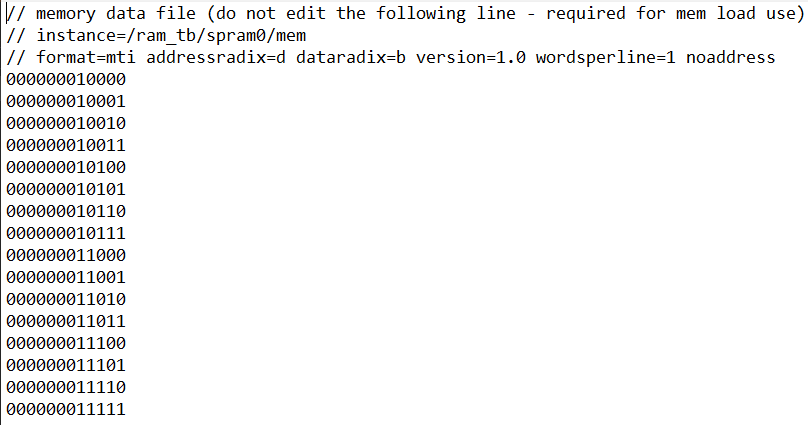


Рис. - Содержание файла экспорта

# 1.5. Изменение содержимого памяти

В пакете ModelSim изменить содержимое модуля памяти можно одним из двух методом: импортировать набор данных, шаблон заполнения элементов памяти.

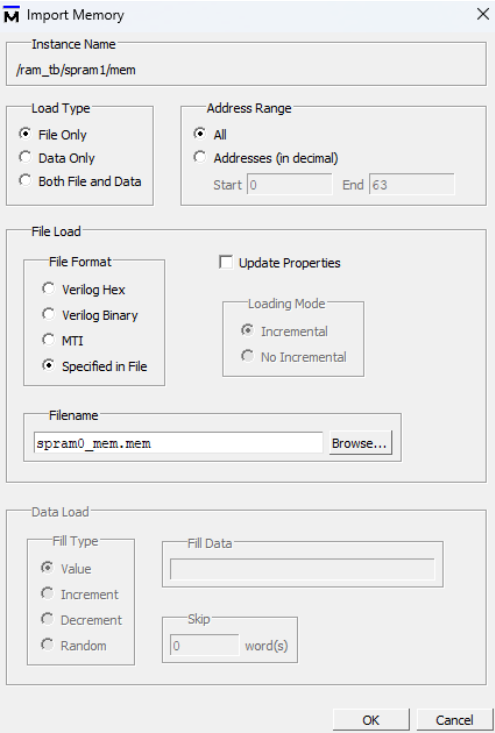


Рис. - Загрузка экспортированного ранее файла в /spram1/mem.

Т.к. количество адресов у модулей памяти не совпадает, то в модуле /ram\_tb/spram1/mem обновятся ячейки с 0 по 15.

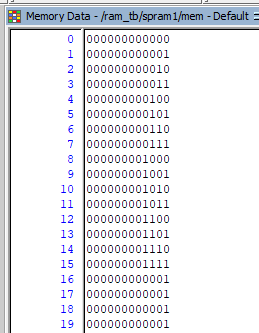


Рис. - Результат импорта данных

# 1.6. Interactive Debugging Commands

Откроем /spram2/memи изменим содержимое части ячеек используя псевдослучайный генератор.

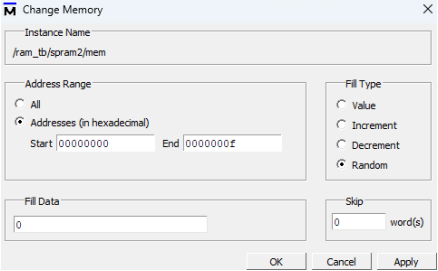


Рис. - Окно Change Memory

Изображение выглядит как текст, снимок экрана, программное обеспечение

Автоматически созданное описание

Рис. - Ячейка памяти с псевдослучайными числами

# 1.7. Индивидуальное задание.

Требуется изменить содержимое модуля памяти так, чтобы изображение в Waveformе было примерно похоже на данное изображение.

Изображение выглядит как линия, диаграмма, График, оригами

Автоматически созданное описание

Рис. - Индивидуальное задание

Изображение выглядит как текст, снимок экрана

Автоматически созданное описание

Рис. - Содержимое памяти для инд. задания

Изображение выглядит как снимок экрана, линия, текст, График

Автоматически созданное описание

Рис. - Результат моделирования

Результат соответствует спецификации, задание выполнен успешно.

# 1.8. Вывод

Во время лабораторной работы изучались приемы работы с памятью в среде ModelSim. Были освоены такие задачи, как интерактивное редактирование данных в памяти, их экспорт и импорт, а также применение различных схем заполнения. Эти умения способствуют более эффективной отладке и проверке проектов с модулями памяти, позволяя контролировать и изменять их состояние на разных этапах симуляции. Полученные знания закреплены на практике в рамках индивидуального задания, где требовалось сформировать заданный выходной сигнал путем специфического заполнения памяти.