

<b>ĐẠI HỌC ĐÀ NẴNG</b> <b>TRƯỜNG ĐẠI HỌC CÔNG NGHỆ THÔNG TIN</b> <b>VÀ TRUYỀN THÔNG VIỆT - HÀN</b>	<b>CỘNG HÒA XÃ HỘI CHỦ NGHĨA VIỆT NAM</b> <b>Độc lập - Tự do - Hạnh phúc</b>
--	---

## CHƯƠNG TRÌNH GIÁO DỤC ĐẠI HỌC

Trình độ đào tạo: Đại học  
Chuyên ngành:

Ngành: Công nghệ thông tin, CE Mã số:

## ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN

### 1. Thông tin chung về học phần

<b>1.1.</b> Mã học phần:	<b>1.2.</b> Tên học phần: Kiến trúc máy tính
<b>1.3.</b> Ký hiệu học phần:	<b>1.4.</b> Tên tiếng Anh: Computer Architecture
<b>1.5.</b> Số tín chỉ:	2 tín chỉ
<b>1.6.</b> Phân bố thời gian:	
- Lý thuyết:	2 tín chỉ (60 tiết)
- Bài tập/Thảo luận:	
- Thực hành/Thí nghiệm:	
- Tự học:	60 tiết
<b>1.7.</b> Các giảng viên phụ trách học phần:	
- Giảng viên phụ trách chính:	ThS. Trần Thu Thủy
- Danh sách giảng viên cùng giảng dạy:	TS. Nguyễn Vũ Anh Quang; TS. Nguyễn Hà Huy Cường; TS. Dương Hữu Ái; TS. Phan Thị Lan Anh; ThS. Phan Thị Quỳnh Hương; ThS. Nguyễn Thị Huyền Trang; ThS. Trần Thu Thủy.
- Bộ môn phụ trách giảng dạy:	Khoa Kỹ thuật máy tính và điện tử
<b>1.8.</b> Điều kiện tham gia học phần:	
- Học phần tiên quyết:	
- Học phần học trước:	Tin đại cương
- Học phần song hành:	
<b>1.9</b> Loại học phần:	<input checked="" type="checkbox"/> Bắt buộc <input type="checkbox"/> Tự chọn bắt buộc <input type="checkbox"/> Tự chọn tự do

1.10	<b>Thuộc khối kiến thức</b>	<input type="checkbox"/> Toán và KHTN <input type="checkbox"/> Kiến thức chung <input type="checkbox"/> Kiến thức Cơ sở ngành <input type="checkbox"/> Kiến thức Chuyên ngành <input type="checkbox"/> Thực tập <input type="checkbox"/> Đồ án tốt nghiệp/Luận văn
------	-----------------------------	---

## 2. Mục tiêu học phần

### II.1. Mục tiêu chung

Nội dung của học phần tập trung vào việc tìm hiểu cấu trúc, nguyên lý hoạt động của các thành phần chính cấu thành nên máy tính như: CPU, RAM, thiết bị nhập xuất,... Cách thức xử lý và thực thi một chương trình xảy ra trong máy tính. Tập lệnh và ngôn ngữ lập trình Assembly.

### II.2. Mục tiêu cụ thể

#### II.2.1. *Về kiến thức*

- Cung cấp cho sinh viên các khái niệm tổng quan về kiến trúc và tổ chức máy tính; Các thành phần chính của máy tính và kiến trúc các hệ thống bus; Các khái niệm, kiến trúc của bộ nhớ chính, bộ nhớ cache và các thiết bị lưu trữ dữ liệu; Tập lệnh và các phương thức truy cập dữ liệu trong bộ nhớ, ngôn ngữ Assembly; Tổ chức và các chức năng của bộ vi xử lý CPU.

#### II.2.2. *Về kỹ năng*

- Rèn luyện cho sinh viên các kỹ năng giải quyết vấn đề, tư duy logic, giao tiếp và tự học.

#### II.2.3. *Về thái độ*

- Giúp sinh viên phát triển được thái độ tốt, có ý thức chủ động, trách nhiệm và tôn trọng lẫn nhau trong học tập.

### II.3. Mô tả tóm tắt học phần

## 3. Chuẩn đầu ra của học phần

Học xong học phần, sinh viên có khả năng:

Số TT	Ký hiệu CDR học phần (CLO)	Chuẩn đầu ra học phần (CLOs)	Nhận thức	Kỹ năng	Mức tự chủ và chịu trách nhiệm
1	CLO1	Hiểu được kiến thức tổng quan về kiến trúc máy tính	Nhớ Hiểu	Thao tác, chuẩn hóa	Tiếp nhận.
2	CLO2	Nắm vững kiến thức cơ bản bộ nhớ, CPU, I/O, Assembler	Áp dụng	Thao tác, chuẩn hóa	Đáp ứng
3	CLO3	Áp dụng kiến thức để giải quyết các bài toán xử lý tính toán, tối ưu hệ thống máy tính.	Phân tích Đánh giá	Phối hợp	Hình thành giá trị

			Sáng tạo	Tự nhiên hóa	
4	CLO4	Rèn luyện các kỹ năng giải quyết vấn đề, tư duy logic, giao tiếp và tự học.	Nhớ Hiểu	Thao tác, chuẩn hóa	Tiếp nhận

#### 4. Mối liên hệ giữa chuẩn đầu ra học phần (CLOs) và chuẩn đầu ra chương trình đào tạo (PLOs):

Mức độ đóng góp, hỗ trợ của CLO đối với PLO được xác định cụ thể như sau:

*Điền một trong các mức I, R, M hoặc chừa trống (nếu không có sự liên hệ) và điền A vào ô tương ứng*

Chuẩn đầu ra học phần (CLOs)	Chuẩn đầu ra CTĐT (PLOs)							
	PLO1	PLO2	PLO3	PLO4	PLO5	PLO6	PL7c	PL8c
CLO 1	I		R	R	R			
CLO 2	I	R	R	R	R	M		
CLO 3	I	R	R	R	R	M	M	M
CLO 4	I	R	R	R				

Chú thích:

- *I (Introduced) – CLO có hỗ trợ đạt được PLO và ở mức giới thiệu/bắt đầu*
- *R (Reinforced) – CLO có hỗ trợ đạt được PLO và ở mức nâng cao hơn mức bắt đầu, có nhiều cơ hội được thực hành, thí nghiệm, thực tế,...*
- *M (Mastery) – CLO hỗ trợ mạnh mẽ người học trong việc thuần thực/thành thạo hay đạt được PLO/PI. Nếu người học hoàn thành tốt CLO này thì xem như người học đã ở mức thuần thực/thành thạo một nội hàm quan trọng (PI) của PLO hoặc thậm chí thuần thực/thành thạo toàn bộ PLO đó.*
- *A (Assessed) – CLO quan trọng (hỗ trợ tối đa việc đạt được PLO) cần được thu thập dữ liệu để đo lường đánh giá mức độ người học đạt được PLO.*

#### 5. Đo lường đánh giá mức độ người học đạt chuẩn đầu ra của học phần (gọi tắt là đánh giá CLO)

CLO	Nội dung CLO	Sự cần thiết để đánh giá CLO	Có hỗ trợ đánh giá PLO	Dữ liệu để đánh giá CLO được lấy từ	Mục tiêu đối với CLO
CLO1	Hiểu được kiến thức tổng	x	PLO1 PLO3 PLO4	Kiểm tra trên lớp	Nhớ, hiểu

CLO	Nội dung CLO	Sự cần thiết để đánh giá CLO	Có hỗ trợ đánh giá PLO	Dữ liệu để đánh giá CLO được lấy từ	Mục tiêu đối với CLO
	quan về kiến trúc máy tính		PLO5		
CLO2	Nắm vững kiến thức cơ bản bộ nhớ, CPU, I/O, Assembler	x	PLO1 PLO2 PLO3 PLO4 PLO5 PLO6	Bài tập Bài thi giữa kỳ	Hiểu, áp dụng
CLO3	Áp dụng kiến thức để giải quyết các bài toán xử lý tính toán, tối ưu hệ thống máy tính.	x	PLO1 PLO2 PLO3 PLO4 PLO5 PLO6 PLO7c PLO8c	Bài tập Bài thi cuối kỳ	Phân tích Đánh giá Sáng tạo
CLO4	Rèn luyện các kỹ năng giải quyết vấn đề, tư duy logic, giao tiếp và tự học.	x	PLO1 PLO2 PLO3 PLO4	Bài tập Bài thi cuối kỳ	Nhớ Hiểu Áp dụng

## 6. Đánh giá học phần

### 6.1. Phương pháp, hình thức kiểm tra – đánh giá của học phần

Kết quả học tập của sinh viên được đánh giá bằng các thành phần: đánh giá quá trình, đánh giá giữa kỳ, đánh giá cuối kỳ, các hoạt động đánh giá khác...

Thành phần đánh giá	Trọng số (%)	Hình thức đánh giá	Trọng số con (%)	Rubric (đánh dấu X nếu có)	Chuẩn đầu ra học phần có liên quan	Hướng dẫn phương pháp đánh giá
(1)	(2)	(3)	(4)	(5)	(6)	(7)
A1. Đánh giá quá trình	20%	A1.1. Chuyên cần	10%		CLO4	Điểm danh
		A1.2. Bài kiểm tra trên lớp	10%		CLO1 CLO4	Kết quả kiểm tra

<b>Thành phần đánh giá</b>	<b>Trọng số (%)</b>	<b>Hình thức đánh giá</b>	<b>Trọng số con (%)</b>	<b>Rubric (đánh dấu X nếu có)</b>	<b>Chuẩn đầu ra học phần có liên quan</b>	<b>Hướng dẫn phương pháp đánh giá</b>
A2. Đánh giá giữa kỳ	20%	Lý thuyết			CLO1 CLO2	Kết quả bài thi
A3. Đánh giá cuối kỳ	60%	Bài tập lớn			CLO1 CLO2 CLO3 CLO4	Kết quả bài tập lớn

### 6.2. Chính sách đối với học phần

- Tham gia ít nhất 80% số tiết học của lớp học phần;
- Tự tìm hiểu và thực hiện các yêu cầu do giảng viên giao;
- Hoàn thành tất cả bài đánh giá của học phần.

## 7. Kế hoạch và nội dung giảng dạy học phần

Tuần/ Buổi (2 tiết/buổi)	Các nội dung cơ bản của bài học (chương)	Số tiết (LT/TH/T T)	CĐR học phần có liên quan	PP giảng dạy đạt CĐR	Hoạt động học của SV	Hình thức đánh giá
(1)	(2)	(3)	(4)	(5)	(6)	(7)
1	CHƯƠNG 1. TỔNG QUAN VỀ KTMT 1.1. Các khái niệm cơ bản 1.1.1. Kiến trúc và tổ chức 1.1.2. Cấu trúc và chức năng 1.1.3. Lịch sử phát triển 1.2. Nguyên lý Von Neuman 1.3. Phân loại kiến trúc 1.4. Hiệu năng và luật Moore 1.5. Một số kiến trúc máy tính hiện đại 1.5.1. Kiến trúc x86 và x86-64	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi	A1.1 A1.2 A3

<b>Tuần/ Buổi (2 tiết/buổi)</b>	<b>Các nội dung cơ bản của bài học (chương)</b>	<b>Số tiết (LT/TH/T T)</b>	<b>CĐR học phần có liên quan</b>	<b>PP giảng dạy đạt CĐR</b>	<b>Hoạt động học của SV</b>	<b>Hình thức đánh giá</b>
	1.5.2. Kiến trúc UltraSparc					
2	CHƯƠNG 2. CHỨC NĂNG MÁY TÍNH VÀ HỆ THỐNG BUS 2.1. Các thành phần chính của máy tính 2.1.1. CPU 2.1.2. Bộ nhớ 2.1.3. Thiết bị vào/ra 2.1.4. Hệ thống Bus 2.2. Chức năng của máy tính 2.2.1. Nạp và thực thi lệnh 2.2.2. Khái niệm ngắt 2.2.3. Lược đồ trạng thái chu trình lệnh	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi - Thực hành	A1.1 A1.2 A3
3	CHƯƠNG 2. CHỨC NĂNG MÁY TÍNH VÀ HỆ THỐNG BUS (tt) 2.2.4. Chức năng vào/ra 2.3. Hệ thống Bus 2.3.1. Mô hình liên kết thành phần trong máy tính 2.3.2. Các kiểu truyền thông trong hệ thống liên kết 2.3.3. Lược đồ liên kết bus 2.3.4. Các đặc diểm của Bus Bài tập:	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi	A1.1 A1.2 A3

<b>Tuần/ Buổi (2 tiết/buổi)</b>	<b>Các nội dung cơ bản của bài học (chương)</b>	<b>Số tiết (LT/TH/T T)</b>	<b>CĐR học phần có liên quan</b>	<b>PP giảng dạy đạt CĐR</b>	<b>Hoạt động học của SV</b>	<b>Hình thức đánh giá</b>
	Sử dụng phần mềm CPU-Z kiểm tra chi tiết các thành phần: CPU, RAM, DISK,... của máy tính					
4	CHƯƠNG 3. HỆ THỐNG BỘ NHỚ 3.1. Khái niệm và các đặc điểm của bộ nhớ 3.2. Phân cấp bộ nhớ 3.3. Bộ nhớ chính 3.3.1. Tổ chức 3.3.2. DRAM & SRAM 3.3.3. Một số kiểu ROM 3.3.4. DRAM hiệu năng cao SDRAM, DDR-SDRAM, Cache DRAM, ... 3.3.5. Tổ chức bộ nhớ lớn	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi - Thực hành	A1.1 A1.2 A3
5	CHƯƠNG 3. HỆ THỐNG BỘ NHỚ (TIẾP THEO) 3.4. Bộ nhớ cache 3.4.1. Khái niệm 3.4.2. Các phương pháp ánh xạ giữa cache và bộ nhớ chính 3.4.3. Giải thuật thay thế 3.4.4. Chính sách ghi 3.4.5. Hiệu năng cache 3.5. Bộ nhớ ngoài 3.5.1. Đĩa từ từ tính (HDD) 3.5.2. Đĩa quang	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi	A1.1 A1.2 A3

<b>Tuần/ Buổi (2 tiết/buổi)</b>	<b>Các nội dung cơ bản của bài học (chương)</b>	<b>Số tiết (LT/TH/T T)</b>	<b>CĐR học phần có liên quan</b>	<b>PP giảng dạy đạt CĐR</b>	<b>Hoạt động học của SV</b>	<b>Hình thức đánh giá</b>
	3.5.3. SSD-Solid state drives 3.5.4. Tổng quan về RAID					
6	CHƯƠNG 4. CÁC THIẾT BỊ VÀO RA  4.1. Các thiết bị ngoại vi 4.2. Các mô đun nhập xuất 4.3. Truy cập bộ nhớ trực tiếp 4.4. Kênh nhập xuất và vi xử lý	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi - Thực hành	A1.1 A1.2 A3
7	CHƯƠNG 5. KIẾN TRÚC BỘ VI XỬ LÝ  5.1. Khái niệm 5.1.1. Lệnh và tập lệnh máy tính 5.1.2. Biểu diễn lệnh 5.1.3. Kiểu lệnh 5.1.4. Số lượng địa chỉ 5.1.5. Thiết kế tập lệnh  5.2. Kiểu toán hạng và toán tử	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi	A1.1 A1.2 A3
8	Kiểm tra giữa kỳ	2/0/0				A2
9	5.3. Định dạng lệnh 5.3.1. Độ dài lệnh 5.3.2. Phân biệt các thành phần trong cấu trúc lệnh 5.3.3. Lệnh có độ dài thay đổi  5.4. Các phương pháp đánh địa chỉ 5.4.1. Tức thời 5.4.2. Trực tiếp	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi - Thực hành	A3

<b>Tuần/ Buổi (2 tiết/buổi)</b>	<b>Các nội dung cơ bản của bài học (chương)</b>	<b>Số tiết (LT/TH/T T)</b>	<b>CĐR học phần có liên quan</b>	<b>PP giảng dạy đạt CĐR</b>	<b>Hoạt động học của SV</b>	<b>Hình thức đánh giá</b>
	5.4.3. Gián tiếp thông qua bộ nhớ chính 5.4.4. Gián tiếp thông qua thanh ghi 5.4.5. Sử dụng stack 5.4.6. Gián tiếp kết hợp dịch chuyển 5.4.7. Giới thiệu các kiểu đánh địa chỉ của Intel, ARM, UltraSpac, ...					
10	CHƯƠNG 6. GIỚI THIỆU HỢP NGỮ (ASSEMBLY) 6.1. Khái niệm 6.2. Cấu trúc thông thường của một chương trình hợp ngữ. 6.3. Khai báo biến trong hợp ngữ	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi nhóm	A3
11	CHƯƠNG 6. GIỚI THIỆU HỢP NGỮ (ASSEMBLY) (tt) 6.4. Một số nhóm lệnh cơ bản 6.4.1. Nhóm lệnh chuyển dữ liệu 6.4.2. Nhóm lệnh chuyển địa chỉ 6.4.3. Nhóm lệnh chuyển cờ hiệu 6.4.4. Nhóm lệnh chuyển dữ liệu qua cổng 6.4.5. Nhóm lệnh chuyển điều khiển	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi - Thực hành	A3

Tuần/ Buổi (2 tiết/buổi)	Các nội dung cơ bản của bài học (chương)	Số tiết (LT/TH/T T)	CĐR học phần có liên quan	PP giảng dạy đạt CĐR	Hoạt động học của SV	Hình thức đánh giá
	<p>6.4.6. Lệnh so sánh, vòng lặp</p> <p>6.4.7. Nhóm lệnh xử lý số học.</p> <p><b>Bài tập:</b></p> <p><b>Assembly:</b> Viết chương trình nhập vào các số nguyên dương và cộng dồn đến khi nào gặp một số âm thì kết thúc. Rồi in ra kết quả (Không cộng dồn số âm cuối vào).</p>					
12	<p>CHƯƠNG 7. CẤU TRÚC VÀ CHỨC NĂNG VI XỬ LÝ</p> <p>7.1. Cấu trúc CPU</p> <p>7.1.1. Đơn vị tính toán (ALU, FPU)</p> <p>7.1.2. Đơn vị điều khiển (Control Unit)</p> <p>7.1.3. Registers (data, address, instruction, control)</p> <p>7.1.4. Internal bus</p> <p><b>Bài tập:</b></p> <p>Kiểm tra cách máy tính thực hiện 1 chương trình (Sử dụng chương trình nguồn Assembly trong bài thực hành 2).</p> <ul style="list-style-type: none"> <li>- Sử dụng phần mềm CPUSim xem cách CPU xử lý một chương trình.</li> </ul> <p>Các thông số mặc định của CPU và Main memory.</p>	2/0/0	PLO1 PLO3 PLO4 PLO5	- Thuyết trình - Phát vấn, - Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi - Thực hành	A3

<b>Tuần/ Buổi (2 tiết/buổi)</b>	<b>Các nội dung cơ bản của bài học (chương)</b>	<b>Số tiết (LT/TH/T T)</b>	<b>CĐR học phần có liên quan</b>	<b>PP giảng dạy đạt CĐR</b>	<b>Hoạt động học của SV</b>	<b>Hình thức đánh giá</b>
	+ CPU: Gồm các thanh ghi với số bít tương ứng + Xem kết quả và nhận xét					
13	CHƯƠNG 7. CẤU TRÚC VÀ CHỨC NĂNG VI XỬ LÝ (tt) 7.2. Chu trình lệnh 7.2.1. Các bước trong một chu trình lệnh 7.2.2. Lược đồ trạng thái chu trình lệnh đầy đủ 7.2.3. Chu kỳ gián tiếp 7.2.4. Luồng dữ liệu 7.3. Kỹ thuật pipeline lệnh 7.3.1. Chiến thuật thi hành pipelining 7.3.2. Ảnh hưởng của các lệnh rẽ nhánh có điều kiện và vô điều kiện 7.3.3. Các phương pháp xử lý rẽ nhánh 7.3.4. Hiệu năng 7.3.5. Pipeline trong Intel và ARM	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi - Thực hành	A3
14	CHƯƠNG 7. CẤU TRÚC VÀ CHỨC NĂNG VI XỬ LÝ (tt) 7.4. CISC & RISC 7.4.1. Khái niệm 7.4.2. Đặc điểm của CISC và RISC 7.4.3. Pipeline trong các CPU kiểu RISC	2/0/0	PLO1 PLO3 PLO4 PLO5	-Thuyết trình -Phát vấn, -Thảo luận nhóm	- Quan sát và lắng nghe - Hỏi và trả lời câu hỏi	A3

<b>Tuần/ Buổi (2 tiết/buổi)</b>	<b>Các nội dung cơ bản của bài học (chương)</b>	<b>Số tiết (LT/TH/T T)</b>	<b>CĐR học phần có liên quan</b>	<b>PP giảng dạy đạt CĐR</b>	<b>Hoạt động học của SV</b>	<b>Hình thức đánh giá</b>
	<p>7.4.4. Tối ưu hoá lệnh trong các CPU kiểu RISC</p> <p>7.4.5. Mô hình kiến trúc UltraSparc</p> <p>Bài tập:</p> <p>Kiểm tra cách máy tính thực hiện 1 chương trình (Sử dụng chương trình nguồn Assembly trong bài thực hành 1).</p> <ul style="list-style-type: none"> <li>- Sử dụng phần mềm CPUSim xem cách CPU xử lý một chương trình.</li> </ul> <p>Các thông số mặc định của CPU và Main memory.</p> <ul style="list-style-type: none"> <li>+ Main memory: Gồm các Byte với địa chỉ tương ứng</li> <li>+ Xem kết quả và nhận xét</li> </ul>					
15	<p>CHƯƠNG 8. XỬ LÝ SONG SONG VÀ ĐA LÕI</p> <p>8.1 Mô hình xử lý song song</p> <p>8.1.1 Giới thiệu về xử lý song song</p> <p>8.1.2 Phân loại Flynn</p> <p>8.2 Bộ xử lý đa lõi</p> <p>8.2.1 Bộ xử lý đa lõi Intel</p> <p>8.2.2 Bộ xử lý đa lõi AMD</p> <p>8.2.3 Bộ xử lý đa lõi ARM</p> <p>8.3. Lập trình song song</p>	2/0/0	PLO1 PLO3 PLO4 PLO5	<ul style="list-style-type: none"> <li>-Thuyết trình</li> <li>-Phát vấn,</li> <li>-Thảo luận nhóm</li> </ul>	<ul style="list-style-type: none"> <li>- Quan sát và lắng nghe</li> <li>- Hỏi và trả lời câu hỏi</li> <li>- Thực hành</li> </ul>	A3

Tuần/ Buổi (2 tiết/buổi)	Các nội dung cơ bản của bài học (chương)	Số tiết (LT/TH/T T)	CĐR học phần có liên quan	PP giảng dạy đạt CĐR	Hoạt động học của SV	Hình thức đánh giá
	Ôn tập					
Theo lịch thi	Thi cuối kỳ					A3

**Ghi chú:**

- (3) Số tiết (LT/TH/TT): Xác định số tiết lý thuyết, thực hành, thực tập của từng chương
- (5) PP giảng dạy đạt CDR: Nêu tên các PP giảng dạy sử dụng trong từng chương để đạt CDR
- (6) Hoạt động học của SV: Xác định các nội dung SV cần chuẩn bị tại nhà (đọc tài liệu nào, từ trang thứ mấy, làm việc nhóm để giải quyết BT, làm dự án .....); Hoạt động tại lớp (thảo luận nhóm, làm BT thường xuyên số....).

**8. Báo cáo đánh giá chuẩn đầu ra học phần sau khi có kết quả thi kết thúc  
học phần (chi tiết phụ lục đính kèm)**

**9. Học liệu**

**9.1. Sách, giáo trình, tài liệu tham khảo**

TT	Tên tác giả	Năm XB	Tên sách, giáo trình, tên bài báo, văn bản	NXB, tên tạp chí/ nơi ban hành VB
<b>Sách, bài giảng, giáo trình chính</b>				
1	William Stallings	2016	Computer Organization and Architecture	Prentice Hall, Tenth edition
2	Võ Đức Khanh	2007	Giáo trình Kiến trúc máy tính	Nxb Đại học Quốc gia TPHCM
<b>Sách, giáo trình tham khảo</b>				
2	Nguyễn Đình Việt	2007	Kiến trúc máy tính	NXB ĐHQGHN
3	Robert Britton	2002	MIPS Assembly Language Programming	Prentice-Hal
4				
5				

**9.2. Danh mục địa chỉ website để tham khảo khi học học phần**

TT	Nội dung tham khảo	Link trang web	Ngày cập nhật
1			
2			
3			
4			
5			

**10. Cơ sở vật chất phục vụ giảng dạy**

TT	Tên giảng đường, PTN, xưởng, cơ sở TH	Danh mục trang thiết bị, phần mềm chính phục vụ TN,TH	Phục vụ cho nội dung Bài học/Chương	
		Tên thiết bị, dụng cụ, phần mềm,...	Số lượng	
1	Giảng đường lý thuyết	Bảng, đèn chiếu, phán	01	Tất cả các chương

**11. Rubric đánh giá làm việc nhóm qua bài tập lớn (dự án)**

Tiêu chí đánh giá	MÚC D (4.0-5.4)	MÚC C (5.5-6.9)	MÚC B (7.0-8.4)	MÚC A (8.5-10)
CLO1, 4		X		
CLO1, 2, 4			X	
CLO1, 3, 4				X
CLO1,2,3,4				X

*Đà Nẵng, ngày 12 tháng 07 năm 2022*

Phó khoa phụ trách	Trưởng bộ môn	Giảng viên biên soạn
TS. Nguyễn Vũ Anh Quang		TRẦN THU THỦY