



ĐẠI HỌC ĐÀ NẴNG

TRƯỜNG ĐẠI HỌC CÔNG NGHỆ THÔNG TIN VÀ TRUYỀN THÔNG VIỆT - HÀN
Vietnam - Korea University of Information and Communication Technology

KIẾN TRÚC MÁY TÍNH

(Computer Architecture)



Nội dung môn học

- Chương 1: Tổng quan về kiến trúc máy tính
- Chương 2: Chức năng máy tính và hệ thống BUS
- Chương 3: Hệ thống bộ nhớ
- Chương 4: Các thiết bị vào ra
- Chương 5: Kiến trúc bộ vi xử lý
- Chương 6: Giới thiệu hợp ngữ (Assembly)
- Chương 7: Cấu trúc và chức năng vi xử lý
- Chương 8: Xử lý song song và lõi



Tài liệu học tập

❖ Giáo trình chính

- William Stallings, Computer Organization and Architecture. Prentice Hall, Tenth edition (March 11, 2016).
- Võ Đức Khanh, Giáo trình Kiến trúc máy tính, Nxb Đại học Quốc gia TPHCM, 9/2007.

❖ Giáo trình tham khảo

- Nguyễn Đình Việt, Kiến trúc máy tính, NXB ĐHQGHN, 3/2007.
- MIPS Assembly Language Programming. Prentice-Hal, Robert Britton, 5/2002



Chương 3

HỆ THỐNG BỘ NHỚ



Nội dung chương 3

- 3.1. Khái niệm và các đặc điểm của bộ nhớ
- 3.2. Phân cấp bộ nhớ
- 3.3. Bộ nhớ chính
- 3.4. Bộ nhớ cache
- 3.5. Bộ nhớ ngoài



3.1. Khái niệm và các đặc điểm của bộ nhớ

❖ Vị trí

- Bộ nhớ có thể ở trong và ngoài máy tính
- Bộ nhớ trong thường tương đương với bộ nhớ chính
- Bộ xử lý cần có bộ nhớ cục bộ riêng của nó, dưới dạng thanh ghi
- Cache là một dạng khác của bộ nhớ trong
- Bộ nhớ ngoài bao gồm các thiết bị lưu trữ ngoại vi có thể truy cập vào bộ xử lý thông qua bộ điều khiển I/O

❖ Dung lượng

- Bộ nhớ thường được biểu diễn dưới dạng byte



3.1. Khái niệm và các đặc điểm của bộ nhớ

❖ Đơn vị truyền

- Đối với bộ nhớ trong, đơn vị truyền bằng số lượng đường dây điện đi vào và ra khỏi module bộ nhớ

❖ Word

- Đơn vị "tự nhiên" của tổ chức bộ nhớ.
- Kích thước của word bằng số bit được sử dụng để biểu diễn một số nguyên và bằng độ dài lệnh

❖ Đơn vị địa chỉ

- Hệ thống định địa chỉ ở mức word hoặc byte.
- Nếu địa chỉ dài A bit, số lượng đơn vị địa chỉ $N = 2^A$



3.1. Khái niệm và các đặc điểm của bộ nhớ

❖ Đơn vị truyền tải

- Là số bit được đọc hoặc ghi vào bộ nhớ chính tại một thời điểm
- Với bộ nhớ trong, không nhất thiết phải bằng từ hoặc đơn vị địa chỉ
- Với bộ nhớ ngoài, dữ liệu thường được truyền theo từng block



Phương pháp truy cập các khối dữ liệu

❖ Truy cập tuần tự

- Bộ nhớ được tổ chức thành các bản ghi
- Truy cập thực hiện theo một dãy tuần tự
- Dùng cơ chế đọc-ghi chia sẻ
- Thời gian truy cập biến động

❖ Truy cập trực tiếp

- Dùng cơ chế đọc-ghi chia sẻ
- Các block hoặc bản ghi có địa chỉ duy nhất dựa trên vị trí thực tế
- Thời gian truy cập biến động



Phương pháp truy cập các khối dữ liệu

❖ Truy cập ngẫu nhiên

- Mỗi vị trí trong bộ nhớ có một địa chỉ riêng
- Thời gian truy cập vào 1 vị trí nhớ không đổi, không phụ thuộc vào các truy cập trước đó
- Bộ nhớ chính và một số hệ thống cache là truy cập ngẫu nhiên

❖ Kết hợp

- Giống truy cập ngẫu nhiên nhưng 1 word được lấy ra dựa trên 1 phần nội dung, không dựa trên địa chỉ của nó
- Bộ nhớ cache có thể sử dụng truy cập kết hợp



Dung lượng và Hiệu năng

- ❖ **Dung lượng & Hiệu năng:** 2 đặc điểm quan trọng nhất của bộ nhớ
- Ba tham số hiệu năng được sử dụng:
- ❖ **Thời gian truy cập (độ trễ)**
 - Đối với bộ nhớ truy cập ngẫu nhiên, nó là thời gian cần để thực hiện 1 thao tác đọc hoặc ghi
 - Đối với bộ nhớ truy cập không ngẫu nhiên, nó là thời gian cần để đặt cơ chế đọc-ghi đến vị trí mong muốn



Dung lượng và Hiệu năng

❖ Chu kỳ bộ nhớ

- Thời gian truy cập cộng với thời gian cần trước khi truy cập thứ hai có thể bắt đầu
- Liên quan đến hệ thống bus, không liên quan bộ xử lý

❖ Tốc độ truyền tải

- Tốc độ truyền dữ liệu vào hoặc ra khỏi bộ nhớ
- Đối với bộ nhớ truy cập ngẫu nhiên, tốc độ truyền tải bằng $1/(chú_kỳ)$



Bộ nhớ

- Các dạng phổ biến nhất: Bộ nhớ bán dẫn, Bộ nhớ bề mặt từ, Bộ nhớ quang, Bộ nhớ quang tử
- Với bộ nhớ truy cập ngẫu nhiên, tổ chức là một vấn đề thiết kế chính (tổ chức là sự sắp xếp các bit để tạo thành word)



Bộ nhớ

- Một số đặc điểm vật lý quan trọng của lưu trữ dữ liệu:
 - ❖ **Bộ nhớ khả biến (Volatile) và bất biến (Non-volatile)**
- Khả biến: Thông tin bị phân rã tự nhiên hoặc bị mất khi nguồn điện tắt
- Bất biến: Thông tin một khi đã được ghi thì sẽ không bị hư hỏng cho đến khi được có tình thay đổi. Không cần cấp điện để giữ lại thông tin
 - ❖ **Bề mặt**
 - Từ: Bất biến
 - Bán dẫn: Khả biến hoặc bất biến
- ❖ **Bộ nhớ không xoá được (Nonerasable memory)**
 - Không thể thay đổi, trừ khi phá hủy các khối lưu trữ
 - Bộ nhớ chỉ đọc (ROM) là bộ nhớ bán dẫn thuộc loại này



3.2. Phân cấp bộ nhớ

❖ **Thiết kế bộ nhớ của máy tính cần trả lời ba câu hỏi:**

- How much, how fast, how expensive

❖ **Cần có sự cân đối giữa dung lượng, thời gian truy cập và chi phí**

- Thời gian truy cập nhanh hơn, chi phí lớn hơn cho mỗi bit
- Dung lượng lớn hơn, chi phí nhỏ hơn cho mỗi bit
- Dung lượng lớn hơn, thời gian truy cập chậm hơn

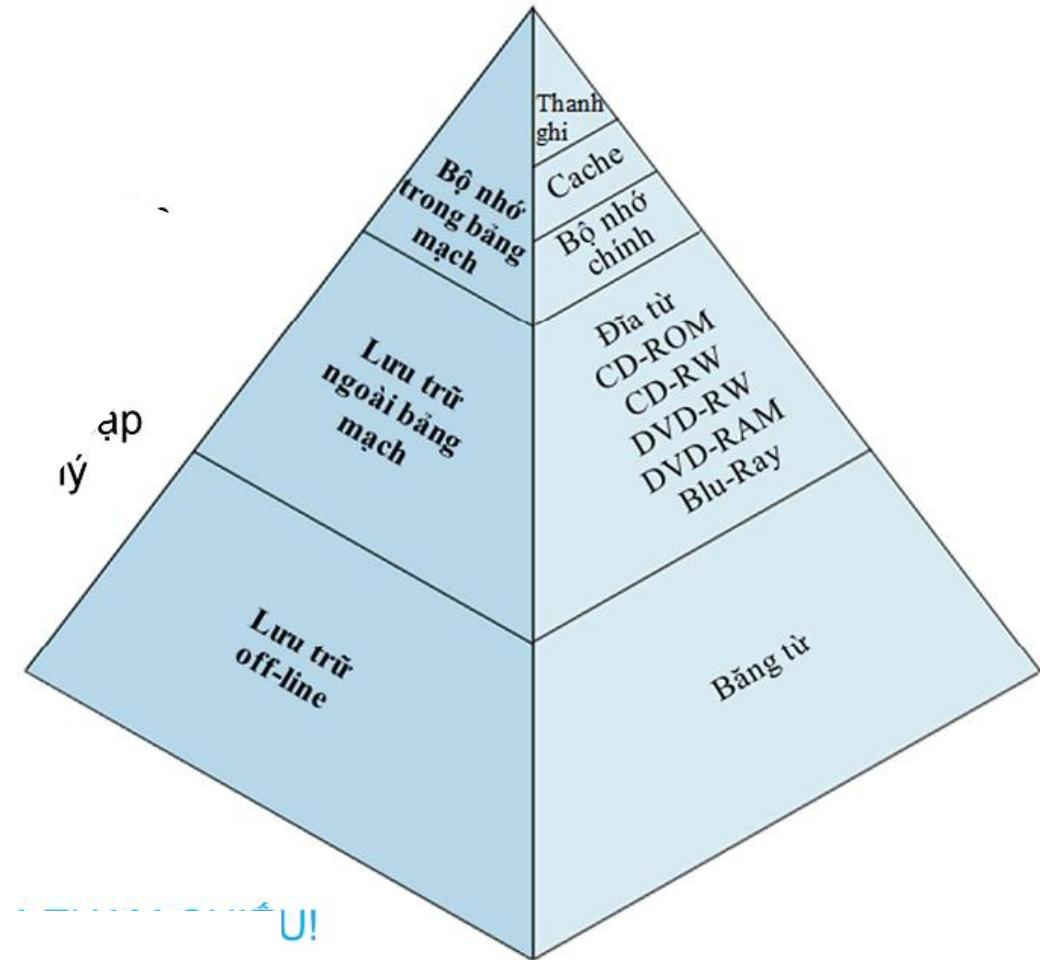
❖ **Giải pháp cho tình trạng khó xử khi thiết kế bộ nhớ:**

- Không dựa vào một thành phần hoặc công nghệ bộ nhớ
- Sử dụng một hệ thống phân cấp bộ nhớ

3.2. Phân cấp bộ nhớ

❖ Sơ đồ phân cấp

- (a) Chi phí cho mỗi bit giảm
- (b) Dung lượng tăng
- (c) Thời gian truy cập dài hơn
- (d) Giảm tần suất truy cập bộ nhớ của bộ vi xử lý





3.3. Bộ nhớ chính

3.3.1. Tổ chức

3.3.2. DRAM & SRAM

3.3.3. Một số kiểu ROM

3.3.4. DRAM hiệu năng cao SDRAM, DDR-SDRAM, Cache DRAM.

3.3.5. Tổ chức bộ nhớ lớn



3.3.1. Tổ chức

❖ Hoạt động của cell nhớ

❖ Tính chất cell nhớ

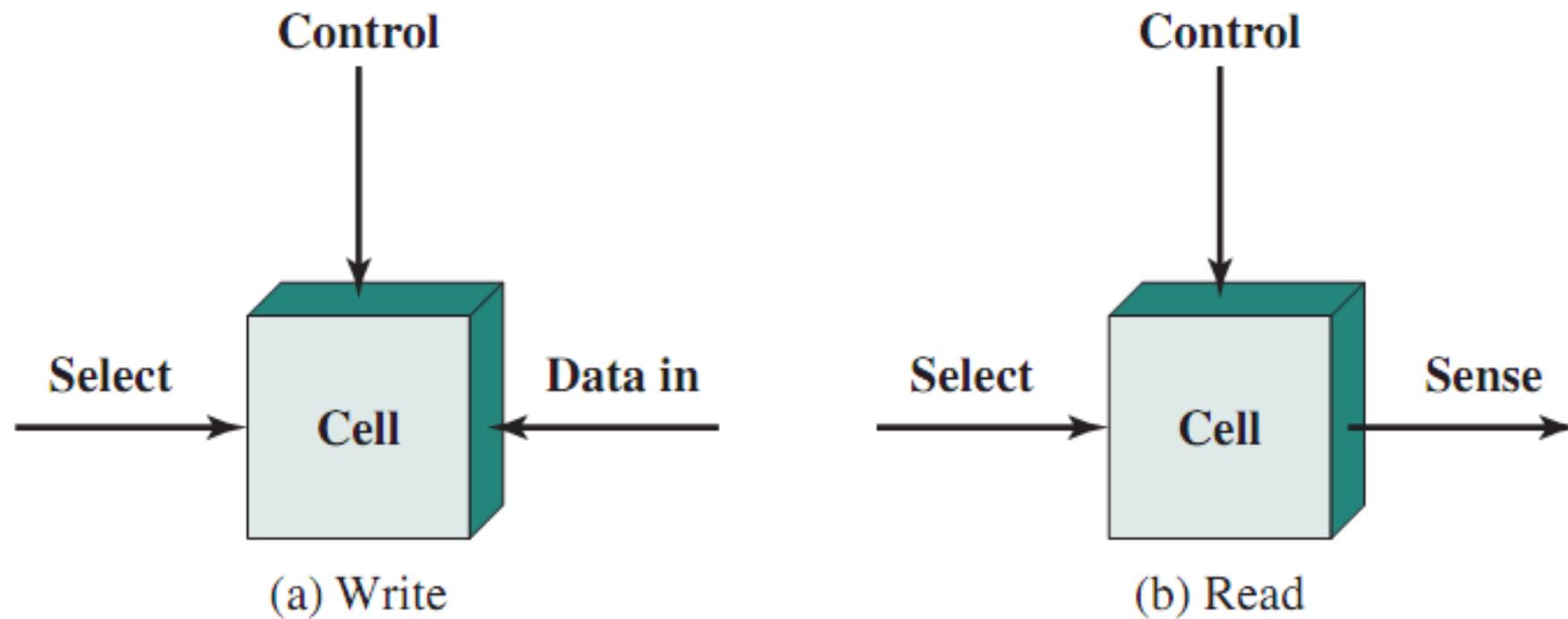
- Hai trạng thái ổn định
- Có thể ghi vào cell nhớ để thiết lập trạng thái
- Có thể đọc cell nhớ (cảm nhận trạng thái)

❖ Các tín hiệu

- Tín hiệu select - chọn 1 cell nhớ
- Tín hiệu control - chỉ định đọc hoặc ghi
- Dữ liệu (Data in: đặt trạng thái cell nhớ; Sense: dữ liệu đầu ra)

3.3.1. Tổ chức

❖ Mô tả hoạt động của một ô nhớ



3.3.1. Tổ chức

❖ Các loại bộ nhớ bán dẫn

Loại bộ nhớ	Nhóm	Khả năng xóa	Cơ chế ghi	Tính chất	
Bộ nhớ truy cập ngẫu nhiên (RAM)	Bộ nhớ đọc-ghi	Bằng điện, mức byte	Điện	Khả biến (Volatile)	
Bộ nhớ chỉ đọc (ROM)	Bộ nhớ chỉ đọc	Không xóa được	Mặt nạ	Bất biến (Non-volatile)	
ROM lập trình được (PROM)			Bằng điện		
PROM xóa được (EPROM)	Bộ nhớ hầu như chỉ đọc	Bằng tia UV, mức chip			
PROM xóa được bằng điện (EEPROM)		Bằng điện, mức byte			
Bộ nhớ Flash		Bằng điện, mức khối			



3.3.2. DRAM & SRAM

❖ RAM (Random Access Memory)

- đọc/ghi dữ liệu dễ dàng và nhanh chóng
- Điện động (Khả biến) – Volatile
- Lưu trữ thông tin tạm thời
- 2 loại công nghệ RAM:
 - RAM động - Dynamic RAM (DRAM)
 - RAM tĩnh - Static RAM (SRAM)



3.3.2. DRAM & SRAM

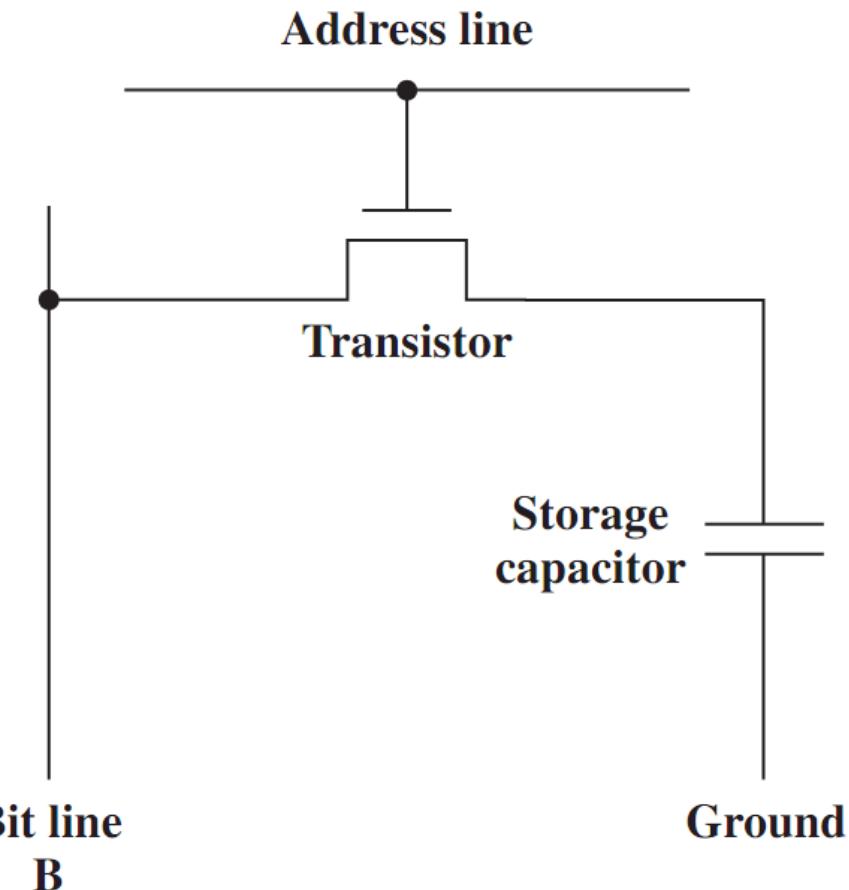
❖ RAM động (DRAM)

- Cell nhớ lưu trữ dữ liệu nhị phân bằng điện tích trong tụ điện
 - Có điện tích trên tụ - bit 1
 - Không có điện tích trên tụ - bit 0
- Cần phải nạp điện định kỳ để duy trì lưu trữ dữ liệu
- “Động” được hiểu là xu hướng điện tích trên tụ rò rỉ ngay cả khi luôn được cấp điện

3.3.2. DRAM & SRAM

❖ Cấu trúc & hoạt động của DRAM

- Transistor hoạt động như một công tắc:
 - ĐÓNG (có dòng điện chảy qua) nếu điện áp được đặt lên đường địa chỉ
 - MỞ (không có dòng điện) nếu không có điện áp trên đường địa chỉ
- Khi đọc/ghi giá trị bit từ ô này -> kích hoạt đường địa chỉ (transistor đóng)





3.3.2. DRAM & SRAM

❖ Cấu trúc & hoạt động của DRAM

❖ Ghi:

- Điện áp được đặt vào đường bit: điện áp cao ~ bit 1, thấp ~ bit 0
- 1 tín hiệu được đặt vào dòng địa chỉ -> truyền dòng nạp vào tụ điện

❖ Đọc:

- Dòng địa chỉ được chọn, transistor đóng
- Điện tích trên tụ điện được đưa qua bit line tới bộ khuếch đại cảm biến -> so sánh điện áp tụ với giá trị tham chiếu để xác định 1 hay 0
- Nạp lại tụ điện



3.3.2. DRAM & SRAM

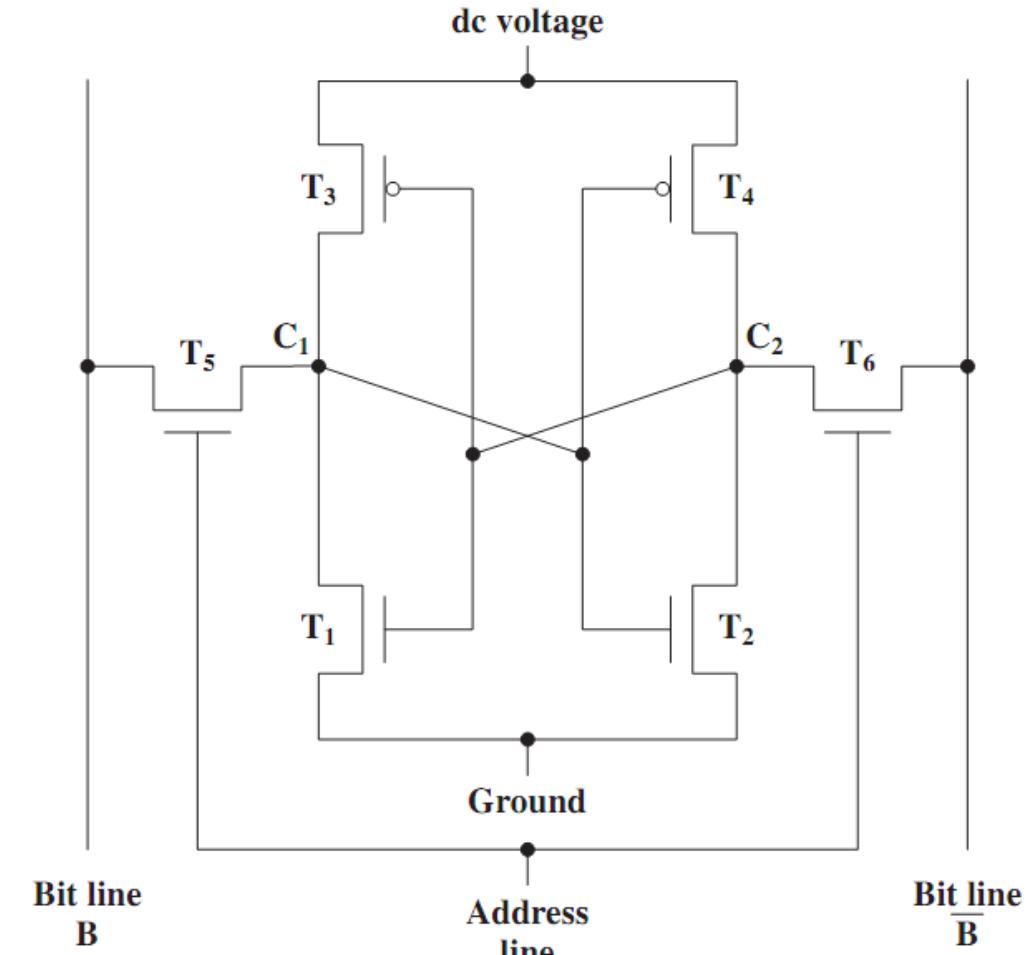
❖ RAM tĩnh (SRAM)

- Các giá trị nhị phân được lưu trữ trong các flip-flop -> thông tin ổn định
- Vẫn giữ dữ liệu chừng nào còn có nguồn điện cấp cho nó
- Không cần refreshing
- Cache

3.3.2. DRAM & SRAM

❖ Cấu trúc & hoạt động SRAM

- 4 transistor được kết nối để tạo ra trạng thái logic ổn định
- **Trạng thái 1:**
- C1 cao, C2 thấp
- T1 và T4 tắt, T2 và T3 bật
- **Trạng thái 0:**
- C1 thấp, C2 cao
- T1 và T4 bật, T2 và T3 tắt
- Dòng địa chỉ điều khiển T5, T6
- Ghi - giá trị mong muốn đặt vào B, phần bù của nó đặt vào B
- Đọc - giá trị được đọc từ dòng B.





3.3.2. DRAM & SRAM

- So sánh SRAM và DRAM

DRAM	SRAM
Giống: Đều có tính chất khả biến: Phải cấp nguồn điện liên tục để duy trì giá trị bit	
<ul style="list-style-type: none">- Dễ dàng chế tạo, kích thước nhỏ hơn/cell nhớ- Mật độ cell nhớ lớn hơn- Giá rẻ hơn- Tốc độ chậm hơn- Cần hệ mạch refresh hỗ trợ- Sử dụng cho bộ nhớ chính	<ul style="list-style-type: none">- Cấu trúc phức tạp, kích thước lớn hơn- Mật độ cell nhớ nhỏ hơn- Đắt tiền- Tốc độ nhanh hơn- Không cần hệ mạch refresh- Sử dụng trong cache (cả trong và ngoài chip)



3.3.3. Một số kiểu ROM

❖ Bộ nhớ chỉ đọc (ROM)

- Chứa 1 mẫu dữ liệu cố định, không thể thay đổi hay thêm vào
- Bất biến: Không cần cấp nguồn điện để duy trì giá trị bit
- Dữ liệu hay chương trình được lưu trữ vĩnh viễn trong bộ nhớ
- Lưu trữ chương trình hệ thống (BIOS), thư viện các chương trình con, Bảng chức năng, Vi chương trình
- Dữ liệu được nạp vào chip như một phần của quy trình sản xuất chip
- Nhược điểm của điều này:
 - Không cho phép có lỗi, nếu sai 1 bit thì toàn bộ lô ROM bị hủy
 - Việc nạp dữ liệu vào ROM tốn một khoản chi phí cố định khá lớn



3.3.3. Một số kiểu ROM

❖ ROM lập trình được – PROM

- Phương án ít tốn kém hơn
- Bất biến (non-volatile)
- Chỉ có thể ghi một lần duy nhất
- Quá trình ghi được thực hiện bằng điện, do nhà cung cấp hoặc khách hàng thực hiện tại thời điểm sau thời điểm sản xuất chip
- Cần có thiết bị đặc biệt để thực hiện quá trình ghi
- Linh hoạt và tiện lợi
- Thích hợp với sản xuất một số lượng lớn

3.3.3. Một số kiểu ROM

- Bộ nhớ đa phần đọc

EPROM	EEPROM	Flash Memory
<ul style="list-style-type: none"> - Bộ nhớ PROM có thể xóa được - Xoá bằng tia cực tím - Quá trình xóa có thể thực hiện nhiều lần - Đắt hơn so PROM nhưng có ưu điểm ở khả năng cập nhật lại nhiều lần 	<ul style="list-style-type: none"> -Bộ nhớ PROM xóa bằng điện - Có thể ghi vào bất cứ lúc nào mà không cần xóa dữ liệu trước đó; Xoá cấp byte - Ưu điểm: bất biến + linh hoạt trong cập nhật DL - Đắt hơn so với EPROM 	<ul style="list-style-type: none"> - Nằm giữa EPROM và EEPROM về chi phí, chức năng - Xóa bằng điện - Xóa cấp độ block - Có thể xóa toàn bộ flash memory trong một vài giây



3.3.4 Tổ chức DRAM tiên tiến

❖ SDRAM, RDRAM, DDR-DRAM

- Giao diện CPU - bộ nhớ chính trở thành nút nghẽn hệ thống nghiêm trọng khi sử dụng CPU tốc độ cao
- Chip DRAM truyền thống bị hạn chế bởi cả kiến trúc bên trong và giao diện của nó tới bus bộ nhớ của bộ xử lý
- Một số cải tiến kiến trúc DRAM cơ bản:

	Tần số đồng hồ	Tốc độ truyền	Thời gian truy cập	Số lượng chân
SDRAM	166	1.3	18	168
DDR	200	3.2	12.5	184
RDRAM	600	4.8	12	162

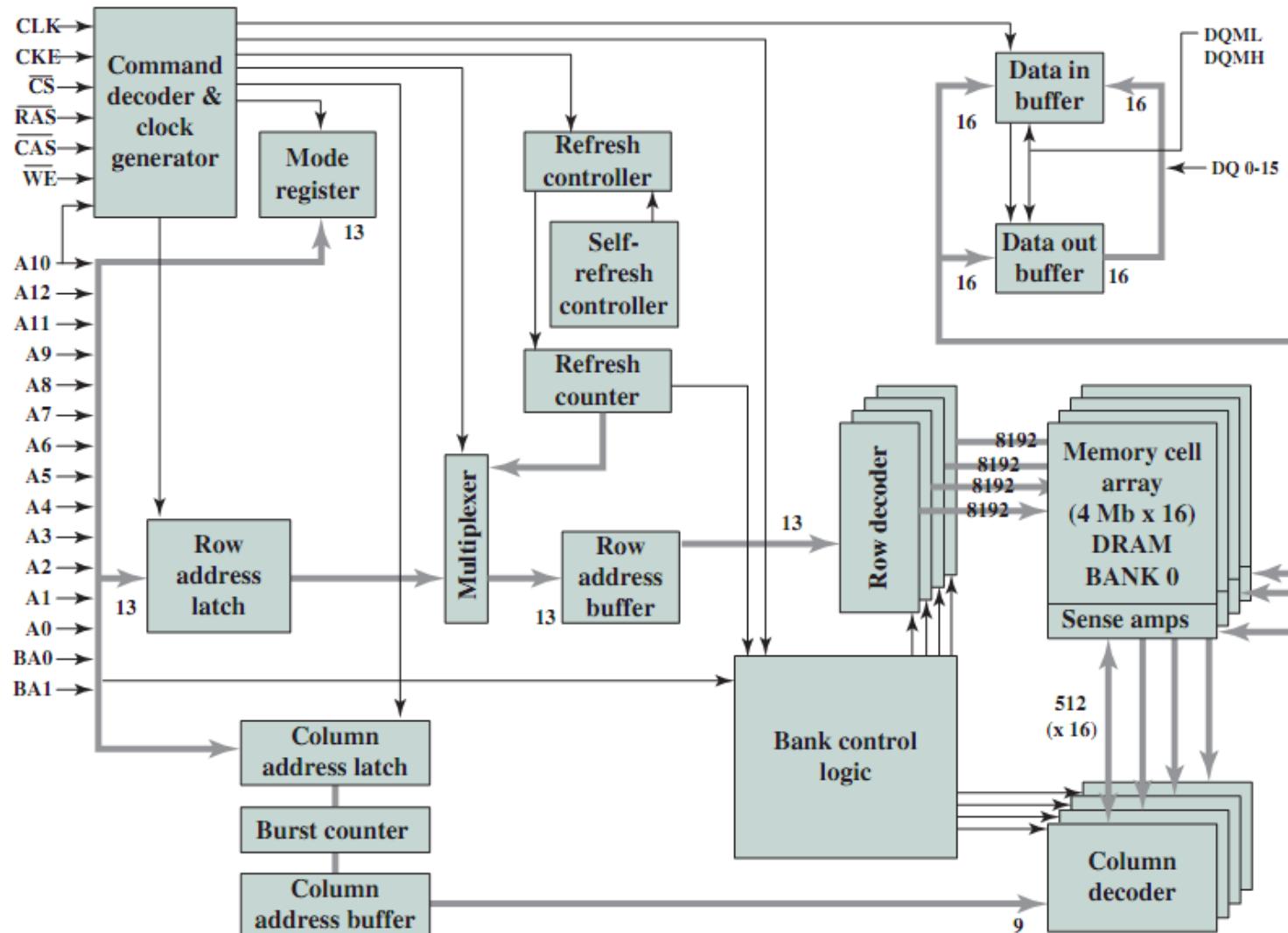


3.3.4 SDRAM - DRAM đồng bộ

- Một trong những loại DRAM được sử dụng nhiều nhất
- Việc trao đổi dữ liệu giữa SDRAM - CPU được đồng bộ với tín hiệu đồng hồ bên ngoài và chạy ở tốc độ tối đa của VXL/ bus bộ nhớ mà không phải trải qua trạng thái đợi
- Với truy xuất đồng bộ, SDRAM chuyển dữ liệu vào và ra dưới sự điều khiển của đồng hồ hệ thống
 - CPU gửi yêu cầu lệnh và thông tin địa chỉ đang lưu trữ trong SDRAM
 - SDRAM trả lời sau một số chu kỳ xung nhịp
 - Trong lúc đó bộ xử lý có thể thực hiện các task khác một cách an toàn khi SDRAM đang xử lý

3.3.4 SDRAM - DRAM đồng bộ

- Logic bên trong của SDRAM 256Mb điển hình



3.3.4 SDRAM - DRAM đồng bộ

- Quy ước chân SDRAM

A0 to A13	Address inputs
BA0, BA1	Bank address lines
CLK	Clock input
CKE	Clock enable
\overline{CS}	Chip select
\overline{RAS}	Row address strobe
\overline{CAS}	Column address strobe
\overline{WE}	Write enable
DQ0 to DQ7	Data input/output
DQM	Data mask

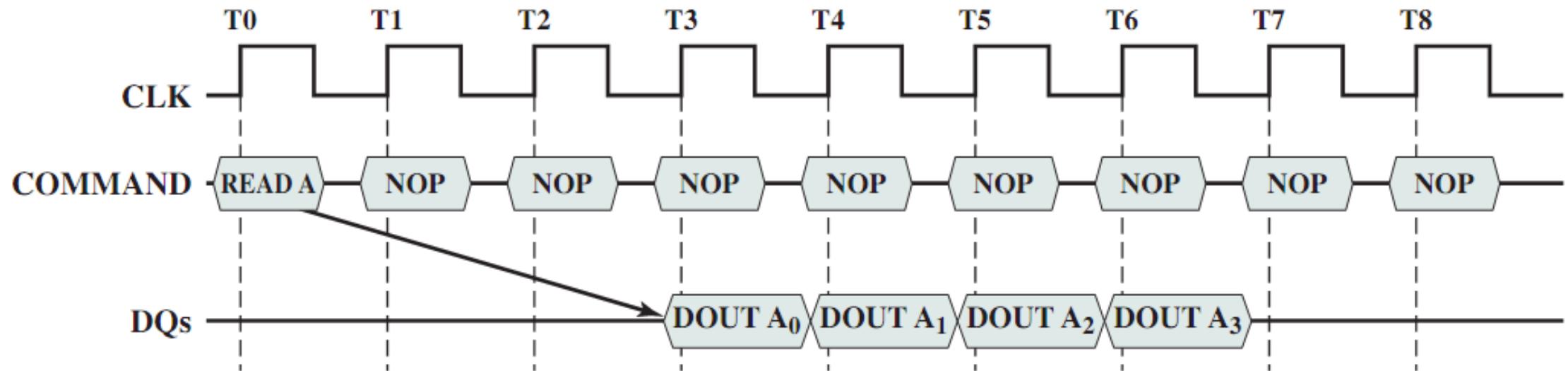


3.3.4 SDRAM - DRAM đồng bộ

- ❖ **Chế độ Burst** cho phép SDRAM thiết lập luồng dữ liệu và truyền theo khối
 - Đưa lên bus 1 dòng bit dữ liệu liên tục sau khi đã truy cập bit đầu tiên của khối
 - Tốt khi các bit sắp truy cập liền kề nhau và nằm trong cùng row, cùng mảng với truy cập trước
- ❖ **Thanh ghi mode** là tính năng quan trọng phân biệt SDRAM với các DRAM thông thường
 - Xác định độ dài burst
 - Điều chỉnh độ trễ từ khi nhận yêu cầu đọc đến khi bắt đầu truyền dữ liệu
- ❖ SDRAM hoạt động tốt nhất khi truyền lần lượt các khối dữ liệu lớn (VD: ứng dụng xử lý văn bản, bảng tính và đa phương tiện)

3.3.4 SDRAM - DRAM đồng bộ

- ❖ Định thời đọc trong SDRAM
- ❖ Hình ví dụ về hoạt động của SDRAM. Trong trường hợp này, thanh ghi mode đặt:
 - Độ dài burst là 4 và độ trễ là 2





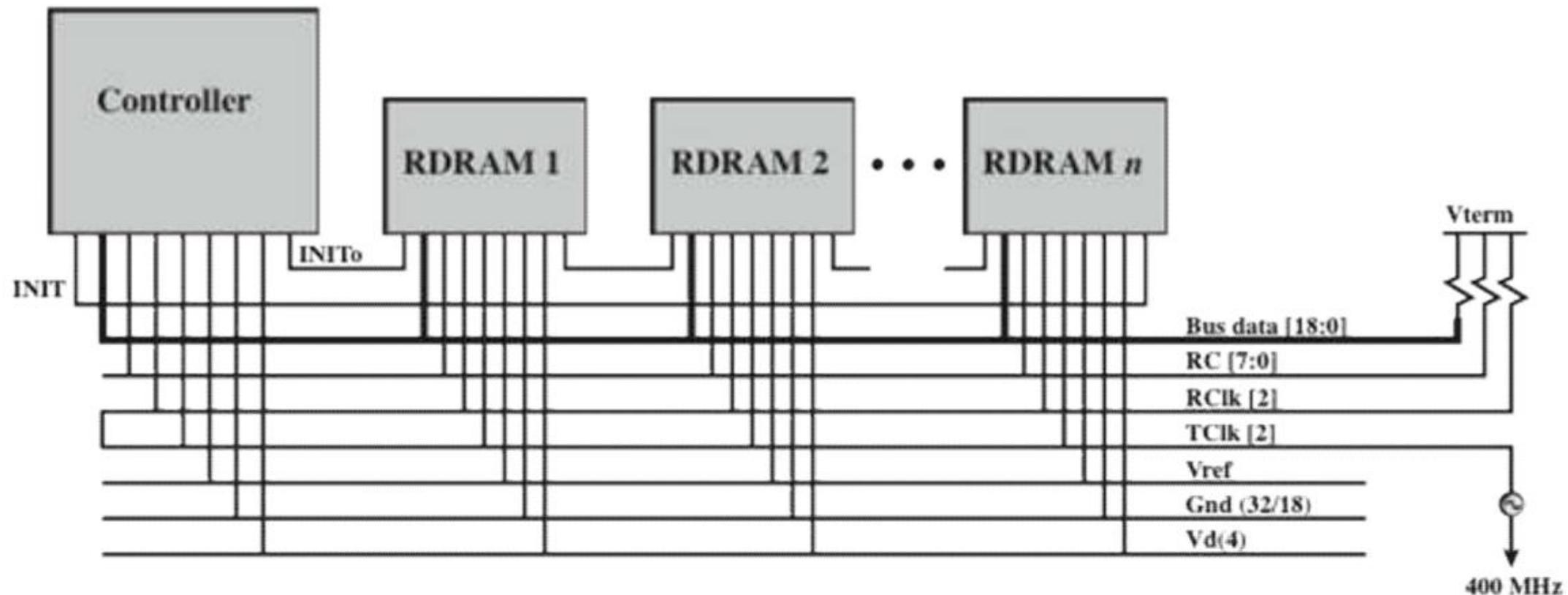
3.3.4 SDRAM - DRAM đồng bộ

❖ RDRAM

- Phát triển bởi Rambus
- Trở thành đối thủ cạnh tranh chính của SDRAM
- Các chip được đóng gói theo chiều dọc với tất cả các chân ở 1 mặt
 - Trao đổi dữ liệu với bộ vi xử lý qua 28 dây, không dài quá 12 cm
- Bus có thể đáp ứng được 320 chip RDRAM và thiết lập tốc độ lên đến 1.6 GBps
- Bus chuyển thông tin địa chỉ và tín hiệu điều khiển sử dụng giao thức truyền khối không đồng bộ
 - RDRAM nhận yêu cầu bộ nhớ qua bus tốc độ cao (Yêu cầu chứa thông tin địa chỉ, kiểu xử lý (R/W) và số lượng byte để xử lý)

3.3.4 SDRAM - DRAM đồng bộ

❖ Cấu trúc RDRAM





3.3.4 DDR-SDRAM

❖ **SDRAM tốc độ dữ liệu gấp đôi – DDR SDRAM**

- SDRAM chỉ có thể gửi dữ liệu một lần trong một chu kỳ xung nhịp bus
- DDR SDRAM có thể gửi dữ liệu hai lần trong một chu kỳ xung nhịp, một ở sườn lên của xung, một ở sườn xuống
- Được phát triển bởi JEDEC Solid State Technology Association



3.3.4 Cache DRAM

❖ Cache DRAM (CDRAM)

- Được phát triển bởi Mitsubishi
- Tích hợp một bộ nhớ cache SRAM vào một chip DRAM chung
- SRAM trong CDRAM có thể được sử dụng theo hai cách:
 - Như một bộ nhớ cache thực sự bao gồm một số line 64 bit
 - + Chế độ cache của CDRAM hiệu quả với việc truy cập ngẫu nhiên bộ nhớ
 - Như một bộ đệm để hỗ trợ truy cập liên tiếp vào một khối dữ liệu



3.4 Bộ nhớ Cache

3.4.1. Khái niệm

3.4.2. Các phương pháp ánh xạ giữa cache và bộ nhớ chính

3.4.3. Giải thuật thay thế

3.4.4. Chính sách ghi

3.4.5. Hiệu năng cache

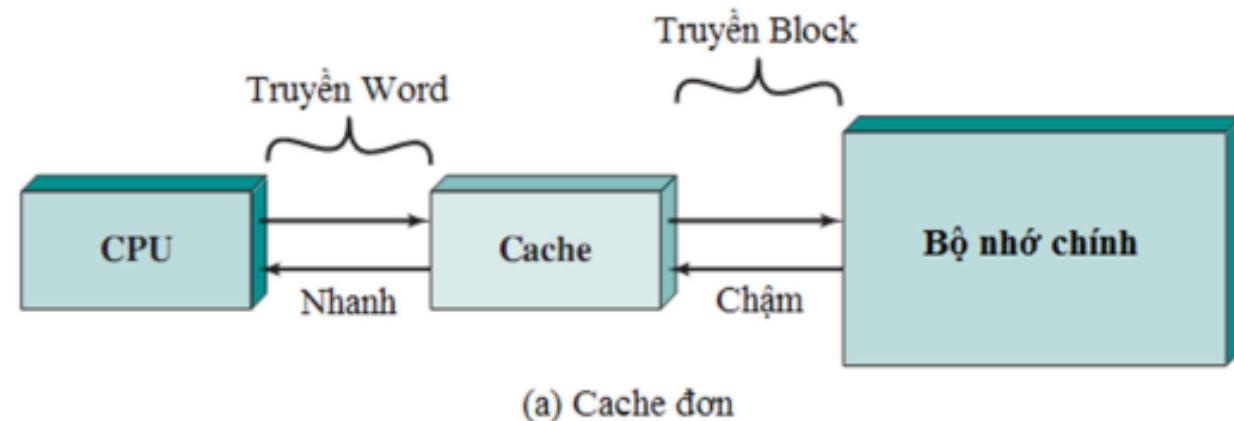


3.4.1. Khái niệm

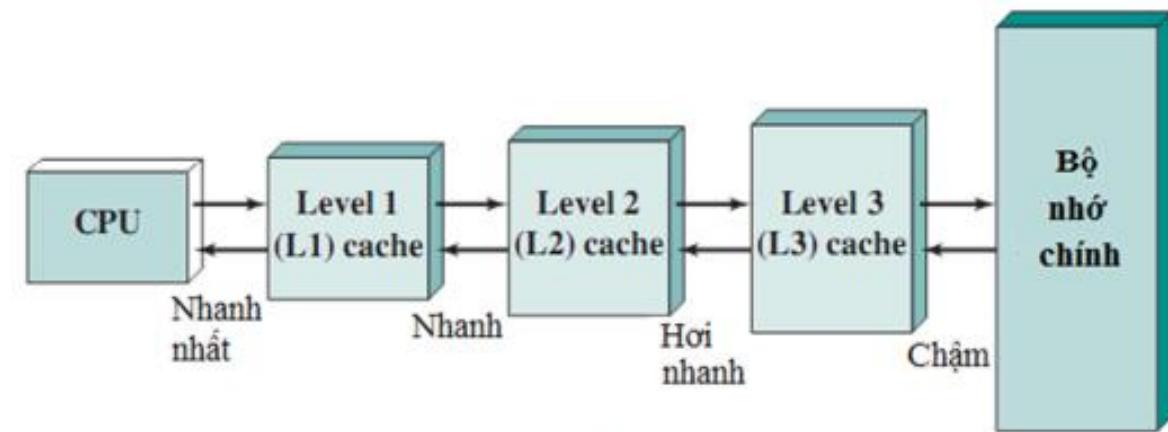
- Nguyên lý cục bộ của tham chiếu bộ nhớ: Trong một khoảng thời gian đủ nhỏ CPU thường chỉ tham chiếu các thông tin trong một khối nhớ cục bộ
- Ví dụ:
 - Cấu trúc chương trình tuần tự
 - Vòng lặp có thân nhỏ
 - Cấu trúc dữ liệu mảng
- Cache có tốc độ nhanh hơn bộ nhớ chính
- Cache được đặt giữa CPU và bộ nhớ chính nhằm tăng tốc độ CPU truy cập bộ nhớ

3.4.2. Các phương pháp ánh xạ giữa cache và bộ nhớ chính

- BXL kiểm tra xem từ có trong cache hay không:
- Nếu có, cache gửi từ này đến BXL (nhanh)
- Nếu không, cache đọc 1 block trong bộ nhớ chính, rồi cache gửi word đến BXL



(a) Cache đơn



(b) Tổ chức cache ba level



3.4.3. Giải thuật thay thế

- Khi bộ nhớ cache đã đầy, nếu một khối mới được đưa vào cache, một trong những khối hiện có phải được thay thế
- Đối với ánh xạ trực tiếp: chỉ có một line có thể cho một khối bất kỳ và không có sự lựa chọn nào khác
- Đối với các kỹ thuật kết hợp và kết hợp tập hợp, cần có một thuật toán thay thế
- Để đạt được tốc độ cao, thuật toán phải được thực hiện trong phần cứng



3.4.3. Giải thuật thay thế

❖ Các thuật toán thay thế phổ biến

- **Random**
- **Least recently used (LRU)**
 - Hiệu quả nhất
 - Thay thế khối nằm trong cache lâu nhất mà không có tham chiếu đến nó
 - Do triển khai đơn giản, LRU là thuật toán thay thế phổ biến nhất
- **First-in-first-out (FIFO)**
 - Thay thế khối đã nằm trong cache lâu nhất
 - Dễ dàng thực hiện như một kỹ thuật vòng đệm hoặc round-robin
- **Least frequently used (LFU)**
 - Thay thế khối có ít tham chiếu đến nó nhất trong cùng 1 khoảng thời gian
 - Có thể thực hiện bằng cách kết hợp một bộ đếm với mỗi line

3.4.4. Chính sách ghi

Khi một khối trong cache được thay thế, có 2 trường hợp cần xem xét:



Nếu khối cũ trong cache chưa thay đổi, có thể ghi đè khối mới lên mà không cần ghi khối cũ ra trước



Nếu ít nhất 1 thao tác ghi đã được thực hiện trên 1 word trong line của cache thì bộ nhớ chính phải được cập nhật bằng cách ghi line của cache ra khỏi của bộ nhớ trước khi đưa khối mới vào

Có hai vấn đề phải đối mặt:



Nhiều thiết bị có thể truy cập vào bộ nhớ chính



Một vấn đề phức tạp hơn xảy ra khi nhiều bộ xử lý được gắn vào cùng một bus và mỗi bộ xử lý lại có cache cục bộ riêng - nếu một word bị thay đổi trong một cache, nó có thể làm mất hiệu lực một word trong các cache khác



3.4.4. Chính sách ghi

- Write Through và Write Back
- Write through
 - Kỹ thuật đơn giản nhất
 - Tất cả các thao tác ghi được thực hiện cho cả cache và bộ nhớ chính
 - Nhược điểm: chậm, tạo ra lưu lượng bộ nhớ đáng kể
- Write back
 - Giảm ghi bộ nhớ
 - Chỉ cập nhật trong bộ nhớ cache
 - khi Block trong cache bị thay thế cần phải ghi trả cả Block về bộ nhớ chính
 - Nhược điểm: mạch phức tạp và khả năng có nút cổ chai



3.5 Bộ nhớ ngoài

3.5.1. Đĩa từ từ tính (HDD)

3.5.2. Đĩa quang

3.5.3. SSD-Solid state drives

3.5.4. Tổng quan về RAID



3.5.1. Đĩa từ từ tính (HDD)

- Đĩa từ là một tấm *platter* tròn chế tạo bằng vật liệu không từ tính, được gọi là chất nền (**substrate**), được phủ một lớp vật liệu có từ tính lên trên.
 - Chất nền thường là vật liệu nhôm hoặc hợp kim nhôm
- Gần đây, chất nền thủy tinh được sử dụng.
- Ưu điểm của chất nền thủy tinh:
 - Tăng tính đồng nhất bề mặt -> tăng độ tin cậy của đĩa
 - Giảm các khiếm khuyết bề mặt -> giảm lỗi đọc-ghi
 - Độ cứng tốt hơn -> giảm động lực đĩa
 - Khả năng chống sốc và hư hỏng tốt hơn
 - Lower flight heights



3.5.1. Đĩa từ từ tính (HDD)

- CƠ CHẾ ĐỌC – GHI TỪ

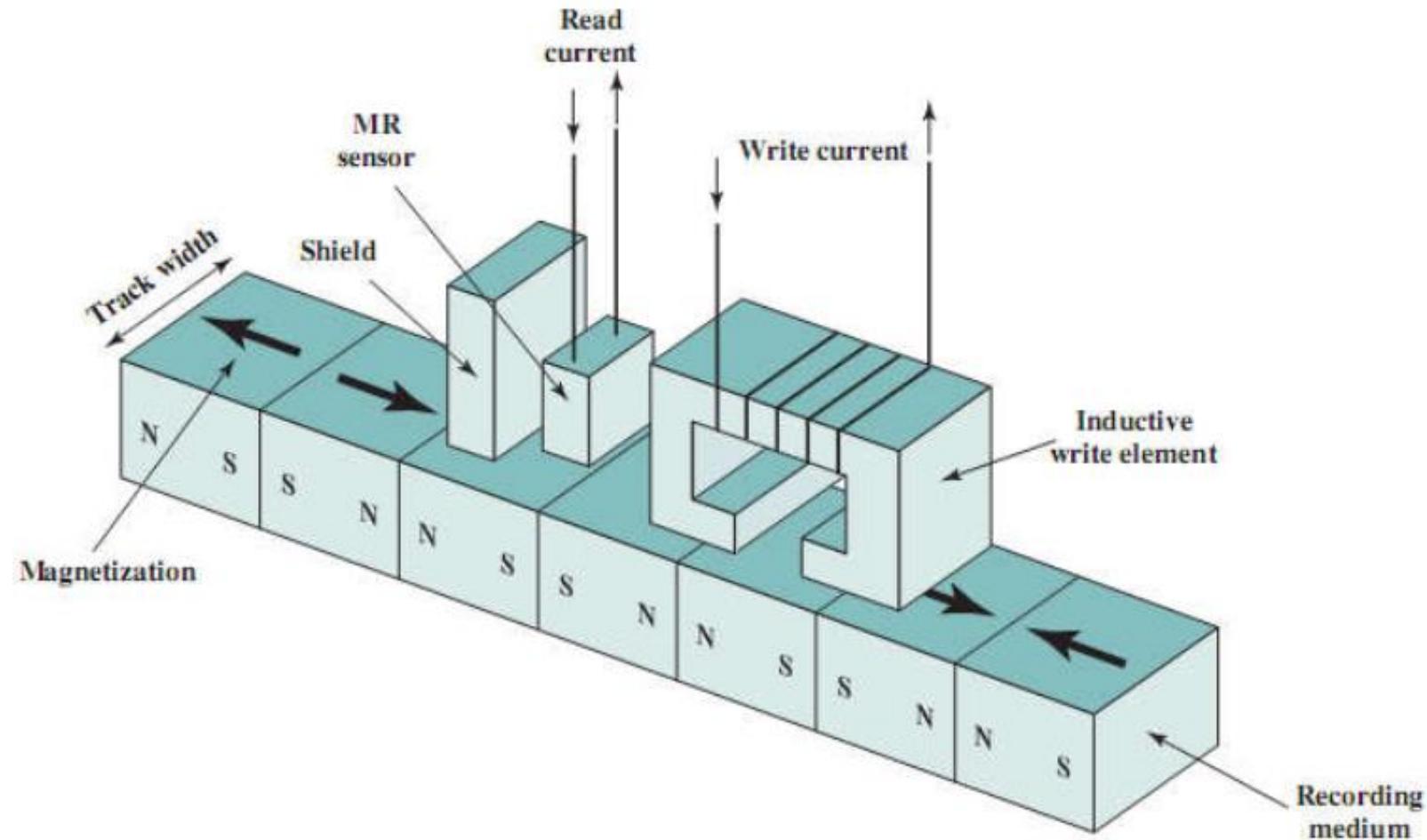
- Dữ liệu được ghi vào đĩa/ đọc ra từ đĩa qua 1 cuộn dây dẫn được gọi là **đầu (Head)**
- Hệ thống thường có 2 đầu: **đầu đọc và đầu ghi**
- Trong quá trình đọc hoặc ghi, đầu đứng yên trong khi đĩa xoay bên dưới

- Cơ chế Ghi

- Lợi dụng tính chất: *dòng điện chạy qua cuộn dây tạo ra từ trường*
- Xung điện được gửi đến đầu ghi mẫu từ sinh ra được ghi vào bề mặt bên dưới.
- Các mẫu từ khác nhau thể hiện dòng điện dương và âm
- Đầu ghi được làm bằng vật liệu từ hoá, dạng hình chữ nhật rỗng với khe hở đọc một cạnh và vòng dây dẫn ở đọc cạnh đối diện
- Dòng điện chạy trong dây tạo ra từ trường trên khe từ hoá một vùng nhỏ trong môi trường ghi
- Đảo chiều dòng điện sẽ làm đảo chiều từ hóa trên môi trường ghi

3.5.1. Đĩa từ từ tính (HDD)

- Đầu đọc điện từ/ Đầu ghi điện cảm





3.5.1. Đĩa từ từ tính (HDD)

- **Cơ chế Đọc (truyền thống)**

- lợi dụng tính chất: *từ trường chuyển động quanh cuộn dây tạo ra dòng điện trong cuộn dây*
 - Khi bề mặt đĩa đi qua đầu, nó tạo ra một dòng điện cùng cực với dòng đã ghi.
 - Cấu trúc của đầu đọc cơ bản giống đầu ghi, do đó cùng một đầu có thể được sử dụng cho cả đọc và ghi.

- **Cơ chế Đọc (hiện đại)**

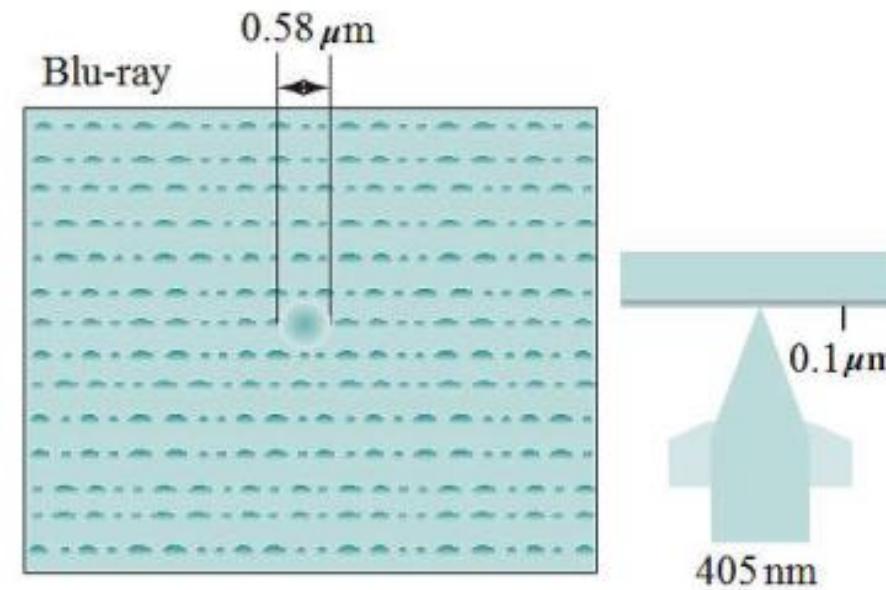
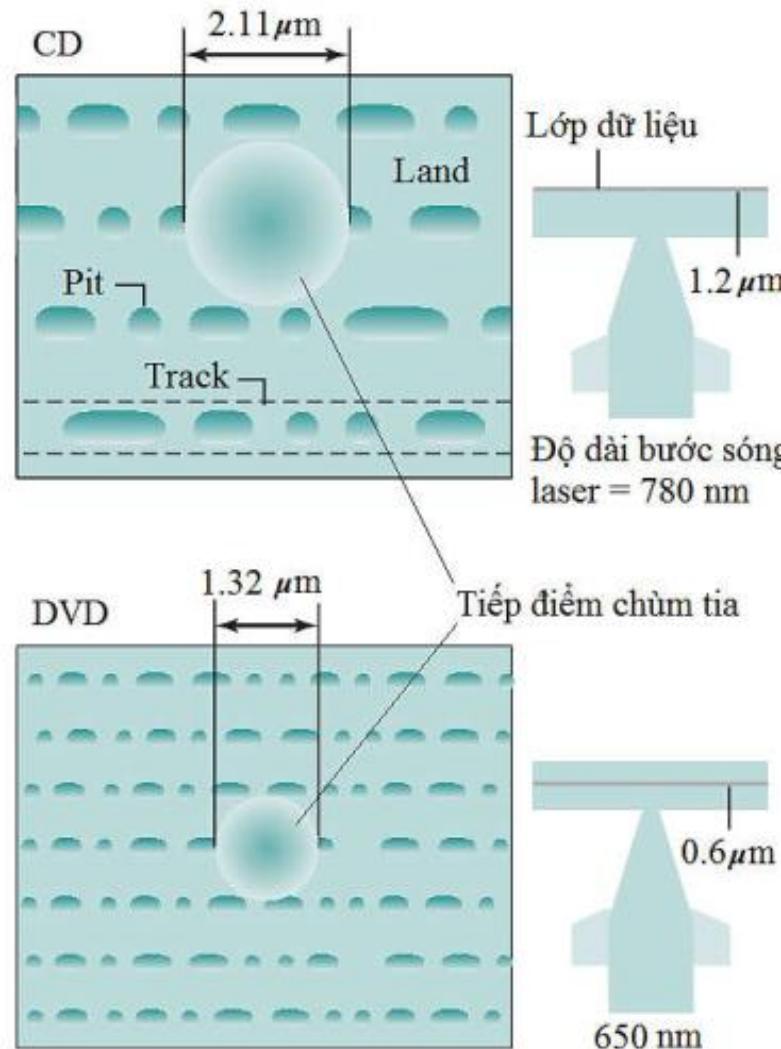
- Đòi hỏi phải có đầu đọc, ghi riêng biệt
 - Đầu đọc:
 - bộ cảm biến điện từ (MR) được che một phần
 - Điện trở MR phụ thuộc vào hướng từ trường di chuyển bên dưới
 - tần số vận hành cao hơn -> mật độ lưu trữ lớn hơn, tốc độ nhanh hơn.



3.5.2. Đĩa quang

- Được thiết kế cho video độ nét cao
- Dung lượng lớn hơn nhiều so với DVD
 - Laser bước sóng ngắn hơn: Dải màu xanh tím
 - Pit nhỏ hơn
- HD-DVD
 - 15GB 1 lớp 1 mặt
- Blue-ray
 - Lớp dữ liệu gần với laser hơn
 - Tập trung cao, ít biến dạng hơn, pit nhỏ hơn
 - 25GB trên một lớp

3.5.2. Đĩa quang





3.5.3. SSD-Solid state drives

❖ Bộ nhớ Flash

- Được sử dụng trong nhiều sản phẩm điện tử tiêu dùng bao gồm smart phones, thiết bị GPS, máy nghe nhạc MP3, máy ảnh kỹ thuật số và USB
- Chi phí và hiệu năng đã phát triển đến mức có thể sử dụng để thay thế ổ cứng HDD
- 2 loại bộ nhớ flash đặc biệt

➤ NOR

- Cung cấp truy cập ngẫu nhiên tốc độ cao
- Dùng để lưu mã, hệ điều hành điện thoại di động và trên máy tính Windows để chạy chương trình BIOS khi khởi động

➤ NAND

- Đọc và ghi trong các block nhỏ
- Dùng trong ổ USB flash, thẻ nhớ và ổ SSD



3.5.3. SSD-Solid state drives

- SSD là một thiết bị nhớ được chế tạo bằng linh kiện bán dẫn có thể được dùng để thay thế cho một ổ đĩa cứng (HDD)
- **SSD so với HDD**

SSD có các ưu điểm hơn HDD như sau:

- Số thao tác đọc/ghi trong một giây (IOPS) cao hơn
- Độ bền
- Tuổi thọ dài hơn
- Tiêu thụ ít năng lượng hơn
- Khả năng chạy êm và mát hơn
- Thời gian truy cập ngắn hơn



3.5.4. Tổng quan về RAID

- Redundant Array of Independent Disks
- Sử dụng nhiều đĩa để nâng cao hoạt động
- Gồm 7 cấp (mức/level)
- **Cấp** không thể hiện mối quan hệ thứ bậc mà là các kiến trúc thiết kế khác nhau có chung **ba đặc điểm**:
 1. Tập hợp các ổ đĩa vật lý được hệ điều hành coi như một ổ đĩa logic đơn
 2. Dữ liệu được phân bố trên các ổ đĩa vật lý của một mảng theo cơ chế **striping – phân dải**
 3. Dung lượng đĩa dư thừa được sử dụng để lưu trữ thông tin parity, đảm bảo khả năng phục hồi dữ liệu trong trường hợp đĩa bị hỏng

3.5.4. Tổng quan về RAID

- So sánh RAID

Level	Ưu điểm	Nhược điểm	Ứng dụng
0	Hiệu quả I/O cải thiện nhờ dàn tải I/O trên nhiều kênh và ổ đĩa Không tính toán parity Rất đơn giản Dễ triển khai	Hỗn 1 ổ đĩa thì mất tất cả dữ liệu trong mảng	Sản xuất, biên tập video Biên tập ảnh Ứng dụng yêu cầu băng thông cao
1	Độ dư thừa 100% Không cần tái tạo lại nếu có lỗi ổ đĩa Thiết kế lưu trữ RAID đơn giản nhất	Không hiệu quả Nhiều overhead nhất	Kế toán Tài chính Ứng dụng đòi hỏi độ tin cậy cao
2	Tốc độ truyền dữ liệu cực cao Thiết kế điều khiển đơn giản hơn RAID 3, 4, 5	Tốc độ truyền dữ liệu càng cao, tỉ lệ ổ mã sửa lỗi/ổ dữ liệu rất cao nếu kích thước từ nhỏ - kém hiệu quả Đắt	Không sử dụng trong thực tế

3.5.4. Tổng quan về RAID

- So sánh RAID

Level	Ưu điểm	Nhược điểm	Ứng dụng
3	Tốc độ đọc/ ghi dữ liệu rất cao Đĩa hỏng không ảnh hưởng nhiều đến thông lượng Tỉ lệ lỗ mă sửa lỗi/đĩa dữ liệu thấp - hiệu quả cao	Tốc độ giao dịch bằng tốc độ của 1 ổ đĩa đơn Thiết kế điều khiển khá phức tạp	Sản xuất video Live streaming Biên tập ảnh Ứng dụng yêu cầu thông lượng cao
4	Tốc độ giao dịch dữ liệu đọc cao Tỉ lệ lỗ mă sửa lỗi/đĩa dữ liệu thấp - hiệu quả cao	Thiết kế điều khiển khá phức tạp Tốc độ giao dịch ghi thấp nhất Tái tạo dữ liệu khó khăn, kém hiệu quả	Không sử dụng trong thực tế
5	Tốc độ giao dịch dữ liệu đọc cao nhất Tỉ lệ lỗ mă sửa lỗi/đĩa dữ liệu thấp - hiệu quả cao	Thiết kế điều khiển phức tạp nhất Tái tạo dữ liệu khó khăn, kém hiệu quả	Server ứng dụng, Server database Server web, e-mail Server intranet
6	Chịu được lỗi dữ liệu cực lớn Chịu được lỗi ổ đĩa đồng thời	Thiết kế điều khiển phức tạp hơn Overhead để tính địa chỉ parity cực cao	Giải pháp hoàn hảo cho ứng dụng quan trọng

Hàng: Trang: 1/1