



ĐẠI HỌC ĐÀ NẴNG  
TRƯỜNG ĐẠI HỌC CÔNG NGHỆ THÔNG TIN VÀ TRUYỀN THÔNG VIỆT - HÀN  
Vietnam - Korea University of Information and Communication Technology

# KIẾN TRÚC MÁY TÍNH

## CHƯƠNG 2

# CHỨC NĂNG MÁY TÍNH VÀ HỆ THỐNG BUS

## 2.1. Các thành phần chính của máy tính

2.1.1. CPU

2.1.2. Bộ nhớ

2.1.3. Thiết bị vào/ra

2.1.4. Hệ thống Bus

## 2.2. Chức năng máy tính

2.2.1. Nạp và thực thi lệnh

2.2.2. Khái niệm ngắt

2.2.3. Lược đồ trạng thái chu trình lệnh

2.2.4. Chức năng vào/ra

## 2.3. Hệ thống BUS

2.3.1. Mô hình liên kết thành phần trong máy tính

2.3.2. Các kiểu truyền thông trong hệ thống liên kết

2.3.3. Lược đồ liên kết bus

2.3.4. Các đặc điểm của Bus



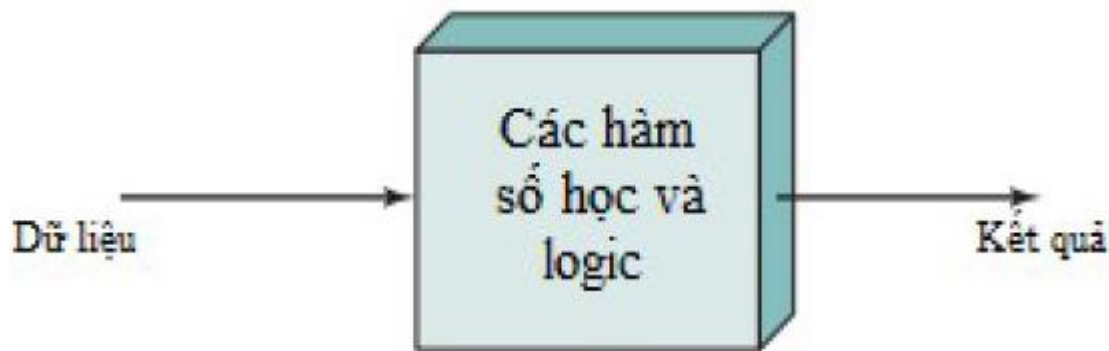
## 2.1. Các thành phần chính của máy tính

- Máy tính hiện đại ngày nay được phát triển dựa trên thiết kế của John von Neumann, Viện nghiên cứu cao cấp Princeton. Được gọi là *kiến trúc Von Neumann*
- Dựa trên ba ý tưởng chính:
  - + Dữ liệu và lệnh cùng được lưu trữ trong một bộ nhớ đọc ghi
  - + Nội dung của bộ nhớ được đánh địa chỉ theo vị trí mà không quan tâm đến kiểu dữ liệu.
  - + Thực thi lệnh một cách tuần tự

## 2.1. Các thành phần chính của máy tính

### Khái niệm chương trình

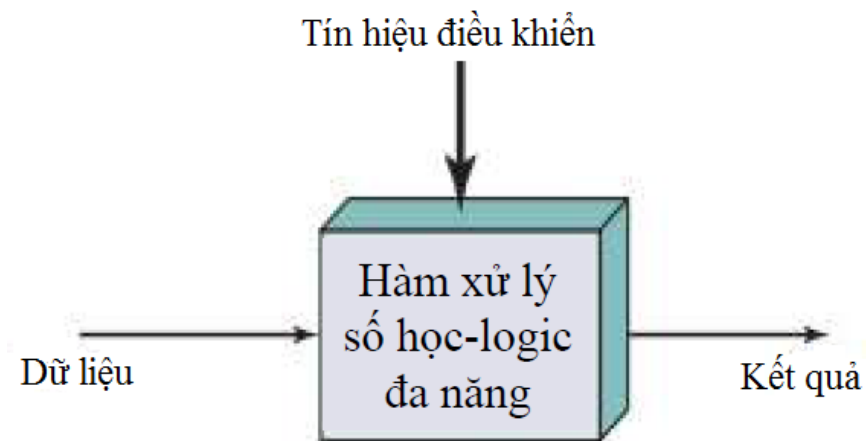
- Chương trình nối cứng (Hardwired program)
- xây dựng một cấu hình cụ thể gồm các thành phần logic để thực hiện 1 phép toán nhất định.
- Hệ thống mạch nối cứng không linh hoạt



## 2.1. Các thành phần chính của máy tính

### Khái niệm chương trình

- Chương trình phần cứng đa năng
  - + Xây dựng một cấu hình dùng chung cho tất cả các hàm toán học và logic
  - + Chỉ cần đưa ra một tập tín hiệu điều khiển hoạt động của phần cứng, thay vì phải nối lại dây cho mỗi một chương trình
  - + Khối biên dịch lệnh nhận mã lệnh nhị phân và đưa ra các tín hiệu điều khiển tương ứng.





## 2.1. Các thành phần chính của máy tính

### Phần mềm

- Một chuỗi các mã hoặc câu lệnh.
- Một bộ phận phần cứng làm chức năng biên dịch từng lệnh và tạo ra tín hiệu điều khiển
- Đưa ra chuỗi mã lệnh mới cho mỗi chương trình khác nhau thay vì nối dây lại phần cứng.



## 2.1. Các thành phần chính của máy tính

### Các thành phần chính

- Bộ xử lý trung tâm
  - + Trình biên dịch lệnh
  - + Module thực hiện các hàm logic và số học đa năng
- Thành phần nhập xuất I/O
  - + Mô-đun nhập: nhận vào dữ liệu và lệnh; chuyển đổi chúng thành dạng tín hiệu sử dụng được bên trong hệ thống
  - + Mô-đun xuất: Công cụ để hiển thị kết quả
- Bộ nhớ chính để lưu trữ mã và kết quả



## 2.1. Các thành phần chính của máy tính

### Bộ nhớ tạm thời

Thanh ghi địa chỉ bộ nhớ (MAR)

- Chỉ rõ địa chỉ của lệnh đọc hay ghi tiếp theo trong bộ nhớ

Thanh ghi dữ liệu bộ nhớ (MBR)

- Chứa dữ liệu sắp được ghi vào bộ nhớ hoặc nhận dữ liệu được đọc ra từ bộ nhớ

Thanh ghi địa chỉ vào ra (I/OAR)

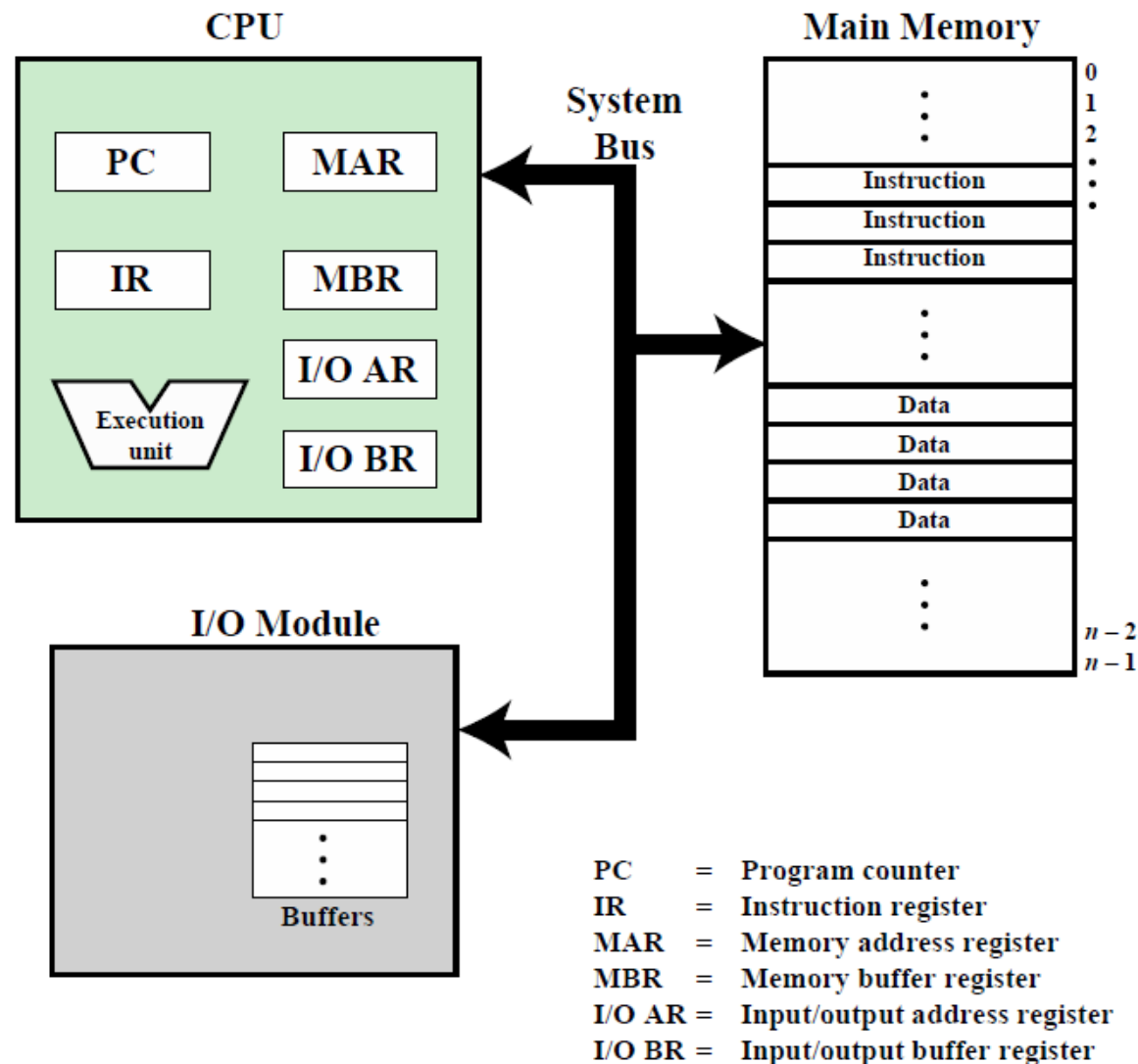
- Định rõ thiết bị I/O cụ thể

Thanh ghi đệm vào ra (I/OBR)

- Sử dụng để trao đổi dữ liệu giữa các module I/O và CPU

## 2.1. Các thành phần chính của máy tính

### Cấu tạo máy tính (nhìn từ trên xuống)





## 2.2. Chức năng của máy tính

❖ Chức năng cơ bản của máy tính là thực thi 1 chương trình.

## 2.2. Chức năng của máy tính

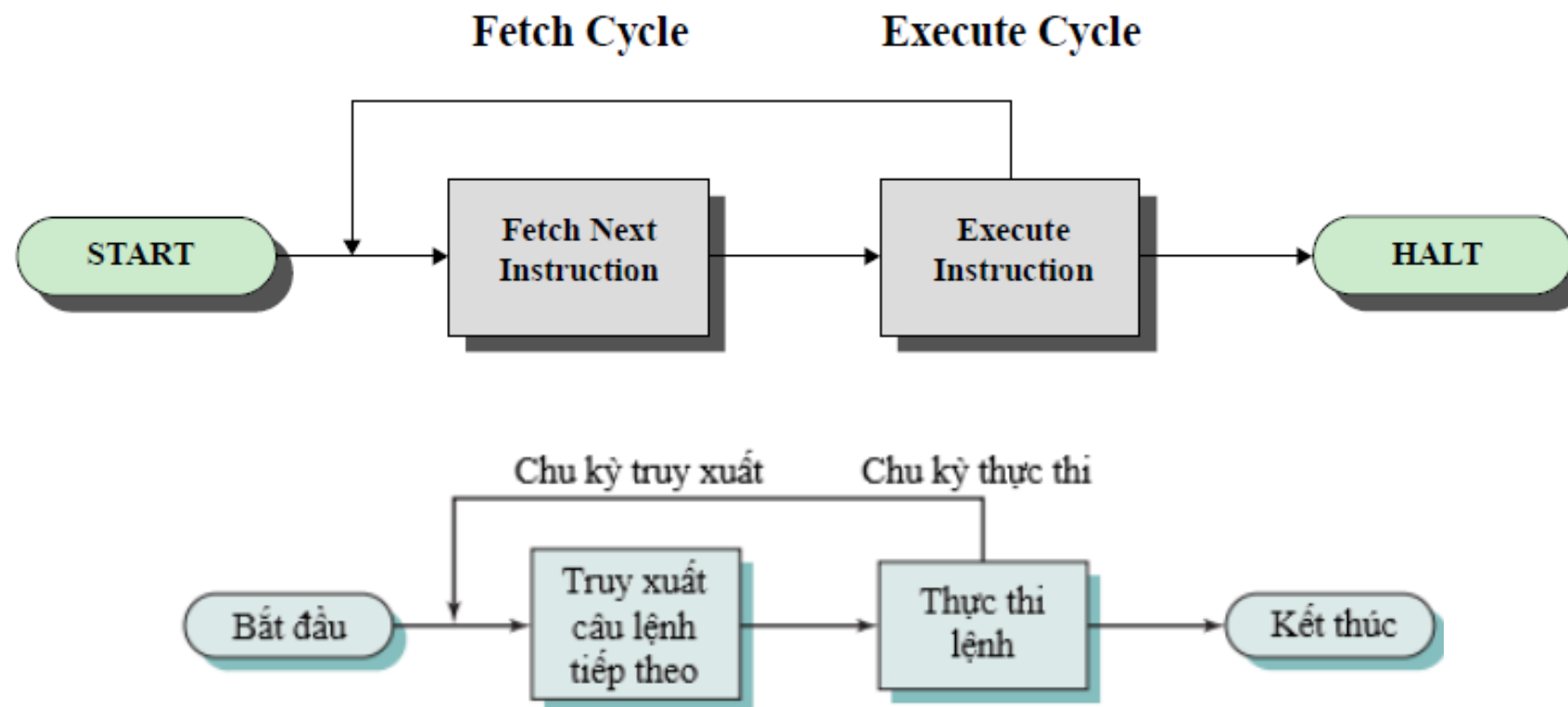
### 2.2.1. Nạp và thực thi lệnh

#### Chu kỳ lệnh cơ bản

Thực thi một chương trình là lặp lại quá trình thực hiện từng **chu kỳ lệnh**.

*2 bước:*

- Truy xuất
- Thi hành





## 2.2.1. Nạp và thực thi lệnh

### Chu kỳ truy xuất

- Vào đầu mỗi chu kỳ lệnh, bộ xử lý truy xuất một lệnh từ bộ nhớ.
- Thanh ghi bộ đếm chương trình (PC) chứa địa chỉ của lệnh được truy xuất tiếp theo
- Bộ xử lý sau mỗi lần truy xuất 1 lệnh sẽ tăng bộ đếm lên 1 do đó nó sẽ truy xuất được lệnh tiếp theo vào lần sau.
- Lệnh vừa được truy xuất được tải vào thanh ghi lệnh (IR).
- Bộ xử lý biên dịch lệnh và thi hành những hành động cần thiết.



## 2.2.1. Nạp và thực thi lệnh

### Chu kỳ thi hành

#### - *Bộ xử lý – bộ nhớ*

Dữ liệu truyền từ bộ xử lý đến bộ nhớ hoặc ngược lại

#### - *Bộ xử lý – I/O*

Dữ liệu truyền đến/đi từ thiết bị ngoại vi bằng cách truyền thông tin giữa bộ xử lý và module I/O.

#### - *Xử lý dữ liệu*

Bộ xử lý có thể thực hiện một số phép toán số học hoặc logic trên dữ liệu

#### - *Điều khiển*

Đưa ra lệnh chỉ rõ thứ tự thực hiện các lệnh bị thay đổi



## 2.2.1. Nạp và thực thi lệnh

### Chu kỳ thi hành



(a) Instruction format



(b) Integer format

Thanh ghi PC = Địa chỉ của lệnh

Thanh ghi IR = Lệnh sắp được thực hiện

Thanh ghi AC = Thanh ghi lưu trữ dữ liệu tạm thời

(c) Các thanh ghi trong CPU

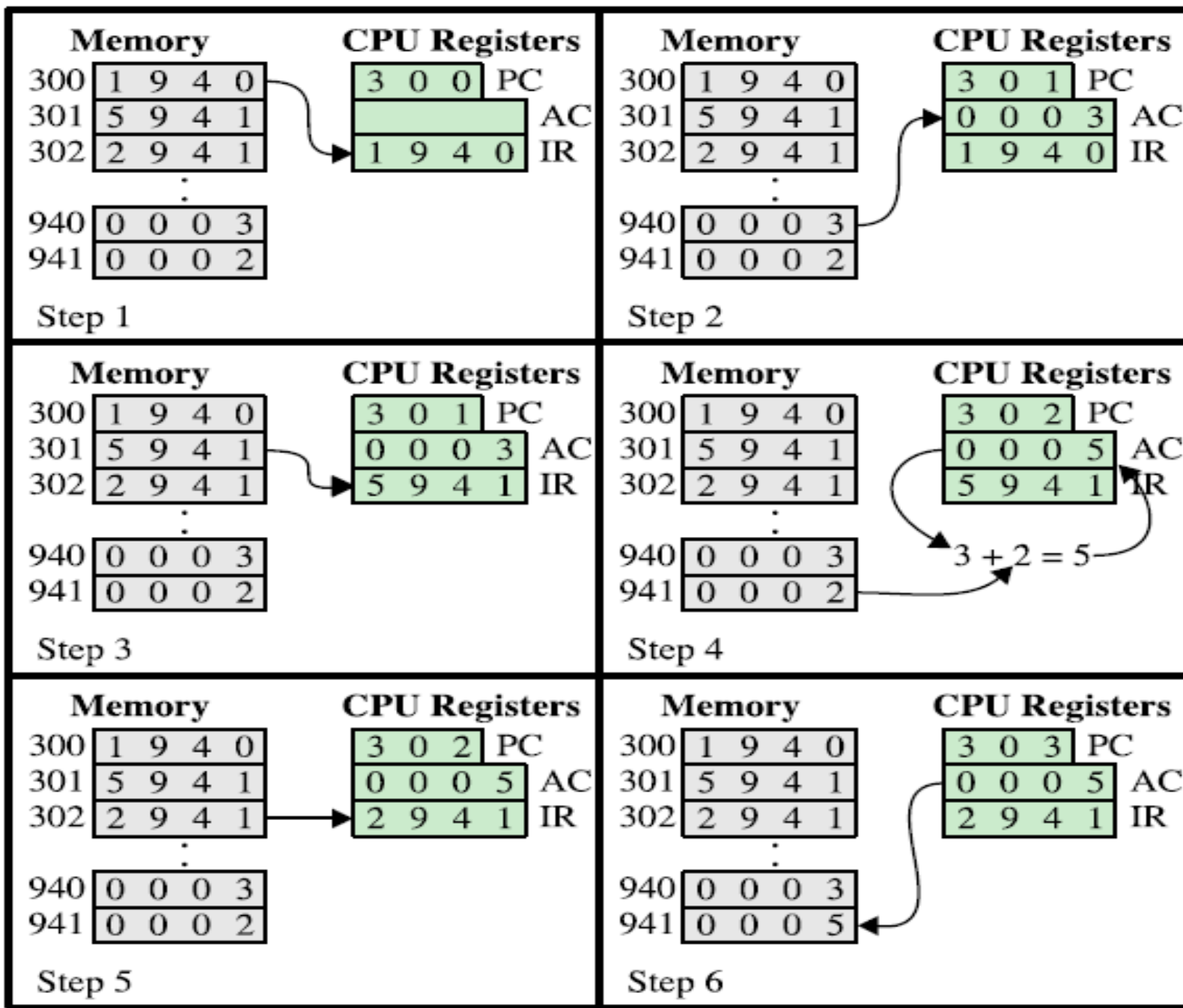
0001 = tải dữ liệu từ bộ nhớ vào AC

0010 = Lưu dữ liệu từ AC vào bộ nhớ

0101 = Cộng dữ liệu từ bộ nhớ vào AC

(d) Các mã lệnh được sử dụng

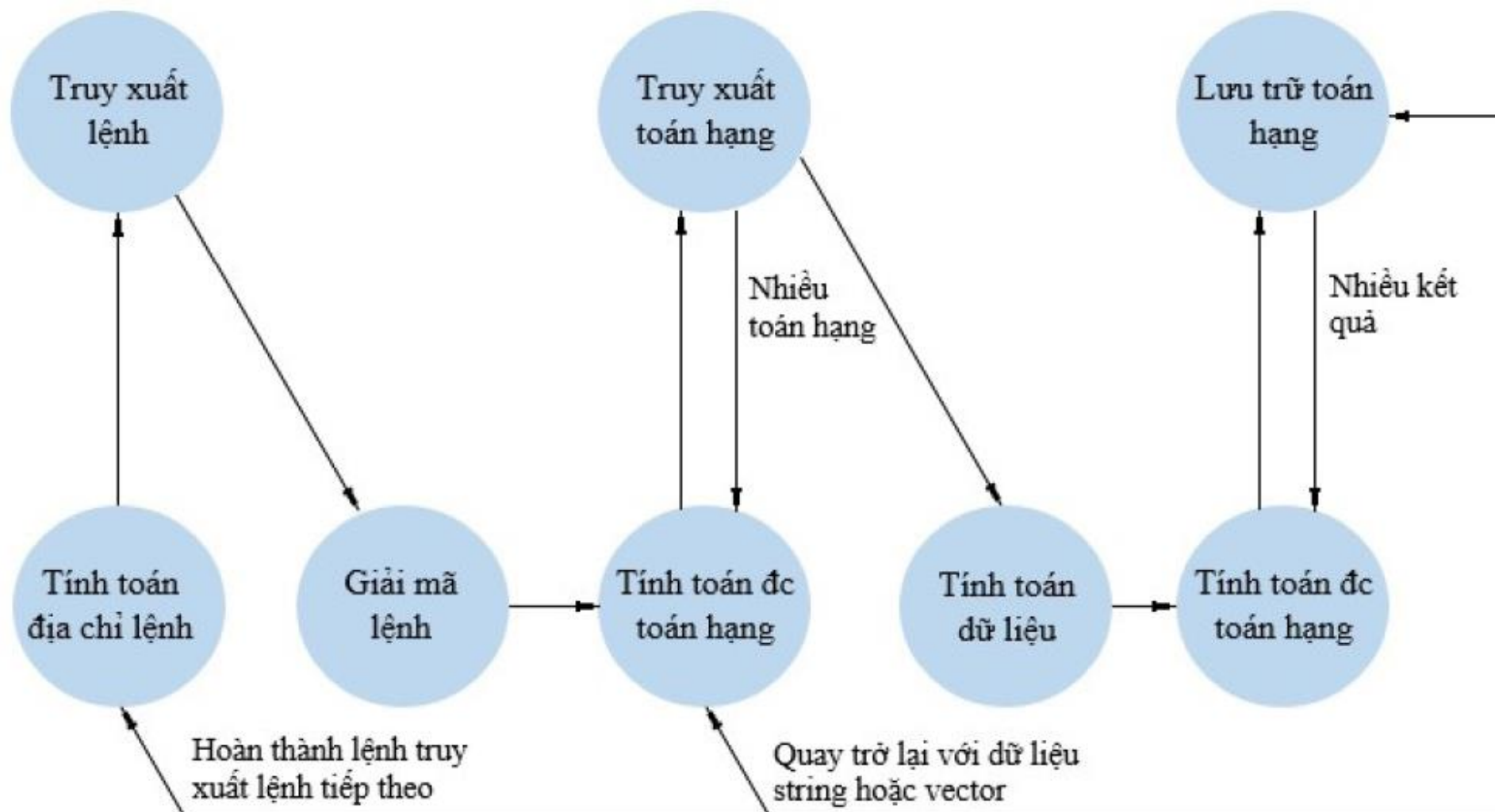
# Ví dụ thi hành chương trình





## 2.2.1. Nạp và thực thi lệnh

Sơ đồ  
trạng thái  
chu kỳ lệnh





## 2.2. Chức năng của máy tính

### 2.2.2. Khái niệm ngắt

- Cơ chế cho phép các module khác (bộ nhớ, vào/ra) có thể *ngắt* tiến trình thông thường của bộ xử lý



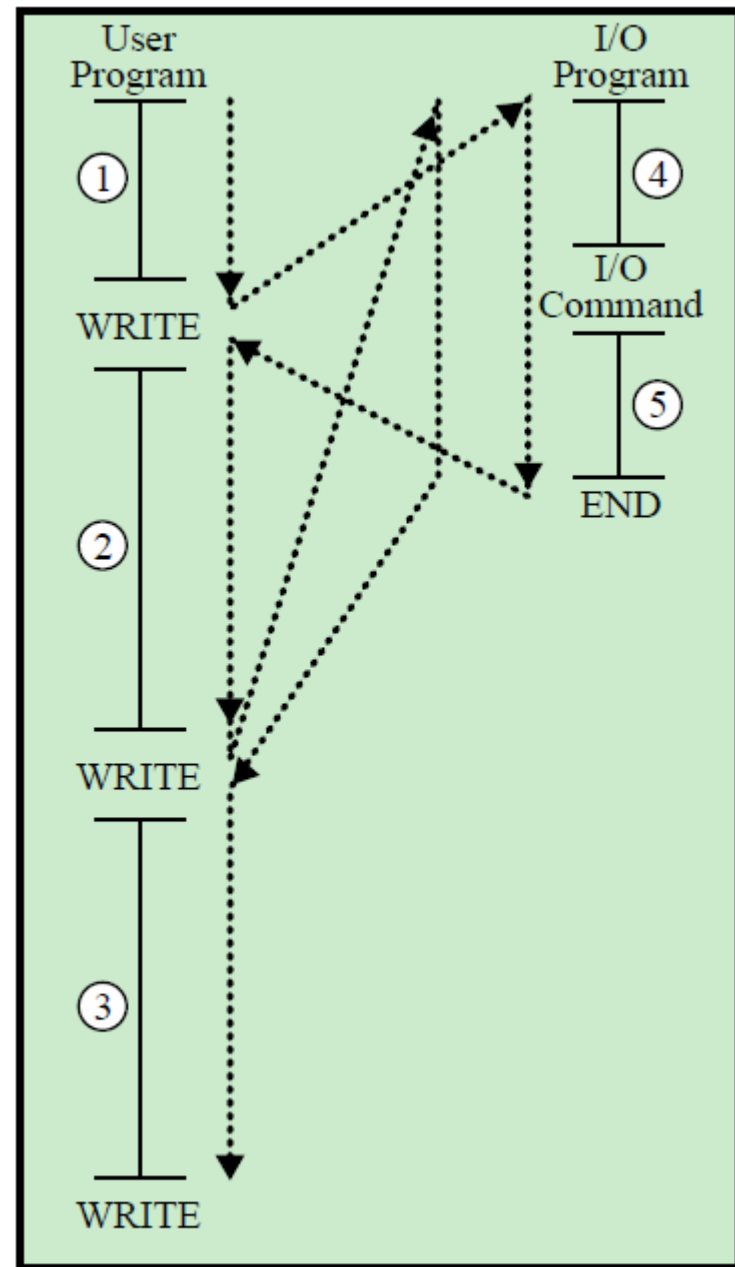
## 2.2.2. Khái niệm ngắt

### Phân loại ngắt

- **Ngắt chương trình:** Được tạo ra trong quá trình thực hiện lệnh, chẳng hạn như: tràn số học, lỗi chia cho 0, cố gắng thực thi một lệnh không được phép hoặc tham chiếu đến bên ngoài không gian bộ nhớ của người dùng.
- **Ngắt định thời:** Được tạo ra bởi đồng hồ trong bộ xử lý. Chức năng này cho phép hệ điều hành thực hiện định kỳ một hoạt động nào đó.
- **Ngắt vào/ra:** Được tạo ra bởi bộ điều khiển I/O, để báo hiệu khi một hoạt động vào/ra đã hoàn thành, yêu cầu bộ xử lý phục vụ, hoặc báo lỗi.
- **Ngắt lỗi phần cứng:** Được tạo ra bởi một số lỗi như: lỗi nguồn, lỗi bộ nhớ.

## Điều khiển dòng chương trình

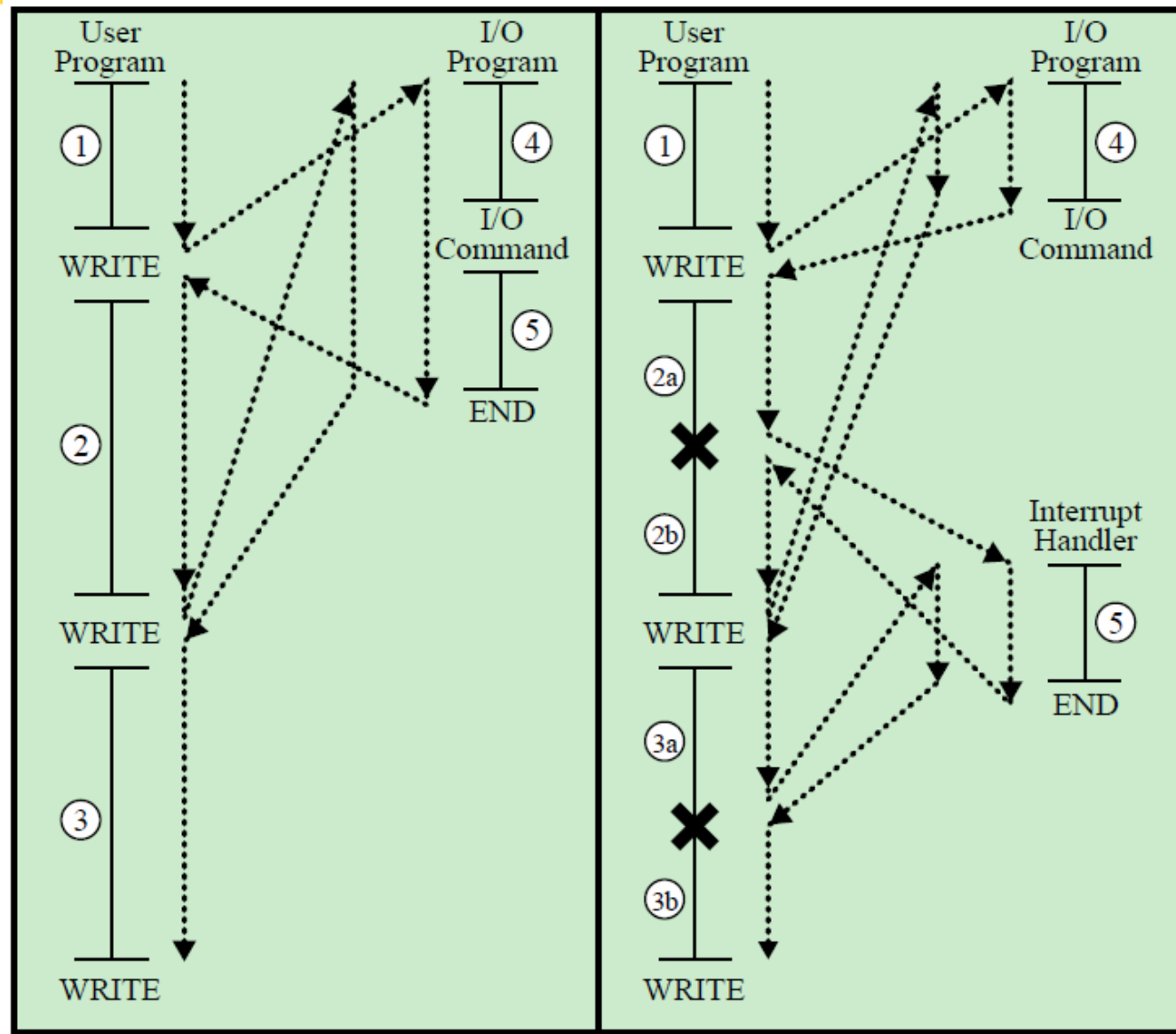
- Lệnh WRITE gọi chương trình I/O do hệ điều hành cung cấp.
- Lệnh I/O gọi một phần cứng I/O hoạt động  
Vì hoạt động I/O mất khoảng thời gian khá lớn để hoàn thành -> chương trình I/O bị treo để đợi hoạt động hoàn tất -> User program phải dừng lại ở lời gọi WRITE một khoảng thời gian nhất định.



(a) No interrupts

## Điều khiển dòng chương trình

- Với ngắt, CPU có thể thực hiện các lệnh khác trong khi một tiến trình I/O đang thực hiện.
- Tín hiệu ngắt được mô-đun I/O gửi tới CPU khi lệnh I/O xong
- Khi có yêu cầu ngắt, CPU ngắt chương trình đang được thực thi, chuyển điều khiển sang trình xử lý ngắt

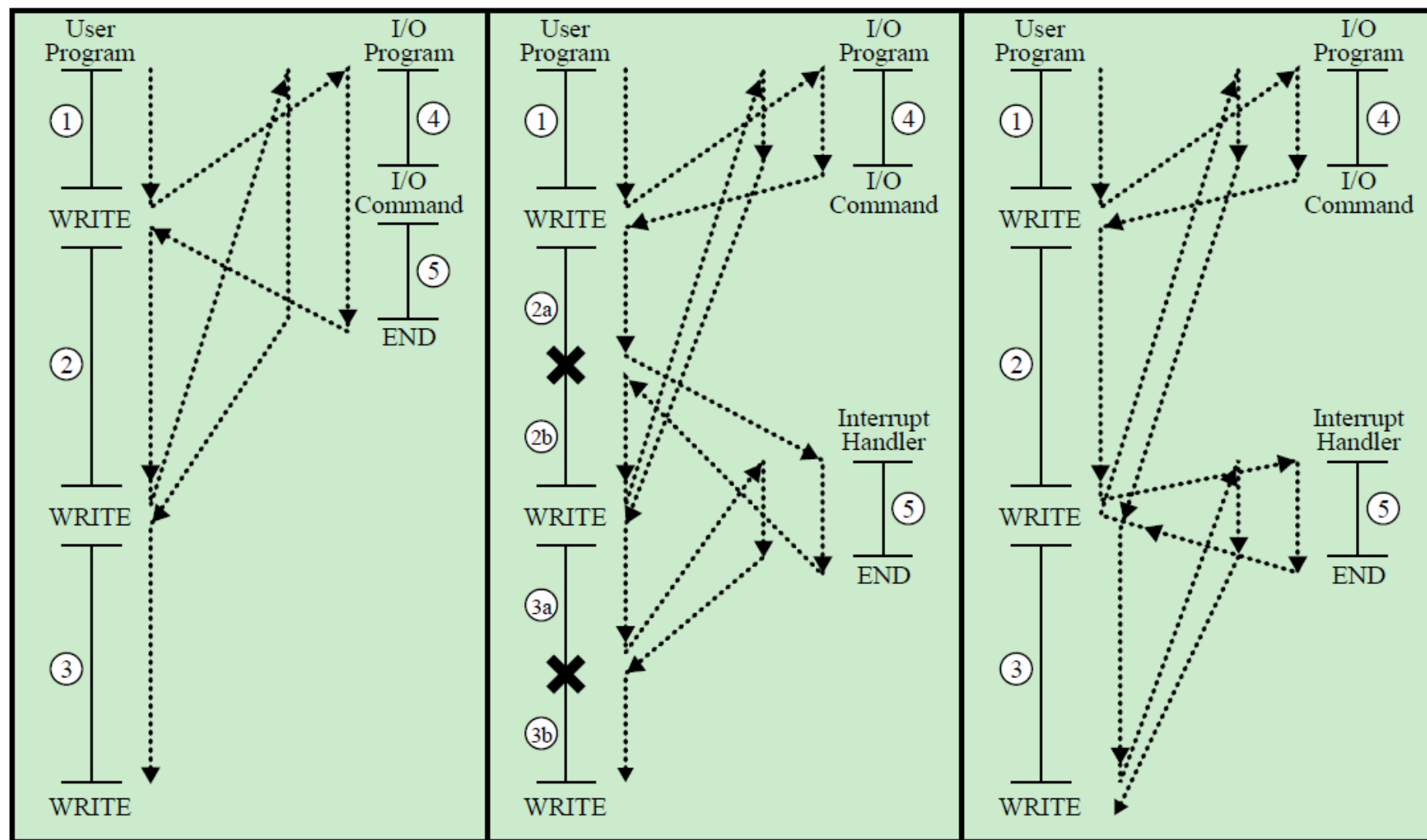


(a) No interrupts

(b) Interrupts; short I/O wait

**X** = interrupt occurs during course of execution of user program

# Điều khiển dòng chương trình



(a) No interrupts

(b) Interrupts; short I/O wait

(c) Interrupts; long I/O wait

**X** = interrupt occurs during course of execution of user program



## 2.2.2. Khái niệm ngắt

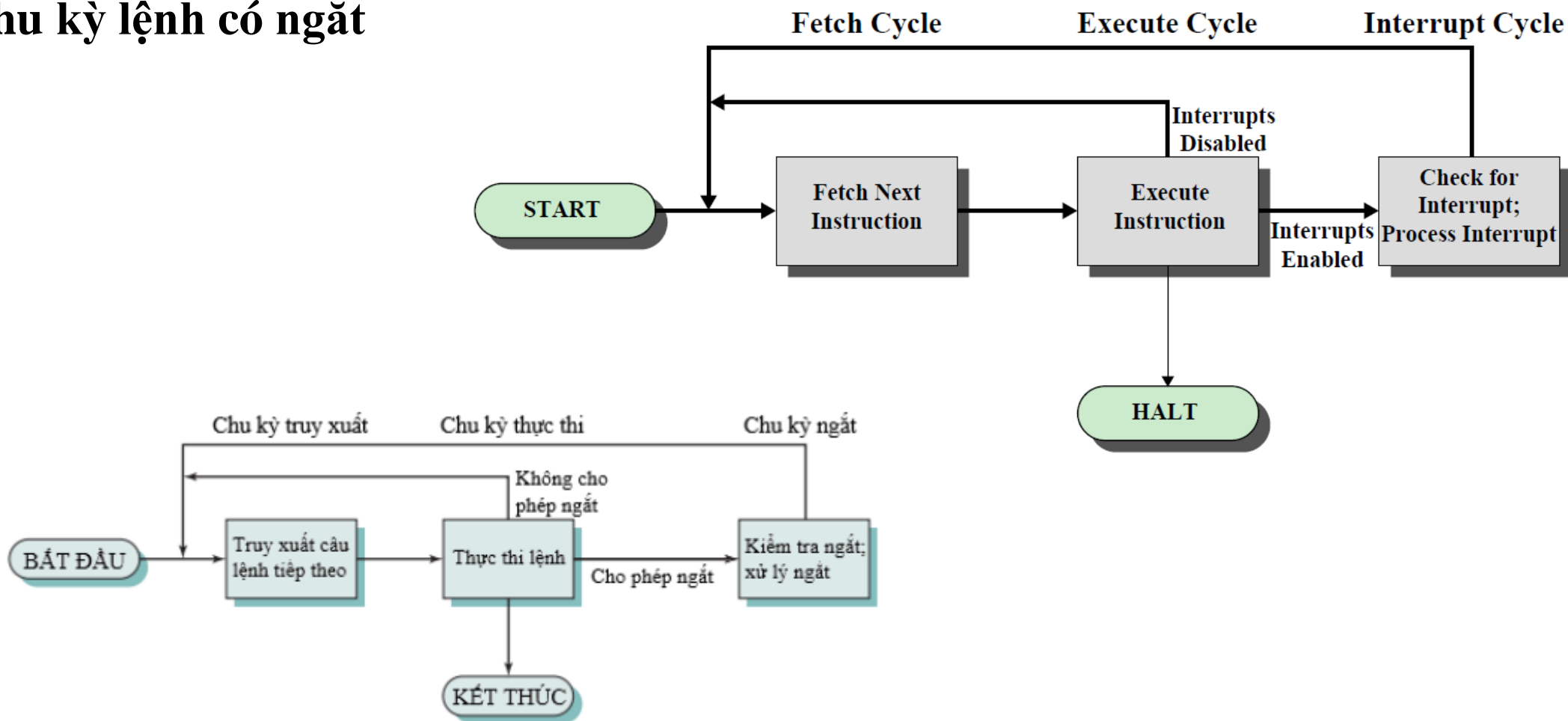
### Chu kỳ ngắt

- Thêm vào chu kỳ lệnh
- Bộ vi xử lý liên tục kiểm tra yêu cầu ngắt
  - + Được chỉ thị bằng tín hiệu ngắt
- Nếu không có yêu cầu ngắt, truy xuất lệnh tiếp theo
- Nếu có ngắt đang chờ xử lý:
  - + Tạm ngưng thực hiện chương trình hiện tại (treo)
  - + Lưu ngữ cảnh: PC, dữ liệu
  - + Đặt PC về địa chỉ bắt đầu của trình xử lý ngắt
  - + Ngắt quá trình
  - + Khôi phục ngữ cảnh và tiếp tục chương trình đã bị ngắt



## 2.2.2. Khái niệm ngắt

- Chu kỳ lệnh có ngắt

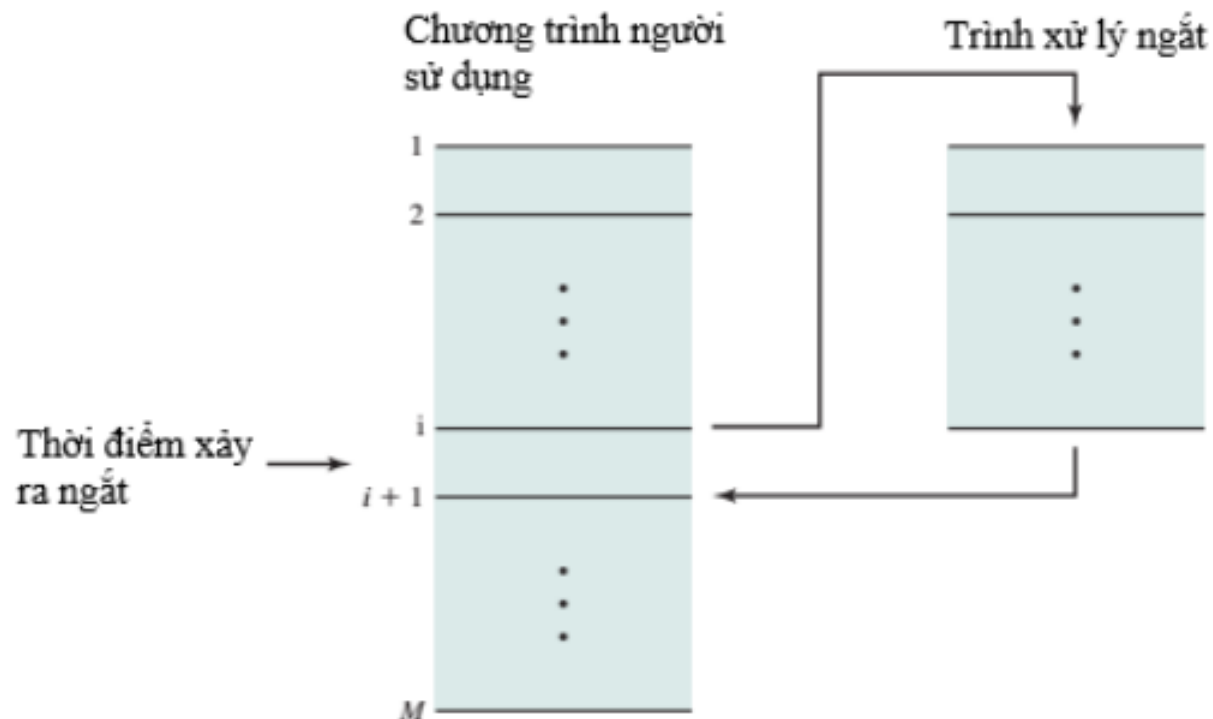




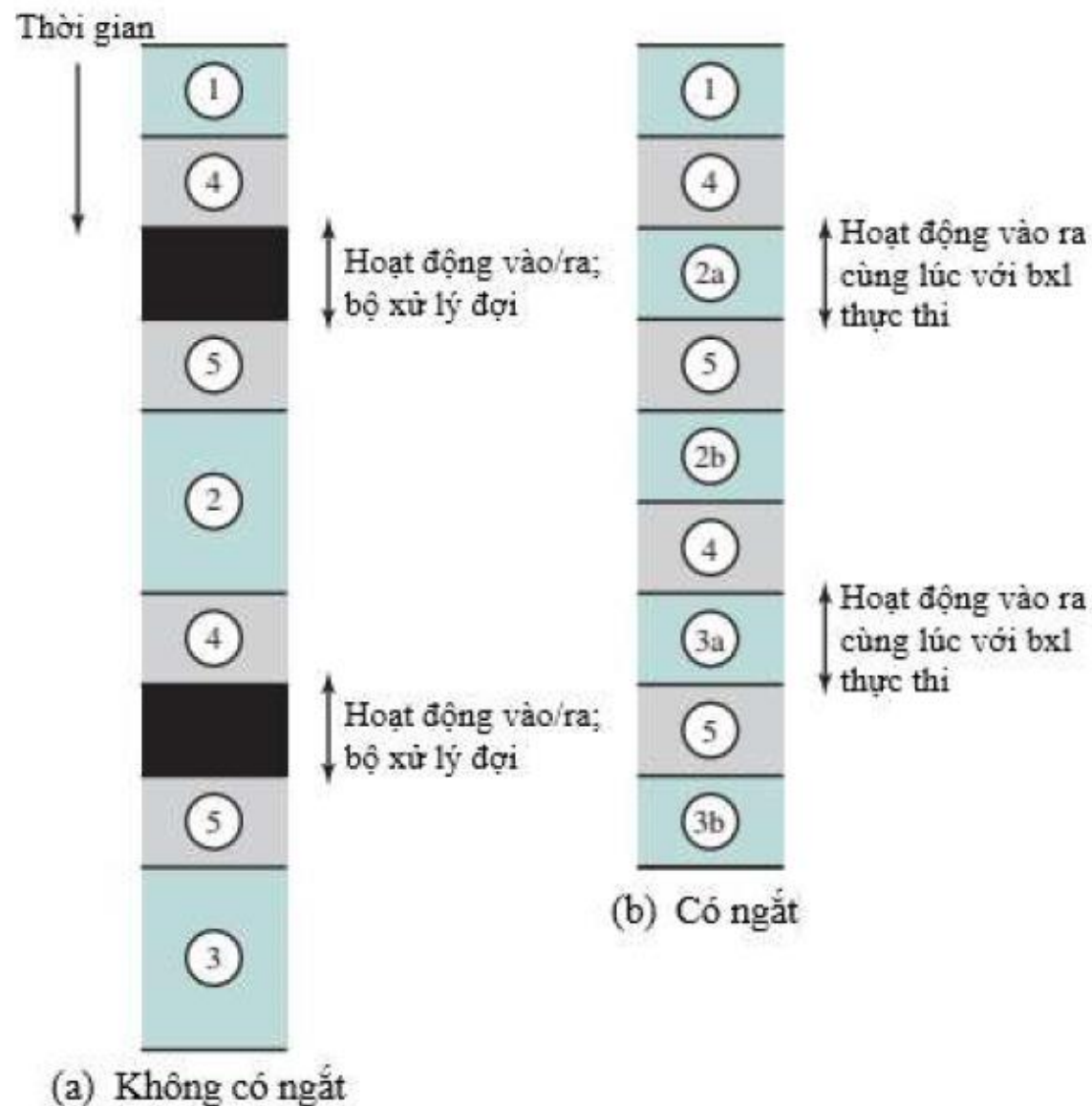
## 2.2.2. Khái niệm ngắt

### Truyền điều khiển qua các ngắt

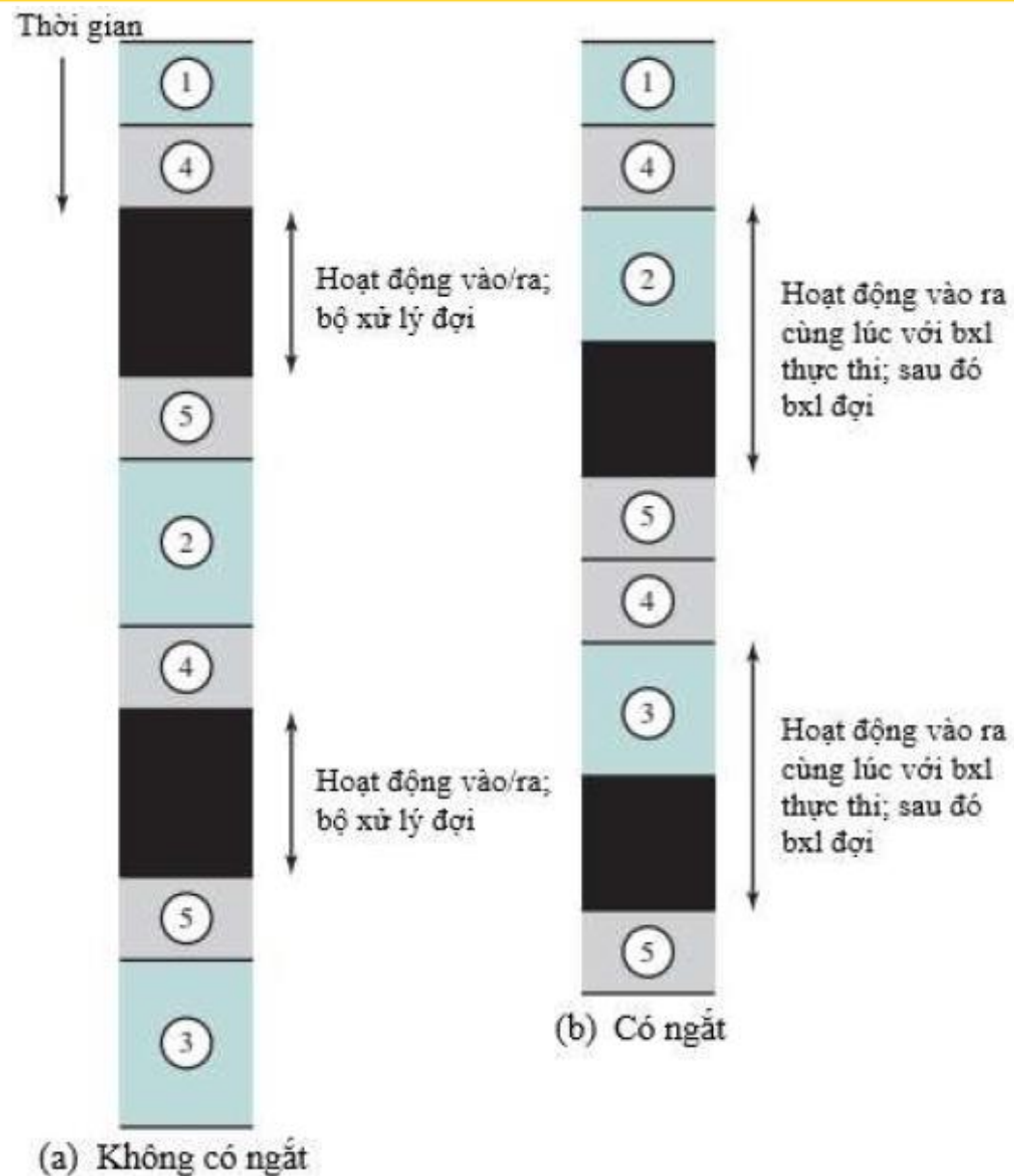
Bộ xử lý và hệ điều hành có trách nhiệm dừng chương trình người dùng và sau đó nối lại tại cùng một điểm.



## Thời gian chương trình đợi I/O ngắn

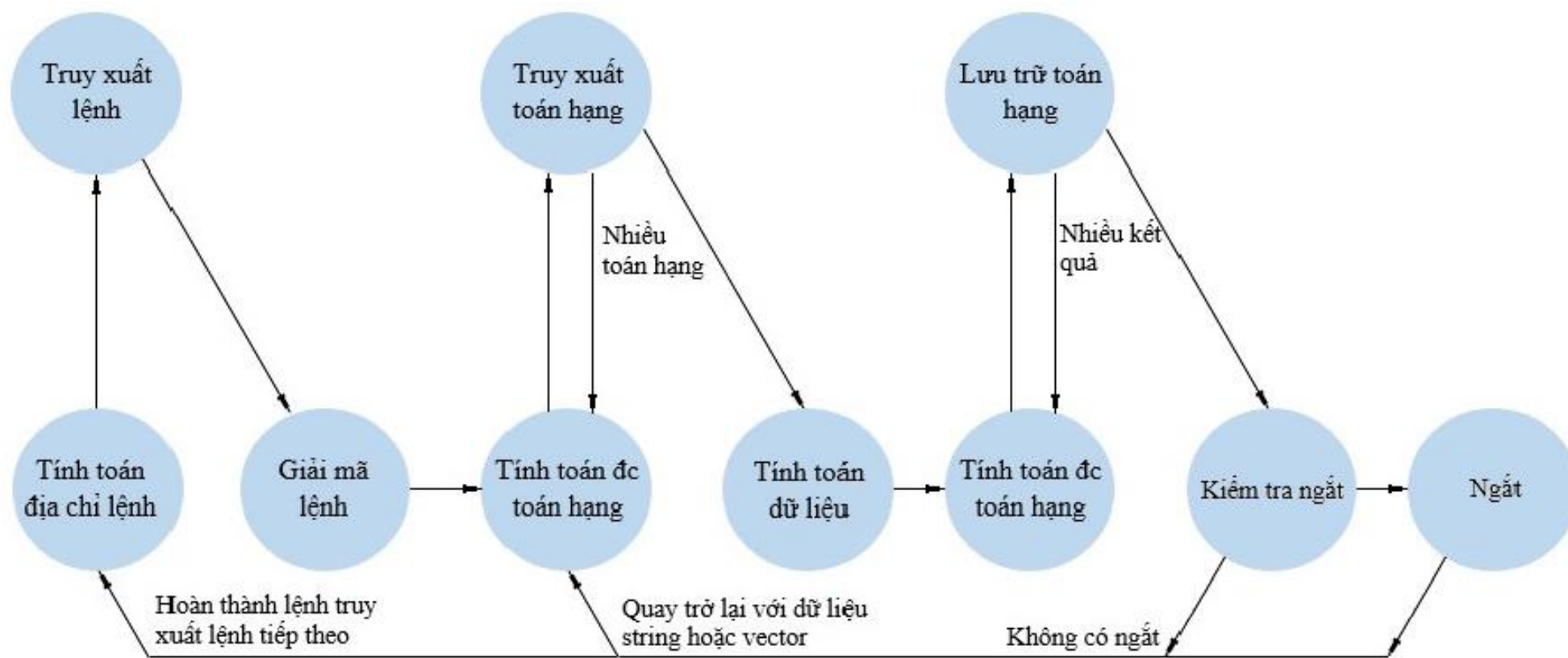


## Thời gian chương trình đợi I/O dài



## 2.2.2. Khái niệm ngắt

### Sơ đồ trạng thái chu kỳ lệnh có ngắt





## 2.2.2. Khái niệm ngắt

### Nhiều ngắt

#### - Vô hiệu hoá ngắt

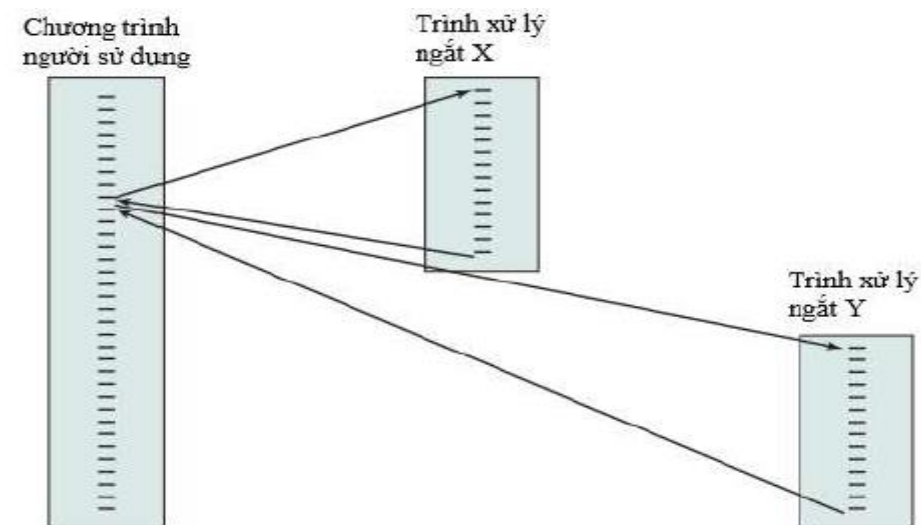
- + Bộ vi xử lý sẽ bỏ qua các ngắt khác trong khi xử lý một ngắt.
- + Các ngắt đó chờ xử lý và được kiểm tra sau khi ngắt đầu tiên đã được xử lý.
- + Ngắt được xử lý theo trình tự xuất hiện

#### - Độ ưu tiên

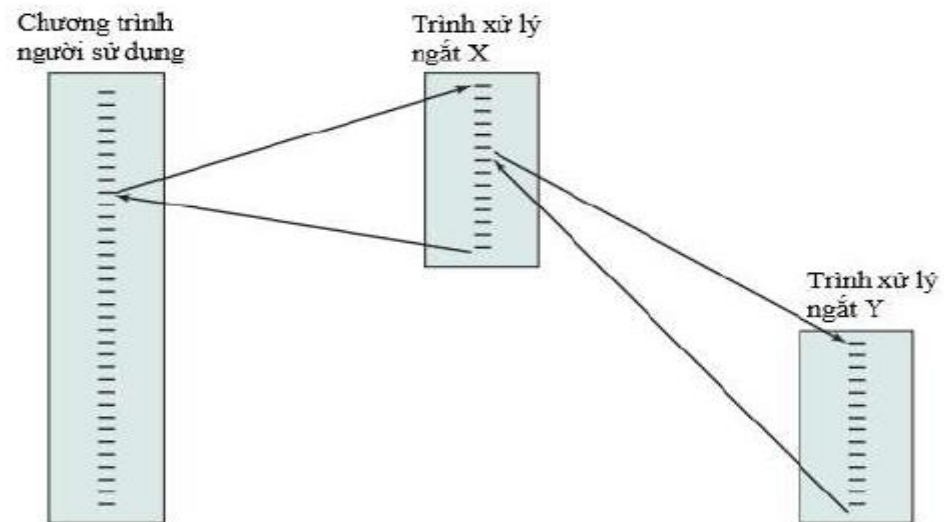
- + Các ngắt ưu tiên thấp có thể bị ngắt bởi các ngắt ưu tiên cao hơn
- + Khi ngắt ưu tiên cao hơn đã được xử lý xong, bộ xử lý quay trở lại ngắt trước.

## 2.2.2. Khái niệm ngắt

### Truyền tín hiệu điều khiển, Nhiều ngắt



(a) Xử lý ngắt tuần tự

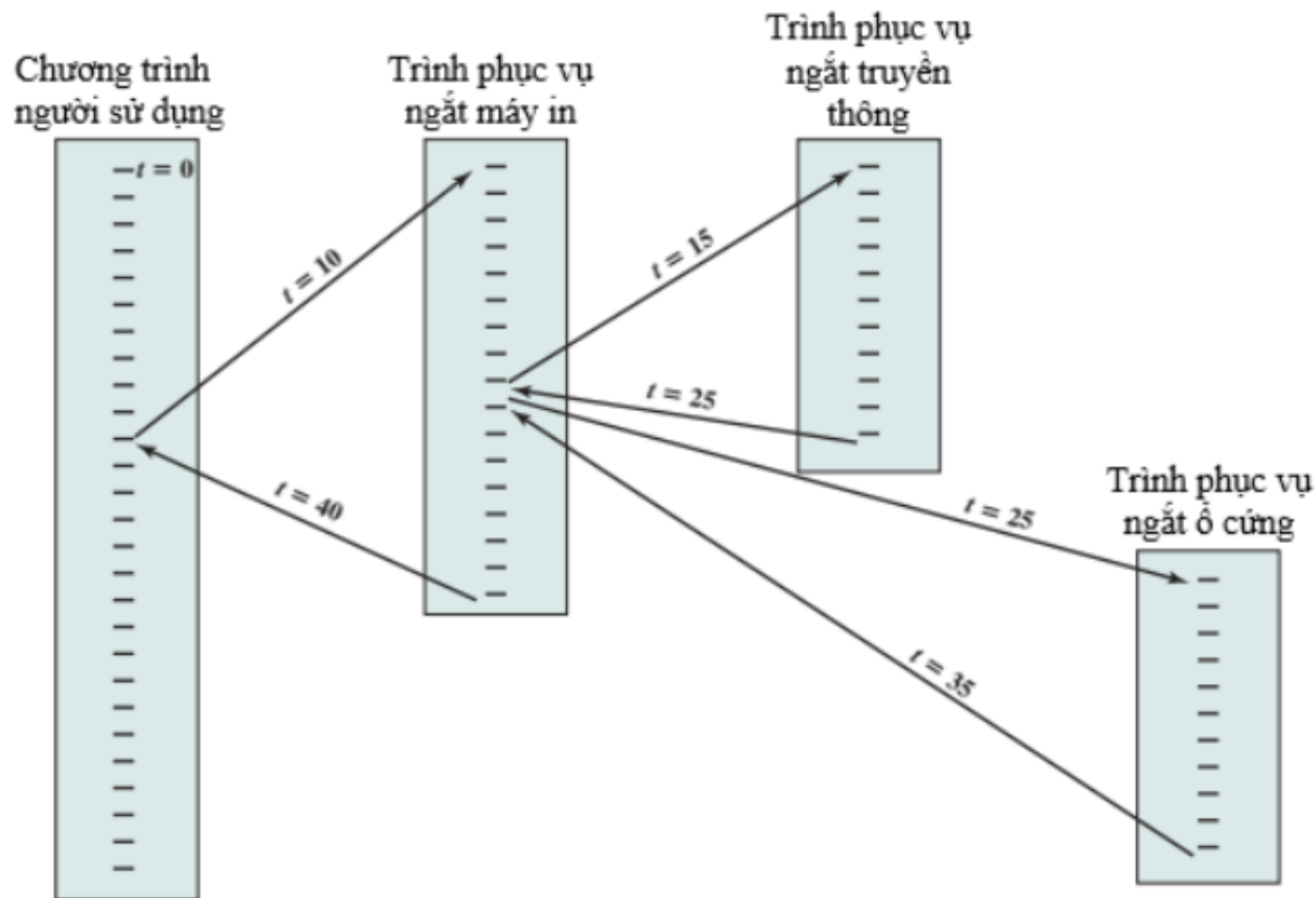


(b) Xử lý ngắt ưu tiên

## 2.2.2. Khái niệm ngắt

### Trình tự thời gian của nhiều ngắt

Xét hệ thống với 3 thiết bị I/O: máy in, ổ đĩa và một đường truyền thông, với mức độ ưu tiên tăng dần là 2, 4 và 5.





## 2.2. Chức năng của máy tính

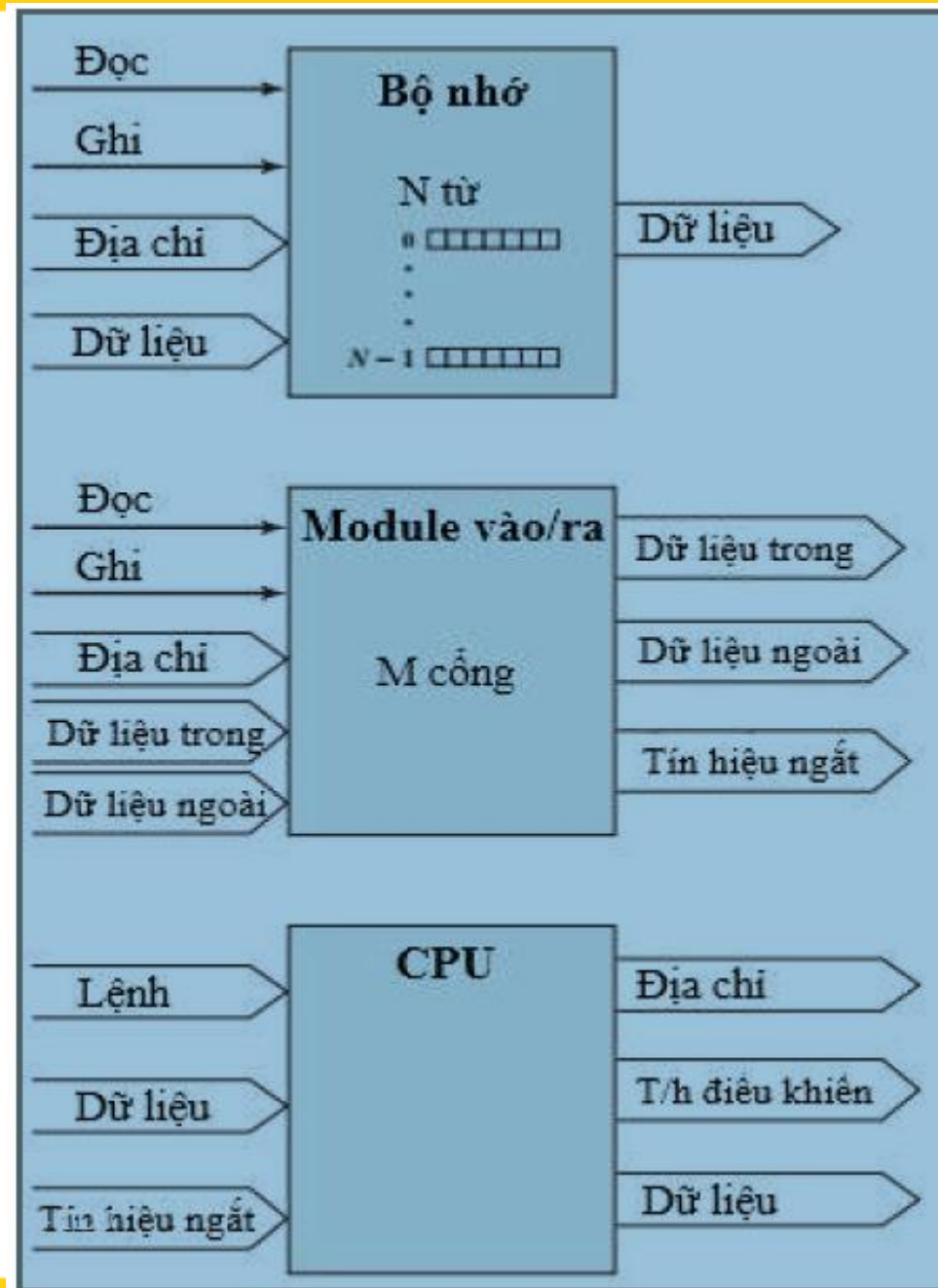
### 2.2.3. Chức năng I/O

- Module I/O có thể trao đổi dữ liệu trực tiếp với bộ xử lý
- Bộ xử lý có thể đọc dữ liệu từ/ghi dữ liệu lên module I/O
  - + Bộ xử lý xác định thiết bị nào được điều khiển bởi module I/O nào
  - + I/O đưa ra lệnh chứ không phải là bộ nhớ đưa ra lệnh
- Trong một số trường hợp, cần cho phép I/O trao đổi trực tiếp với bộ nhớ
  - + Bộ xử lý cấp cho module I/O quyền đọc/ghi vào bộ nhớ do đó việc truyền tin giữa module I/O và bộ nhớ có thể diễn ra trực tiếp mà không cần thông qua bộ xử lý
  - + Module I/O đưa ra yêu cầu đọc/ghi tới bộ nhớ và giải phóng nhiệm vụ chuyển dữ liệu cho bộ xử lý
  - + Truy cập bộ nhớ trực tiếp (Direct Memory Access - DMA)



## 2.3. Hệ thống Bus

### Các module trong máy tính



## 2.3. Hệ thống Bus

**Cấu trúc kết nối hỗ trợ các hình thức truyền:**

Bộ nhớ tới bộ xử lý

- Bộ xử lý đọc 1 lệnh hoặc 1 đơn vị dữ liệu từ bộ nhớ

Bộ xử lý tới bộ nhớ

- Bộ xử lý ghi 1 đơn vị dữ liệu vào bộ nhớ

I/O tới bộ xử lý

- Bộ xử lý đọc dữ liệu từ thiết bị I/O thông qua I/O module

Bộ xử lý tới I/O

- Bộ xử lý gửi dữ liệu tới thiết bị I/O

I/O tới/từ bộ nhớ

- Module I/O có thể trao đổi dữ liệu trực tiếp với bộ nhớ mà không cần đi qua bộ xử lý nhờ DMA

## 2.3. Hệ thống Bus

- Bus là tập hợp các đường kết nối dùng chung để vận chuyển thông tin giữa các mô-đun của máy tính với nhau.
- Tín hiệu truyền bởi 1 thiết bị có thể được nhận bởi tất cả các thiết bị khác cùng kết nối với bus đó.
  - + Nếu 2 thiết bị cùng truyền 1 lúc, tín hiệu của chúng sẽ bị chồng nhau và bị méo.
  - + 1 bus thường gồm nhiều đường thông tin.
- Mỗi đường có khả năng truyền tín hiệu dưới dạng bit 1 và bit 0.

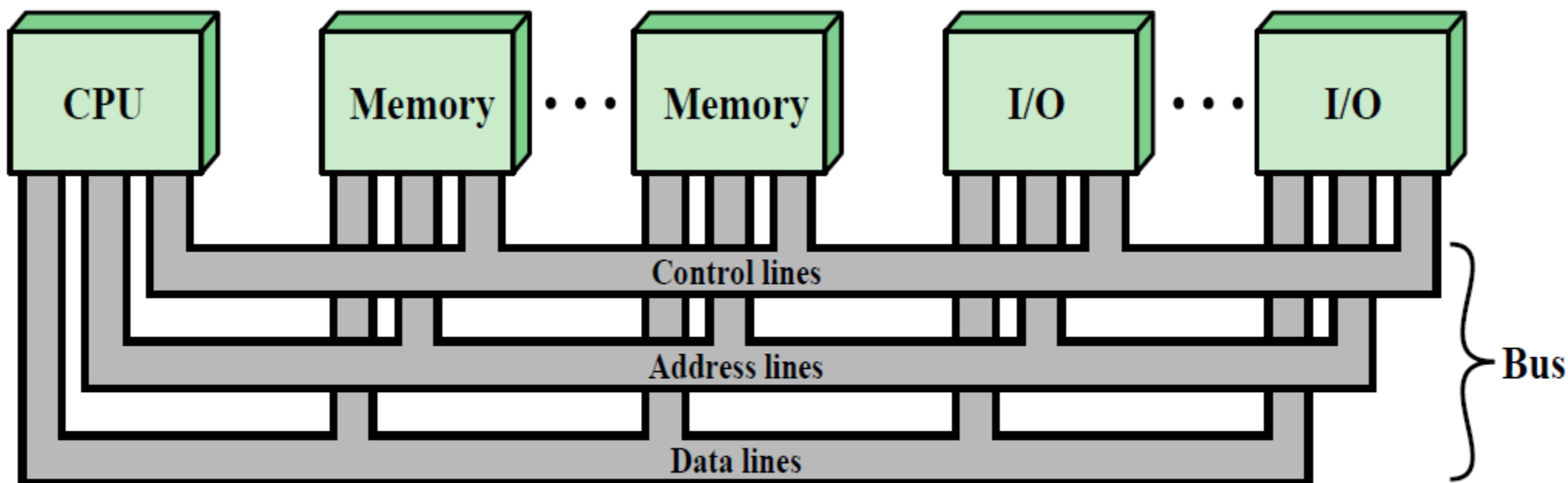


## 2.3. Hệ thống Bus

- Hệ thống máy tính có một số loại bus khác nhau cung cấp đường kết nối giữa các thành phần thuộc các cấp khác nhau của hệ thống máy tính
- Bus hệ thống: Đường Bus kết nối các thành phần chính của máy tính (bộ xử lý, bộ nhớ, I/O).
- Cấu trúc kết nối máy tính phổ biến nhất dựa trên việc sử dụng một hoặc nhiều bus hệ thống.
- Các bus chức năng: Bus dữ liệu, bus địa chỉ, Bus điều khiển
- Độ rộng bus: là số đường dây của bus có thể truyền các bit thông tin đồng thời.

## 2.3. Hệ thống Bus

### Sơ đồ kết nối BUS



Dạng thực tế của bus?



## 2.3. Hệ thống Bus

### **Bus dữ liệu**

- Bus dữ liệu là đường kết nối dùng để truyền dữ liệu giữa các module hệ thống
- Bao gồm 32, 64, 128 đường hay nhiều hơn
- Số lượng đường nối được xem là độ rộng của bus dữ liệu
- Độ rộng bus dữ liệu: Xác định số bit dữ liệu có thể truyền đi cùng một lúc
- Độ rộng bus dữ liệu là yếu tố chính quyết định hiệu suất toàn hệ thống.

## 2.3. Hệ thống Bus

### Bus địa chỉ

- Vận chuyển địa chỉ để xác định địa chỉ nguồn/đích của dữ liệu trên bus dữ liệu.

Nếu CPU muốn đọc 1 word từ bộ nhớ, nó sẽ đặt địa chỉ của word đó lên đường bus địa chỉ.

- Độ rộng bus xác định dung lượng nhớ tối đa của hệ thống

N bit:  $A_{N-1}, A_{N-2}, \dots, A_2, A_1, A_0$

- ☐ Có thể đánh địa chỉ tối đa cho  $2^N$  ngăn nhớ
- ☐ Cũng được sử dụng để xác định cổng vào/ra.



## 2.3. Hệ thống Bus

### Bus điều khiển

- Vận chuyển các tín hiệu điều khiển để điều khiển việc truy nhập và sử dụng bus dữ liệu và bus địa chỉ.
- Bởi vì bus dữ liệu và bus địa chỉ được chia sẻ cho tất cả các thành phần nên cần phải có một công cụ kiểm soát việc sử dụng chúng.
- Các loại tín hiệu điều khiển:
  - + Các tín hiệu điều khiển đọc/ghi
  - + Các tín hiệu điều khiển ngắt
  - + Các tín hiệu điều khiển bus





## 2.3. Hệ thống Bus

### Cấu trúc đơn Bus

- Khi số lượng lớn thiết bị được kết nối với bus, hiệu suất sẽ bị ảnh hưởng.
  - + Càng nhiều thiết bị gắn vào bus, bus càng dài -> trễ truyền càng lớn.
  - + Bus có thể trở thành nút cổ chai nếu lượng dữ liệu truyền tổng cộng gần bằng dung lượng bus
- Các hệ thống sử dụng đa bus để khắc phục các vấn đề của đơn bus



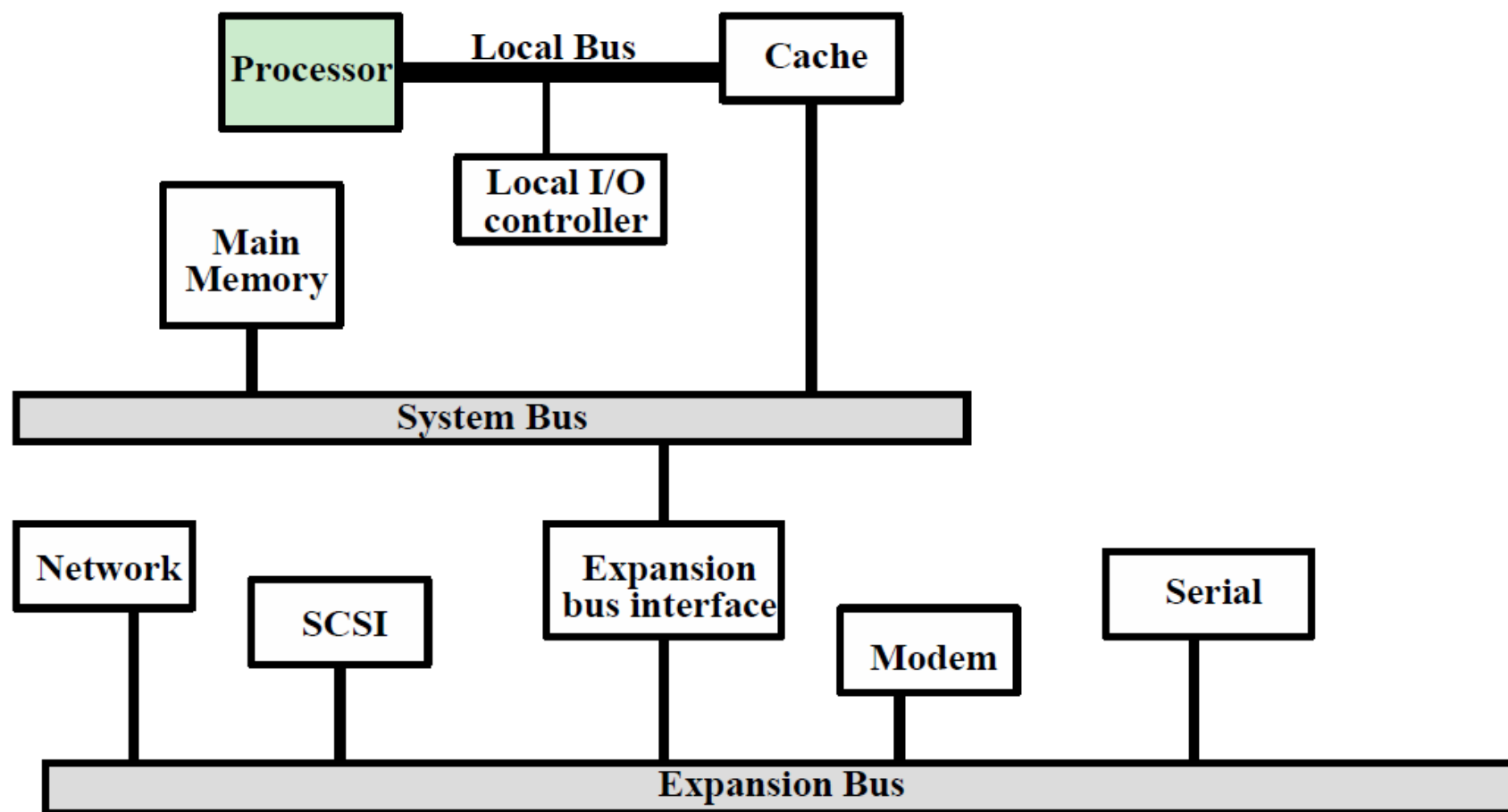
## 2.3. Hệ thống Bus

### Cấu trúc đa Bus

- Phân cấp bus: Tổ chức thành nhiều bus trong hệ thống máy tính
  - + Cho các thành phần khác nhau:
    - Bus của bộ xử lý
    - Bus của bộ nhớ chính
    - Các bus vào-ra
  - + Các bus khác nhau về tốc độ
- Bus bộ nhớ chính và các bus vào-ra không phụ thuộc vào bộ xử lý.

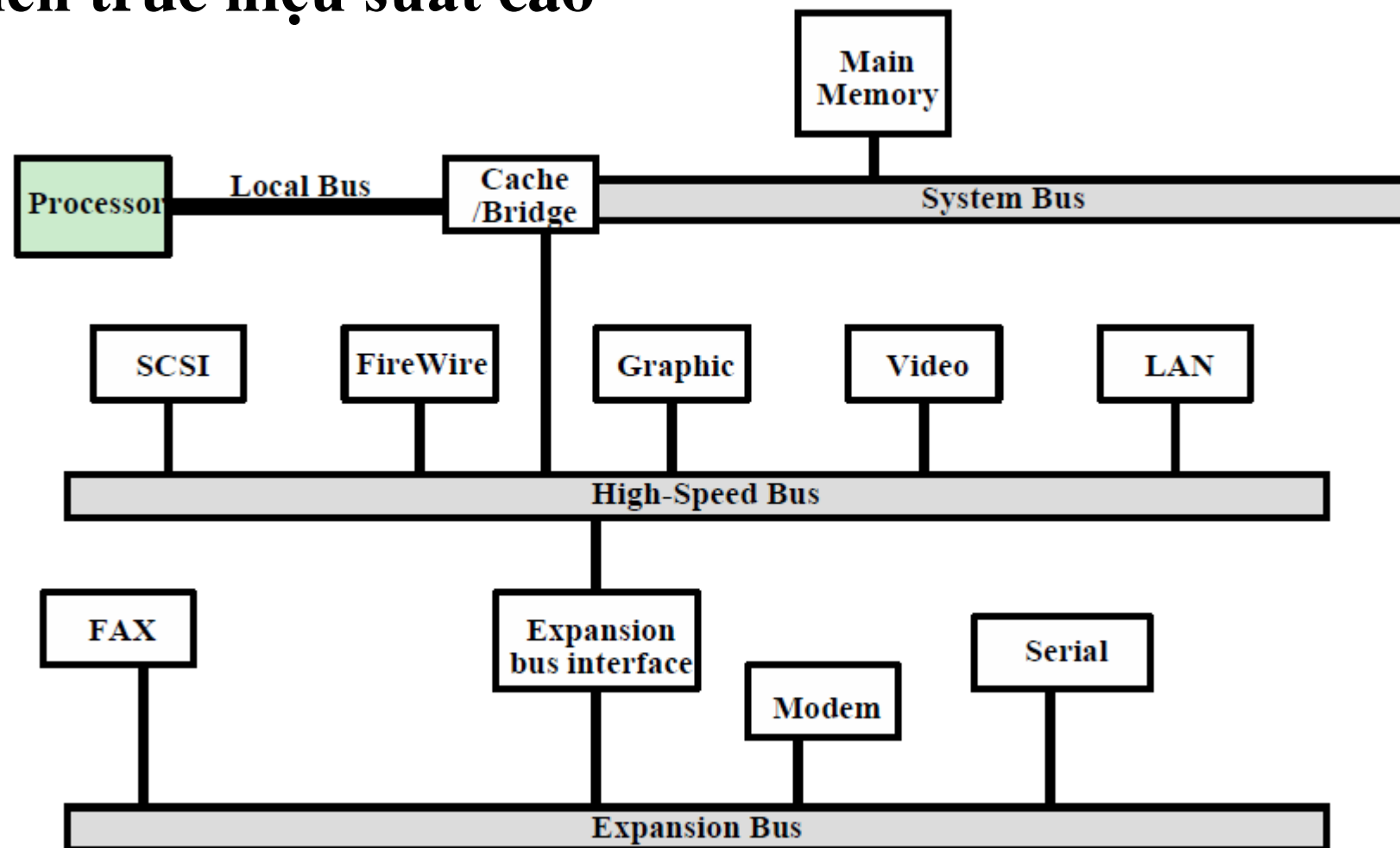
## 2.3. Hệ thống Bus

Cấu hình đa Bus- Kiến trúc truyền thống (có cache)



## 2.3. Hệ thống Bus

### Cấu hình đa Bus- Kiến trúc hiệu suất cao



## 2.3. Hệ thống Bus

### Các yếu tố trong thiết kế Bus

Type	Bus Width
Dedicated	Address
Multiplexed	Data
Method of Arbitration	Data Transfer Type
Centralized	Read
Distributed	Write
Timing	Read-modify-write
Synchronous	Read-after-write
Asynchronous	Block



## 2.3. Hệ thống Bus

### **Bộ ghép nối thiết bị ngoại vi PCI (*Peripheral Component Interconnect*)**

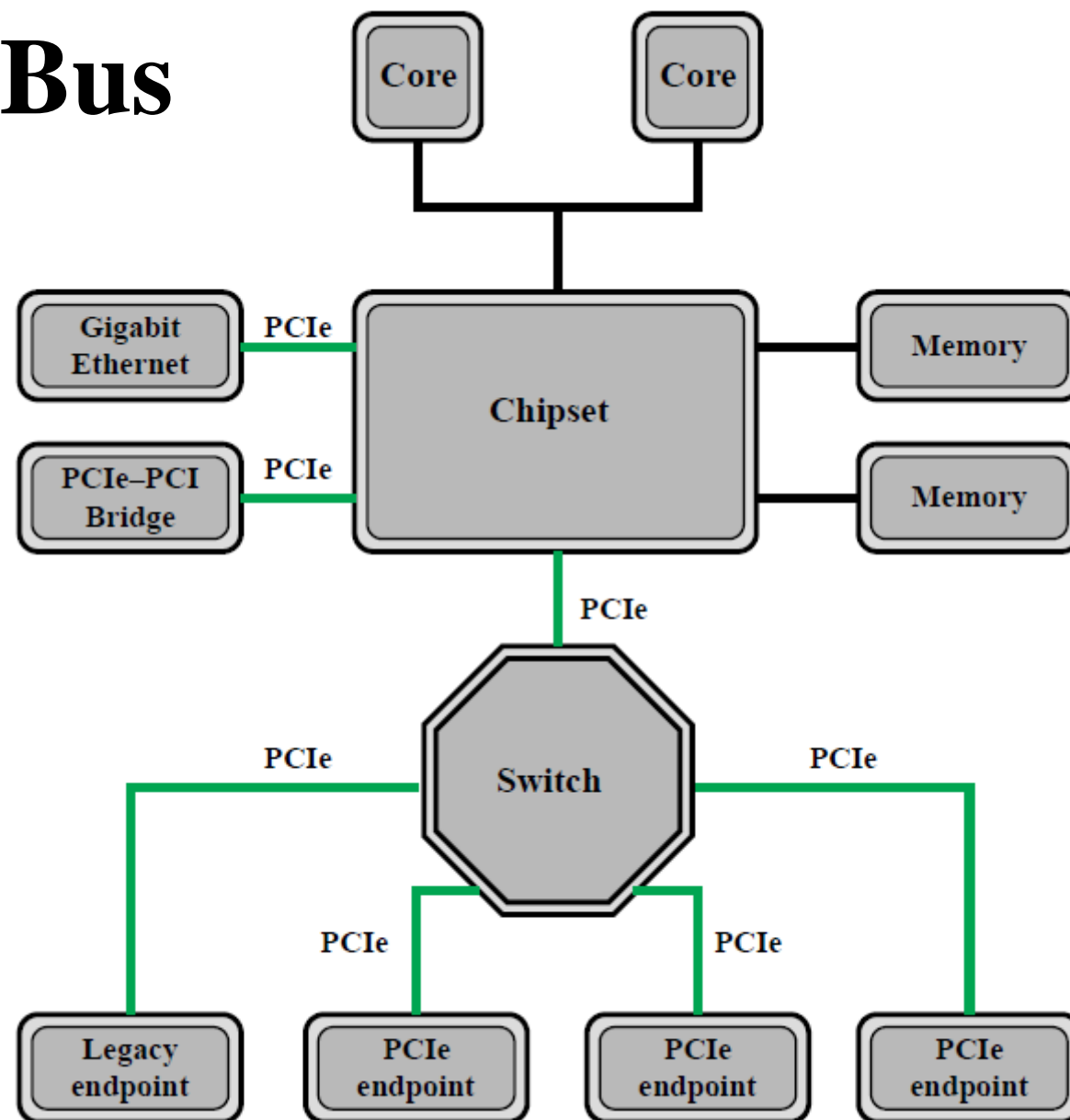
- Là bus tốc độ cao, độc lập với bộ xử lý, có thể hoạt động như tầng lững hoặc bus ngoại vi
- Cung cấp hiệu suất phù hợp với các thiết bị ngoại vi tốc độ cao
- PCI Express (PCIe)
  - + Cơ chế kết nối điểm-điểm
  - + Yêu cầu chính với PCIe:

Dung lượng cao để hỗ trợ nhu cầu của thiết bị I / O tốc độ dữ liệu cao hơn, như Gigabit Ethernet

Hỗ trợ các luồng dữ liệu phụ thuộc thời gian (thời gian thực)

## 2.3. Hệ thống Bus

### Cấu hình PCIe



## CHƯƠNG 2

# CHỨC NĂNG MÁY TÍNH VÀ HỆ THỐNG BUS

# Q & A