



Учебная дисциплина



Вычислительные средства



АСОИУ










(часть 9)



Регистры микропроцессоров

Регистры микропроцессоров

Классификация регистров микропроцессоров:

-  - регистры управления;
-  - системные регистры;
-  - регистры флагов и словосостояния;
-  - адресные регистры;
-  - целочисленные регистры;
-  - регистры арифметики с плавающей запятой;
-  - регистры команд SSE

Регистры состояния и управления




В микропроцессор включены несколько регистров, которые постоянно содержат информацию о состоянии как самого микропроцессора, так и программы, команды которой в данный момент загружены на конвейер.

Регистры состояния и управления

 К этим регистрам относятся:


 1) регистр флагов eflags/flags;

 2) регистр указателя команды eip/ip.

 Используя эти регистры, можно получать информацию о результатах выполнения команд и влиять на состояние самого микропроцессора.

Информация регистра флагов


Флаги состояния:

 Эти флаги могут изменяться после выполнения машинных команд. Флаги состояния регистра `eflags` отражают особенности результата исполнения арифметических или логических операций. Это дает возможность анализировать состояние вычислительного процесса и реагировать на него с помощью команд условных переходов и вызовов подпрограмм.


Информация регистра флагов

 **флаг управления.**


 Обозначается df (Directory Flag).

 Для работы с флагом df существуют специальные команды: cld (снять флаг df) и std (установить флаг df).


Информация регистра флагов

 Применение этих команд позволяет привести флаг `df` в соответствие с алгоритмом и обеспечить автоматическое увеличение или уменьшение счетчиков при выполнении операций со строками.

пять системных флагов

 Управляют вводом-выводом, маскируемыми прерываниями, отладкой, переключением между задачами и виртуальным режимом 8086.

регистр-указатель команд



 Регистр `еір/ір` имеет разрядность 32/16 бит и содержит смещение следующей подлежащей выполнению команды относительно содержимого сегментного регистра `сs` в текущем сегменте команд.

регистр-указатель команд




Этот регистр непосредственно недоступен программисту, но загрузка и изменение его значения производятся различными командами управления, к которым относятся команды условных и безусловных переходов, вызова процедур и возврата из процедур. Возникновение прерываний также приводит к модификации регистра `еір/ір`.


Системные регистры микропроцессора


-  Использование системных регистров жестко регламентировано.
-  квалифицированный системный программист может выполнить с ними самые низкоуровневые операции.


Системные регистры микропроцессора


 Системные регистры можно разделить на три группы:


 1) четыре регистра управления;

 В группу регистров управления входят 4 регистра:







 – cr0;

 – cr1;


 – cr2;


 – cr3;


Системные регистры микропроцессора


-  2) четыре регистра системных адресов (которые также называются регистрами управления памятью);
-  К регистрам системных адресов относятся следующие регистры:
 -  – регистр таблицы глобальных дескрипторов gdt;
 -  – регистр таблицы локальных дескрипторов ldtr;
 -  – регистр таблицы дескрипторов прерываний idtr;
 -  – 16-битовый регистр задачи tr;


Системные регистры микропроцессора


 3) восемь регистров отладки. К их числу относятся:


 – dr0;


 – dr1;


 – dr2;


 – dr3;


 – dr4;

 – *dr5*;


 – dr6;

 – dr7.




 Знание системных регистров не является необходимым для написания программ на Ассемблере, в связи с тем, что они применяются, главным образом, для осуществления самых низкоуровневых операций.

Регистры управления


 В группу регистров управления входят четыре регистра: cr0, cr1, cr2, cr3. Эти регистры предназначены для общего управления системой. Регистры управления доступны только программам с уровнем привилегий 0.


Регистры управления

 Регистр cr0 Регистр cr0 содержит системные флаги, управляющие режимами работы микропроцессора и отражающие его состояние глобально, независимо от конкретных выполняющихся задач.

Регистр Cr0

 Назначение системных флагов:

 1) pe (Protect Enable), бит 0 – разрешение защищенного режима работы. Состояние этого флага показывает, в каком из двух режимов – реальном (pe = 0) или защищенном (pe = 1) – работает микропроцессор в данный момент времени;

 2) mp (Math Present), бит 1 – наличие сопроцессора. Всегда 1;


Регистр Cr0

- 3) ts (Task Switched), бит 3 – переключение задач. Процессор автоматически устанавливает этот бит при переключении на выполнение другой задачи;
- 4) am (Alignment Mask), бит 18 – маска выравнивания.
- Этот бит разрешает ($am = 1$) или запрещает ($am = 0$) контроль выравнивания;

Регистр Cr0

- 5) cd (Cache Disable), бит 30 – запрещение кеш-па-мяти.
- С помощью этого бита можно запретить (cd = 1) или разрешить (cd = 0) использование внутренней кеш-памяти (кеш-памяти первого уровня);
- 6) pg (PaGing), бит 31 – разрешение (pg = 1) или запрещение (pg = 0) страничного преобразования.
- Флаг используется при страничной модели организации памяти.

Регистр cr2


 Регистр cr2 используется при страничной организации оперативной памяти для регистрации ситуации, когда текущая команда обратилась по адресу, содержащемуся в странице памяти, отсутствующей в данный момент времени в кэш-памяти.

Регистр cr2



В такой ситуации в микропроцессоре возникает исключительная ситуация с номером 14, и линейный 32-битный адрес команды, вызвавшей это исключение, записывается в регистр cr2. Имея эту информацию, обработчик исключения 14 определяет нужную страницу, осуществляет ее подкачку в память и возобновляет нормальную работу программы;

Регистр Cr3



 Регистр cr3 также используется при страничной организации памяти. Это так называемый регистр каталога страниц первого уровня. Он содержит 20-битный физический базовый адрес каталога страниц текущей задачи.

Регистр Cr3



Он содержит 20-битный физический базовый адрес каталога страниц текущей задачи. Этот каталог содержит 1024 32-битных дескриптора, каждый из которых содержит адрес таблицы страниц второго уровня. В свою очередь, каждая из таблиц страниц второго уровня содержит 1024 32-битных дескриптора, адресующих страничные кадры в памяти.


Регистры системных адресов

-  Эти регистры еще называют регистрами управления памятью.
-  Они предназначены для защиты программ и данных в мультизадачном режиме работы микропроцессора.


Регистры системных адресов

- 1) регистра таблицы глобальных дескрипторов gdtr (Global Descriptor Table Register), имеющего размер 48 бит и содержащего 32-битовый (биты 16–47) базовый адрес глобальной дескрипторной таблицы GDT и 16-битовое (биты 0—15) значение предела, представляющее собой размер в байтах таблицы GDT;


Регистры системных адресов

 2) регистра таблицы локальных дескрипторов Idtr (Local Descriptor Table Register), имеющего размер 16 бит и содержащего так называемый селектор дескриптора локальной дескрипторной таблицы LDT. Этот селектор является указателем в таблице GDT, который и описывает сегмент, содержащий локальную дескрипторную таблицу LDT;


Регистры системных адресов

 3) регистра таблицы дескрипторов прерываний idtr (Interrupt Descriptor Table Register), имеющего размер 48 бит и содержащего 32-битовый (биты 16—47) базовый адрес дескрипторной таблицы прерываний IDT и 16-битовое (биты 0—15) значение предела, представляющее собой размер в байтах таблицы IDT;

Регистры системных адресов

 4) 16-битового регистра задачи tr (Task Register), который подобно регистру Idtr, содержит селектор, т. е. указатель на дескриптор в таблице GDT. Этот дескриптор описывает текущий сегмент состояния задачи (TSS – Task Segment Status).

Регистры системных адресов


 Этот сегмент создается для каждой задачи в системе, имеет жестко регламентированную структуру и содержит контекст (текущее состояние) задачи. Основное назначение сегментов TSS – сохранять текущее состояние задачи в момент переключения на другую задачу.

Регистры отладки




Средства аппаратной отладки впервые появились в микропроцессоре i486. Аппаратно микропроцессор содержит восемь регистров отладки, но реально из них используются только шесть.


Регистры отладки

 Регистры dr0, dr1, dr2, dr3 имеют разрядность 32 бита и предназначены для задания линейных адресов четырех точек прерывания. Используемый при этом механизм следующий: любой формируемый текущей программой адрес сравнивается с адресами в регистрах dr0 ... dr3, и при совпадении генерируется исключение отладки с номером 1.

Регистры отладки

 Регистр dr6 называется регистром состояния отладки. Биты этого регистра устанавливаются в соответствии с причинами, которые вызвали возникновение последнего исключения с номером 1.

Регистры отладки

 Регистр dr7 называется регистром управления отладкой. В нем для каждого из четырех регистров контрольных точек отладки имеются поля, позволяющие уточнить следующие условия, при которых следует сгенерировать прерывание:

Универсальные регистры



- универсальные
регистры: AX, BX, CX, DX



Каждый из универсальных регистров (или регистров общего назначения) может использоваться для временного хранения любых данных, при этом можно работать с каждым регистром целиком, а можно отдельно с каждой его половиной

Универсальные регистры



- регистр AX – регистр-аккумулятор, через его порты осуществляется ввод-вывод данных в микропроцессор, а при выполнении операций умножения и деления AX используется для хранения первого числа, участвующего в операции (произведения, частного) после ее завершения;

Универсальные регистры



- регистр ВХ часто используется для хранения адреса базы в сегменте данных и начального адреса поля памяти при работе с массивами;

Универсальные регистры




- регистр CX – регистр-счетчик, используется как счетчик числа повторений при циклических операциях;




Универсальные регистры



- регистр DX используется как расширение регистра-аккумулятора при работе с 32-разрядными числами и при выполнении операций умножения и деления, используется для хранения номера порта при операциях ввода-вывода и т.д.

Сегментные регистры

 Сегментные регистры используются для хранения начальных адресов полей памяти (сегментов), отведенных в программах для хранения:


-  - команд программы (сегмент кода – CS);
-  - данных (сегмент данных – DS);
-  - стековой области памяти (сегмент стека – SS);

Сегментные регистры





- дополнительной области памяти данных при межсегментных пересылках (расширенный сегмент – ES), поскольку размер сегмента в реальном режиме работы микропроцессора ограничен величиной 64 Кбайт.



Регистры смещений

 Регистры смещений используются для хранения относительных адресов ячеек памяти внутри сегментов (смещений относительно начала сегментов):


Регистры смещений

-  - регистр IP (Instruction Pointer) хранит смещение адреса текущей команды программы;
-  - регистр SP (Stack Pointer) – смещение вершины стека (текущего адреса стека);

Регистры смещений

-  - регистр BP (Base Pointer) – смещение начального адреса поля памяти, непосредственно отведенного под стек;
-  -
регистры SI, DI (Source Index и Destination Index соответственно) предназначены для хранения адресов индекса источника и приемника данных при операциях над строками и им подобных.

Регистр флагов FL

 Регистр флагов FL содержит условные одноразрядные признаки-маски или флаги, управляющие прохождением программы в ПК.


Регистр флагов FL



- PF (Parity Flag) – флаг четности; проверяет младшие 8 битов результатов операций над данными; нечетное число единичных битов приводит к установке этого флага в 0, а четное – в 1;

Регистр флагов FL

 Статусные флаги:



 - CF (Carry Flag) – флаг переноса; содержит значение «переносов» (0 или 1) из старшего разряда при арифметических операциях и некоторых операциях сдвига и циклического сдвига;

Регистр флагов FL



- AF (Auxiliary Carry Flag) – флаг логического переноса при двоично-десятичной арифметике; вспомогательный флаг переноса устанавливается в 1, если арифметическая операция приводит к переносу или заему четвертого справа бита однобайтового операнда; этот флаг используется при арифметических операциях над двоично-десятичными кодами и кодами ASCII;

Регистр флагов FL

-  - ZF (Zero Flag) – флаг нуля; устанавливается в 1, если результат операции равен нулю; если результат не равен нулю, то флаг обнуляется;
-  - SF (Sign Flag) – флаг знака; устанавливается в соответствии со знаком результата после арифметических операций: положительный результат устанавливает флаг в 0, отрицательный – в 1;


Регистр флагов FL





- OF (Overflow Flag) – флаг переполнения; устанавливается в 1 при арифметическом переполнении: если возник перенос в знаковый разряд при выполнении знаковых арифметических операций, если частное от деления слишком велико и переполняет регистр результата и т.д.

Регистр флагов FL


 Управляющие флаги:

 - TF (Trap Flag) – флаг системного прерывания (трассировки);
единичное состояние этого флага переводит процессор в режим пошагового выполнения программы (режим трассировки);


Регистр флагов FL

-  - IF (Interrupt Flag) – флаг прерываний; при нулевом состоянии этого флага прерывания запрещены, при единичном – разрешены;
-  - DF (Direction Flag) – флаг направления; используется в строковых операциях для задания направления обработки данных; при нулевом состоянии флага команда увеличивает содержимое регистров SI и DI на 1, обуславливая обработку строки «слева направо», при единичном – «справа налево».


Регистры команд SSE

 SSE включает в архитектуру процессора восемь 128-битных регистров и набор инструкций, работающих со скалярными и упакованными типами данных.

Регистры MMX

 Расширение MMX включает в себя восемь 64-битных регистров общего пользования MM0—MM7. Для совместимости со способами переключения контекста процессора в существующих ОС Intel была вынуждена объединить в программной модели процессора восемь регистров MMX с мантиссами восьми регистров FPU.

Регистры MMX

 Аппаратно это могут быть разные устройства, но с точки зрения программиста — это одни и те же регистры. Таким образом, нельзя одновременно пользоваться командами математического сопроцессора и MMX.