

Manual de instrucciones sistema de pruebas configurable para chips digitales basados en cadenas de registros

Beltrán Fernández

Junio 2025

1. Introducción

El manual de instrucciones del sistema de pruebas configurable para chips digitales basados en cadenas de registros presenta una explicación guiada sobre cómo configurar las características de la prueba, ejecutar la prueba y visualizar los resultados.

Se presupone que el sistema ya está implementado en la placa de desarrollo Nexys A-7.

2. Configuración del divisor de frecuencia de la prueba

En el sistema, en lugar de configurar la frecuencia de la señal de reloj que se envía al chip, se configura el valor por el que se divide la frecuencia de la señal de reloj de la placa (100 MHz). Para saber el valor del divisor de frecuencia que hay que configurar según la frecuencia deseada, se utiliza la siguiente ecuación:

$$\text{Divisor de frecuencia} = \frac{100 \cdot 10^6}{\text{frecuencia deseada}} \quad (1)$$

Para configurar el divisor de frecuencia de la prueba, la posición de los interruptores debe ser:

- Interruptor de bloqueo: Bajado
- Interruptor de configuración de divisor de frecuencia: Subido
- Resto de interruptores: Bajados

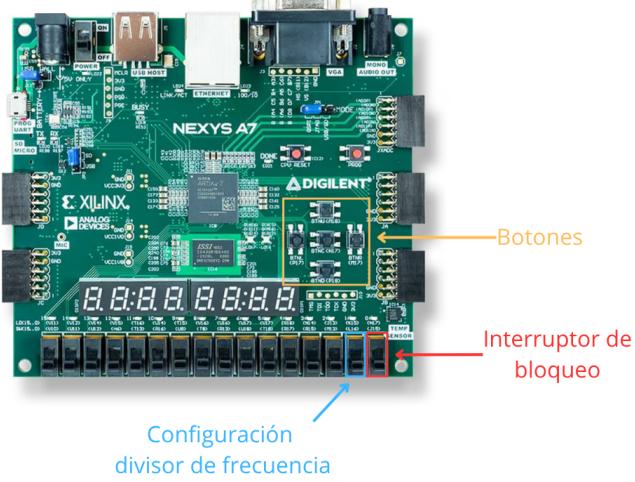


Figura 1: Interruptores de configuración del divisor de frecuencia de la prueba

Con esta posición de los interruptores, se muestra algo parecido a lo siguiente por pantalla:

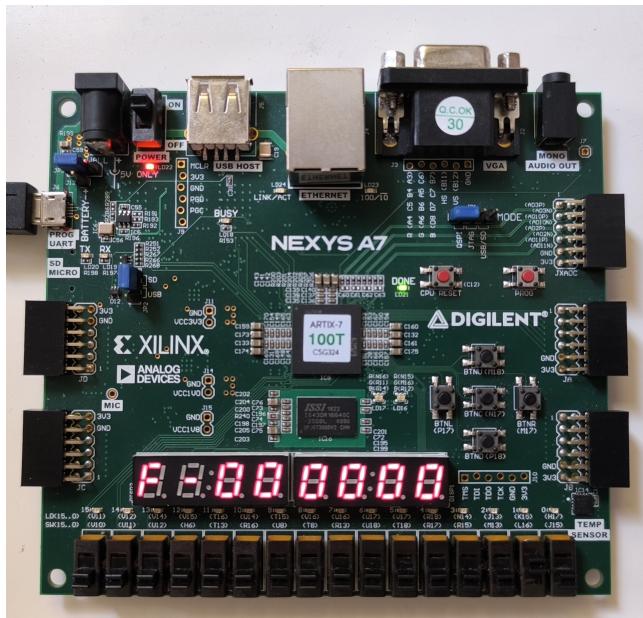


Figura 2: Configuración del valor del divisor de frecuencia

Una vez habilitada la configuración del valor del divisor de frecuencia, se utilizan los botones para modificar su valor:

- Botón superior (BTNU): Incrementa en uno el valor del dígito seleccionado
- Botón inferior (BTND): Decrementa en uno el valor del dígito seleccionado
- Botón izquierdo (BTNL): Cambia el dígito seleccionado al dígito situado a la izquierda
- Botón derecho (BTNR): Cambia el dígito seleccionado al dígito situado a la derecha
- Botón central (BTNC): Pone los valores de todas las características a cero, incluso las configuradas anteriormente

El rango de valores posibles para el divisor de frecuencia es: 1-100000.

3. Configuración del porcentaje de cambios de la prueba

Para configurar el porcentaje de cambios de la prueba, la posición de los interruptores debe ser:

- Interruptor de bloqueo: Bajado
- Interruptor de configuración de porcentaje de cambios: Subido
- Resto de interruptores: Bajados

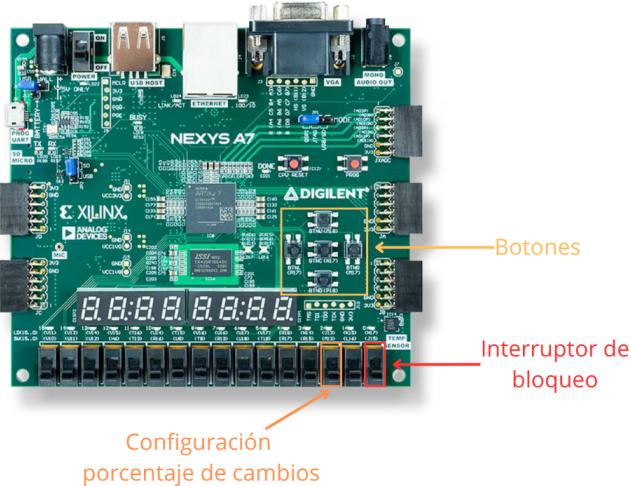


Figura 3: Interruptores de configuración del porcentaje de cambios de la prueba

Con esta posición de los interruptores, se muestra algo parecido a lo siguiente por pantalla:

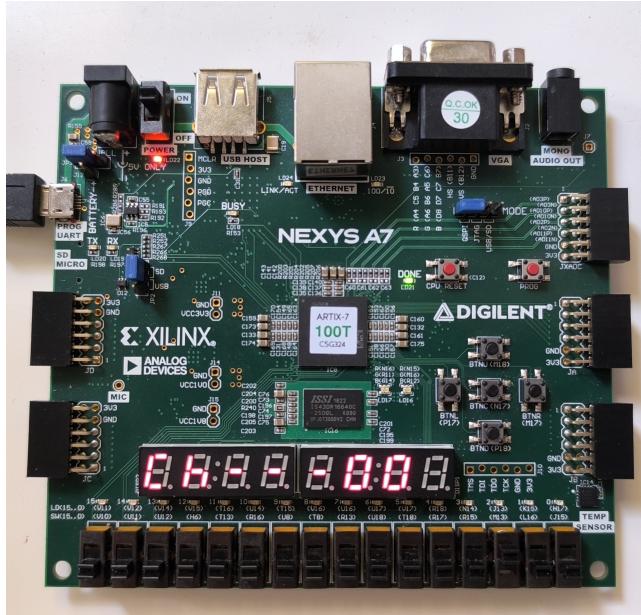


Figura 4: Configuración del valor del porcentaje de cambios

Una vez habilitada la configuración del porcentaje de cambios, se utilizan los botones para modificar su valor:

- Botón superior (BTNU): Incrementa en uno el valor del dígito seleccionado
- Botón inferior (BTND): Decrementa en uno el valor del dígito seleccionado
- Botón izquierdo (BTNL): Cambia el dígito seleccionado al dígito situado a la izquierda
- Botón derecho (BTNR): Cambia el dígito seleccionado al dígito situado a la derecha
- Botón central (BTNC): Pone los valores de todas las características a cero, incluso las configuradas anteriormente

El rango de valores posibles para el porcentaje de cambios es: 0-100.

4. Configuración del número de cadenas de bits de la prueba

En el sistema, en lugar de configurar el número de bits que se envía al chip, se configura el número de cadenas de 100 bits. El número de bits enviados al chip sigue la siguiente ecuación:

$$\text{Número de bits enviados} = \text{número de cadenas de bits} \cdot 100 \quad (2)$$

Para configurar el número de cadenas de bits de la prueba, la posición de los interruptores debe ser:

- Interruptor de bloqueo: Bajado
- Interruptor de configuración del número de cadenas de bits: Subido
- Resto de interruptores: Bajados

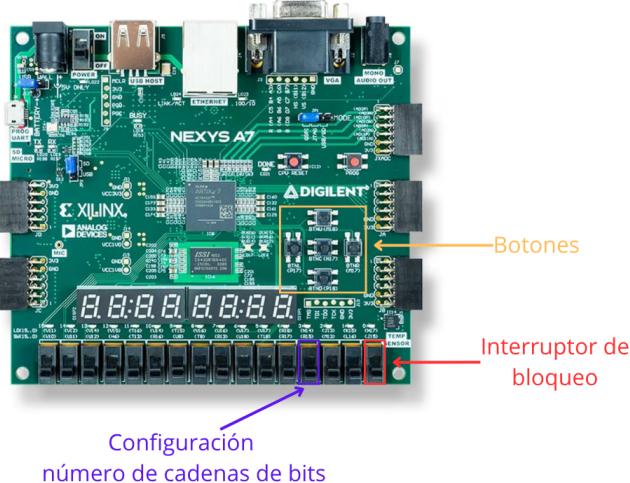


Figura 5: Interruptores de configuración del número de cadenas de bits de la prueba

Con esta posición de los interruptores, se muestra algo parecido a lo siguiente por pantalla:

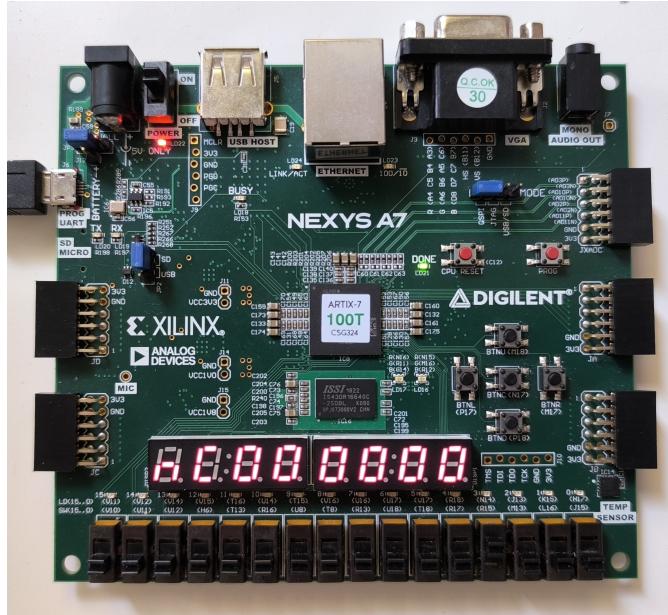


Figura 6: Configuración del valor del número de cadenas de bits

Una vez habilitada la configuración del número de cadenas de bits, se utilizan los botones para modificar su valor:

- Botón superior (BTNU): Incrementa en uno el valor del dígito seleccionado
- Botón inferior (BTND): Decrementa en uno el valor del dígito seleccionado
- Botón izquierdo (BTNL): Cambia el dígito seleccionado al dígito situado a la izquierda
- Botón derecho (BTNR): Cambia el dígito seleccionado al dígito situado a la derecha
- Botón central (BTNC): Pone los valores de todas las características a cero, incluso las configuradas anteriormente

El rango de valores posibles para el número de cadenas de bits es: 1-1000000.

5. Conexión del chip

Para conectar el chip a la placa de desarrollo se utilizan los pines Pmod. Los cables del chip se conectan a los pines Pmod de la siguiente manera:

- Pin 1: Señal de reloj para el chip
- Pin 3: Bits de salida del chip

- Pin 5: Masa
- Pin 8: Señal de habilitación para el chip
- Pin 10: Bits de entrada del chip
- Pin 12: Alimentación

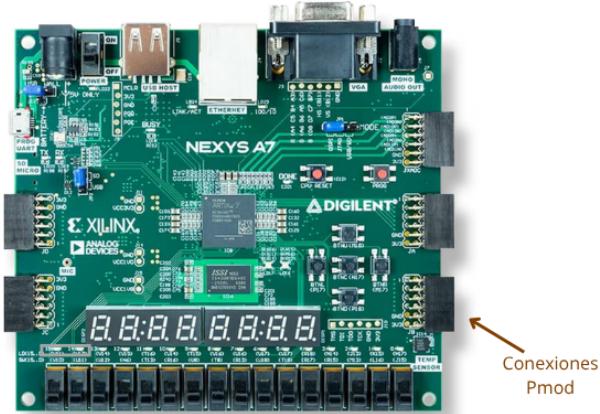


Figura 7: Conexiones Pmod en la placa

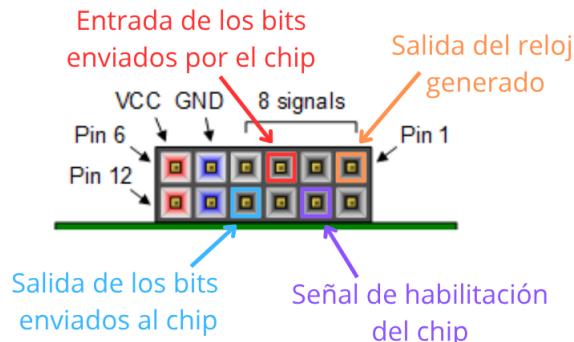


Figura 8: Pines Pmod de conexión del sistema de pruebas

En el caso de que se esté ejecutando la prueba en la que se implementa una emulación del chip en la misma placa, las conexiones del chip emulado siguen el siguiente esquema:

- Pin 1: Señal de reloj para el chip (conectar con el pin 1 del sistema de pruebas)

- Pin 3: Bits de salida del chip (conectar con el pin 3 del sistema de pruebas)
- Pin 5: Masa (conectar con el pin 5 del sistema de pruebas)
- Pin 8: Señal de habilitación para el chip (conectar con el pin 8 del sistema de pruebas)
- Pin 10: Bits de entrada del chip (conectar con el pin 10 del sistema de pruebas)
- Pin 12: Alimentación (conectar con el pin 12 del sistema de pruebas)

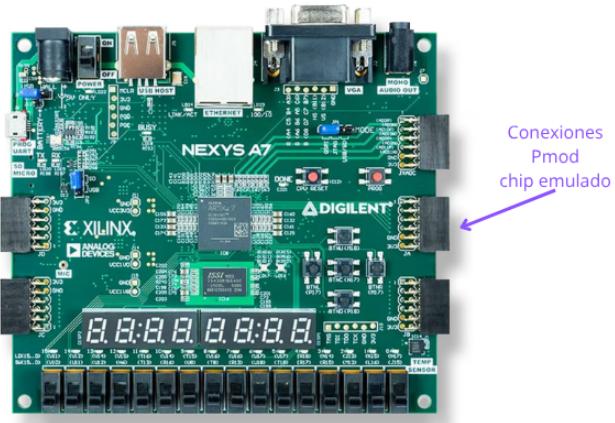


Figura 9: Conexiones Pmod del chip emulado en la placa

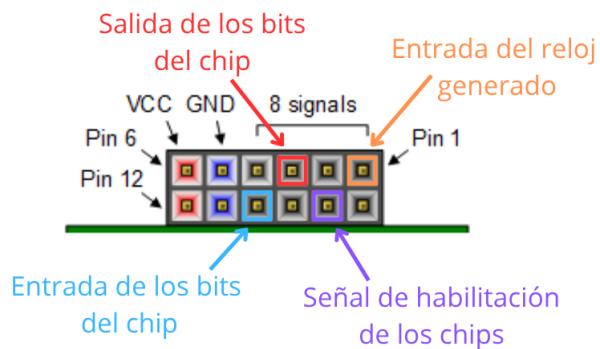


Figura 10: Pines Pmod de conexión del chip emulado

6. Ejecución de la prueba

Para iniciar la ejecución de la prueba sólo es necesario subir el interruptor de bloqueo.

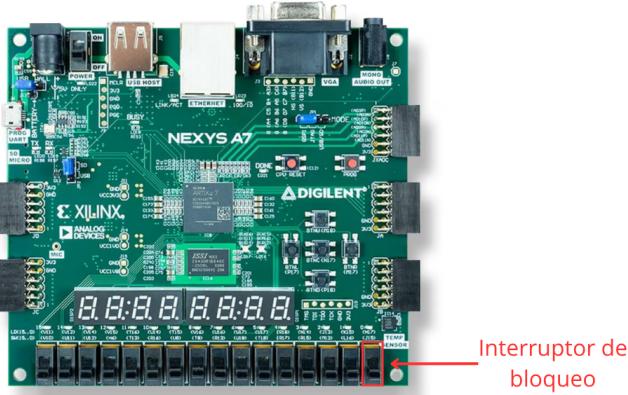


Figura 11: Interruptor de bloqueo

La duración de la prueba depende de los valores de las características y sigue la siguiente ecuación:

$$\text{Duración prueba} = \frac{\text{divisor de frecuencia} \cdot \text{número de cadenas de bits} \cdot 100}{100 \cdot 10^6} \quad (3)$$

Mientras se ejecuta la prueba, se muestra lo siguiente por pantalla:

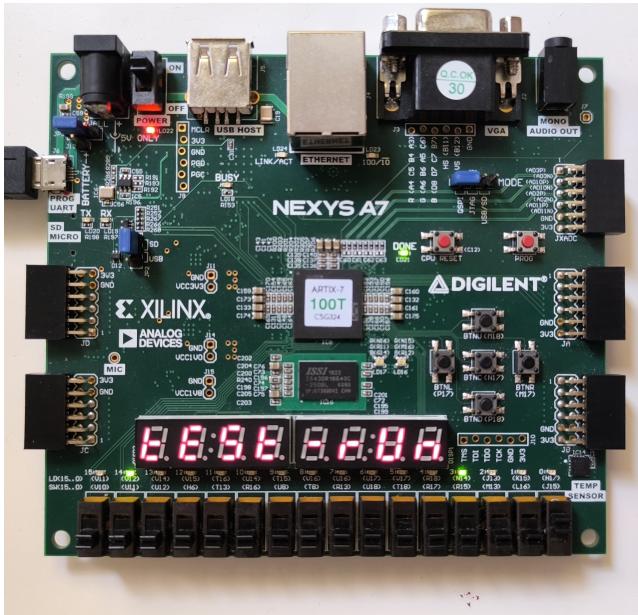


Figura 12: Estado de la placa durante la ejecución de la prueba

Una vez terminada la prueba, la pantalla volverá a su estado de reposo:

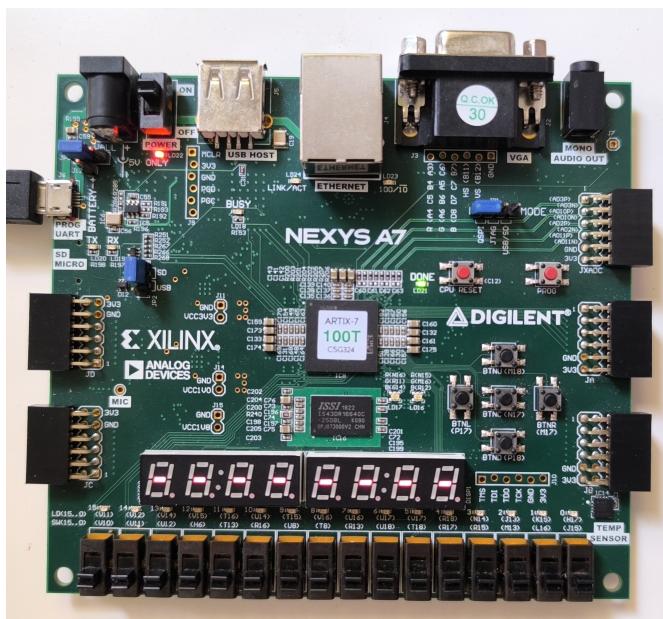


Figura 13: Estado de la placa en reposo

Si se baja el interruptor de bloqueo, se borrarán los resultados de la prueba y se volverá al estado de configuración.

Mientras el interruptor de bloqueo esté subido, no se podrán modificar los valores de las características de la prueba.

7. Visionado del número de errores

Para mostrar el número de errores generados por el chip, la posición de los interruptores debe ser:

- Interruptor de bloqueo: Subido
- Interruptor de visionado del número de errores del chip: Subido
- Resto de interruptores: Bajados

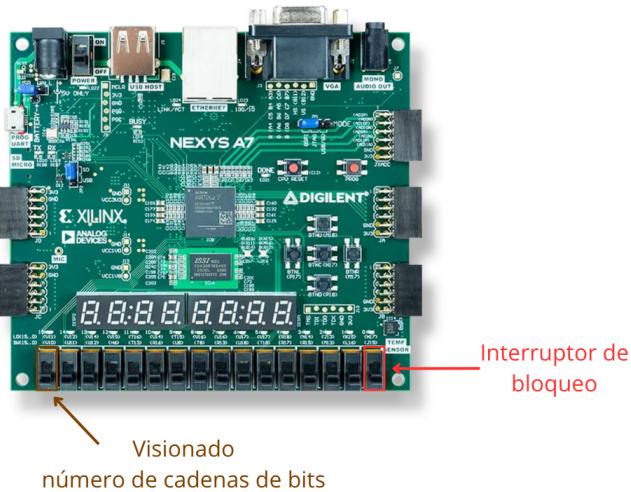


Figura 14: Interruptores de visionado del número de errores del chip

Con esta posición de los interruptores, se muestra algo parecido a lo siguiente por pantalla:

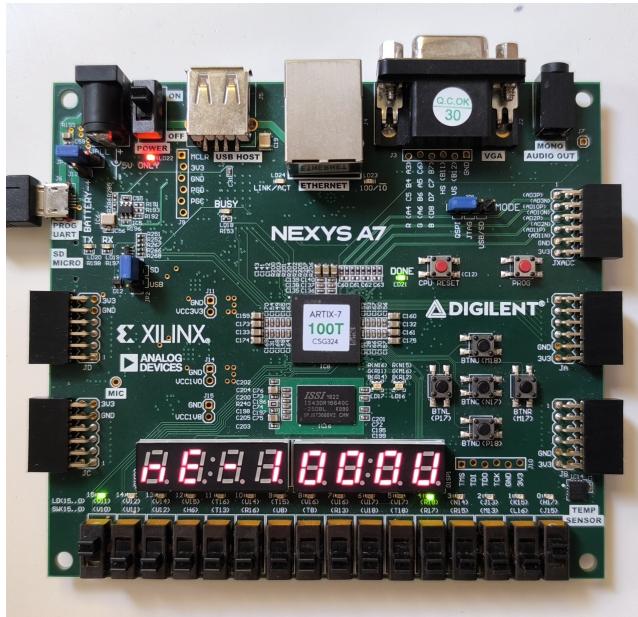


Figura 15: Visionado del valor del número de errores del chip

El número de errores del chip se muestra mediante un número de cuatro dígitos y una letra que representa el factor multiplicador:

- Letra "U": Se multiplica el número de cuatro dígitos por 1
- Letra "k": Se multiplica el número de cuatro dígitos por 1000
- Letra "n": Se multiplica el número de cuatro dígitos por 1000000

8. Visionado del porcentaje de errores

Para mostrar el porcentaje de errores generados por el chip, la posición de los interruptores debe ser:

- Interruptor de bloqueo: Subido
- Interruptor de visionado del porcentaje de errores del chip: Subido
- Resto de interruptores: Bajados

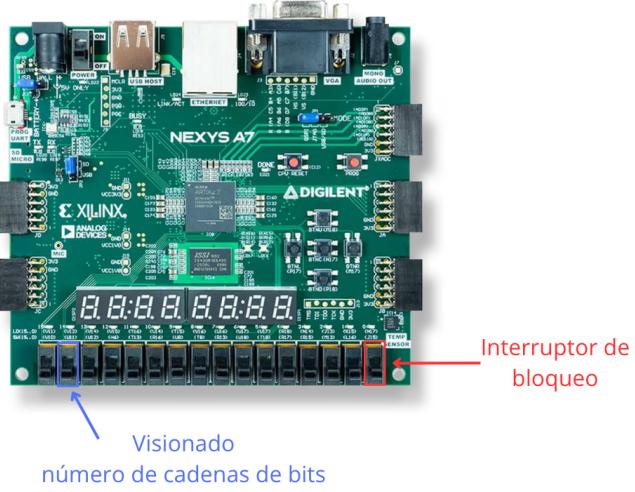


Figura 16: Interruptores de visionado del porcentaje de errores del chip

Con esta posición de los interruptores, se muestra algo parecido a lo siguiente por pantalla:

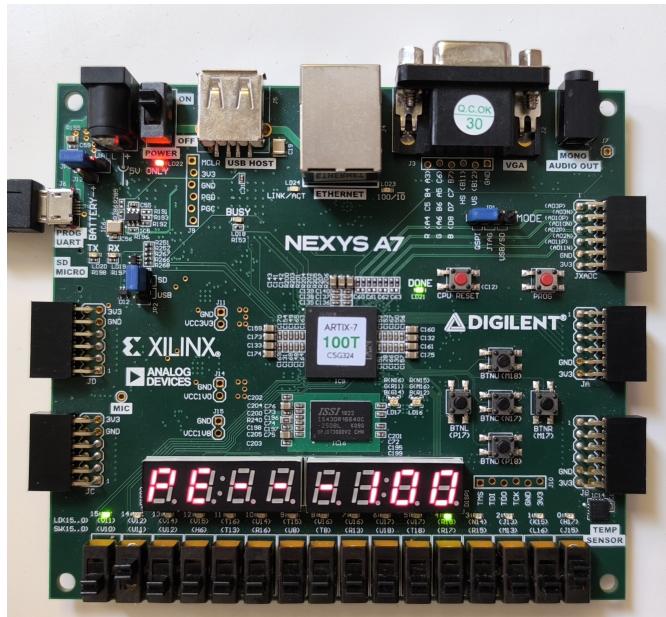


Figura 17: Visionado del valor del porcentaje de errores del chip

9. Visionado de las características de la prueba

Una vez terminada la prueba, pueden visualizarse los valores de las características de la prueba que se ha realizado. De este modo, se pueden revisar las características configuradas de la prueba sin tener que volver a ejecutarla.

9.1. Visionado del divisor de frecuencia de la prueba

Para mostrar el divisor de frecuencia de la prueba, la posición de los interruptores debe ser:

- Interruptor de bloqueo: Subido
- Interruptor de visualización del divisor de frecuencia: Subido
- Resto de interruptores: Bajados

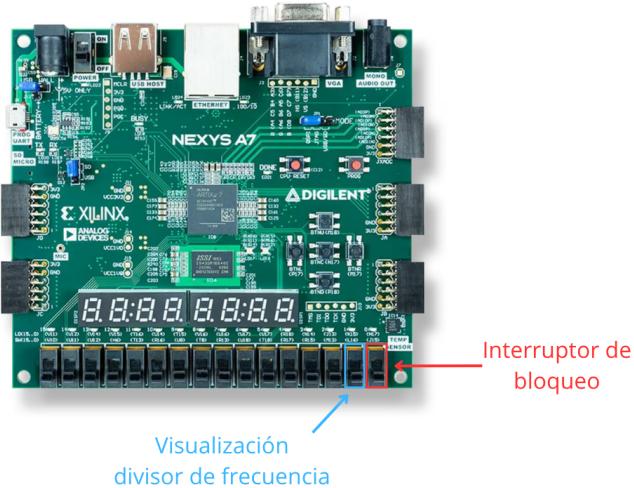


Figura 18: Visionado del valor del divisor de frecuencia de la prueba

9.2. Visionado del porcentaje de cambios de la prueba

Para mostrar el porcentaje de cambios de la prueba, la posición de los interruptores debe ser:

- Interruptor de bloqueo: Subido
- Interruptor de visualización del porcentaje de cambios: Subido
- Resto de interruptores: Bajados

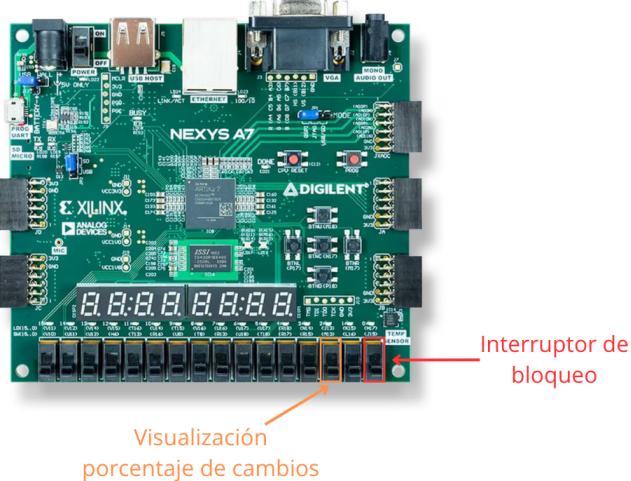


Figura 19: Visionado del valor del porcentaje de cambios de la prueba

9.3. Visionado del número de cadenas de bits de la prueba

Para mostrar el número de cadenas de bits de la prueba, la posición de los interruptores debe ser:

- Interruptor de bloqueo: Subido
- Interruptor de visualización del número de cadenas de bits: Subido
- Resto de interruptores: Bajados

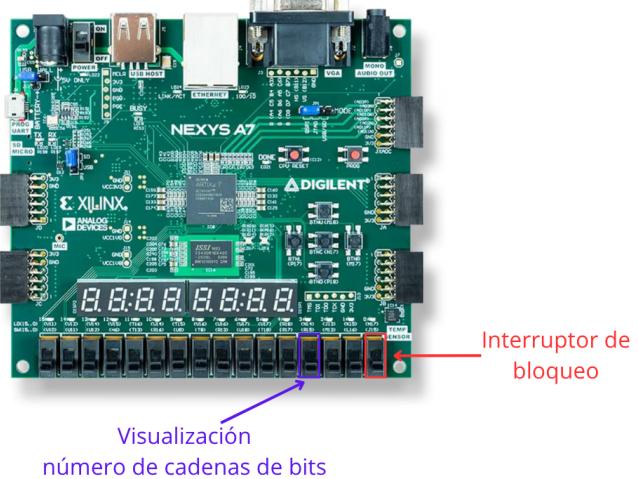


Figura 20: Visionado del valor del número de cadenas de bits de la prueba

10. Demostración

En el siguiente vídeo se muestra una demostración del funcionamiento del sistema de pruebas: <https://youtu.be/Qo8-2l8Pdc>