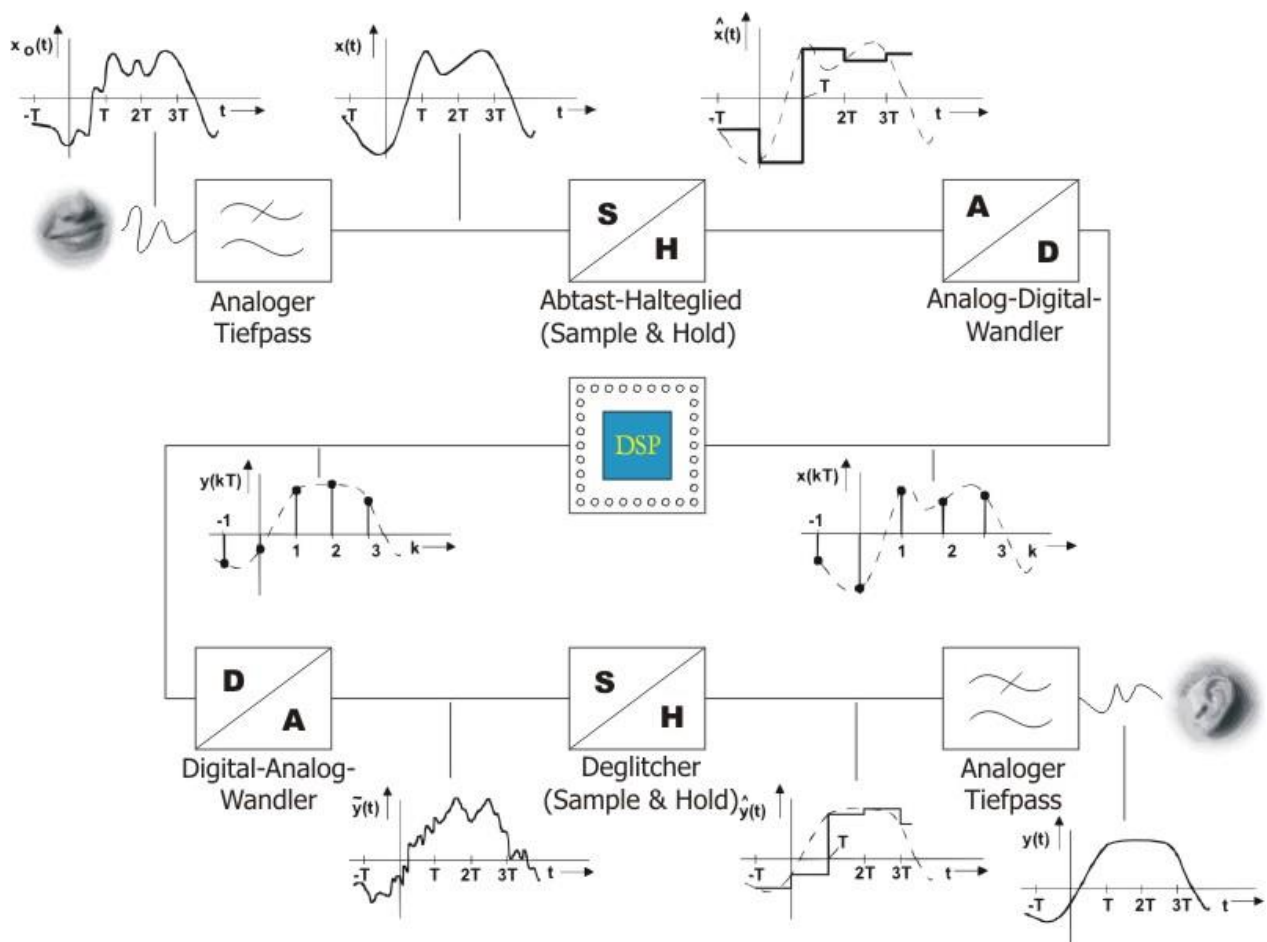


# ADC/DAC- analog digital converter

DI Gerald Zottl

## 1 Digitale Signalverarbeitung



In der digitalen Signalverarbeitung betrachten wir den Weg von der analogen Quelle z.B. dem Sprecher bis zum analogen Empfänger z.B. dem Ohr.

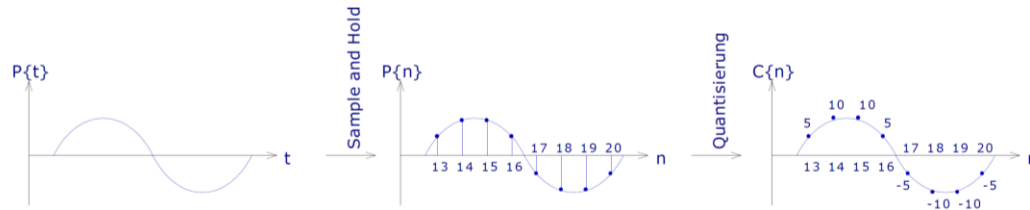
Auf der Senderseite wird das analoge Signal digitalisiert, d.h. gefiltert, kurzzeitig konstant gehalten und in eine digitale Zahl umgewandelt.

Die digitale Verarbeitung (z.B. in einem DSP=digital signal processor) kann Filter wie Tiefpass, Hochpass, Bandpass (Mitten, Equalizer), Bandsperren (notch filter), Effekte wie Hall oder Verzerrern, Automatismen wie Feedback Destroyer (Rückkopplungen), Echo Canceller (Freisprecher, Kompressor (automatisches rasches leiser und langsam lauter drehen) beinhalten. Das digitale Signal kann auch verlustlos über weite Strecken übertragen oder gespeichert werden.

Beim Empfänger wird das digitale Signal wieder analog gewandelt und entsprechend aufbereitet.

## 1.1 Quantisierung

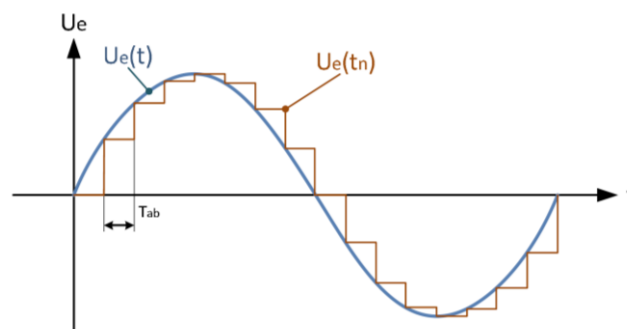
Die Aufgabe von Analog-Digital-Umsetzer (ADC) ist es ein analoges Signal (Spannung, Strom, Leistung, ...) in eine Zahlenfolge umzuwandeln. Bei analogen Signalen handelt es sich um wert- und zeitkontinuierliche Signale. Bei der Umwandlung erhält man eine Zahlenfolge, man spricht von einem wert- und zeitdiskreten Signal, welche eine Approximation des analogen Signals darstellt. Diese Approximation beschreibt nur in streng umrissenen Grenzen das analoge Signal.



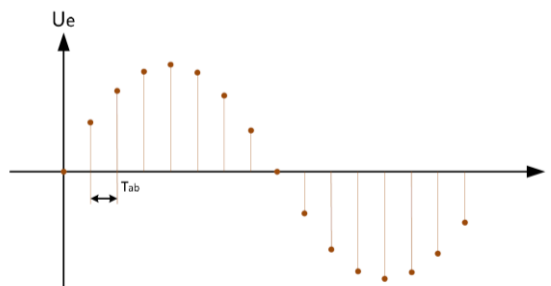
Das analoge Signal  $P\{t\}$  wird durch die Sample&Hold-Stufe zum wertkontinuierlichen zeitdiskreten Signal  $P\{n\}$  und durch die Quantisierung zum Zahlenfolge  $C\{n\}$  (digitalisiertes Signal).

### 1.1.1 Signalabtastung (Sample and Hold)

Ein kontinuierliches Eingangssignal lässt sich in eine Folge von diskreten Werten umwandeln, indem man mit Hilfe eines Abtast-Halte-Gliedes in äquidistanten Zeitpunkten  $t_n = n \cdot T_{ab}$  Proben aus dem Eingangssignal entnimmt. Dabei ist  $f_s = 1/T_{ab}$  die Abtastfrequenz.



Man erkennt in der Abbildung, dass sich die entstehende Treppenfunktion umso weniger von dem kontinuierlichen Eingangssignal unterscheidet, je höher die Abtastfrequenz  $f_s$  ist. Da aber der schaltungstechnische Aufwand stark mit der Abtastfrequenz wächst, ist man bemüht, sie so niedrig wie möglich zu halten. Die Frage ist nun, was ist die niedrigste Abtastfrequenz, bei der sich das Originalsignal noch fehlerfrei, d.h. ohne Informationsverlust rekonstruieren lässt. Diese theoretische Grenze gibt das Abtasttheorem an.



Zur mathematischen Beschreibung ist die Treppenfunktion nicht gut geeignet. Man ersetzt sie deshalb wie durch eine Folge von Dirac-Impulsen:

$$U_e(t) = \sum_{n=0}^{\infty} U_e(t_n) \cdot T_{ab} \cdot \delta(t - t_n)$$

Der Dirac-Impuls ist nach der Definition ein Impuls mit unendlicher Höhe und verschwindender Dauer, dessen Fläche jedoch einen endlichen Wert besitzt, den man als Impulsstärke bezeichnet.

## 1.2 Shannon Abtasttheorem

Das Originalspektrum erscheint nur dann unverändert, wenn die Abtastfrequenz mindestens so hoch gewählt wird, dass sich die periodisch wiederkehrenden Spektren nicht überlappen (dieser Zustand wird Aliasing genannt).

$$f_s > 2 \cdot f_{\max}$$

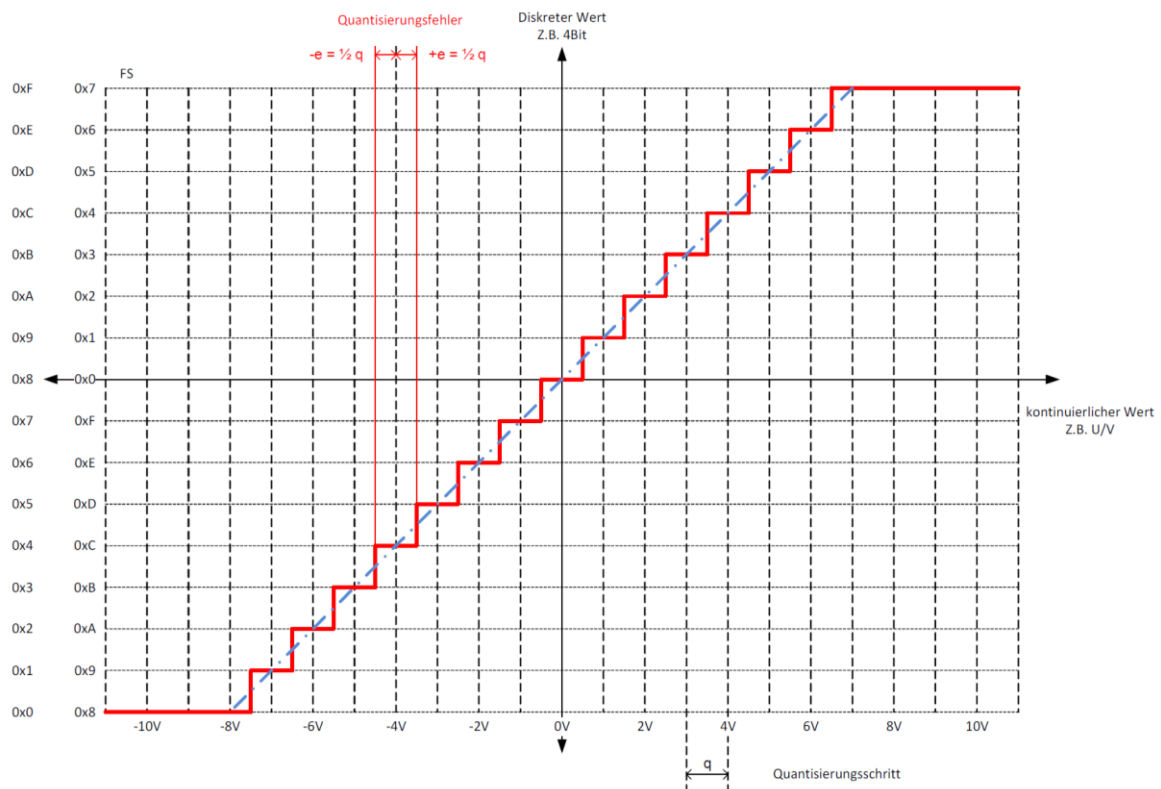
Diese Bedingung wird als Abtasttheorem bezeichnet. Damit ein unbekanntes Eingangssignal  $U_e$  keine höheren Frequenzanteile als  $f_s/2$  aufweist, wird vor der Abtastung eine Bandbegrenzung auf  $f_{\max} < f_s/2$  durchgeführt. Dieses Tiefpass-Filter wird **Antialiasing-Filter** genannt. Wenn das Abtasttheorem nicht eingehalten wird, spricht man von Unterabtastung bzw. Aliasing, wodurch Spiegelfrequenzen entstehen. Auch für die Rückgewinnung des Analogsignals werden mit einem Tiefpassfilters die Spektralanteile oberhalb  $f_s/2$  weggeschnitten.

Die Tiefpass-Filter müssen so dimensioniert werden, dass die Dämpfung bei  $f_{\max}$  noch null (gering) und bei  $f_s/2$  bereits hinreichend groß ist.

Um den hörbaren Bereich (20Hz-20kHz) abzubilden, wird auf CDs eine Abtastfrequenz von 44,1kHz verwendet. In der Telefonie begnügt man sich oft mit 8kHz (und somit einer maximalen Frequenz von ca. 3,5kHz).

## 1.3 Quantisierungsstufe

Bei der Umsetzung einer analogen Größe in eine Zahl mit endlich vielen Bits entsteht infolge der begrenzten Auflösung ein systematischer Fehler.



Der Größe einer **Quantisierungsstufe  $q$**  entspricht dem **Wert des Least-Significant-Bits** und kann aus dem maximalen Spannungsbereich  $U_{FS}$  (full-scale) und der Anzahl der Stufen berechnet werden.

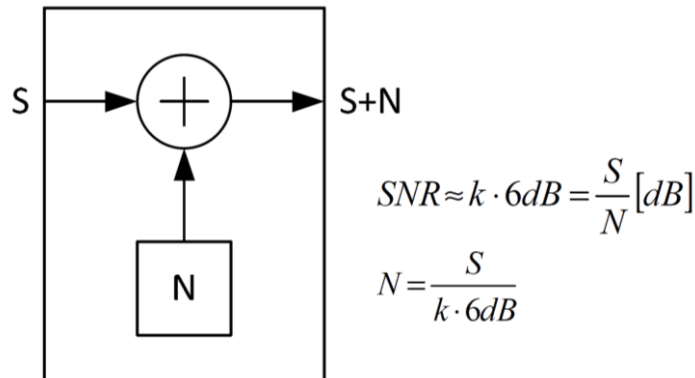
$$q = U_{LSB} = \frac{U_{FS}}{2^k - 1}$$

## 1.4 Quantisierungsfehler

Der **Quantisierungsfehler**  $e$  ist halb so groß wie der **Quantisierungsschritt**  $q$ , der gleichzeitig der Spannung der niedrigsten Stelle  $U_{LSB}$  entspricht.

$$e = \pm \frac{1}{2} \cdot q = \pm \frac{1}{2} \cdot U_{LSB}$$

Wenn man die erzeugte Zahlenfolge mit einem DA-Umsetzer in eine Spannung zurückverwandelt, äußert sich der Quantisierungsfehler  $e$  als **überlagerte Rauschleistung**  $N$ . Je geringer die Auflösung  $k$  ist desto höher wird die Rauschleistung in Bezug auf den quantisierten Wert bei Vollaussteuerung (FS=Full-Scale).



Lässt man in einer Überlegung zum **Signal-Rauschverhältnis** (SNR=signal noise ratio) den Quantisierungsschritt ( $q$ ) konstant und erhöht man die Auflösung genau um ein Bit so wird sich die Aussteuerergrenze (FS) verdoppeln und sich damit das SNR um **6dB** erhöhen.

Zur Herleitung des SNR der Quantisierungsstufe sind folgende Größen erforderlich:

$U_{FS}$ ...Spitze-Spitze-Wert bei Vollaussteuerung (full-scale) in V

$q$ ...Quantisierungsschritt in V

$k$ ...Auflösung in Bits

Wenn der Spitze-Spitze-Wert des Signals bei Vollaussteuerung

$$U_{FS} = q \cdot 2^k$$

zum Spitze-Spitze-Wert des Quantisierungsrauschens  $q=2 \cdot e$  gesetzt wird, erhält man den üblicherweise in dB angegebene SNR.

$$SNR = 20 \cdot \log_{10} \left( \frac{U_{FS}}{q} \right) = 20 \cdot \log_{10} \left( \frac{q \cdot 2^k}{q} \right) = k \cdot 20 \cdot \log_{10}(2) = k \cdot 6dB$$

Da der Dynamikbereich des menschlichen Ohrs 80-90dB beträgt

$$\text{Dynamikbereich des Ohrs: } 80 - 90dB \Rightarrow k = \frac{90dB}{6dB/Bit} = 15Bits \Rightarrow 16Bit CD$$

ist für eine qualitative Audiowiedergabe z.B. auf einer CD 16 Bits notwendig. Die Datenmenge auf einer 74min Stereo-CD beträgt daher

$$2 \cdot 16Bit \cdot 44.1kHz \cdot 74min = 783,216 \cdot 10^6 Bit = 746,9MiB$$

In der Telefonie werden oft nur 8 Bits verwendet, woraus sich die Datenübertragungsrate ergibt

$$8Bit \cdot 8kHz = 64kBit/s$$

## 2 DAC

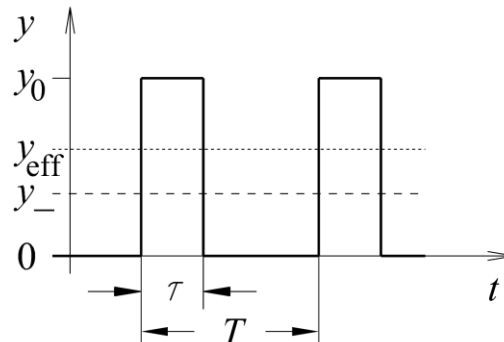
DACs (digital analog converter) wandeln digitale Werte (Zahlen) in analoge Spannungen um.

Hier wird ein 1-Bit-Verfahren und das R2R-Netzwerk vorgestellt.

### 2.1 PWM – Puls-Weiten-Modulation

Die Pulsweiten- oder auch Pulsbreiten-Modulation (Engl: puls width modulation) ist ein 1-Bit-Verfahren. Die Information steckt in der Einschaltzeitdauer bei konstanter Periodendauer.

#### 2.1.1 Tastgrad



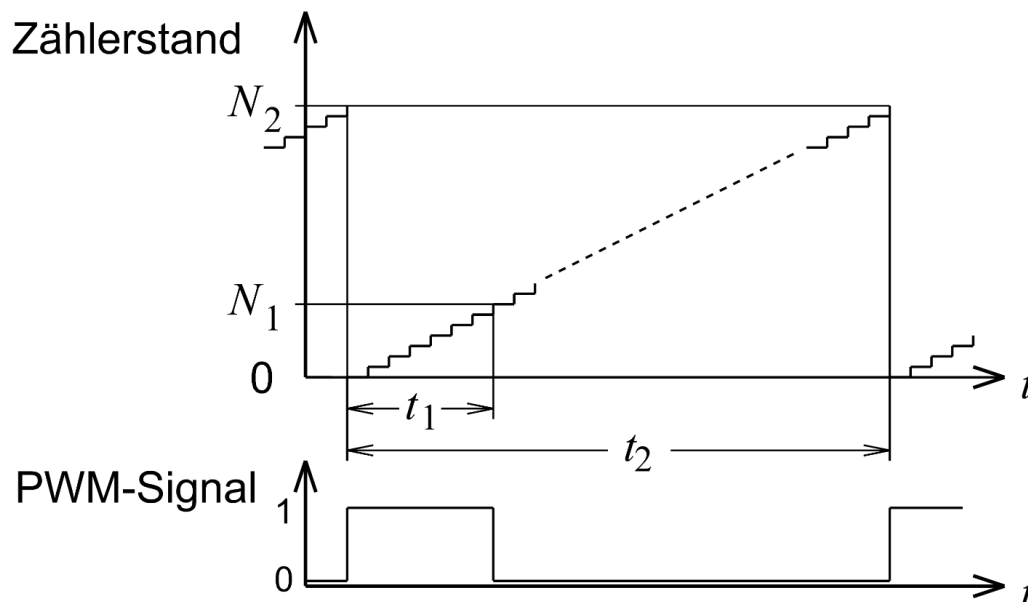
Der Tastgrad (eng. duty cycle) wird meist in Prozent angegeben und berechnet sich aus der Einschaltzeit zur Periodendauer.

$$D = \frac{t_{on}}{T}$$

Der Begriff des Tastverhältnis ist nicht genormt und wird unterschiedlich verwendet (meist  $t_{on}/t_{off}$ ). Besser vermeiden.

#### 2.1.2 Realisierung durch Zähler

Durch Variation des Tastgrades lässt sich der Mittelwert der elektrischen Spannung ändern. Die Realisierung erfolgt oft mit einem Zähler, der bei 0 einschaltet, bei  $N_1$  ausschaltet und bei  $N_2$  die Periode beendet ( $D=N_1/N_2$ ).



### 2.1.3 Schaltverluste

Das Schalten kann auch bei großen Leistungen mit Relais, Transistoren (Bipolar, MOS, IGBTs) oder Thyristoren erfolgen. Die Verlustleistung im Schalter im eingeschalteten Zustand muss bei der Dimensionierung berücksichtigt werden. Im Schaltmoment ist die Verlustleistung kurzfristig ein Vielfaches der Dauerverlustleistung, was bei einer hohen Schaltfrequenz berücksichtigt werden muss.

Die Berechnung der Einschaltverluste ist wegen der besonderen Zeitverläufe nicht einfach. Wendet man aber eine lineare Näherung an, kann man einfach rechnen. Dies ist für Abschätzungen wichtig. Es wird angenommen, dass beim Einschalten die Spannung am Bauteil gleichmäßig von  $U_0$  auf null fällt, während der Strom von null auf  $I_{\max}$  während der Zeit  $t_{\text{ein}}$  steigt. Die Leistung verläuft dann nach einer quadratischen Parabel.

Zählt man die Zeit ab dem Einschaltzeitpunkt im Intervall bis  $t_{\text{ein}}$ , so gilt:

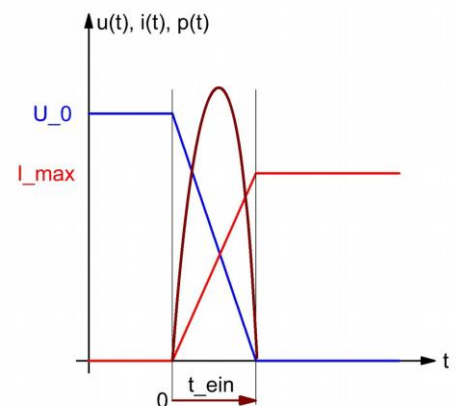
$$u(t) = U_0 \cdot \left(1 - \frac{t}{t_{\text{ein}}}\right) \text{ und } i(t) = I_{\max} \cdot \frac{t}{t_{\text{ein}}}$$

Die Leistung ist das Produkt aus Spannung und Strom:

$$p(t) = U_0 \cdot \left(1 - \frac{t}{t_{\text{ein}}}\right) \cdot I_{\max} \cdot \frac{t}{t_{\text{ein}}} = U_0 \cdot I_{\max} \cdot \frac{t_{\text{ein}} \cdot t - t^2}{t_{\text{ein}}^2}$$

Für einen Schaltvorgang wird Energie umgesetzt:

$$W_{\text{ein}} = \int_0^{t_{\text{ein}}} p(t) \cdot dt = U_0 \cdot I_{\max} \cdot \left( \frac{t_{\text{ein}} \cdot t_{\text{ein}}^2}{2 \cdot t_{\text{ein}}^2} - \frac{t_{\text{ein}}^3}{3 \cdot t_{\text{ein}}^2} \right) \\ = \frac{1}{6} \cdot U_0 \cdot I_{\max} \cdot t_{\text{ein}}$$



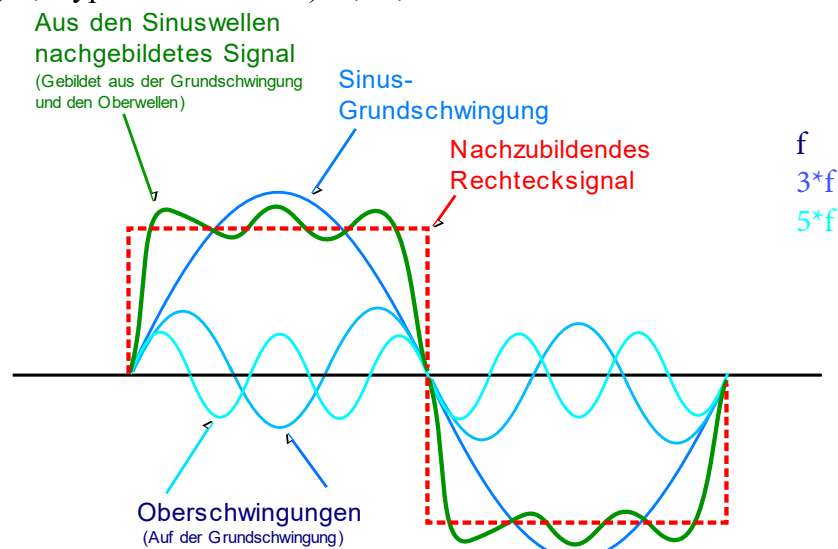
Da für den Ausschaltvorgang der gleiche Verlauf nur gespiegelt gilt, ist die Abschaltenergie gleich der Einschaltenergie  $W_{\text{aus}}$ .

Nach der gesamten Verlustleistung sind die Kühlkörper zu dimensionieren, wobei die Zeit  $T$  aus der Schaltfrequenz errechnet wird:

$$P = \frac{1}{T} (P_{\text{off}} \cdot t_{\text{off}} + P_{\text{on}} \cdot t_{\text{on}} + W_{\text{ein}} + W_{\text{aus}})$$

## 2.1.4 Fourier-Reihe

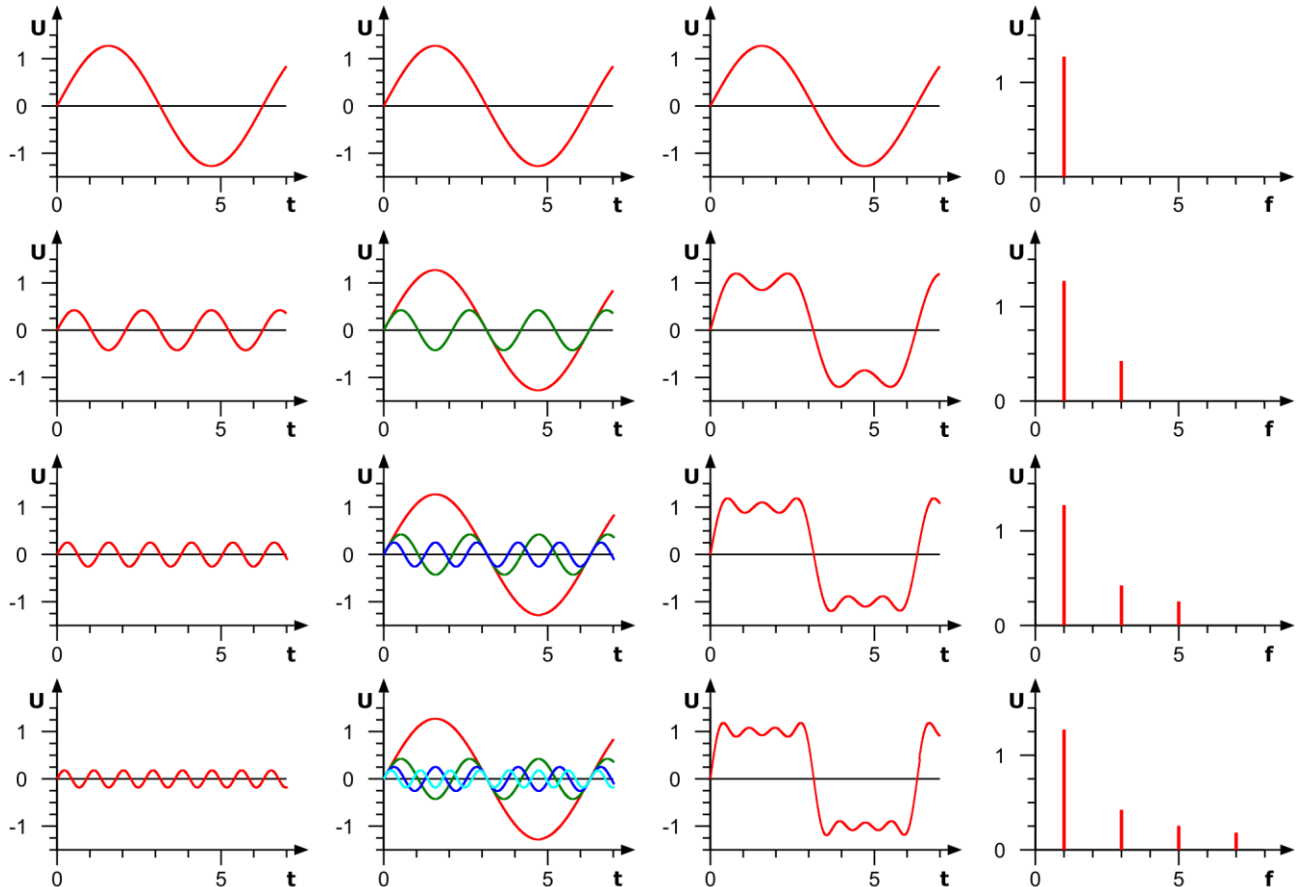
Jedes periodische Signal kann als Überlagerung von sinusförmigen Schwingungen betrachtet werden. Ein symmetrisches Rechtecksignal (Tastgrad 50% und Frequenz  $f$ ) setzt sich aus der Grundschwingung mit der Frequenz  $f$  und allen ungeradzahlig vielfachen Frequenzen (Oberschwingungen, Hyperharmonischen)  $3f, 5f, 7f \dots$  zusammen.



Fourier-Reihe eines Rechtecks mit den Werten  $\pm 1$  und dem Tastgrad  $D=50\%$ :

$$f(t) = \frac{4}{\pi} \cdot \left[ \frac{\sin(\omega t)}{1} + \frac{\sin(3\omega t)}{3} + \frac{\sin(5\omega t)}{5} + \frac{\sin(7\omega t)}{7} \dots \right]$$

Der Begriff **Fourier-Analyse** bezeichnet das Zerlegen eines Signals in seine Frequenzanteile. Die **Fourier-Synthese** addiert einzelne Frequenzen zu einem gesamten Signal.



### 2.1.5 Tiefpassfilterung

Durch die Pulsweitenmodulation und einen Tiefpass zur Mittelwertbildung lässt sich eine stufenlos einstellbarer Gleichspannung und somit ein Analogsignal erzeugen.

Bei genügend trägen Anwendungen (z.B. Heizungen) wird auf den Tiefpass verzichtet, weil zur Mittelwertbildung allein schon die Trägheit des Systems ausreicht. Andernfalls muss eine entsprechende Tiefpassfilterung vorgenommen werden.

Ein PWM-Signal mit z.B. den Spannungswerten 0V und  $U_{FS}=100V$  und einer Schaltfrequenz  $f_s=50Hz$  soll durch einen Tiefpassfilter so geglättet werden, dass der **Spitze-Spitze-Wert** der Grundschiwingung auf die **Größe des LSB** eines  $k=8$ -Bit DACs gedämpft wird.

$$U_{LSB} = \frac{U_{FS}}{2^k - 1} = \frac{100V}{2^8 - 1} = 392mV$$

Die Grundschiwingung  $U_{pp}$  eines Rechtecksignals ist laut Fourier um  $4/\pi$  größer als das Rechteck.

$$U_{pp} = \frac{4}{\pi} \cdot U_{FS}$$

Für einen Tiefpass 1. Ordnung kann für  $f \gg f_g$  vereinfacht werden

$$H(j\omega) = \frac{1}{1 + j \frac{f}{f_g}} \approx j \frac{f_g}{f}$$

Bei der Schaltfrequenz  $f_s$  soll  $U_{pp}$  auf  $U_{LSB}$  gedämpft werden.

$$|H(j\omega_s)| \approx \frac{f_g}{f_s} = \frac{U_{LSB}}{U_{pp}} = \frac{U_{LSB}}{\frac{4}{\pi} \cdot U_{FS}} = \frac{\pi}{4} \cdot \frac{U_{FS}}{(2^k - 1) \cdot U_{FS}} = \frac{\pi}{4} \cdot \frac{1}{2^k - 1} \approx \frac{\pi}{4} \cdot \frac{1}{2^k}$$

Die Grenzfrequenz für ein TP-Filter 1. Ordnung ergibt sich daher zu:

$$f_g = \frac{\pi}{4} \cdot \frac{f_s}{2^k} = \frac{\pi}{4} \cdot \frac{50Hz}{2^8} = 0,785 \cdot \frac{50Hz}{256} = 153,4mHz$$

Das entspricht einer Zeitkonstante von

$$\tau = \frac{1}{\omega_g} = \frac{1}{2\pi f_g} = \frac{1}{2\pi} \cdot \frac{4}{\pi} \cdot \frac{2^k}{f_s} = \frac{2}{\pi^2} \cdot \frac{2^k}{f_s} = 0,2026 \cdot \frac{2^8}{50Hz} = 1,038s$$

Der **Einschwingvorgang**, also die Zeit in der der Mittelwert die  $U_{LSB}/2$ -Grenze erreicht, wenn im schlimmsten Fall **vom Maximum ins Minimum** oder umgekehrt umgeschaltet wird, ergibt sich aus der Exponentialfunktion.

$$u(t) = U_{FS} \cdot e^{-\frac{t}{\tau}} = \frac{U_{LSB}}{2}$$

$$-\frac{t}{\tau} = \ln\left(\frac{U_{LSB}}{2U_{FS}}\right)$$

$$t = -\tau \cdot \ln\left(\frac{U_{LSB}}{2U_{FS}}\right) = \tau \cdot \ln\left(\frac{2U_{FS}}{U_{LSB}}\right) = \tau \cdot \ln\left(\frac{2U_{FS} \cdot (2^k - 1)}{U_{FS}}\right)$$

$$t \approx \tau \cdot \ln(2 \cdot 2^k) = \tau \cdot \ln(2^{k+1}) = \tau \cdot (k+1) \cdot \ln(2) = 0,693 \cdot \tau \cdot (k+1)$$

$$t = 0,693 \cdot 1,038s \cdot (8+1) = 6,238 \cdot 1,038s = 6,475s$$



Für **Filter** der **höheren Ordnung**  $n$  kann für  $f \gg f_g$  vereinfacht werden:

$$H(j\omega) = \frac{1}{\left(1 + j \frac{f}{f_g}\right)^n} \approx \left(j \frac{f_g}{f}\right)^n$$

Beträgt die **Steilheit** eines Filters 1. Ordnung 20dB/Dekade bzw. 6dB/Oktave, kann mit 2. Ordnung bereits 40dB/Dekade bzw. 12dB/Oktave erreicht werden oder allgemein in Abhängigkeit der Ordnung des Filters  **$n \cdot 20\text{dB/Dekade}$**  bzw.  $n \cdot 6\text{dB/Oktave}$ .

Bei der Schaltfrequenz  $f_s$  soll  $U_{pp}$  auf  $U_{LSB}$  gedämpft werden.

$$|H(j\omega_s)| \approx \left(\frac{f_g}{f_s}\right)^n = \frac{U_{LSB}}{U_{pp}} = \frac{U_{LSB}}{\frac{4}{\pi} \cdot U_{FS}} = \frac{\pi}{4} \cdot \frac{U_0}{(2^k - 1) \cdot U_0} = \frac{\pi}{4} \cdot \frac{1}{2^k - 1} \approx \frac{\pi}{4} \cdot \frac{1}{2^k}$$

Allgemein und speziell für ein TP-Filter 2. Ordnung ( $n=2$ ) ergibt sich:

$$f_g = f_s \cdot \sqrt[n]{\frac{\pi}{4} \cdot \frac{1}{2^k}} = f_s \cdot \frac{1}{2^{k/n}} \cdot \sqrt[n]{\frac{\pi}{4}} = 50\text{Hz} \cdot \frac{1}{2^{8/2}} \cdot \sqrt[2]{\frac{\pi}{4}} = 50\text{Hz} \cdot \frac{1}{16} \cdot 0,886 = 2,769\text{Hz}$$

Wobei  $f_g$  die Grenzfrequenz des einzelnen Tiefpasses ist und die **Gesamtgrenzfrequenz**  $f_{g \text{ ges}}$  noch etwas tiefer liegt.

$$f_{g \text{ ges}} = \frac{f_g}{\sqrt[n]{2}} = \frac{f_g}{\sqrt[2]{2}} = \frac{2,769\text{Hz}}{\sqrt[2]{2}} = 1,958\text{Hz}$$

In sehr langsamen Systemen wird oft lieber mit Zeitkonstanten gerechnet.

$$\tau = \frac{1}{\omega_g} = \frac{1}{2\pi f_g} = \frac{1}{2\pi f_s} \cdot \sqrt[n]{\frac{4}{\pi} \cdot 2^k} = \frac{1}{2\pi} T_s \cdot 2^{k/n} \cdot \sqrt[n]{\frac{4}{\pi}}$$

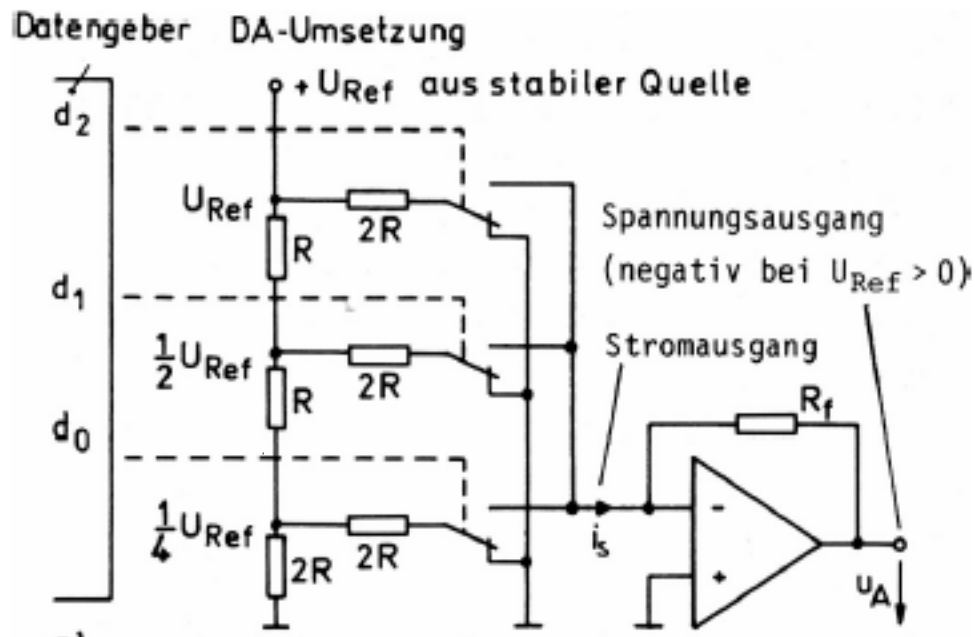
$$\tau = \frac{1}{2\pi} \sqrt[2]{\frac{4}{\pi}} \cdot 2^{k/n} \cdot T_s = 0,1796 \cdot 2^{k/n} \cdot T_s = 0,1796 \cdot 2^{8/2} \cdot 20\text{ms} = 57,47\text{ms}$$

### 2.1.6 Anwendungen

In der Audiotechnik sind Verstärker nach dem PWM-Prinzip unter der Bezeichnung Klasse-D-Verstärker (Class-D, Digitalverstärker) bekannt. Weitere typische Anwendungen sind Schaltnetzteile und Heizungen.

## 2.2 R2R-Netzwerk

Um am Ausgang statische Gleichspannung zu erhalten, werden R2R-Netzwerke meist in Kombination mit OPVs verwendet.



Von unten beginnend ergibt die Parallelschaltung von  $2R$  und  $2R$   $1R$ . Dieses  $1R$  in Serie mit dem darüberliegenden  $R$  ergibt  $2R$ .

Die Spannung am untersten Widerstand ist ( $n$ =Anzahl der Bits)

$$U_x = \frac{U_{ref}}{2^{n-1}}$$

Die Spannungen entlang des gesamten Spannungsteilers sind somit ( $m$  ist die betrachtete Stufe von unten mit 0 beginnend gezählt):

$$U_m = \frac{U_{ref}}{2^{n-1-m}}$$

Durch die Widerstände ergibt sich daraus der Summenstrom

$$i_S = \sum_{m=0}^{n-1} \frac{U_{ref}}{2R \cdot 2^{n-1-m}} \cdot d_m = \frac{U_{ref}}{2^n \cdot R} \sum_{m=0}^{n-1} d_m \cdot 2^m$$

$$D = \sum_{m=0}^{n-1} d_m \cdot 2^m = d_0 \cdot 2^0 + d_1 \cdot 2^1 + d_2 \cdot 2^2 + \dots + d_{n-1} \cdot 2^{n-1}$$

$$i_S = \frac{U_{ref}}{2^n \cdot R} \cdot D$$

$$u_A = -i_S \cdot R_f = -\frac{U_{ref}}{2^n} \cdot \frac{R_f}{R} \cdot D$$

### 3 ADC

Die Aufgabe eines Analog-Digital-Umsetzers (AD-Converter, ADC) besteht darin, eine Eingangsspannung in eine dazu proportionale Zahl umzuwandeln. Man kann dabei drei verschiedene Verfahren unterscheiden:

- das Parallelverfahren (word at a time)
- das Wägeverfahren (digit at a time)
- das Zählverfahren (level at a time)

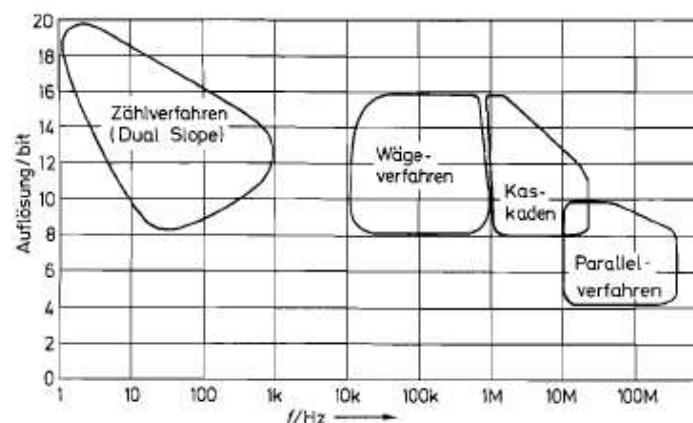
Beim **Parallelverfahren** vergleicht man die Eingangsspannung gleichzeitig mit  $n$  Referenzspannungen und stellt fest, zwischen welchen beiden sie liegt. Auf diese Weise erhält man die **vollständige Zahl in einem Schritt**. Allerdings ist der Aufwand sehr hoch, da man für jede mögliche Zahl einen Komparator benötigt. Für einen Messbereich von 0 bis 100 in Schritten von Eins benötigt man also  $n = 100$  Komparatoren.

Beim **Wägeverfahren** wird nicht das ganze Ergebnis in einem Schritt gebildet, sondern jeweils nur eine Stelle der zugehörigen Dualzahl ermittelt. Dabei beginnt man mit der höchsten Stelle und stellt fest, ob die Eingangsspannung größer oder kleiner ist als die Referenzspannung für die höchste Stelle. Ist sie größer, setzt man die höchste Stelle auf Eins und subtrahiert die Referenzspannung. Den Rest vergleicht man mit der nächstniedrigeren Stelle usw. Man benötigt also **so viele Vergleichsschritte, wie die Zahl Stellen** besitzt und ebenso viele Referenzspannungen.

Das einfachste Verfahren ist das **Zählverfahren**. Dabei zählt man ab, wie oft man die Referenzspannung der niedrigsten Stelle addieren muss, um die Eingangsspannung zu erhalten. Die Zahl der Schritte ist gleich dem Ergebnis. Beträgt die größte darstellbare Zahl  $n$ , benötigt man also maximal  $n$  Schritte, um das Ergebnis zu erhalten.

Verfahren	Anzahl der Schritte	Referenzspannungen	Besondere Merkmale
Parallelverfahren	1	$n=2^N$	aufwendig, schnell
Wägeverfahren	$N=\lg n$	$N=\lg n$	
Zählverfahren	$n=2^N$	1	einfach, langsam

Die unterschiedlichen Verfahren unterscheiden sich auch in ihren Frequenzbereichen und in der erreichbaren Auflösung. Die Grafik veranschaulicht die Unterschiede in der Genauigkeit und der Geschwindigkeit.

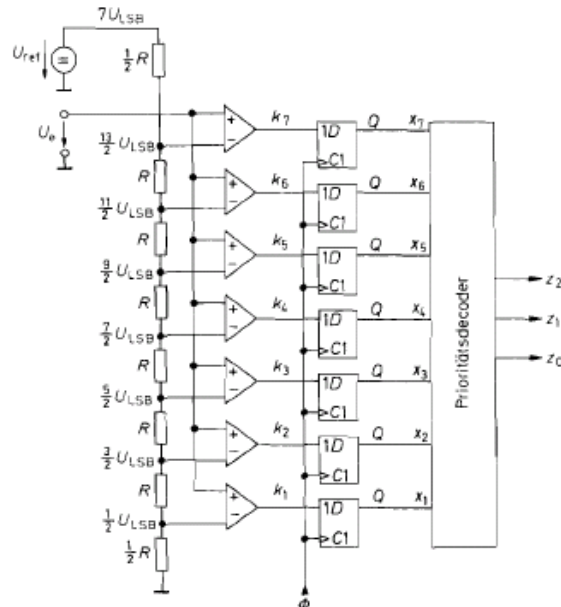


### 3.1 Parallelverfahren

Flash-Converter, Parallel-Umsetzer

Mit einer 3 bit-Zahl kann man 8 verschiedene Zahlen einschließlich der Null darstellen. Dazu benötigt der Parallelumsetzer 7 Komparatoren mit sieben zugehörigen äquidistanten Referenzspannungen, die mit einem Spannungsteiler erzeugt werden.

Legt man nun eine Eingangsspannung an, die beispielsweise zwischen  $5/2 U_{LSB}$  und  $7/2 U_{LSB}$  liegt, liefern die Komparatoren 1 bis 3 eine Eins und die Komparatoren 4 bis 7 eine Null. Man benötigt nun eine Logik, die diese Komparatorzustände in die Zahl 3 übersetzt.



In der Tabelle sind die Zustände im parallelen AD – Umsetzer, der Zusammenhang zwischen den Komparatorzuständen und der zugehörigen Dualzahl aufgestellt und die erforderliche Umwandlung mit einem Prioritätsdecoder vorgenommen. Damit sich der Eingang in den Prioritätsdecoder trotz Abtast-Halte-Glied mit geringer Drift nicht ändert, wird dieser von Flip-Flops zwischen gespeichert.

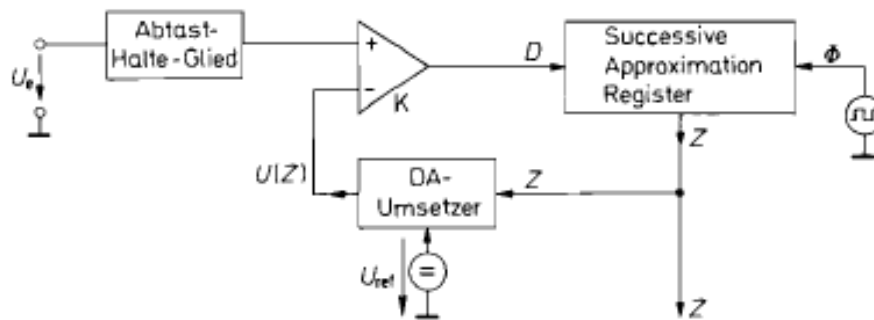
Eingangsspannung	Komparatorzustände							Dualzahl			Dezimalwert
$U_e/U_{LSB}$	$k_7$	$k_6$	$k_5$	$k_4$	$k_3$	$k_2$	$k_1$	$z_2$	$z_1$	$z_0$	$Z$
0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	1	0	0	1	1
2	0	0	0	0	0	1	1	0	1	0	2
3	0	0	0	0	1	1	1	0	1	1	3
4	0	0	0	1	1	1	1	1	0	0	4
5	0	0	1	1	1	1	1	1	0	1	5
6	0	1	1	1	1	1	1	1	1	0	6
7	1	1	1	1	1	1	1	1	1	1	7

Typische Daten von Parallel-Umsetzern:

Typ	Hersteller	Abtast-frequenz max	Betriebs-spannung	Verlust-leistung	Eing. Kapa-zität	Apertur Jitter	Logik Familie
8 bit							
MAX 100	Maxim	250 MHz	$\pm 5$ V	5250 mW		2 ps	ECL
MAX 104	Maxim	1000 MHz	$\pm 5$ V	5250 mW		0,5 ps	PECL
MAX 106	Maxim	600 MHz	$\pm 5$ V	5250 mW		0,5 ps	PECL
MAX 108	Maxim	1500 MHz	$\pm 5$ V	5250 mW		0,5 ps	PECL
TDA 8718	Philips	600 MHz	$-5,2$ V	990 mW	5 pF		ECL
SPT 7725	SPT	300 MHz	$-5,2$ V	2200 mW	10 pF	5 ps	ECL
SPT 7750	SPT	500 MHz	$-5,2$ V	5500 mW	15 pF	2 ps	ECL
SPT 7760	SPT	1000 MHz	$-5,2$ V	5500 mW	15 pF	2 ps	ECL
10 bit							
TDA 8762	Philips	40 MHz	$+5$ V	250 mW	5 pF		CMOS

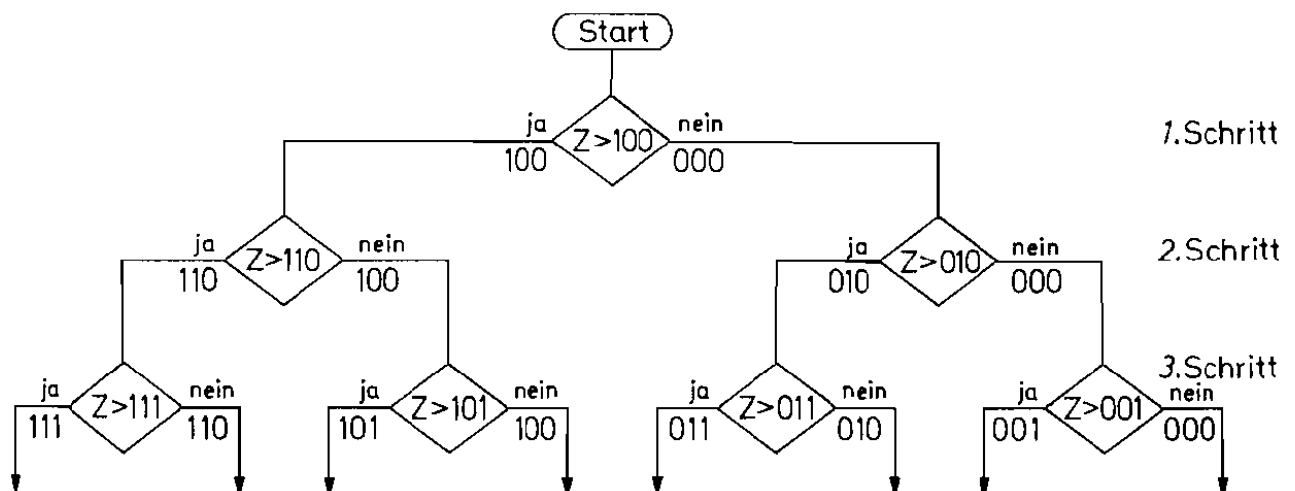
## 3.2 Wägeverfahren

### Sukzessive Approximation

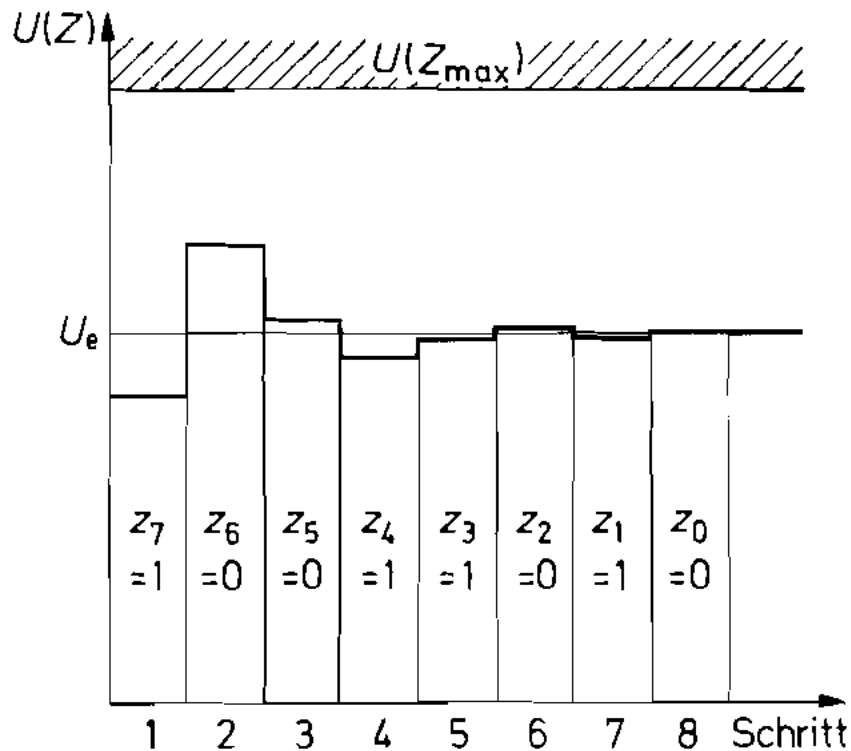


Der Komparator vergleicht den gespeicherten Messwert mit der Ausgangsspannung des DA-Umsetzers. Beim Messbeginn wird die Zahl  $Z$  auf Null gesetzt. Anschließend wird das höchste Bit (MSB) auf Eins gesetzt und geprüft, ob die Eingangsspannung größer als  $U(Z)$  ist. Ist das der Fall, bleibt es gesetzt. Andernfalls wird es wieder gelöscht. Damit ist das höchste Bit „gewogen“. Dieser Wägevorgang wird anschließend für jedes weitere Bit wiederholt, bis zum Schluss auch das niedrigste Bit (LSB) feststeht. Auf diese Weise entsteht in dem Register eine Zahl, die nach der Umsetzung durch den DA - Umsetzer eine Spannung ergibt, die innerhalb der Auflösung  $U_{\text{LSB}}$  mit  $U_e$  übereinstimmt.

Im Flussdiagramm ist der Ablauf des Wägeverfahrens für die ersten drei Wägeschritte dargestellt.



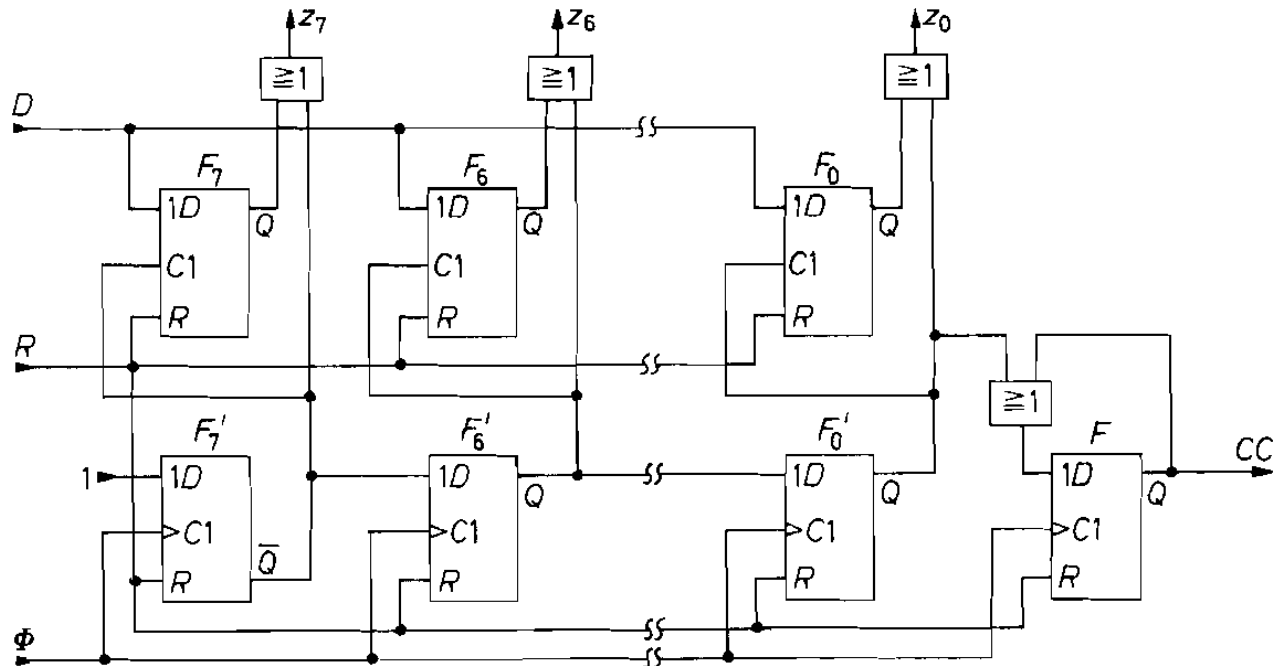
Der zeitliche Verlauf der Spannung  $U(Z)$  und der Zahl  $Z$  einer 8Bit-AD-Umsetzung nach dem Wägeverfahren könnte so aussehen:



$D$	$z_7$	$z_6$	$z_5$	$z_4$	$z_3$	$z_2$	$z_1$	$z_0$	
$z_7$		1							1
$z_6$			0						0
$z_5$				0					0
$z_4$					1				1
$z_3$						1			1
$z_2$							0		0
$z_1$								1	1
$z_0$									0

Man erkennt, dass in jedem Schritt entschieden wird, ob das betreffende Bit Eins oder Null ist. Die zuvor ermittelten Bits bleiben unverändert. Jedes Bit wird versuchsweise gesetzt. Wenn dadurch die Eingangsspannung überschritten wird, wird es gleich wieder gelöscht. Nach 8 Wägeschritten ist dann in diesem Beispiel die Umsetzung abgeschlossen.

Gesteuert wird die Umsetzung von dem SAR (Successive Approximation Register), das prinzipiell so aufgebaut werden kann:



Bei Messbeginn werden mit dem Reset-Signal R alle Flip-Flops gelöscht. In dem Schieberegister F7' bis F0' wird dann eine Eins bei jedem Takt um eine Position weiter nach rechts geschoben. Dadurch werden die Bits Z7 bis Z0 der Reihe nach versuchsweise auf Eins gesetzt. Das jeweilige Wägeresultat wird in den Latch-Flip-Flops F7 bis F0 gespeichert, indem der betreffende Komparatorzustand D eingelesen wird. Dabei wird jeweils nur das Latch über den C-Eingang freigegeben, dessen zugehöriges Bit gerade getestet wird.

Wenn auch das niedrigste Bit Z0 feststeht, wird das letzte Flip-Flop F des Schieberegisters gesetzt. Es zeigt an, dass die Umsetzung abgeschlossen ist (Conversion Complete, CC). Wegen des ODER-Gatters am D-Eingang behält es diesen Zustand auch bei weiteren Taktimpulsen bei. Es wird erst zusammen mit dem Ergebnis bei Beginn der nächsten Messung gelöscht.

T	R	D	z7	z6	z5	z4	z3	z2	z1	z0	CC
0	1	D <sub>7</sub>	1	0	0	0	0	0	0	0	0
1	0	D <sub>7</sub>	D <sub>7</sub>	1	0	0	0	0	0	0	0
2	0	D <sub>6</sub>	D <sub>7</sub>	D <sub>6</sub>	1	0	0	0	0	0	0
3	0	D <sub>5</sub>	D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	1	0	0	0	0	0
4	0	D <sub>4</sub>	D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	1	0	0	0	0
5	0	D <sub>3</sub>	D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	1	0	0	0
6	0	D <sub>2</sub>	D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	1	0	0
7	0	D <sub>1</sub>	D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	1	0
8	0	D <sub>0</sub>	D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	1

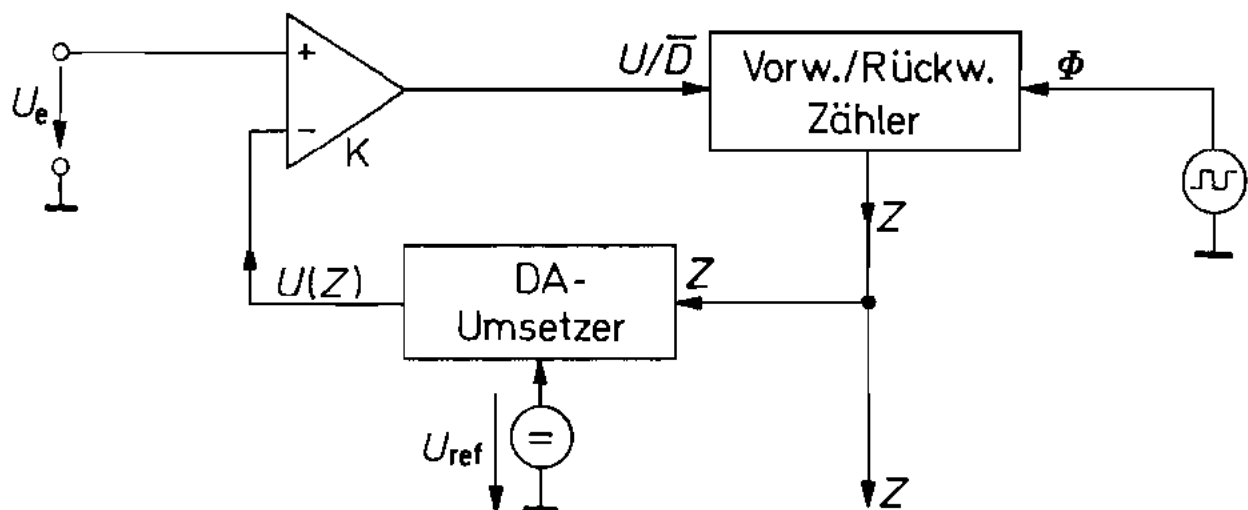
In der Wahrheitstabelle des SAR sieht man, dass alle Ausgänge mit dem Reset Signal gelöscht werden. Eine Ausnahme bildet lediglich das Bit Z7, das schon die Eins für den ersten Wägevorgang aufweist. Bei jedem Schritt T wird dann die Entscheidung D des Komparators in der betreffenden Stelle gespeichert und gleichzeitig das nächste niedrigere Bit gewogen. Man erkennt in der Wahrheitstabelle die Funktion des Schieberegisters. Nach 8 Schritten ist die Eins am Conversion Complete-Ausgang CC angekommen, und die Umsetzung ist beendet. Dann steht das Ergebnis Z parallel zur Verfügung. Man kann es aber auch am Komparator-Ausgang in serieller Form erhalten.

Typische Daten von Sukzessive-Approximations-Umsetzern:

Typ	Hersteller	Kanäle	Abtast- frequenz	Betriebs- spannung	Verlust- leistung	Referenz	Ausgang
8 bit							
AD 7478	Analog D.	1	1000 kHz	3,3 V	4 mW	intern	1 bit
LTC 1196	Lin. Tech.	1	1000 kHz	3,3 V	20 mW	—	1 bit
MAX 1110	Maxim	8	50 kHz	3,3 V	0,3 mW	2,0 V	1 bit
MAX 1115	Maxim	1	100 kHz	3,3 V	0,6 mW	2,0 V	1 bit
ADC 08831	National	2	250 kHz	5 V	9 mW	—	1 bit
TLV 0838	Texas I.	8	40 kHz	3,3 V	0,7 mW	—	1 bit
12 bit							
AD 7472	Analog D.	1	1500 kHz	3,3 V	4 mW	—	12 bit
AD 7476	Analog D.	1	1000 kHz	3,3 V	4 mW	—	1 bit
AD 7888	Analog D.	8	125 kHz	3,3 V	4 mW	2,5 V	1 bit

### 3.3 Kompensationsverfahren

Im Vergleich zum Wägeverfahren wird hier statt des SA-Registers ein Vorwärts-Rückwärtszähler eingesetzt.



Der Komparator vergleicht die Eingangsspannung  $U_e$  mit der Kompensationsspannung  $U(Z)$ . Ist die Differenz positiv, lässt er den Zähler vorwärts zählen, sonst rückwärts. Dadurch läuft die Kompensationsspannung so weit, bis sie die Eingangsspannung erreicht hat, und folgt ihr dann bei Veränderungen. Aus diesem Grund bezeichnet man die Schaltung auch als nachlaufenden AD-Umsetzer (Tracking ADC).

Ein Schönheitsfehler der einfachen Schaltung besteht darin, dass der Zähler nie zur Ruhe kommt, sondern immer um 1 LSB um die Eingangsspannung hin und her pendelt, da der Takt nie abgeschaltet wird. Wenn dies stört, kann man den einfachen Komparator zu einem Hysterese-Komparator erweitern. Damit lässt sich dann der Takt blockieren, wenn die Kompensationsspannung  $U(Z)$  die Eingangsspannung  $U_e$  bis auf  $\pm \frac{1}{2} U_{\text{LSB}}$  erreicht hat.

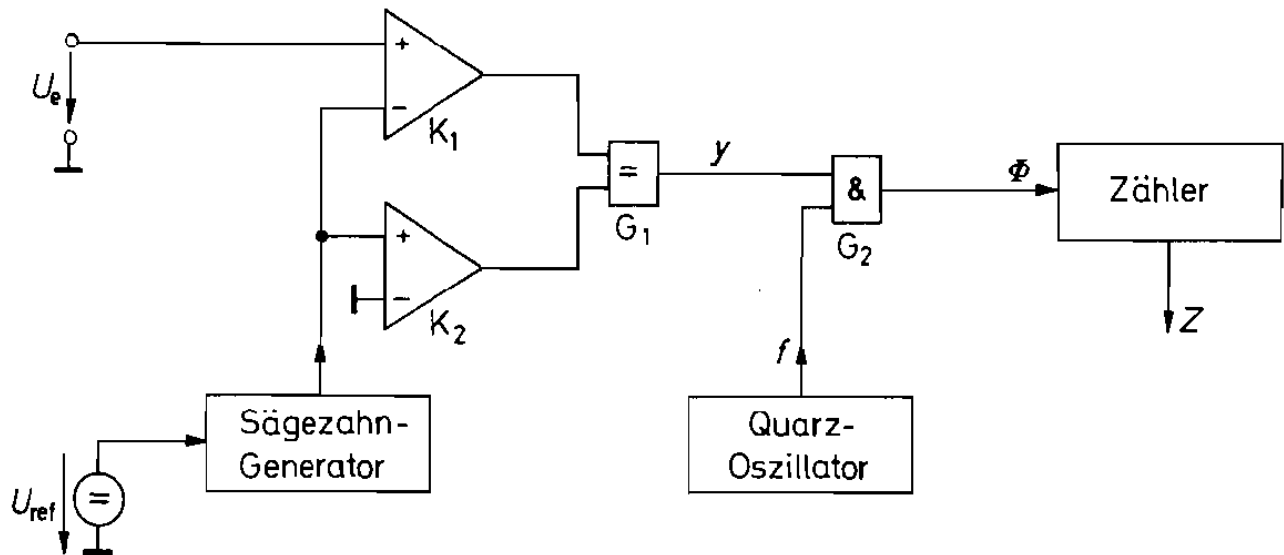
Den Wegfall der Steuerlogik gegenüber dem Wägeverfahren erkaufte man sich durch eine beträchtliche Einbuße an Umsetzgeschwindigkeit, da sich die Kompensationsspannung nur in Schritten von  $U_{\text{LSB}}$  ändert. Wenn sich die Eingangsspannung nur langsam ändert, kann sich jedoch auch hier eine kurze Einstellzeit ergeben, da infolge der Nachlaufeigenschaft die Approximation kontinuierlich erfolgt und nicht wie beim Wägeverfahren immer bei null beginnt.



### 3.3.1 Single-Slope-Verfahren

#### Ein-Rampen-Verfahren

Das Single-Slope-Verfahren kommt ohne DA-Umsetzer aus. Das Prinzip beruht darauf, zunächst die Eingangsspannung in eine dazu proportionale Zeit zu übersetzen. Dazu dient der Sägezahn-generator in Verbindung mit dem Fensterkomparator  $K_1$ ,  $K_2$  und  $G_1$ .



Die Sägezahnspannung lässt man von negativen auf positive Werte ansteigen gemäß:

$$V_s = \frac{U_{ref}}{\tau} t - V_0$$

Am Ausgang des Äquivalenz Gatters  $G_1$  ergibt sich nur so lange eine Eins, wie sich die **Sägezahnspannung zwischen** den beiden **Schranken** 0 und  $U_e$  befindet. Die entsprechende Zeit beträgt

$$\Delta t = \tau \frac{U_e}{U_{ref}}$$

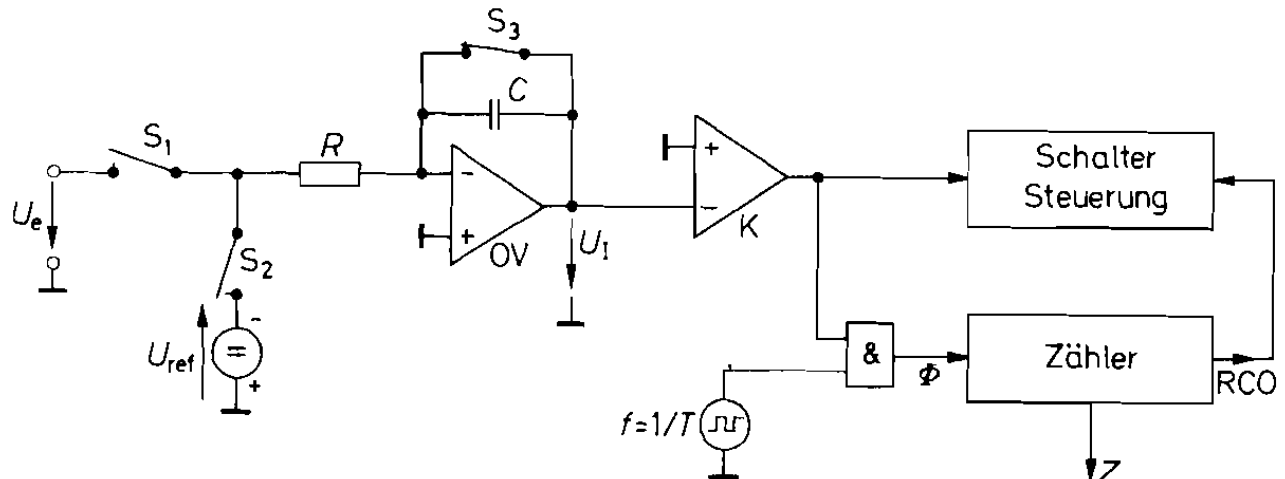
Sie wird durch Abzählen der Schwingungen des Quarzoszillators gemessen. Setzt man den Zähler zu Beginn der Messung auf null, ergibt sich nach dem **Überschreiten der oberen Komparator-Schwelle** der **Zählerstand**.

$$Z = \frac{\Delta t}{T} = \tau \cdot f \frac{U_e}{U_{ref}}$$

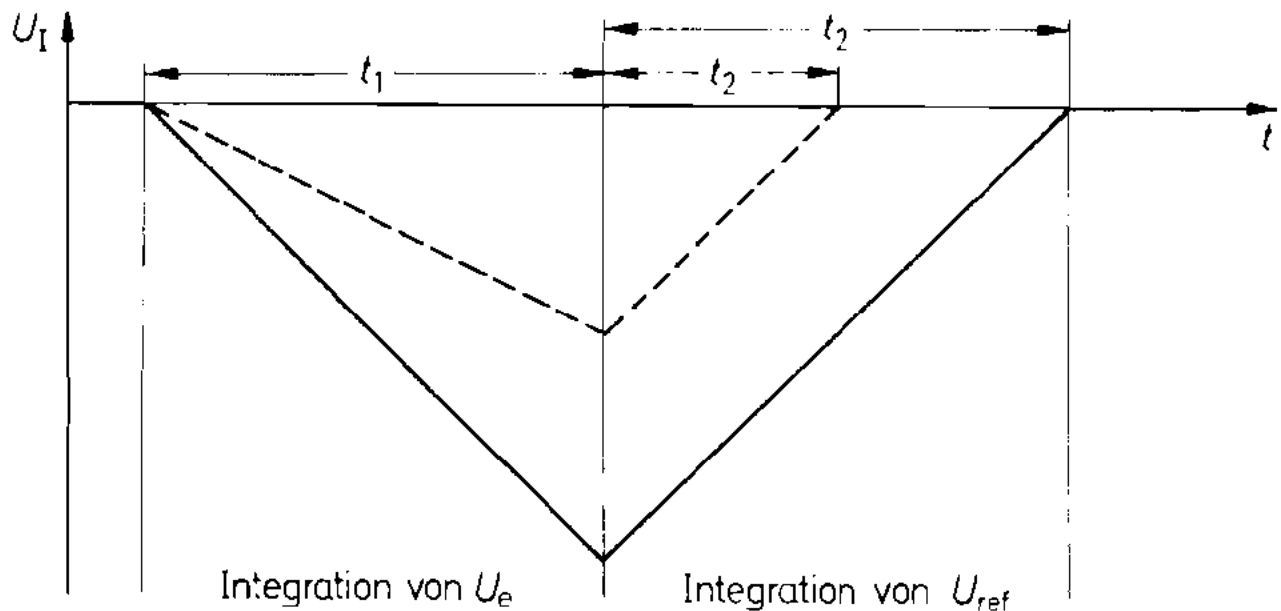
Legt man eine **negative Messspannung** an, erfolgt zuerst der Messspannungsdurchgang und dann der Nulldurchgang. Aus dieser **Reihenfolge** lässt sich also das **Vorzeichen** der Messspannung bestimmen. Die Messdauer ist dieselbe; sie hängt nur vom Betrag der Messspannung ab. Nach jeder Messung muss man den Zähler wieder auf null stellen und die Sägezahnspannung auf ihren negativen Anfangswert bringen. Um trotzdem eine stehende Ausgabe zu erhalten, ist es üblich, das alte Zählergebnis zu speichern, bis ein neues zur Verfügung steht. Wie man leicht erkennt, geht die Toleranz der Zeitkonstante  $\tau$  voll in die Messgenauigkeit ein. Da sie durch ein RC-Glied bestimmt wird, unterliegt sie der Temperatur und Langzeitdrift des Kondensators. Aus diesem Grund ist eine Genauigkeit unter 0,1% nur schwer zu erreichen.

### 3.3.2 Dual-Slope-Verfahren

#### Zwei-Rampen-Verfahren



Bei dem Dual-Slope-Verfahren wird nicht nur die Referenzspannung, sondern auch die Eingangsspannung integriert. Im Ruhezustand sind die Schalter  $S_1$  und  $S_2$  offen,  $S_3$  ist geschlossen. Dadurch wird die Ausgangsspannung des Integrators Null.



Bei Messbeginn wird der Zähler gelöscht, der Schalter  $S_3$  geöffnet, und  $S_1$  geschlossen. Dadurch wird die Eingangsspannung  $U_e$  **integriert**. Wenn sie positiv ist, wird der Integrator-Ausgang negativ und der Komparator gibt den Taktgenerator frei. Das Ende der ersten Integrationsphase  $t_1$  ist erreicht, wenn der **Zähler** nach  $Z_{\max} + 1$  Takten **überläuft** und damit wieder auf null steht. Anschließend wird die **Referenzspannung integriert**, dazu wird der Schalter  $S_1$  geöffnet und der  $S_2$  geschlossen. Da sie negativ ist, steigt die Ausgangsspannung des Integrators jetzt wieder. Die zweite Integrationsphase ist beendet, wenn  $U_I$  **bis auf null** angestiegen ist. Dann geht der Komparator auf null und stoppt damit den Zähler. Der Zählerstand ist gleich der Zahl der Taktimpulse während der Zeit  $t_2$  und damit proportional zur Eingangsspannung.

Der Zusammenhang zwischen der Eingangsspannung  $U_e$  und dem Ergebnis  $Z$  lässt sich direkt angeben, wenn man die Integration ausrechnet und berücksichtigt, dass die Integration bei 0V beginnt und bei 0V endet.

$$U_I = \frac{1}{RC} \int_0^{t_1} U_e \cdot dt - \frac{1}{RC} \int_0^{t_2} U_{ref} \cdot dt = 0$$

Die Spannungen können als konstant angenommen werden

$$-\frac{1}{RC} U_e \cdot t_1 - \frac{1}{RC} U_{ref} \cdot t_2 = 0$$

Die Zeiten hängen mit den Zählerständen zusammen

$$t_1 = (Z_{max} + 1) \cdot T \text{ und } t_2 = Z \cdot T$$

$$-\frac{1}{RC} U_e \cdot (Z_{max} + 1) \cdot T - \frac{1}{RC} U_{ref} \cdot Z \cdot T = 0$$

Die Zeitkonstante RC und die Taktdauer T fallen aus der Gleichung heraus.

$$U_e \cdot (Z_{max} + 1) \cdot T - U_{ref} \cdot Z \cdot T = 0$$

$$Z = -\frac{U_e}{U_{ref}} (Z_{max} + 1)$$

Weder die Taktfrequenz  $1/T$  noch die Integrationszeitkonstante  $\tau = RC$  gehen in das Ergebnis ein. Man muss lediglich fordern, dass die **Taktfrequenz** während der Zeit  $t_1$  und  $t_2$  **konstant** ist. Diese Kurzzeitkonstanz lässt sich mit einfachen Taktgeneratoren erreichen, wodurch sich Genauigkeiten von  $0,01\% = 100\text{ppm}$  realisieren lassen.

Wie wir bei der Herleitung gesehen haben, geht nicht der Momentanwert der Messspannung in das Ergebnis ein, sondern nur ihr Mittelwert über die **Messzeit  $t_1$** . Daher werden Wechselspannungen umso stärker abgeschwächt, je höher ihre Frequenz ist. Wechsel-Spannungen, deren Frequenz gleich einem ganzzahligen Vielfachen von  $1/t_1$  ist, werden vollständig unterdrückt. Es ist daher günstig, die Frequenz des Taktgenerators so zu regeln, dass  $t_1$  gleich der **Schwingungsdauer** der Netzwechselspannung oder einem **Vielfachen** davon wird. Dann werden alle Brummstörungen eliminiert.

Da man mit dem Dual-Slope-Verfahren mit wenig Aufwand hohe Genauigkeit und Störunterdrückung erzielen kann, wird es bevorzugt in **Digitalvoltmetern** eingesetzt. Dort stört die relativ große Umsetzdauer nicht. Der Zähler muss nicht unbedingt ein Dualzähler sein. Es ergibt sich dieselbe Funktionsweise, wenn man einen **BCD-Zähler** einsetzt. Von dieser Möglichkeit macht man in Digitalvoltmetern Gebrauch, weil man dann den Messwert nicht dual/dezimal wandeln muss.

Auflösung	Typ	Hersteller	Umsetzdauer	Ausgang	Parallel Multiplex	Betriebsspannung	Verlustleistung
$3\frac{3}{4}$ Digit	MAX 134*	Maxim	50 ms	BCD	Mux.	$\pm 5V$	1 mW
$4\frac{1}{2}$ Digit	TC 835	Microchip	200 ms	BCD	Mux.	$\pm 5V$	9 mW
$4\frac{1}{2}$ Digit	MAX 135	Maxim	5 ms	BCD	Mux.	$\pm 5V$	0,6 mW
15 bit	TC 850	Microchip	25 ms	Dual	Par.	$\pm 5V$	20 mW
$5\frac{1}{2}$ Digit	HI 7159	Intersil	130 ms	BCD	Mux.	$\pm 5V$	50 mW
18 bit	MAX 132	Maxim	5 ms	Dual	Seriell	$\pm 5V$	0,6 mW

Für Sieben-Segment-Anzeigen

$3\frac{1}{2}$ Digit	TC 7116	Microchip	200 ms	LCD	Par.	9V	10 mW
	TC 7117	Microchip	200 ms	LED	Par.	$\pm 5V$	600 mW
	ICL 7136	Intersil	400 ms	LCD	Par.	9V	1 mW
	ICL 7137	Maxim	400 ms	LED	Par.	$\pm 5V$	600 mW
	MAX 138	Maxim	200 ms	LCD	Par.	5V	1 mW
	MAX 139	Maxim	200 ms	LED	Par.	5V	600 mW
$3\frac{3}{4}$ Digit	ICL 7149*	Intersil	200 ms	LCD	Mux.	9V	15 mW
	TC 820*	Microchip	300 ms	LCD	Mux.	3V	1 mW
$4\frac{1}{2}$ Digit	ICL 7129	Intersil	500 ms	LCD	Mux.	9V	10 mW

\* mit automatischer Bereichsumschaltung

## 4 Fehler

Statische Fehler lassen sich in der Quantisierungskennlinie erkennen. Dynamische Fehler wie der Aperture-Jitter entstehen durch schnelle Änderungen des Eingangssignales.

### 4.1 Statische Fehler

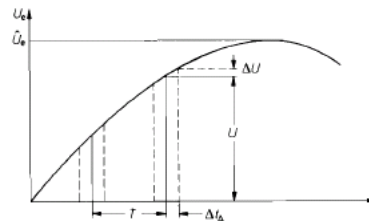
Neben den bisher betrachteten Fehlern des **Quantisierungsfehlers** bzw. des **Quantisierungsrauschens** gibt es noch weitere:

- **Offsetfehler:** Der Nullpunkt ist geringfügig verschoben.
- **Verstärkungsfehler:** Die Neigung der Quantisierungskennlinie ist nicht korrekt.
- **Nichtlinearität:** Die einzelnen Quantisierungsstufen sind nicht exakt gleich breit.

## 4.2 Dynamische Fehler

Zur digitalen Verarbeitung entnimmt man bei der digitalen Signalverarbeitung aus der Wechselspannung Proben in **äquidistanten Zeitabständen** mit Hilfe eines **Abtast-Halte-Gliedes**, die mit dem AD-Umsetzer digitalisiert werden. Die entstehende Zahlenfolge (Z) repräsentiert nur dann das kontinuierliche Eingangssignal ohne Informationsverlust, wenn das Abtasttheorem erfüllt ist.

Die Abtastfrequenz  $f_s$  muss daher mindestens doppelt so groß sein wie die höchste Signalfrequenz  $f_{\max}$ . Die **Umsetzdauer** des AD-Umsetzers und die Einstellzeit des Abtast-Halte-Gliedes zusammen muss somit kleiner als  $\frac{1}{2}f_{\max}$  sein. Um den Aufwand zu reduzieren, begrenzt man die Bandbreite des Signals mit einem Tiefpassfilter auf den unbedingt erforderlichen Wert.



Zur Beurteilung der Genauigkeit muss man deshalb die Eigenschaften von AD-Umsetzer und Abtast-Halte-Glied gemeinsam betrachten. Es gibt z.B. keinen Sinn, einen 12 bit-AD-Umsetzer mit einem Abtast-Halte-Glied zu betreiben, das sich innerhalb der zur Verfügung stehenden Zeit nicht auf  $1/4096 = 0,025\%$  des Aussteuerbereichs einstellt.

### 4.2.1 Aperture-Jitter

Ein zusätzlicher dynamischer Fehler wird durch die **Unsicherheit des Abtast-Augenblickes** (Aperture-Jitter) verursacht. Wegen der Aperture-Zeit  $t_A$  des Abtast-Halte-Gliedes wird der Messwert erst verspätet entnommen. Wenn die Aperture-Zeit konstant ist, wird aber jeder Messwert um dieselbe Zeit verzögert. Deshalb ist eine äquidistante Abtastung trotzdem gewährleistet. Wenn die Aperture-Zeit aber um den Wert  $\Delta t_A$  schwankt, entsteht ein Messfehler, der gleich der Spannungsänderung  $\Delta U$  in dieser Zeit ist. Zur Berechnung des maximalen Fehlers  $\Delta U$  denken wir uns als Eingangssignal eine Sinusschwingung mit der maximal vorgesehenen Frequenz  $f_{\max}$ .

$$u(t) = \hat{U} \cdot \sin(\omega \cdot t)$$

$$u'(t) = \frac{du(t)}{dt} = \hat{U} \cdot \omega \cdot \cos(\omega \cdot t)$$

Die größte Steigung tritt im Nulldurchgang auf:

$$\frac{\Delta U}{\Delta t} = \hat{U} \cdot \omega_{\max}$$

Daraus erhalten wir den Amplitudenfehler:

$$\Delta U = \hat{U} \cdot \omega_{\max} \cdot \Delta t_A$$

Wenn er kleiner sein soll als die Quantisierungsstufe  $U_{\text{LSB}}$  des AD-Umsetzers, ergibt sich daraus für den Aperture-Jitter die Bedingung:

$$\Delta t_A = \frac{\Delta U}{\hat{U} \cdot \omega_{\max}} = \frac{U_{\text{LSB}}}{\hat{U} \cdot \omega_{\max}}$$

Bei hohen Signalfrequenzen ist diese Forderung sehr schwer zu erfüllen, wie folgendes Zahlenbeispiel zeigt:

Bei einem 8 Bit-Umsetzer und einer max. Eingangsfrequenz von 10MHz

$$\frac{U_{\text{LSB}}}{2 \cdot \hat{U}} = \frac{1}{2^k - 1} = \frac{1}{255}$$

$$\Delta t_A = \frac{U_{\text{LSB}}}{\hat{U} \cdot \omega_{\max}} = \frac{2}{255 \cdot 2\pi \cdot 10\text{MHz}} = 124,8\text{ps}$$

muss der Aperture-Jitter kleiner als 125 ps sein.

## 5 Zusammenfassung

Least-Significant-Bit, Quantisierungsstufe:

$$U_{LSB} = \frac{U_{FS}}{2^k - 1}$$

Quantisierungsrauschen:

$$e = \pm \frac{U_{LSB}}{2}$$

Signal-Noise-Ratio, Signal-Rausch-Abstand:

$$SNR = k \cdot 6\text{dB}$$

Aperture-Jitter:

$$\frac{\Delta U}{\Delta t} = \hat{U} \cdot \omega$$

Quellen:

- Gossner: „Grundlagen der Elektronik“
- Böhmer: „Elemente der angewandten Elektronik“
- Tieze-Schenk: „Halbleiter-Schaltungs-Technik“
- Bodner: Skriptum Analog – Digital – Umsetzung (ADC)
- Wikipedia