

TP installation du processeur Homade sur Nexys3

Le processeur Homade est la version 1.4. Il correspond à celui présenté en cours. Vous avez les slides du cours sur : <http://www.lifl.fr/~dekeyser/M1AEV/cours%202013/ae4.pdf>.

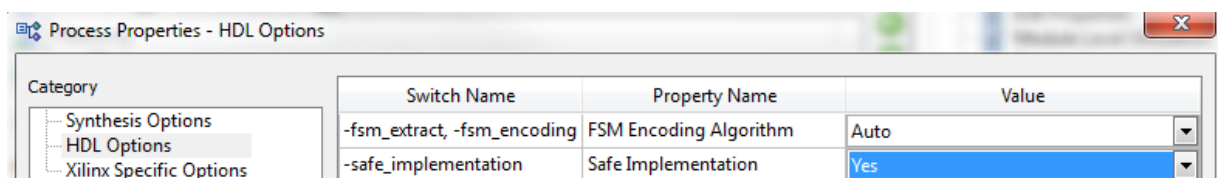
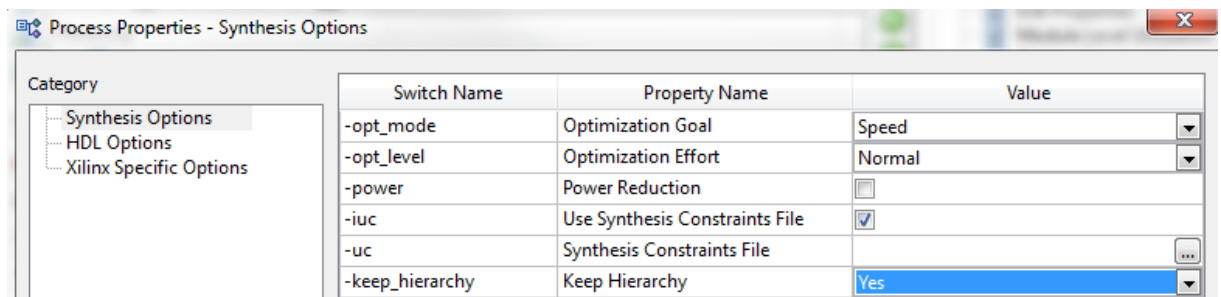
Une présentation du processeur Homade existe également sur cette adresse : <http://www.lifl.fr/~dekeyser/Homade>. Vous y trouverez des informations qui se mettent à jour au fur et à mesure des développements du processeur, en particulier sur les IP mis à disposition ainsi que les différentes versions du processeur Homade à télécharger. Vous pourrez ajouter, supprimer des IPs avant la synthèse mais il faudra que vos instructions machines le prennent en compte.

Installation du processeur Homade

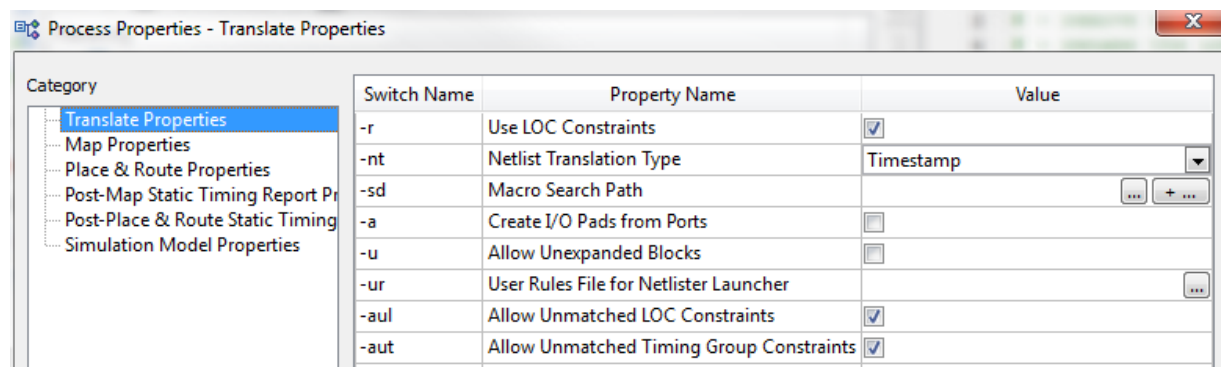
L'ensemble des TP Homade ont été testés sur la version ISE12.4. Ils doivent aussi fonctionner sur la 14.2 et si vous utilisez xcertte version n'hésitez pas à me faire part des problèmes rencontrés.

Les codes sources doivent être chargés depuis le site

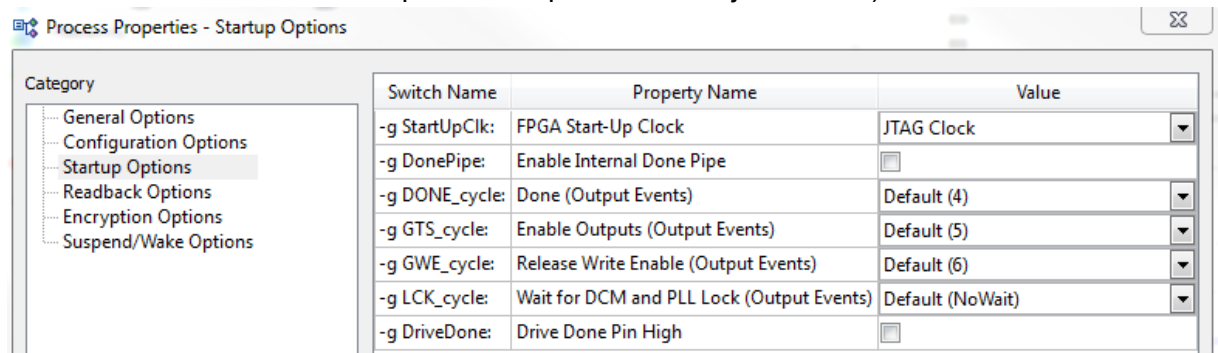
- 1) Créez un nouveau projet *Mon-TP* sous ISE avec les bonnes propriétés de projet. Ensuite il suffit de faire **Add copy of source** dans l'onglet **Projet** pour ramener tous les fichiers vhd ainsi que le fichier UCF.
- 2) Mettre à jour le **process properties** dans l'onglet **Process** pour ces deux champs :



- 3) Le fichier UCF prévoit des connections et contraintes non nécessairement utilisées. Avant de lancer la génération du .bit il faut changer le **translate properties** comme sur la figure suivante.



- 4) Vous pouvez de suite tester Homade avec le programme qui se trouve en ROM. Il suffit de générer le .bit avec l'option JTAG et ensuite de la charger sur la carte par le câble USB. 5 cf TP d'initiation pour ceux qui auraient déjà oublié...)



- 5) Vous devez observer sur la carte le traitement suivant : placez une valeur sur 8 bits avec les switch de la carte. Une fois effectué appuyez sur l'un des 4 boutons périphériques, le résultat s'affiche sur l'afficheur 7 segments. Vous pouvez recommencer autant que vous le voulez.....

Travaux à réaliser et à valider

On peut anticiper certaines questions pendant la synthèse du code par ISE.

Question 1 :: dans le fichier prom.vhd il y a le code binaire exécuté par Homade. En vous aidant des deux fichiers homade_opcode.vhd et lpcode.vhd ; donnez la suite des instructions qu'exécute ce programme. Testez l'afficheur avec le switch 7 à '1'. Justifier le résultat en regardant le code de IP_switch. Précisez à quoi correspond le code A402 et comment peut-on changer le programme pour n'accepter qu'un seul bouton parmi les 4, il faudra sans doute retrouver l'IP qui traite cette instruction pour comprendre le fonctionnement (IP_waitBt).

Question 2 : vous allez transformer le programme fourni afin de construire un additionneur 8 bits en complément à deux avec résultats sur 32 bits. Il faut saisir successivement deux nombres différents sur les switches, les ajouter avant de fournir le résultat à l'afficheur. Donnez la valeur initiale de la rom et faites valider la démonstration sur la carte. Vérifiez que $5 + -5$ affiche 0 !

Question 3 : en utilisant d'autres IP, proposez un additionneur sur mots de 16 bits non signé, résultats sur 17 bits. Même validation en affichant les 16 bits de poids faibles, puis en affichant la LED0 en cas de retenue.

Question 4 : Ecrire un nouvel IP_switich8 à partir de IP_Switch qui ne fait pas le complément à deux sur le nombre saisi. Il faudra créer le composant Vhdl, lui allouer un numéro dans le fichier IP_code, l'instancier dans le processeur et ensuite modifier les codes pour utiliser ce nouvel IP.