

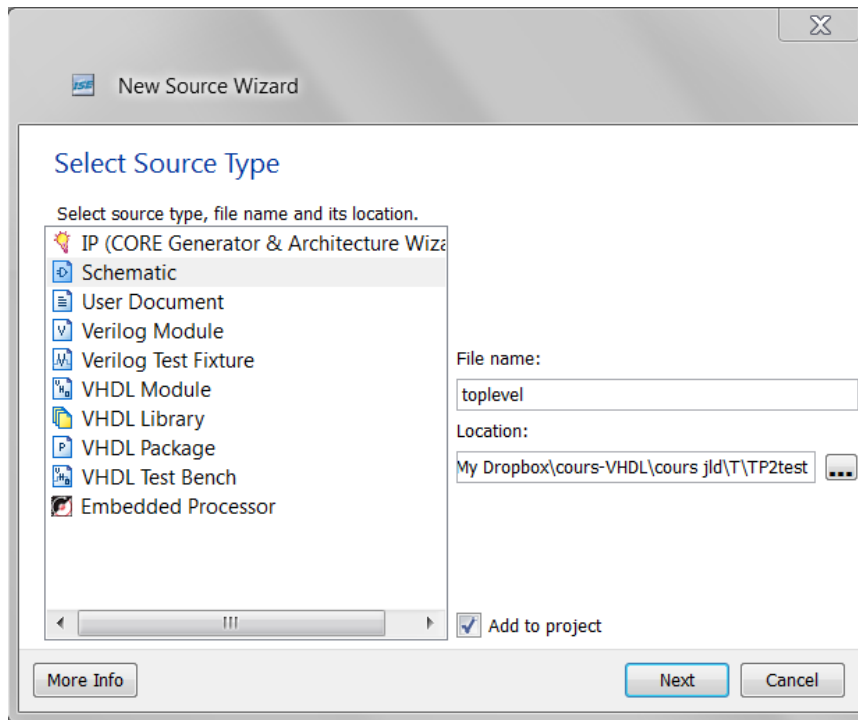
## 1. Demi-additionneur

Un demi-additionneur réalise l'addition de deux bits A et B et produit la somme Sum et une retenue Carry.

Ecrire la table de vérité de Sum et Carry. Proposez un circuit logique.

Ensemble nous allons tester ce circuit sur la carte nexys2. L'outillage reprend les principes du TP1.

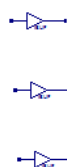
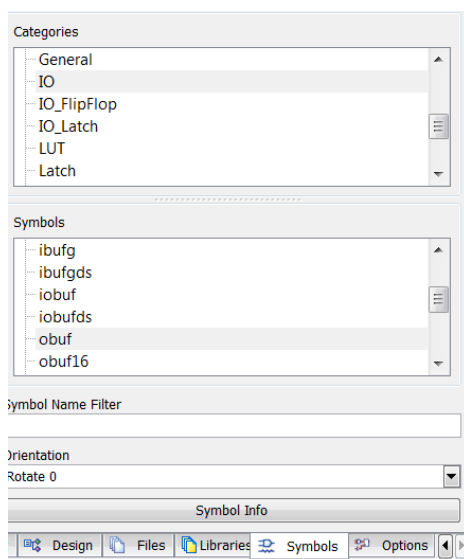
- 1) créer un nouveau projet avec "File"->New Project
- 2) Pour décrire le système, nous allons ajouter un fichier schematic à notre projet



Le fichier `toplevel.sch` est alors disponible pour saisir le schéma de votre circuit.

Nous allons construire d'abord les interfaces avec le monde extérieur.

On place 3 ibuf et 3 obuf via le menu symbols.



Puis on place les 6 IO marker dans le menu outil qu'on renomme en clic droit.




Il reste le cables :

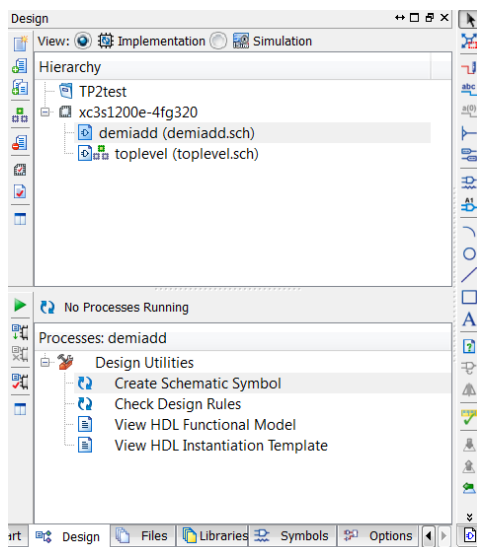


Avec les portes logiques programmez votre demi -additionneur dans un nouveau fichier demiadd. Il y a 2 IO marker a et b en entrée et sum et carry en sortie. Il ne faut pas mettre de IObuf ici.

Faire valider par l'enseignant le demi-additionneur une fois le fichier sauvé. Vous pouvez vérifier le

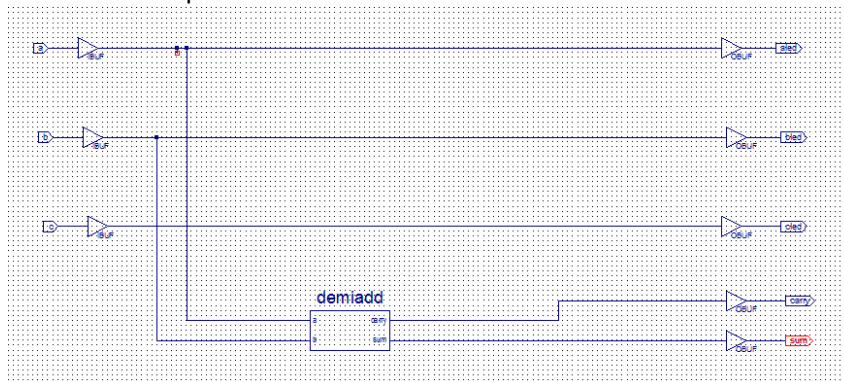
circuit en tapant  .

Nous pouvons créer un nouveau symbole demiadd qui sera utilisé comme une « porte » plus tard. Dans design en sélectionnant demiadd et double clic sur create schematic symbol le point vert apparaît !



Dans symbols une nouvelle ligne apparaît avec les symboles créés pour ce projet....

Nous pouvons à ce moment insérer ce nouveau symbole dans le toplevel. On ajoutera un demiadd et 2 led en sortie pour visualiser le résultat.



Une fois toplevel sauvé, on peut créer les liens entre les switches/led de la carte et les I/O (cf TP1)

1.2 Proposez le fichier ucf correspondant en commençant par les indices 7, 6, 5 etc....

Ne pas oublier de changer la clock sur JTAG clock puis produire le fichier à charger sur le FPGA. Il suffit dans l'onglet design de cliquer generate programming file.

1.3 testez sur la machine en chargeant le programme par ADEPT (voir TP1)

## 2. Additionneur

En utilisant au moins deux demi-additionneurs de la question 1 construire un additionneur à trois entrée A B C in et sortie sum carry out. Créez un symbol et le passer dans le toplevel. Compilez, chargez et testez le circuit. Validez par l'enseignant.

3. Additionneur 4 bits À partir de 4 additionneurs 1 bit Add construire en cascade un additionneur 4 bits. On utilisera 12 x 4 switch en entrée et juste 4 led en sortie. Faire valider par l'enseignant.