מעגלים משולבים ומבוא ל- VLSI : עבודה 2

מגישים:

בנימין אומנסקי - 322688946

בר אשר - 206170185

מספר קבוצה: 27

תאריך הגשה – 07/05/2025

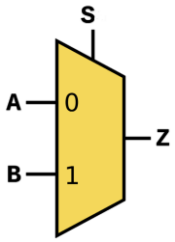
חלק א'- בניית רכיב MUX

שאלה 1- תכנון סכמתי של הרכיב

<u>סעיף 1.1:</u>

בסעיף זה נתכנן את הסכמה עבור MUX בשיטת CMOS עבור $MUX\ 2 \times 1$ וניצור סימבול לרכיב תוך כדי הקפדה על β אופטימלית אשר מחושבת עבור מהפך בעל NMOS דיפולטיבי ($W = 420nm, L = 180nm$) בטכנולוגיית $1.8V$.

תחילה נרשום את הפונקציה עבור MUX:



$$Z = \bar{S}A + SB$$

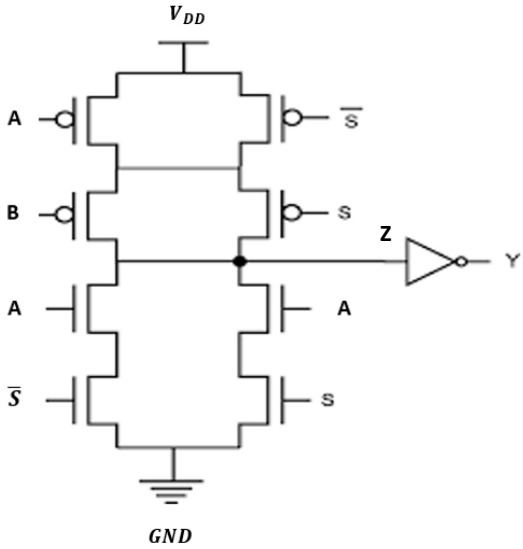
כפי שלמדו במעגלים סיפרתיים מימוש בשיטת *CMOS* ייתן לנו את הפונקציה הבאה:

$$Z = \overline{\bar{S}A + SB}$$

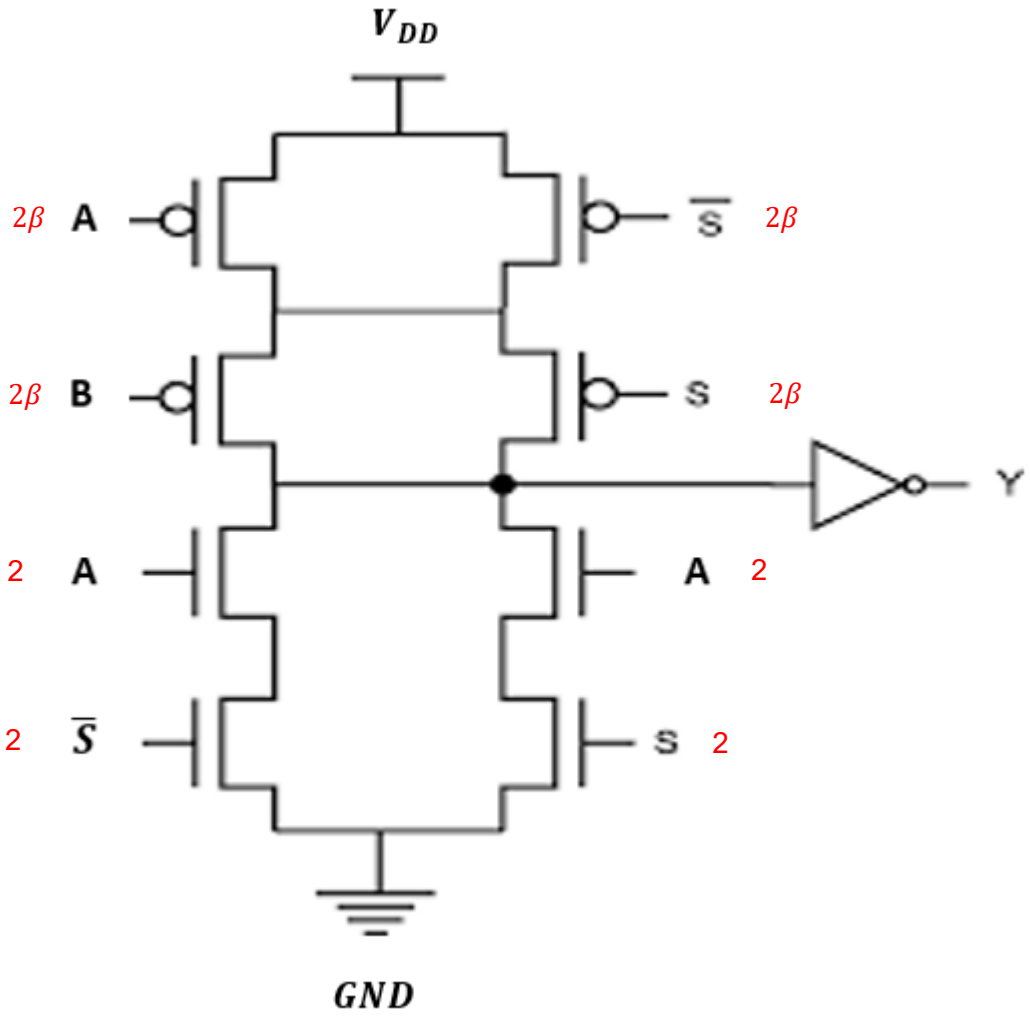
ולכן בסוף המימוש נשים מהפך אידאלי.

נציין כי במימוש זה נצטרך מהפך נוסף עבור S כדי לקבל את $\bar{S}$. (ניסינו לשים גג כפול על הפונקציה כדי לבטל את המהפך שבסוף אבל אז הבנו שנצטרך עוד שני מהפכים עבור *A* ו- *B* וזה פחות משתלם).

המימוש עצמו:

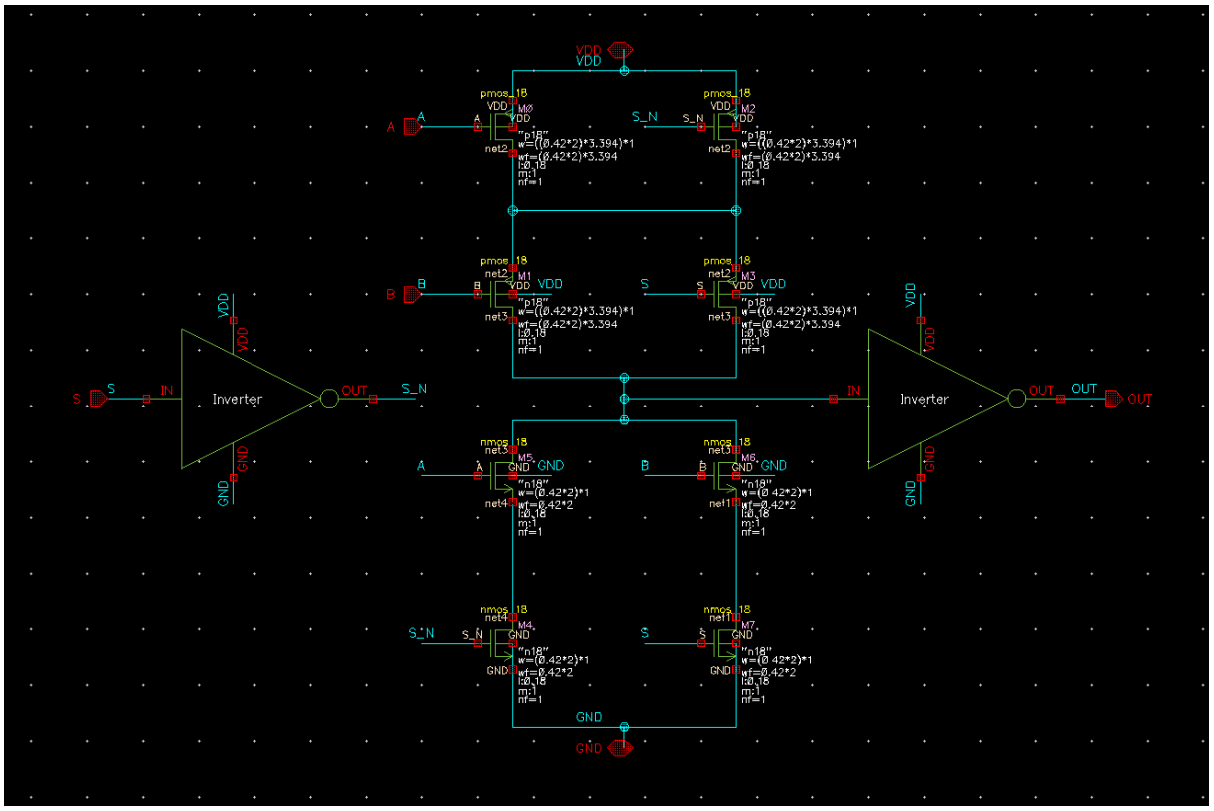


בכדי לקבוע את גדלי הטרנזיסטורים ניתן גדלים לטרנזיסטורים כפי שלמדנו במעגלים סיפרתיים ונזכור כי כעת $\beta = 3.394$ האופטימלית עבור הטרנזיסטורים כפי שמצאנו בעבודה 1.

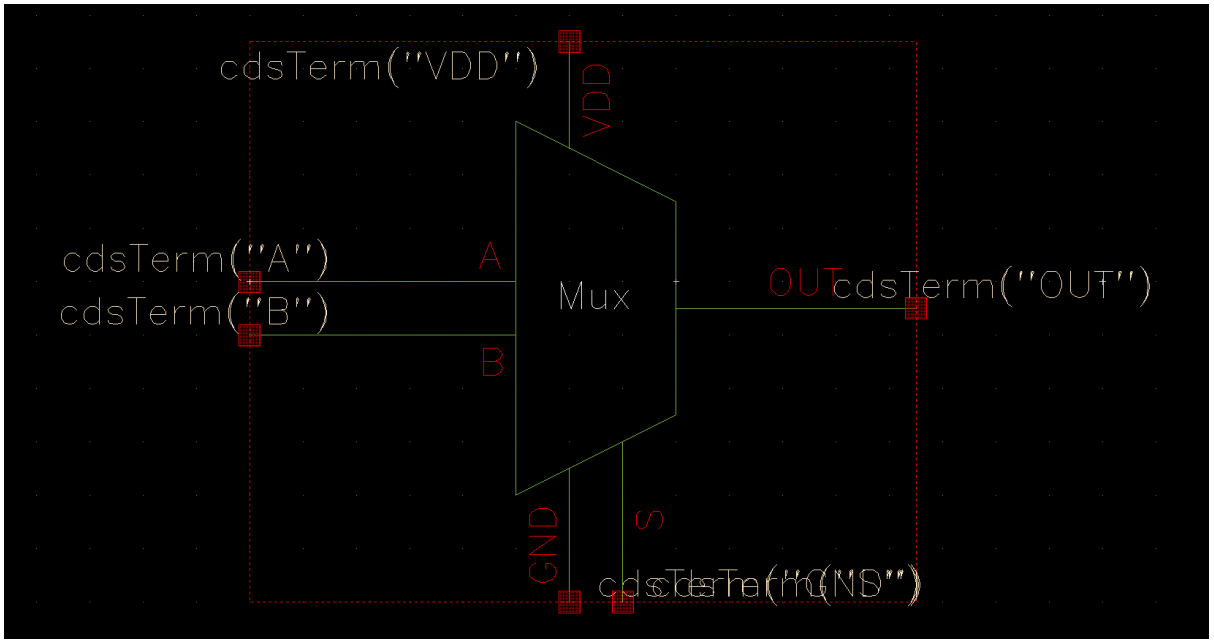


למדנו כי $R \propto \frac{W}{L}$ בנוסף L הוא קבוע ולכן רק רוחב הטרנזיסטור משתנה.
כלומר רוחב ה- PMOS יהיה $W = 2\beta W_P = 2 * 3.394 W_P$.
ורוחב ה- NMOS יהיה $W = 2W_N = 2 * W_N$.

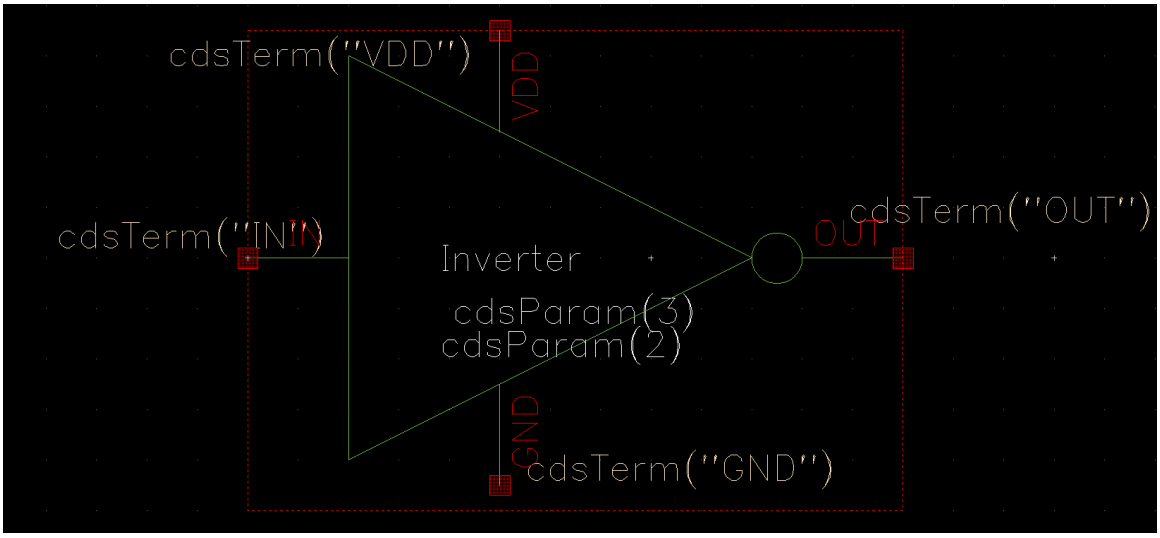
כעת נראה את הסכמה שיצרנו בתוכנה:

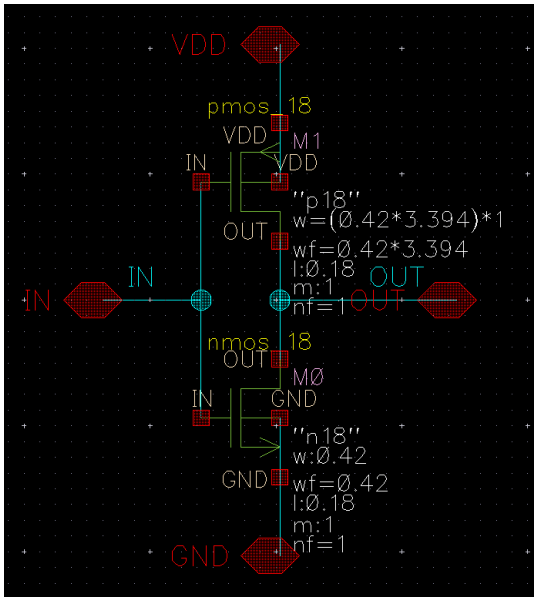


והסימבול שיצרנו עבורו:



נציג את המהפך מעבודה בו השתמשנו:





סעיף 1.2:

כדי לבדוק את הביצועים של הרכיב נבנה סכמת TB. נכניס לכל כניסה של ה- MUX סיגנל שונה (1,0 לוגי) ונראה סימולציה בזמן עם גל ריבועי בתדר $1MHz$ וקיבול מוצא $100fF$.

תחילה נציג את סכמת ה- TB:

כעת נציג את הסימולציות:

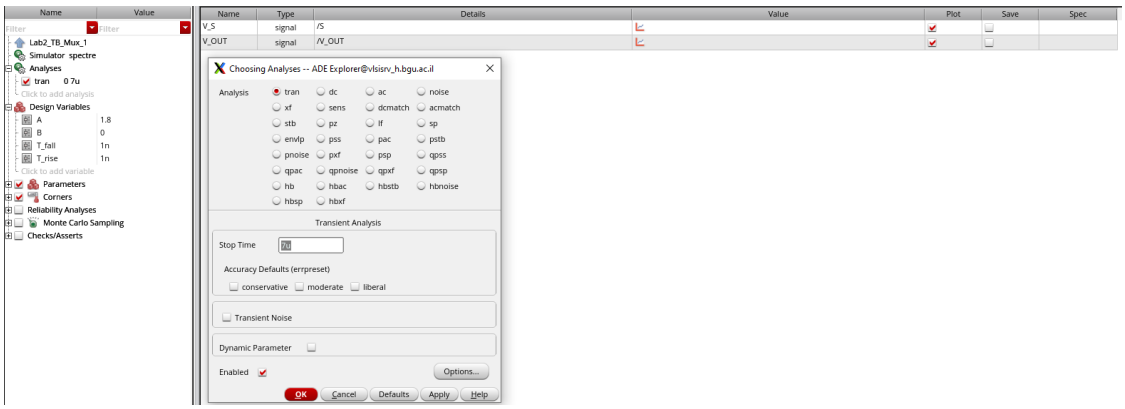
ניצור טסט חדש של transient של עד $7\mu sec$ וניתן זמני עליה וירידה של $1nsec$.
אפשר ליצור 4 סימולציות שונות, אנו ניצור 3.

סימולציה 1: $A = '1' = 1.8V \quad , \quad B = '0' = 0V$

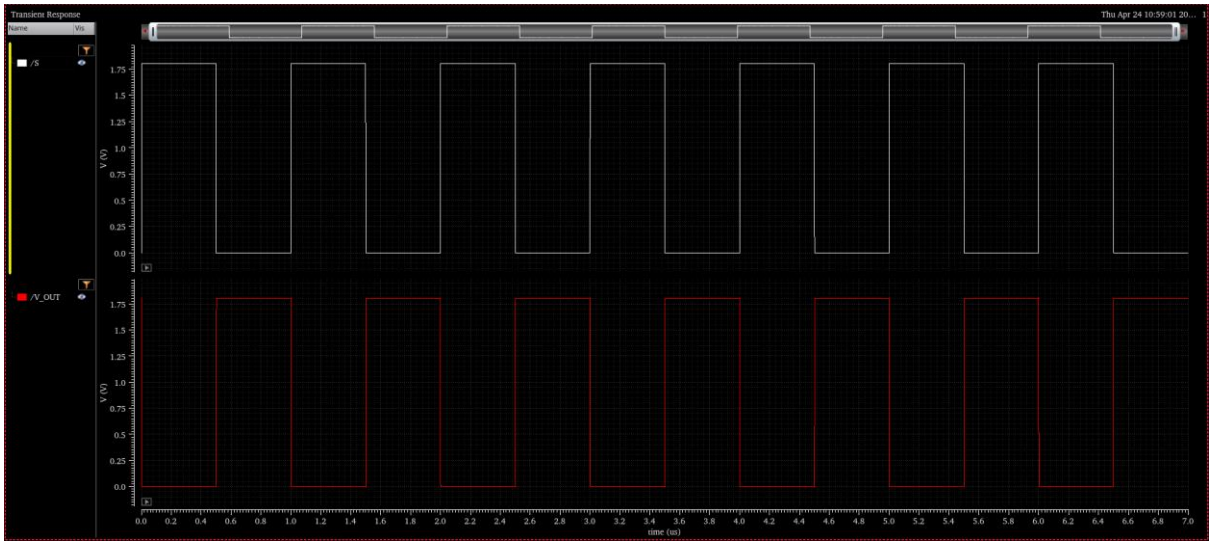
נצפה לתוצאות הבאות:

S	OUT
0	1
1	0

נראה לפי ההגדרות הבאות:



והסימולציה שקיבלנו:



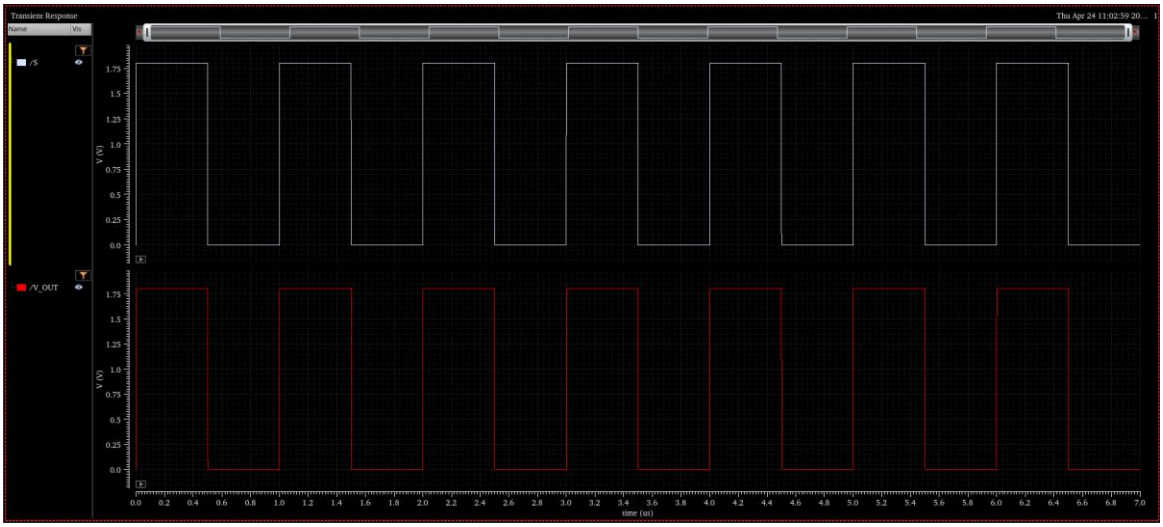
ואכן קיבלנו את ה- OUT כמצופה.

<u>סימולציה 2:</u> $A = '0' = 0V\ , B = '1' = 1.8V$

נצפה לתוצאות הבאות:

S	OUT
0	0
1	1

והסימולציה שקיבלנו:



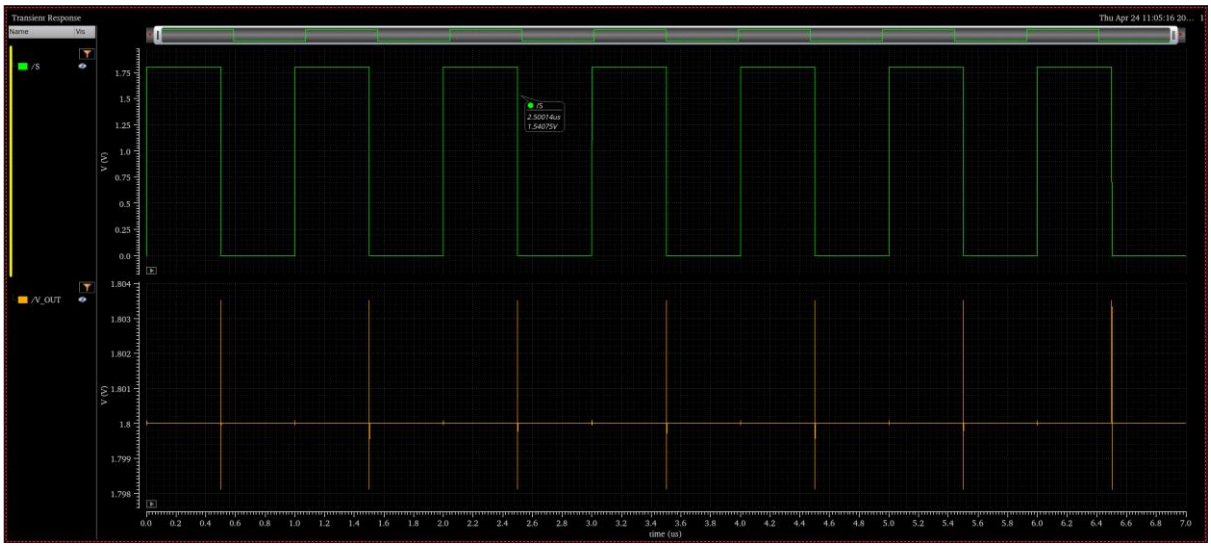
ואכן קיבלנו את ה- OUT כמצופה.

<u>סימולציה 3:</u> $A = '1' = 1.8V\ , B = '1' = 1.8V$

נצפה לתוצאות הבאות:

S	OUT
0	1
1	1

והסימולציה שקיבלנו:



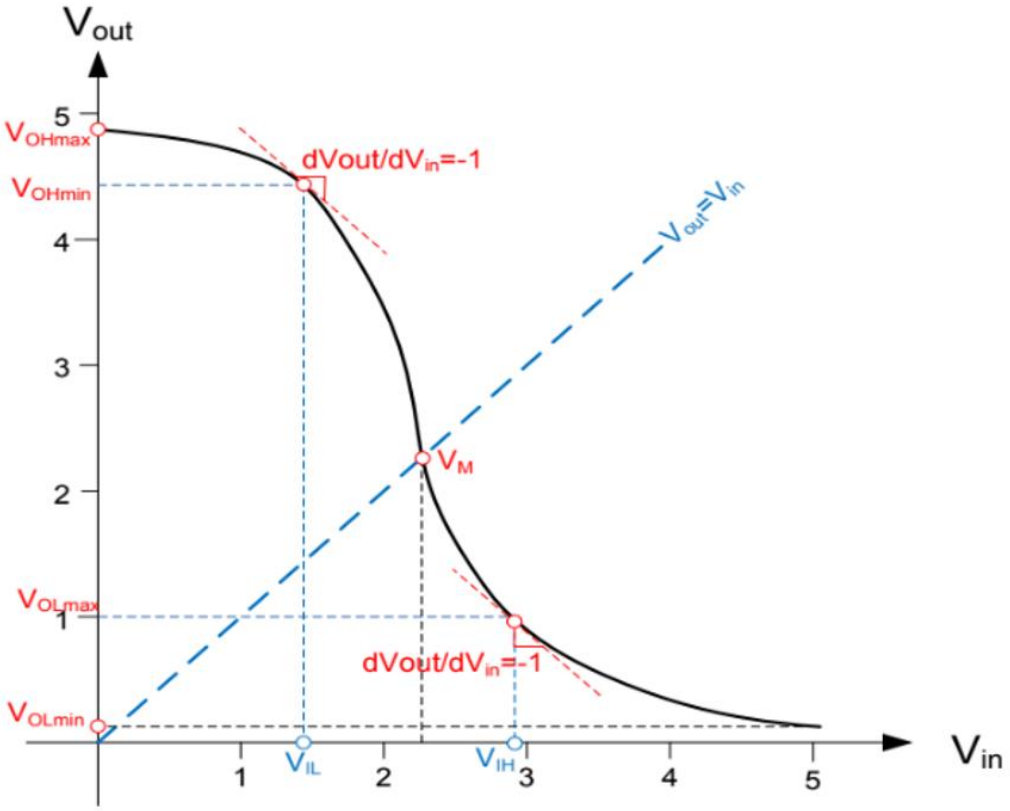
כאשר הכניסות זהות קיבלנו אכן תוצאות כמצופה אך במעברים קיבלנו רעש קטן מעל ומתחת למתח $1.8V$. זאת משום שעקב קיבולי ה- overlap נקבל קצר בקבל ולפני שהוא נפרק נקבל עליה קטנה במתח או הפוך ירידה קטנה במתח בפריקה לפני שהוא נטען.

סעיף 1.3:

בסעיף זה נרצה למדוד t_{pd} ו- t_{cd} הכולל של ה- MUX.

- נחשב את $V_{OHmin}, V_{OLmax}, V_{IL}, V_{IH}$.
- עבור $S_{0\to1}$: זמן ההשהיה הוא הזמן שעובר מרגע שהכניסה של S התייצבה על V_{IH} (המתח בוא הכניסה מתייצבת על '1') עד שמוצא התייצב על '0' כלומר $t_{pd} = t_{V_{OLmax}} - t_{V_{IH}}$.
- עבור $S_{0\to1}$: זמן ה- t_{cd} הוא הזמן שעובר מרגע שהכניסה של S מתחילה להשתנות עד שהרגע בו המוצא מתחיל להשתנות כלומר $t_{cd} = t_{V_{OHmin}} - t_{V_{IL}}$.
- עבור $S_{1\to0}$: זמן ההשהיה הוא הזמן שעובר מרגע שהכניסה של S התייצבה על V_{IL} (המתח בוא הכניסה מתייצבת על '0') עד שמוצא התייצב על '1' כלומר $t_{pd} = t_{V_{OHmin}} - t_{V_{IL}}$.
- עבור $S_{1\to0}$: זמן ה- t_{cd} הוא הזמן שעובר מרגע שהכניסה של S מתחילה להשתנות עד שהרגע בו המוצא מתחיל להשתנות כלומר $t_{cd} = t_{V_{OLmax}} - t_{V_{IH}}$.

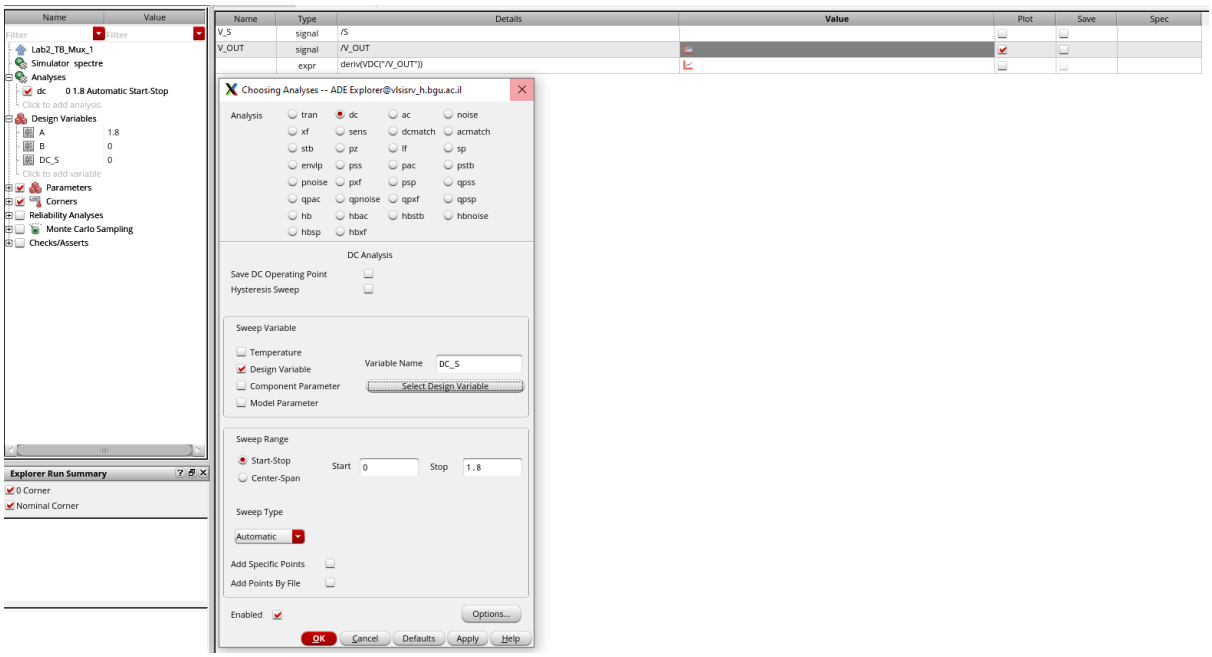
נציג גרף ממעגלים סיפרתיים עבור $5V$ להמחשה:



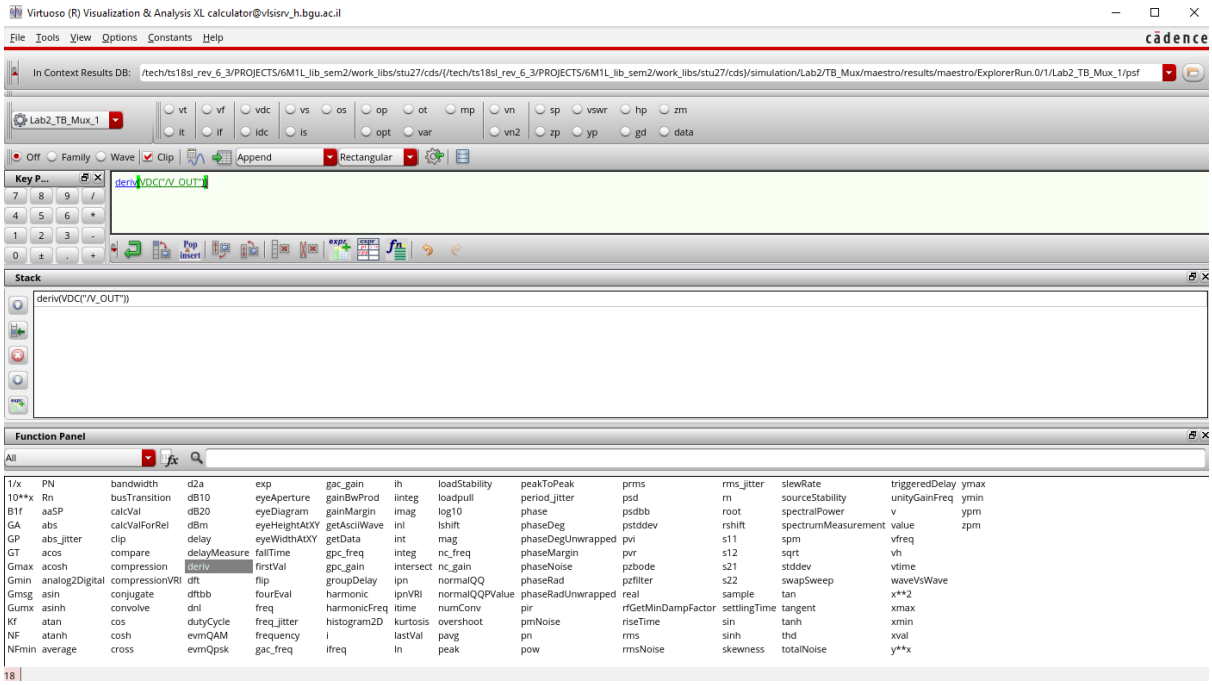
נחליף את מתח ה- S למתח V_{DC} רגיל ונבצע סימולציית *DCsweep* על S במטרה לקבל את ה- *VTC*.

נציג שני גרפים: גרף ראשון של ה- *VTC* שלנו וגרף שני- גרף הנגזרת של ה- *VTC* כדי למצוא את הנקודות שציינו בהתחלה.

ההגדרות ששמנו בכדי לקבל את הגרפים:

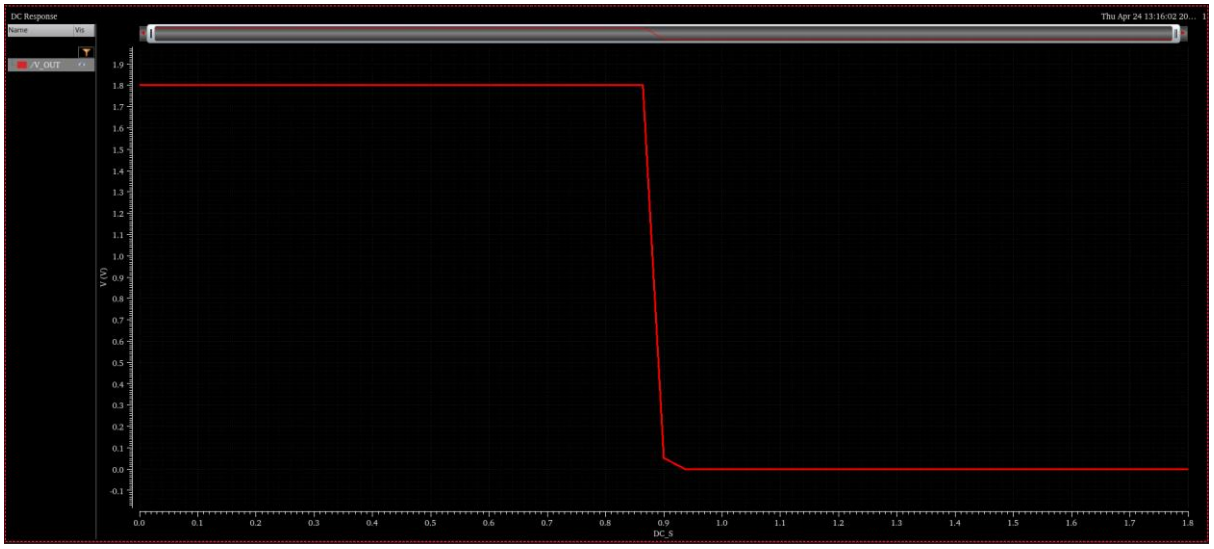


ההגדרות לחישוב הנגזרת:

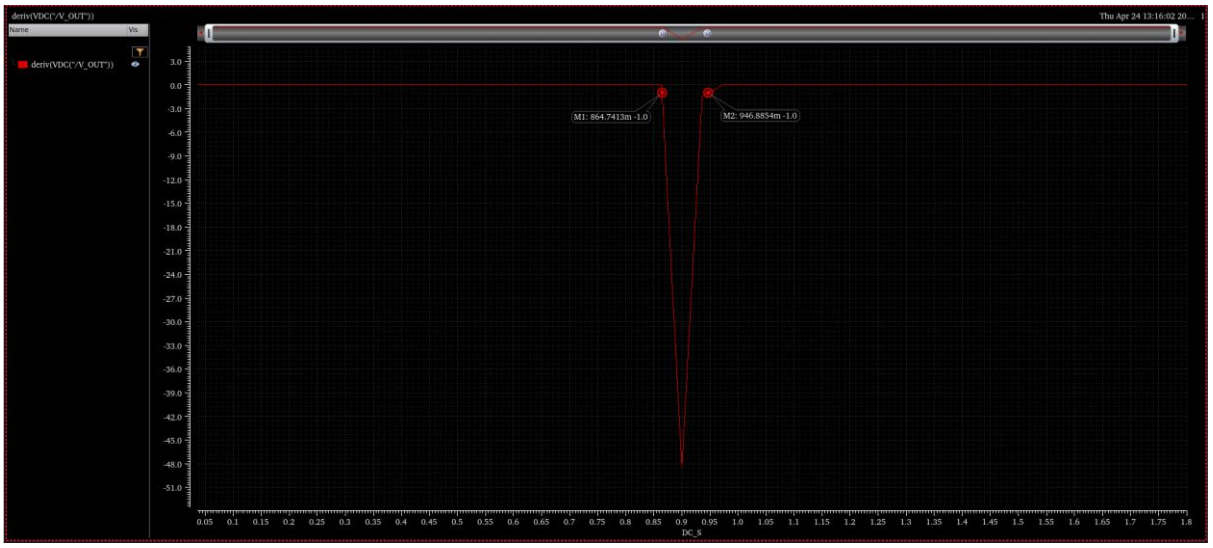


עבור $S_{0\to1}$:

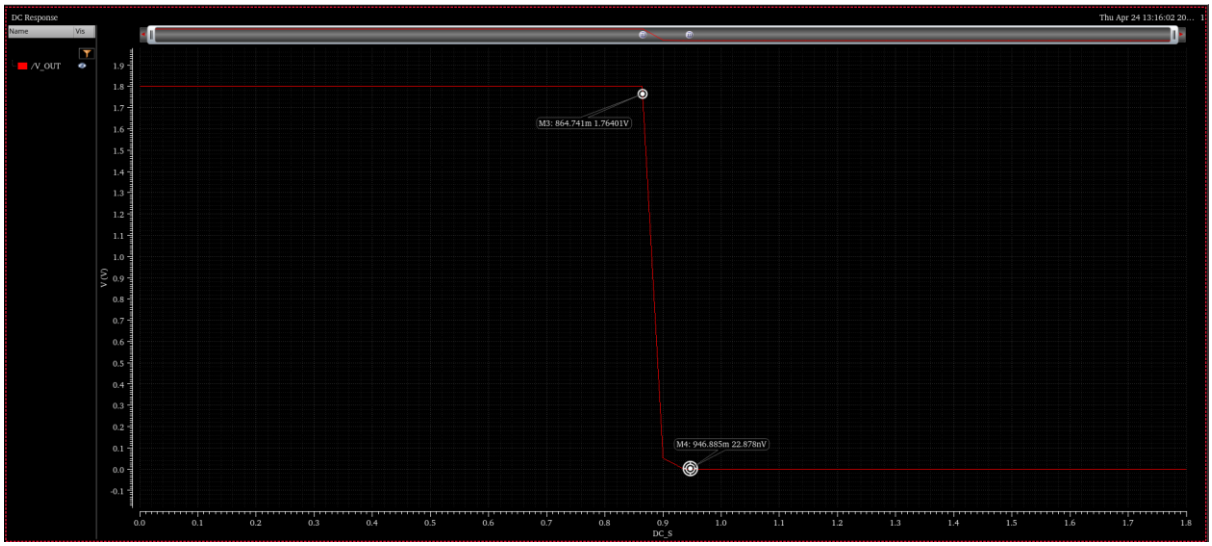
גרף ה- *VTC*:



גרף הנגזרת של ה- *VTC*:



כעת נסמן את הנקודות בגרף ה- *VTC*:



נסכם את הנקודות שקיבלנו:

$$V_{OHmin} = 1.76401V$$

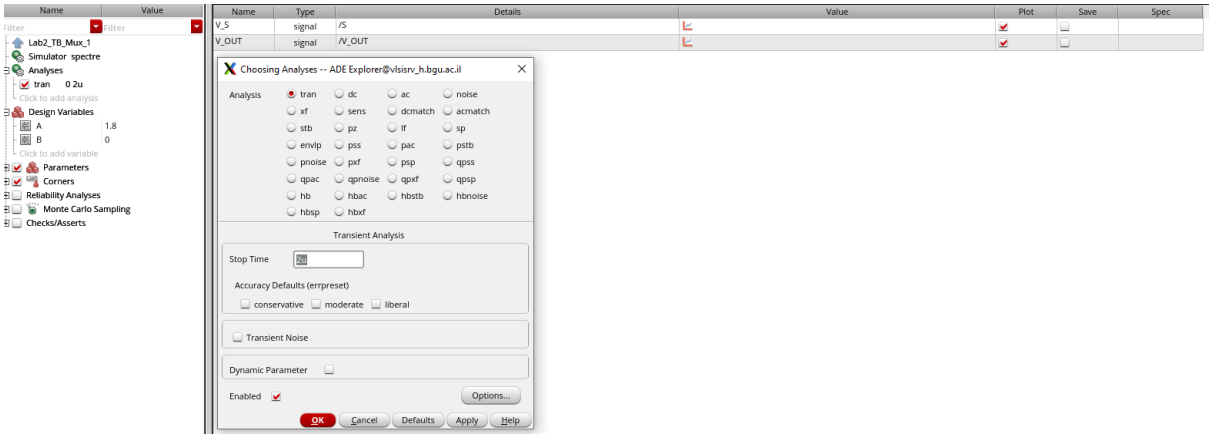
$$V_{OLmax} = 22.878nV$$

$$V_{IL} = 864.741mV$$

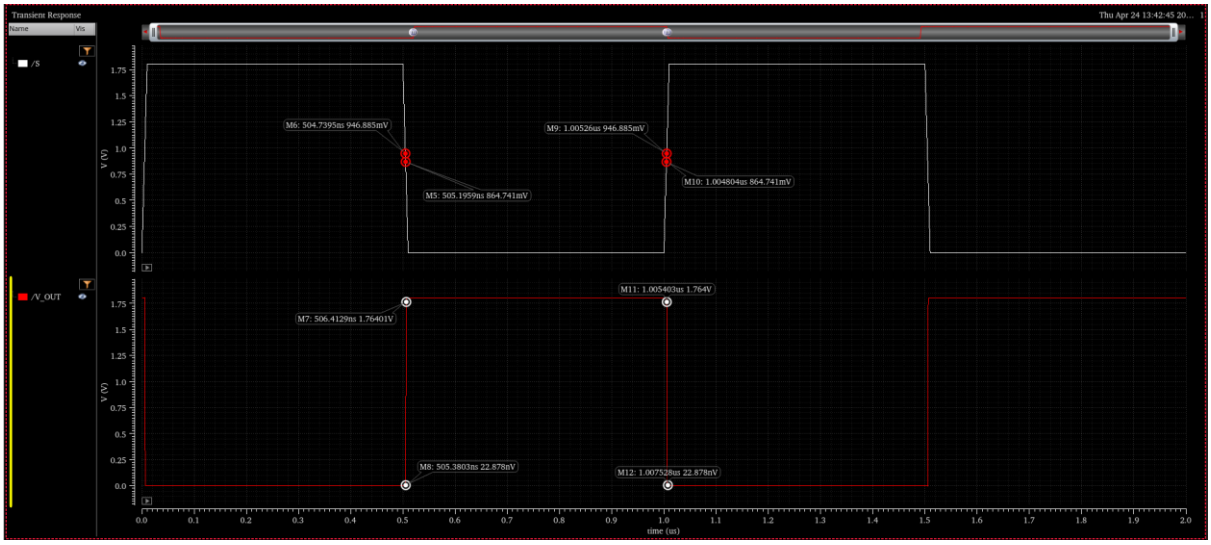
$$V_{IH} = 946.885mV$$

נערוך סימולציה בזמן כדי לקבל את הזמנים עבור כל נקודה גם בעליה גם בירידה:

ההגדרות ששמנו בכדי לקבל את הסימולציה:



הסימולציה:



עבור $S_{1\to0}$:

$$V_{OHmin} = 1.76401V \implies t_{V_{OHmin}} = 506.4129nsec$$

$$V_{OLmax} = 22.878nV \implies t_{V_{OLmax}} = 505.3803nsec$$

$$V_{IL} = 864.741mV \implies t_{V_{IL}} = 505.1959nsec$$

$$V_{IH} = 946.885mV \implies t_{V_{IH}} = 504.7395nsec$$

עבור $S_{0\to1}$:

$$V_{OHmin} = 1.76401V \implies t_{V_{OHmin}} = 1.005403\mu sec$$

$$V_{OLmax} = 22.878nV \implies t_{V_{OLmax}} = 1.007528\mu sec$$

$$V_{IL} = 864.741mV \implies t_{V_{IL}} = 1.004804\mu sec$$

$$V_{IH} = 946.885mV \implies t_{V_{IH}} = 1.00526\mu sec$$

ולסיכום הזמנים שחיפשנו:

עבור $S_{1\to0}$:

$$t_{cd} = t_{V_{OLmax}} - t_{V_{IH}} = 505.3803 - 504.7395 = 0.6408nsec$$

$$t_{pd} = t_{V_{OHmin}} - t_{V_{IL}} = 506.4129 - 505.1959 = 1.217nsec$$

עבור $S_{0\to1}$:

$$t_{cd} = t_{V_{OHmin}} - t_{V_{IL}} = 1.005403 - 1.004804 = 0.599nsec$$

$$t_{pd} = t_{V_{OLmax}} - t_{V_{IH}} = 1.007528 - 1.00526 = 2.268nsec$$

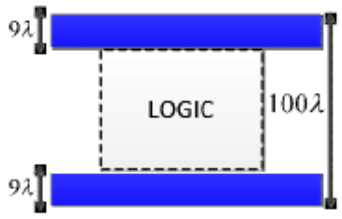
לכן ה- t_{pd} הינו המקסימלי ביניהם והוא $2.268nsec$

ה- t_{cd} הינו המינימלי והוא $0.599nsec$.

שאלה 2 – תכנון LAYOUT

<u>סעיף 2.1:</u>

נתכנן LAYOUT עבור ה- MUX שבנינו בשאלה קודמת. נרצה לעמוד בדגשים הבאים בשלבי התכנון:



<u>דגשים:</u>

- עמידה ב-DRC, LVS ודרישות מהתכנון.
- שיתוף דיפוזיות ו-Well ככל הניתן על מנת לקבל Layout מינימלי.
- קווי אספקה ב-Metal 1 בעלי עובי של 9λ, כאשר $\lambda = 0.09\mu m$.
- גובה כול התא יהיה בדיוק 100λ, כולל קווי האספקה.

נסביר כיצד בנינו את ה- LAYOUT:

<u>שלב ראשון:</u> התחלנו ב- PUN חיברנו את טרנזיסטורי ה- PIMOS לפי הסכמה שבנינו. וידאנו כי הם מחוברים כראוי והחלפנו בין D ל- S במקרה הצורך כדי שהם יהיו קרובים.

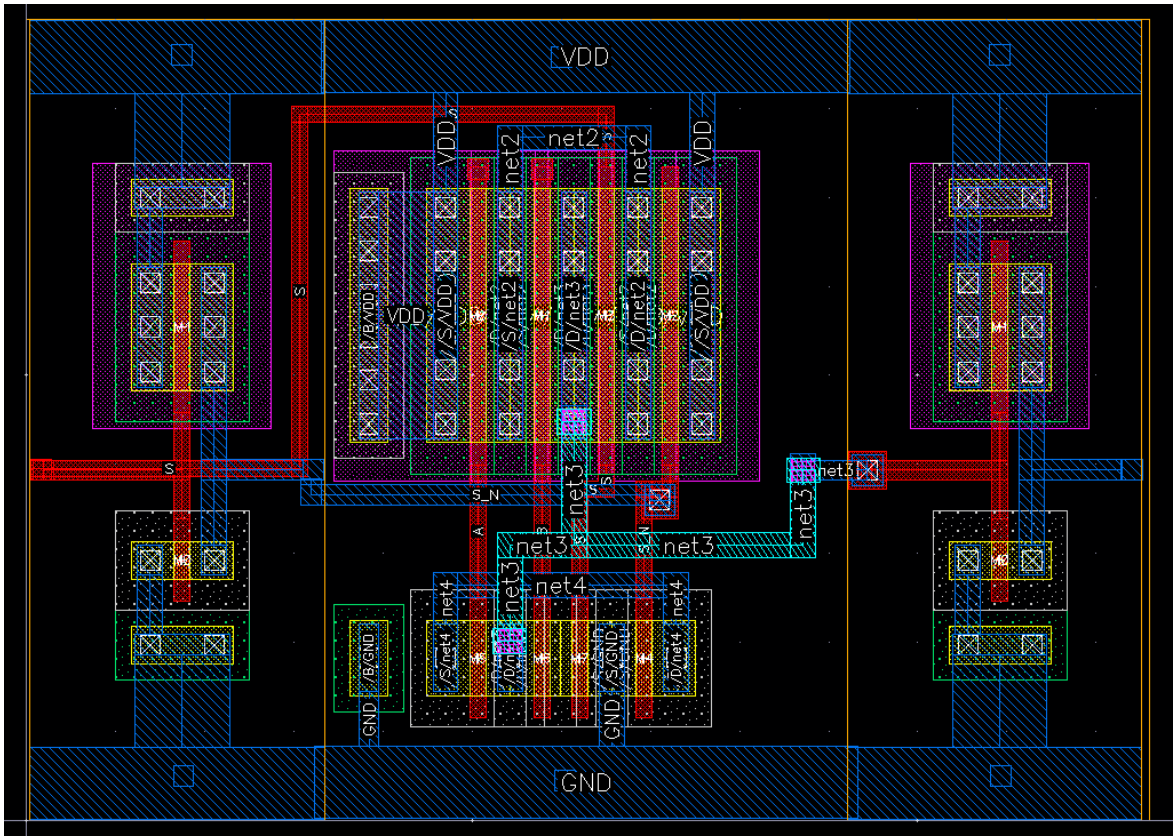
<u>שלב שני:</u> עברנו ל- PDN וחיברנו את טרניזסטורי ה- NMOS לפי הסכמה שוב.

<u>שלב שלישי:</u> בשלב זה יש לנו 4 סכמות שאותם צריך למקם בצורה מסודרת, מהפך משמאל כך שה- OUT שלו יוצא ימינה. באמצע למטה נמקם את ה- PDN ומעליה את ה- PUN בצורה כזאת כך שיהיה אפשר כמו שיותר לחבר את ה- G התואמים של הטרנזיסטורים בצורה ישרה ככול האפשר. משמאל נשים את המהפך שנותר כך שה- OUT שוב יוצא ימינה.

<u>שלב רביעי:</u> נוסיף את כל החיבורים הפנימיים- את החיבור המקבילי ב- PUN, את החיבורים ל- GND ו- V_{DD}, נוסיף את החיבורים ל- B, נחבר בין המהפך הראשון לכניסה הרצויה $\bar{S}$, נחבר בין היציאה של ה- CIMOS למהפך השני, נזכור להוסיף VIA בין החיבורים כאשר הגענו ל- METAL 2 ולכן נצתרך שתי רמות VIA.

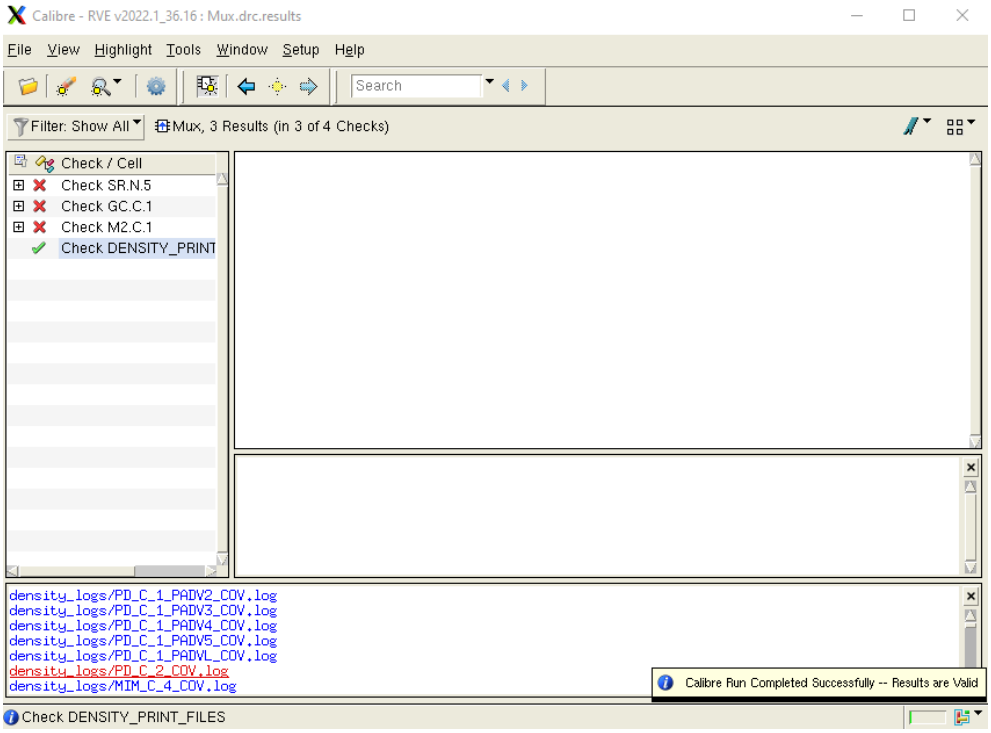
<u>שלב חמישי:</u> נמקם את הפינים, ונוסיף LABELS.

נציג סכמת ה- LAYOUT:



סעיף 2.2:

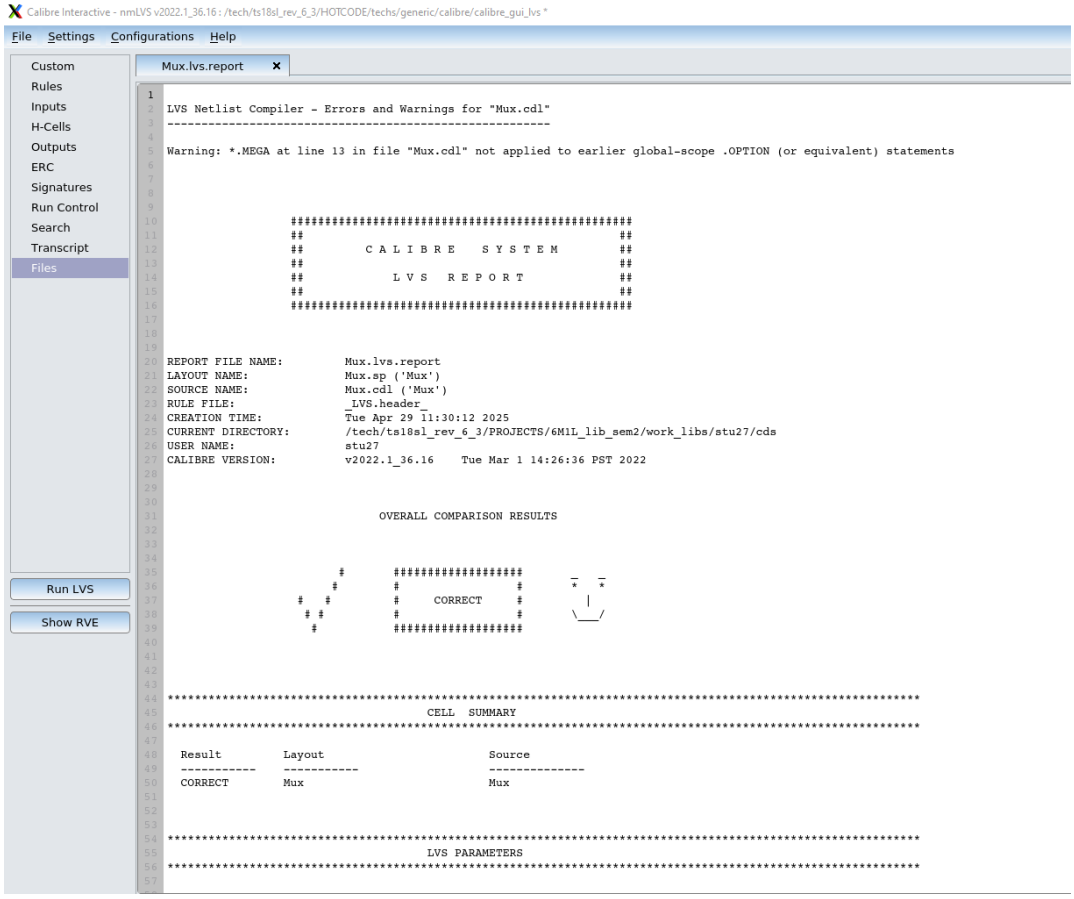
בדיקת DRC עבור ה- LAYOUT:

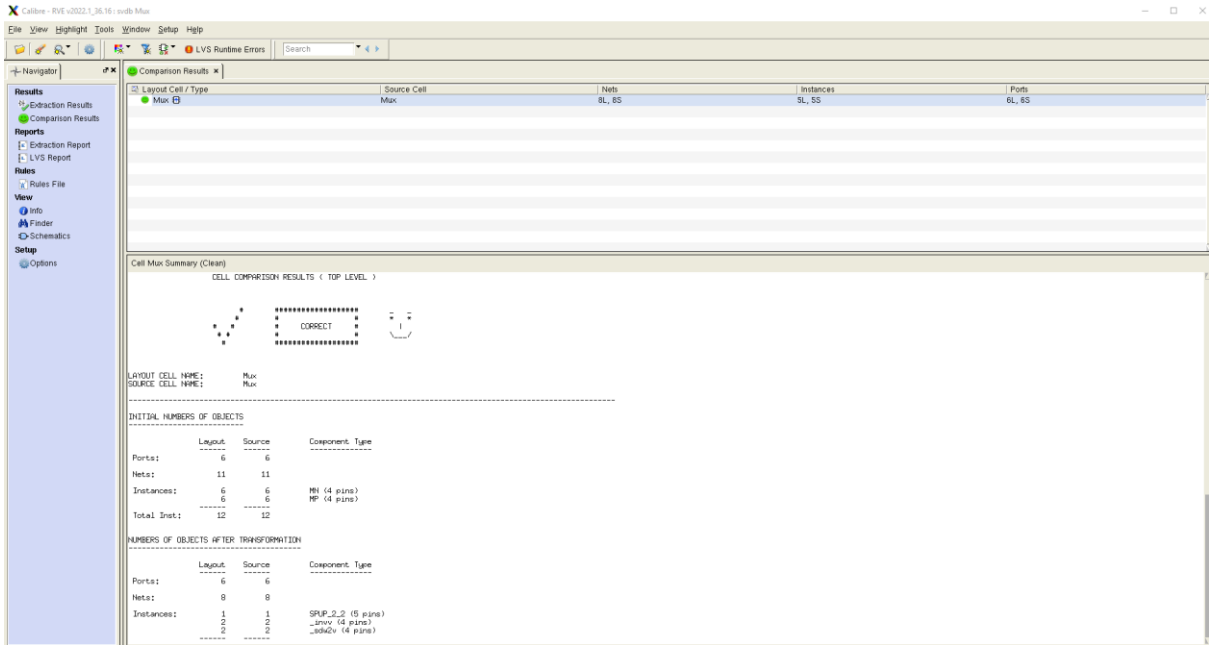


ניתן לראות כי הבדיקה תקינה.

סעיף 2.3:

בדיקת LVS עבור ה- LAYOUT:

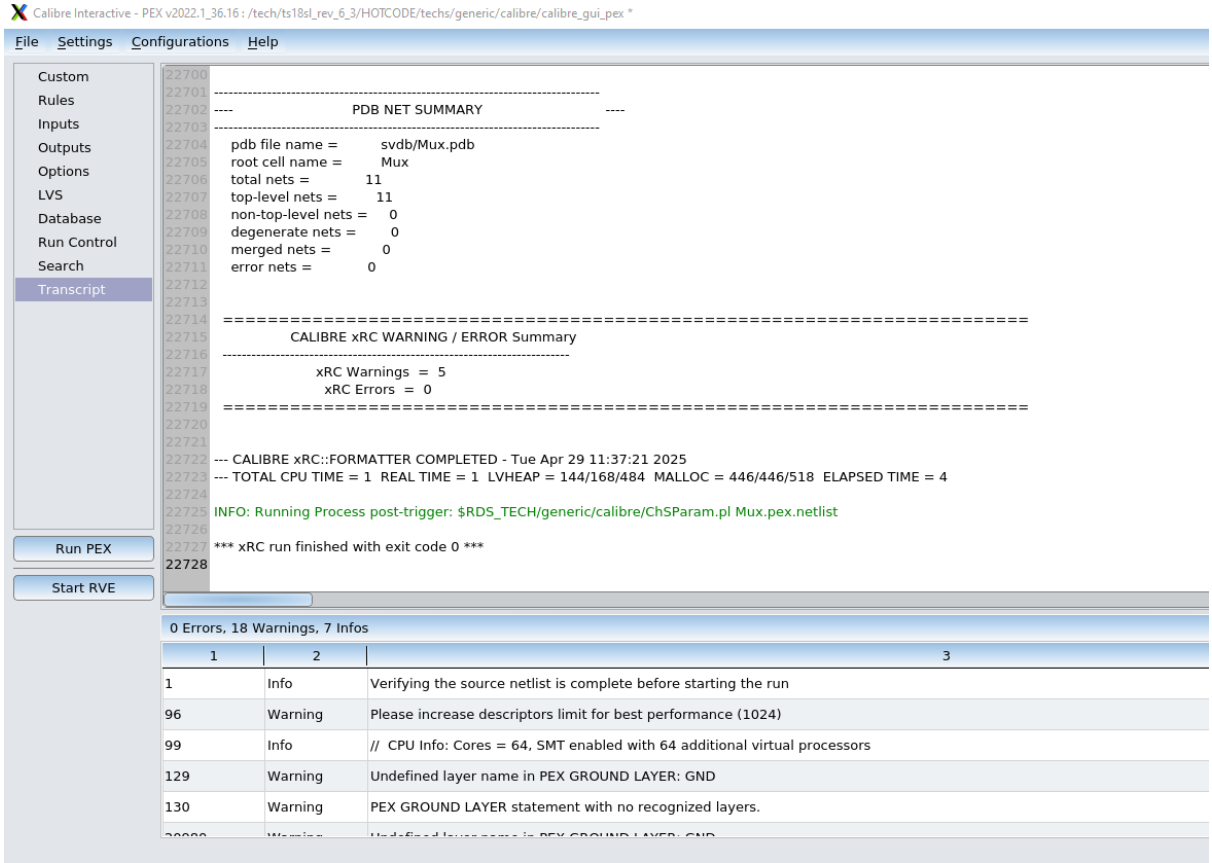




ניתן לראות כי הבדיקה תקינה.

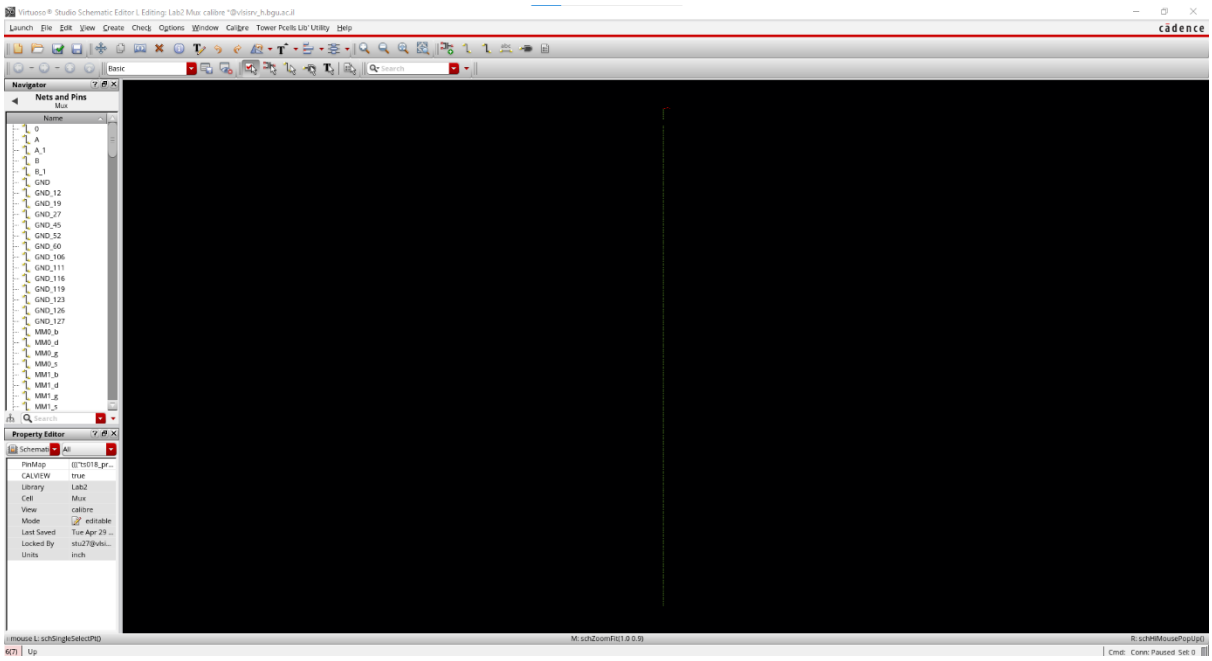
סעיף 2.4:

בדיקת PEX עבור ה- LAYOUT:

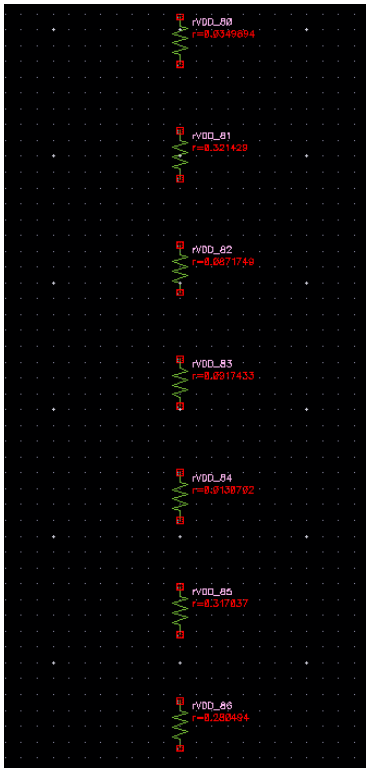


ניתן לראות כי הבדיקה תקינה.

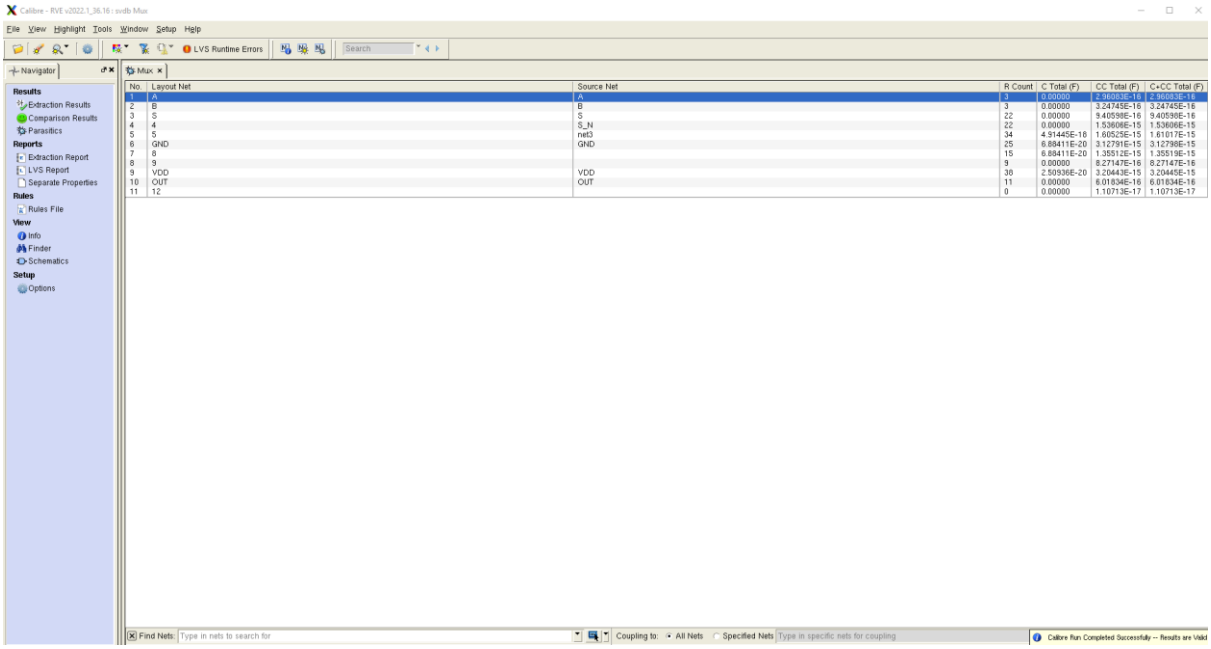
נבחין בפרזיטיקות שנוספו לנו:



נציג כמה מהנגדים הפרזיטיים:

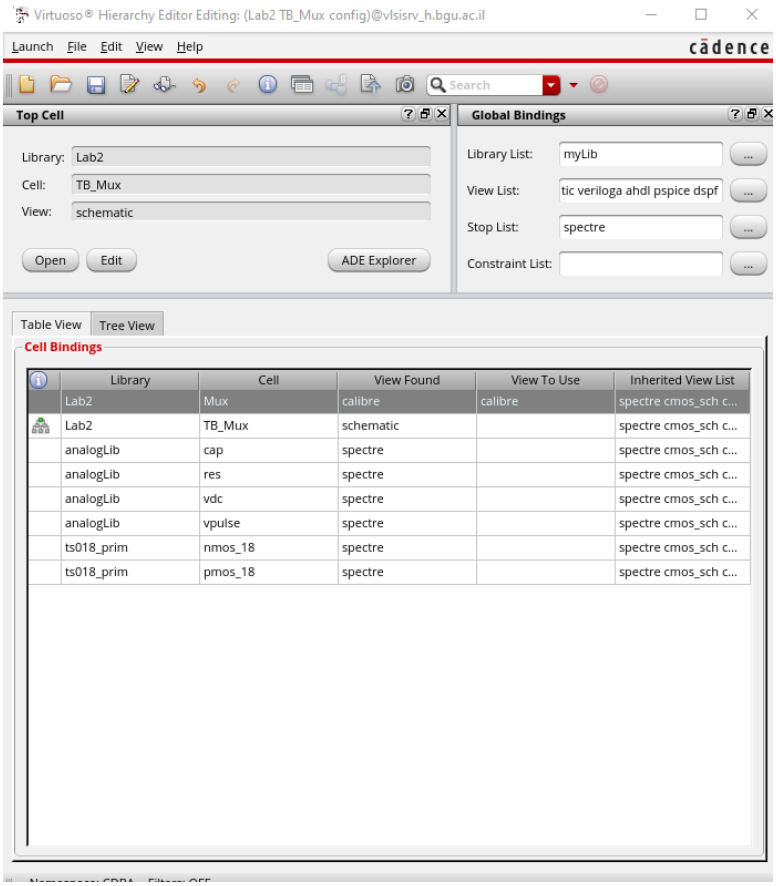


ו- RVE:



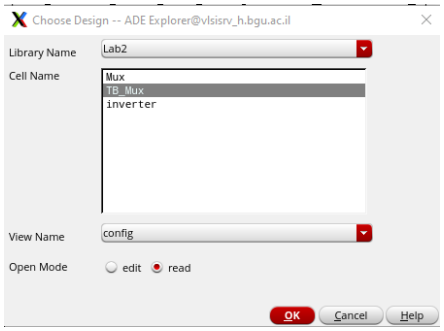
ניצור קובץ confing ב- test bench ונגדיר את ה- view של ה- MUX להיות ה- calibre.

קובץ ה- confing:



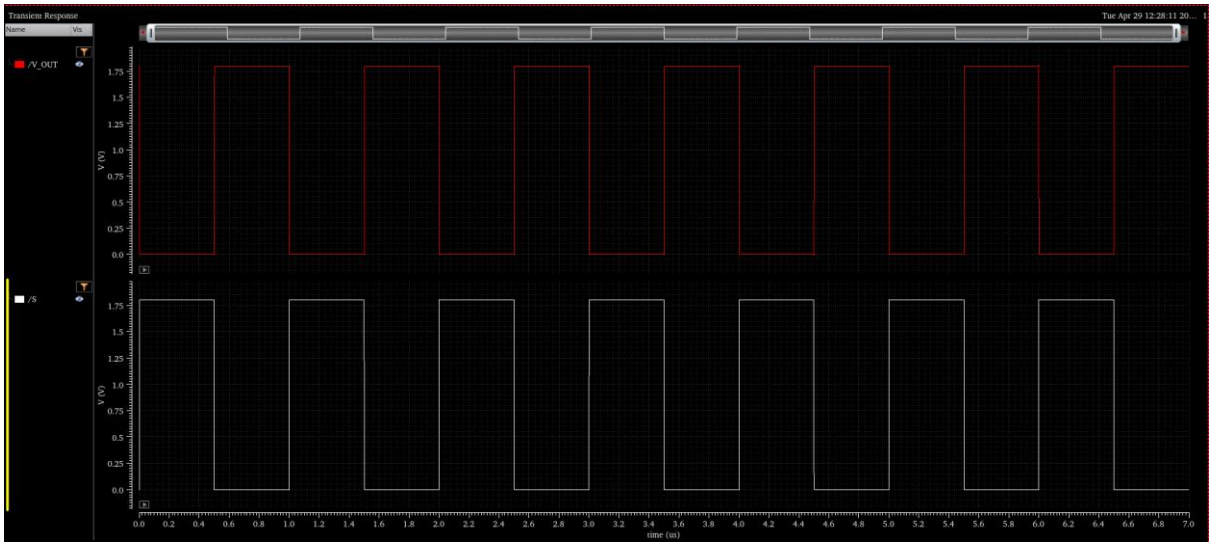
כעת נבצע סימולציה כדי לוודא שהתא תקין עם הפרזיטיקות:

לצורך כך נבחר ב- confing:



נכניס לכל כניסה של ה- MUX סיגנל שונה (1,0 לוגי) ונראה סימולציה בזמן עם גל ריבועי בתדר $1MHz$ וקיבול מוצא $100fF$.

והסימולציה שקיבלנו:



ואכן קיבלנו את ה- OUT כמצופה (כמו ה- OUT בשאלה 1).

<u>סעיף 2.5:</u>

בסעיף זה נרצה לחזור על הסעיף בשאלה קודמת ולמדוד t_{pd} ו- t_{cd} הכולל של ה- MUX בתוספת הפרזיטיקות.

נחשב את $V_{OHmin}, V_{OLmax}, V_{IL}, V_{IH}$ ונזכיר כי:

- עבור $S_{0\to1}$:

$$t_{pd} = t_{V_{OLmax}} - t_{V_{IH}}$$
$$t_{cd} = t_{V_{OHmin}} - t_{V_{IL}}$$

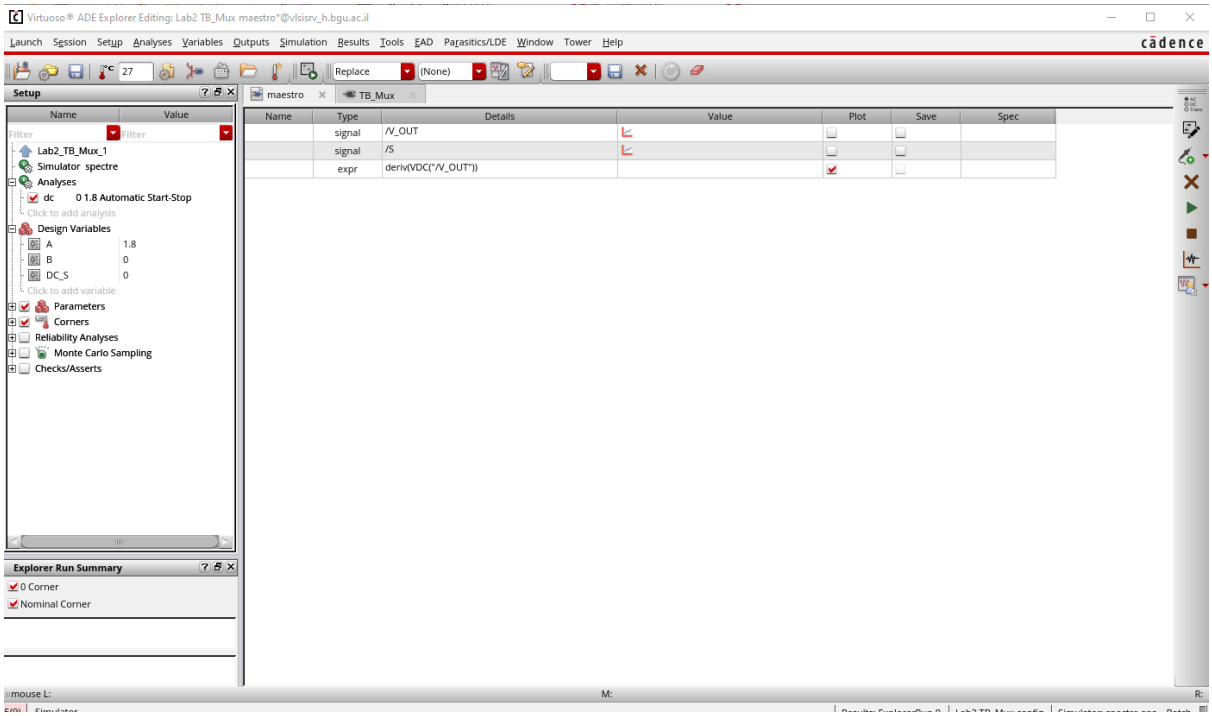
- עבור $S_{1\to0}$:

$$t_{pd} = t_{V_{OHmin}} - t_{V_{IL}}$$
$$t_{cd} = t_{V_{OLmax}} - t_{V_{IH}}$$

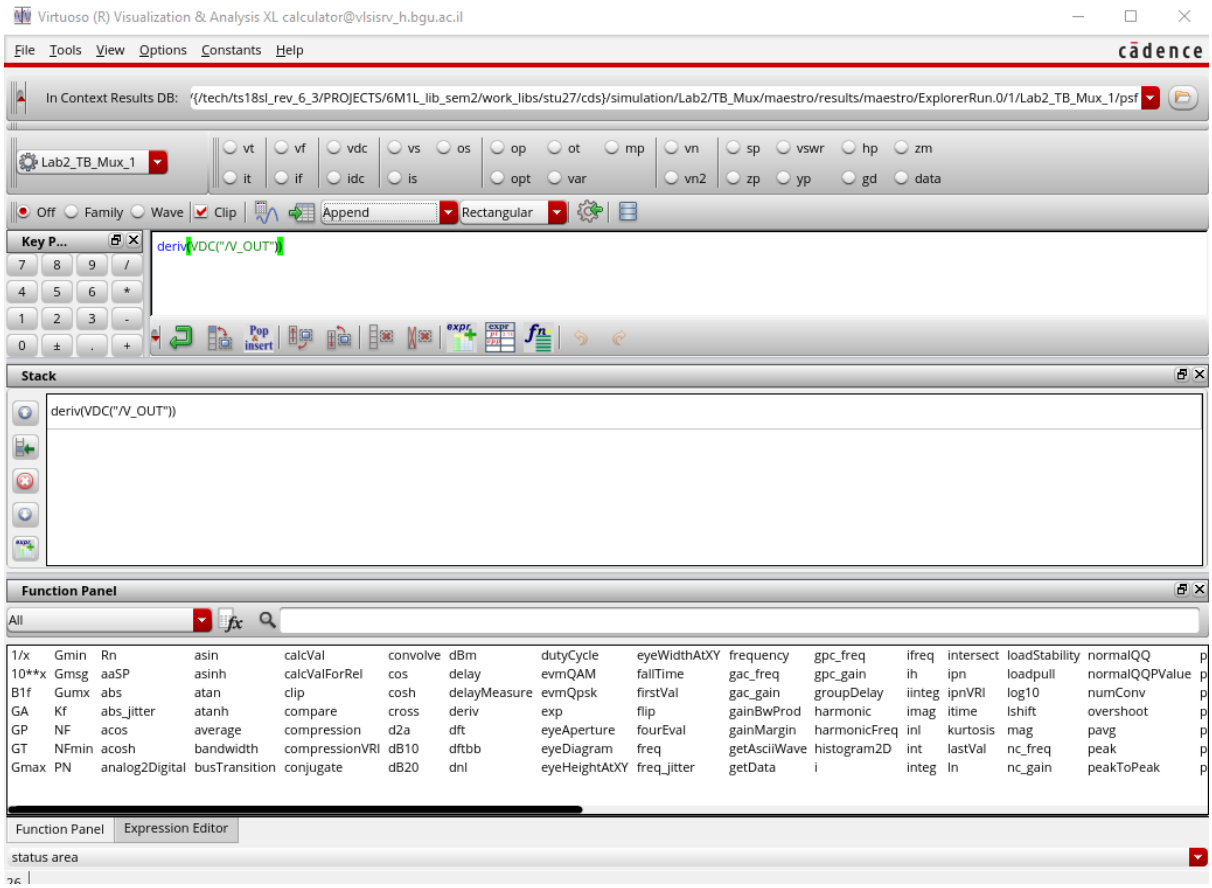
נחליף את מתח ה- *S* למתח V_{DC} רגיל ונבצע סימולציית *DCsweep* על *S* במטרה לקבל את ה- *VTC*.

נציג שני גרפים: גרף ראשון של ה- *VTC* שלנו וגרף שני- גרף הנגזרת של ה- *VTC* כדי למצוא את הנקודות שציינו בהתחלה.

ההגדרות ששמנו בכדי לקבל את הגרפים:

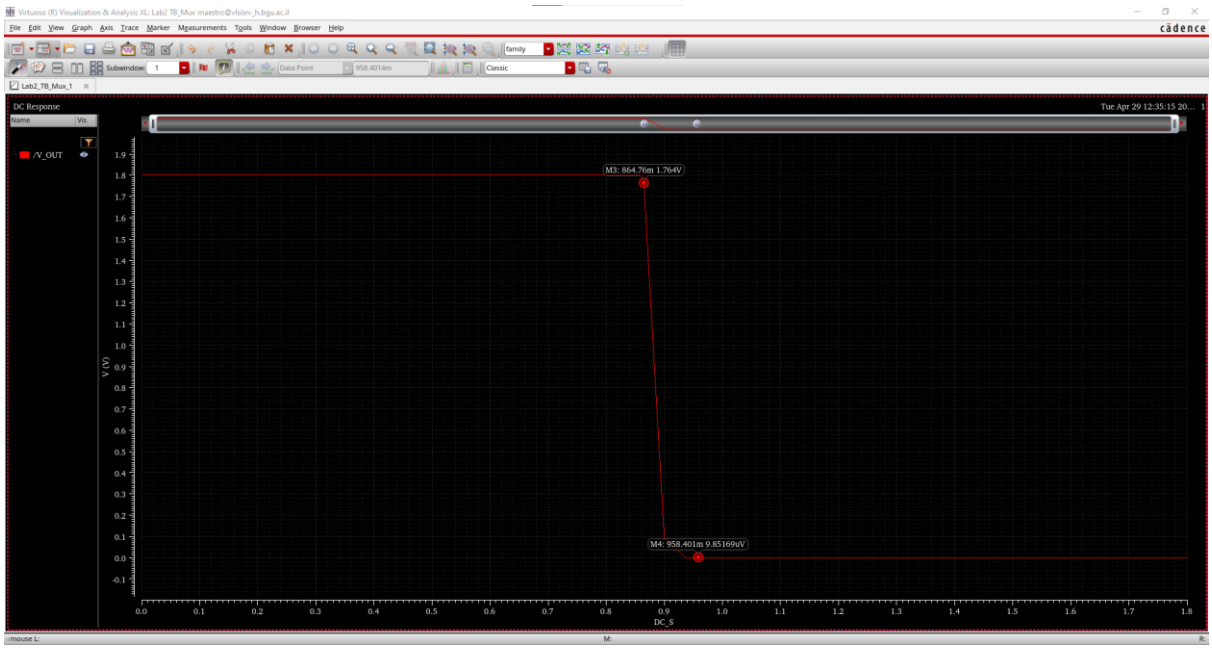


ההגדרות לחישוב הנגזרת:



גרף הנגזרת של ה- *VTC*:

גרף ה- *VTC* עם הסימונים כבר:



נסכם את הנקודות שקיבלנו:

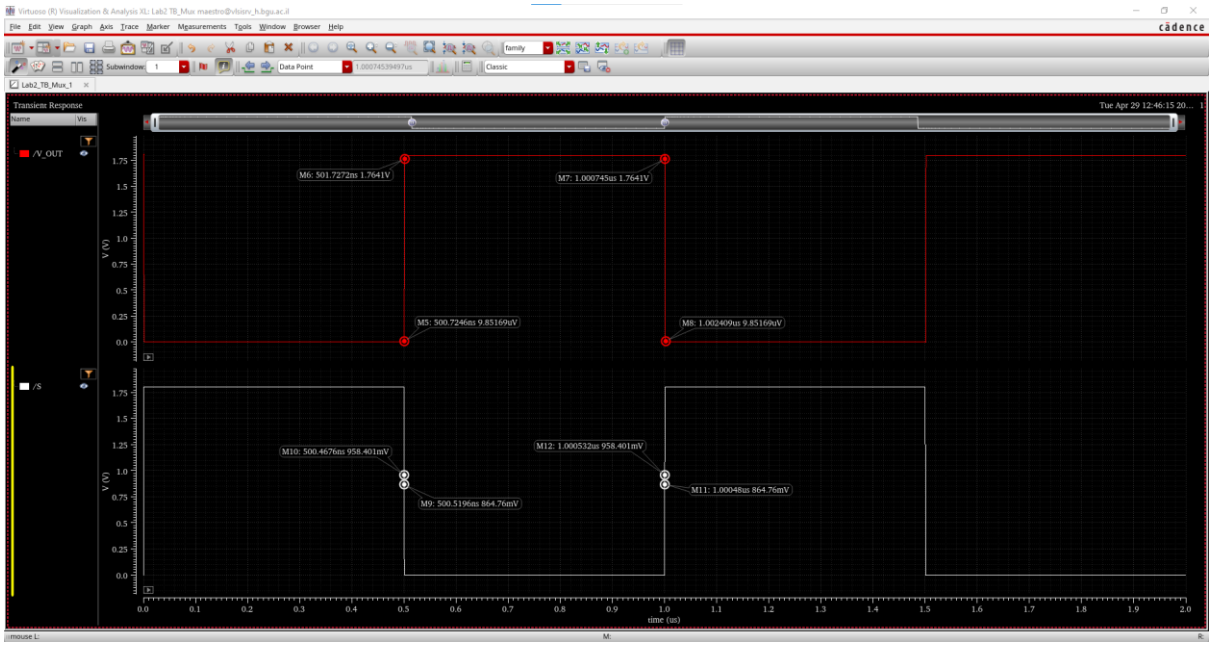
$V_{OHmin} = 1.7641V$

$V_{OLmax} = 9.85169\mu V$

$V_{IL} = 864.76mV$

$V_{IH} = 958.401mV$

נערוך סימולציה בזמן כדי לקבל את הזמנים עבור כל נקודה:



עבור $S_{1\to0}$:

$V_{OHmin} = 1.764V \implies t_{V_{OHmin}} = 501.7272nsec$

$V_{OLmax} = 9.85169\mu V \implies t_{V_{OLmax}} = 500.7246nsec$

$V_{IL} = 864.76mV \implies t_{V_{IL}} = 500.5196nsec$

$V_{IH} = 958.401mV \implies t_{V_{IH}} = 500.4676nsec$

עבור $S_{0\to1}$:

$$V_{OHmin} = 1.764V \implies t_{V_{OHmin}} = 1.000745\mu sec$$

$$V_{OLmax} = 9.85169\mu V \implies t_{V_{OLmax}} = 1.002409\mu sec$$

$$V_{IL} = 864.76mV \implies t_{V_{IL}} = 1.00048\mu sec$$

$$V_{IH} = 958.401mV \implies t_{V_{IH}} = 1.000532\mu sec$$

ולסיכום הזמנים שחיפשנו:

עבור $S_{1\to0}$:

$$t_{cd} = t_{V_{OLmax}} - t_{V_{IH}} = 500.7246 - 500.4676 = 0.257nsec$$

$$t_{pd} = t_{V_{OHmin}} - t_{V_{IL}} = 501.7272 - 500.5196 = 1.2076nsec$$

עבור $S_{0\to1}$:

$$t_{cd} = t_{V_{OHmin}} - t_{V_{IL}} = 1.000745 - 1.00048 = 0.265nsec$$

$$t_{pd} = t_{V_{OLmax}} - t_{V_{IH}} = 1.002409 - 1.000532 = 1.877nsec$$

נערוך טבלת השוואה, עבור t_{pd} ניקח ערך מקסימלי ועבור t_{cd} נקח מינמלי:

	עם פרזיטיקות	בלי פרזיטיקות
t_{cd}	$0.257nsec$	$0.599nsec$
t_{pd}	$1.877nsec$	$2.268nsec$

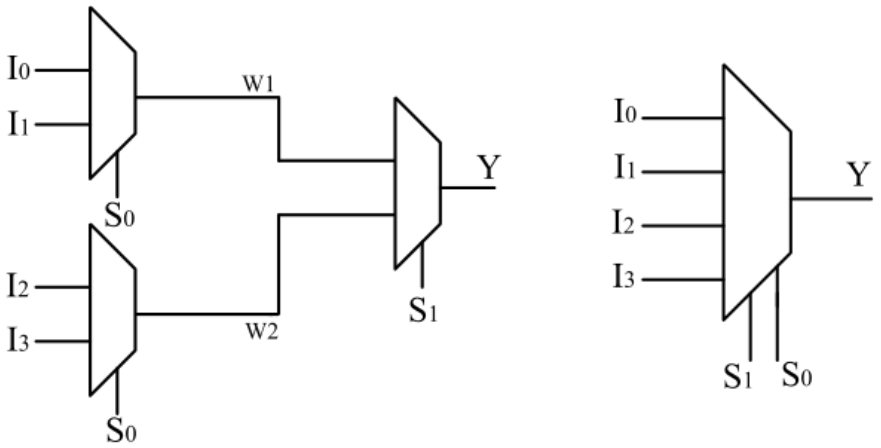
חלק ב' – בניית רכיב 8-bt Barrel Shift Register

שאלה 1 – רקע תיאורטי על הרכיב והכנה לקראת התוכנה

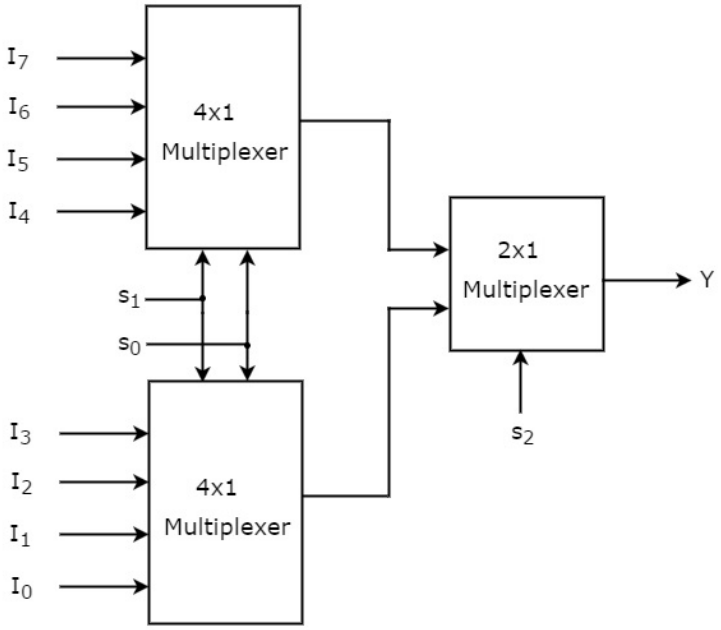
מימוש ה- Barrel Shift Register:

Barrel Shifter הוא רכיב ספרתי קומבינטורי שמבצע הזזה (Shift) של מערך ביטים בגודל קבוע (כאן: 8 ביטים), לפי ערך של קלט סלקטור. בשונה מהזזה רגילה, Barrel Shifter מבצע הזזה ציקלית, כלומר הביטים ש"נופלים" מצד אחד חוזרים מהצד השני.

נעזר ברמז ונבנה מרכיבי MUX_{2X1} רכיב MUX_{4X2}:



כעת נבנה מרכיבי MUX_{4X2} ו- MUX_{2X1} רכיב MUX_{8X3}:



נסביר כיצד זה עובד:

המערכת מורכבת מ־3 שכבות, כשבכל שכבה מתבצע הזזה של 1, 2 או 4 מקומות לפי הסלקט המתאים:

סלקטור	הזזה(Shift)	פעולה בשכבה
S0	הזזה של 1	כל ביט מחליף עם זה שאחריו
S1	הזזה של 2	כל ביט מחליף עם זה שנמצא שניים אחריו
S2	הזזה של 4	כל ביט מחליף עם זה שנמצא 4 אחריו

בכל שכבה, עבור כל ביט, משתמשים ב-MUX_{2X1} לבחירת הערך המקורי או הערך שהוזז, על פי סלקט השליטה.

דוגמה מספרית – הזזה של 3 מקומות ימינה $(S_0, S_1, S_2) = (0,1,1)$:

קלט: $In = (1,0,1,1,0,0,1,0)$

פלט: $Out = (0,1,0,1,0,1,1,0)$

כיצד זה נעשה:

- בשכבת $S_0 = 1$: כל ביט בוחר בין עצמו לבין זה שנמצא אחד אחריו (ציקלי)
- בשכבת $S_1 = 1$: כל ביט בוחר בין עצמו לבין זה שנמצא שניים אחריו
- בשכבת $S_2 = 1$: לא מתבצע שינוי

מס רכיבים:

כל ביט ביציאה דורש 3 MUX_{2X1}, יש לנו 8 ביט ולכן בסה"כ 24 MUX_{2X1}.

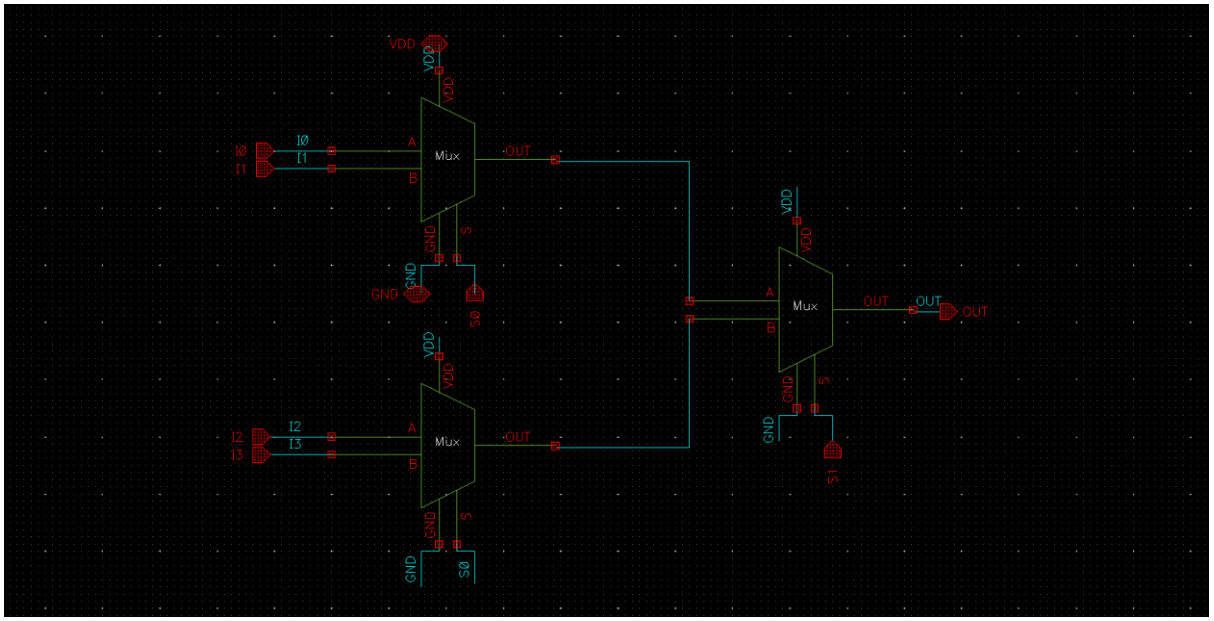
המימוש הסופי יכלול 8 רכיבי MUX_{8X3} כאשר כל אחד אחראי על ביט אחר.

שאלה 2 - תכנון סכמתי של הרכיב ובדיקתו

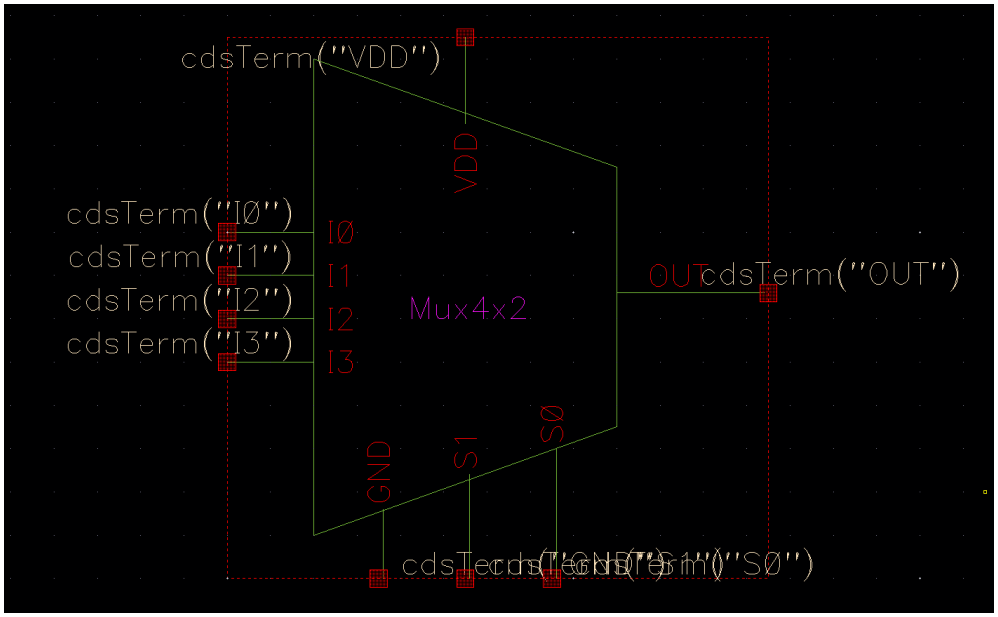
<u>סעיף 2.1:</u>

נממש את הסכמה בתוכנה:

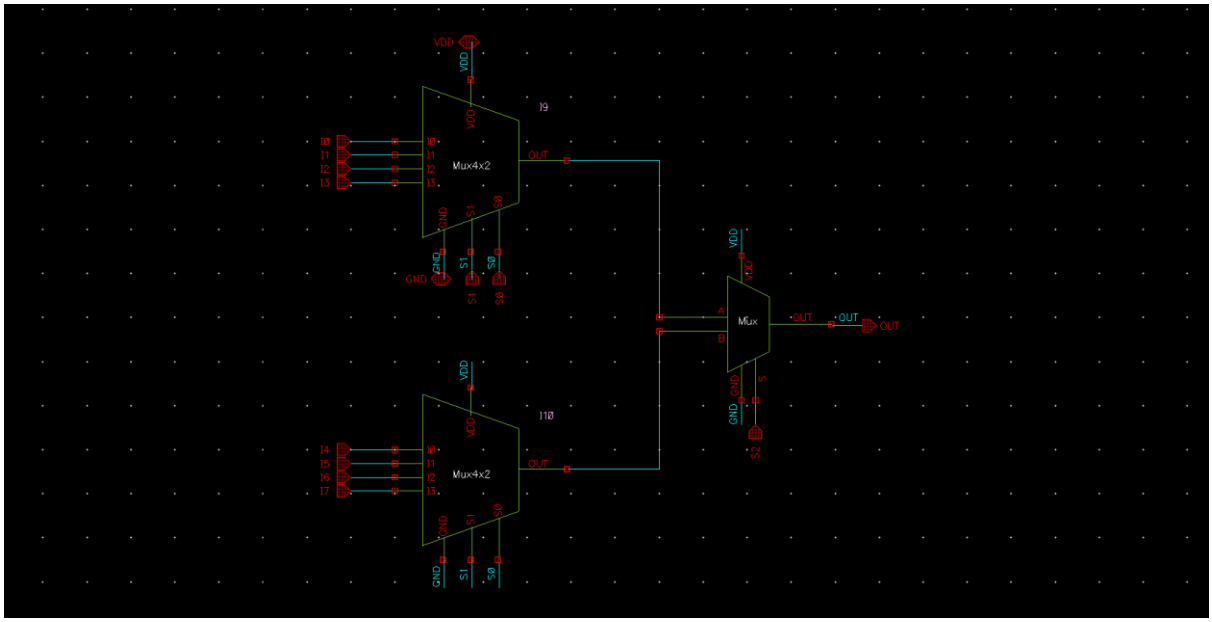
מימוש רכיב MUX_{4X2} מרכיבי MUX_{2X1}:



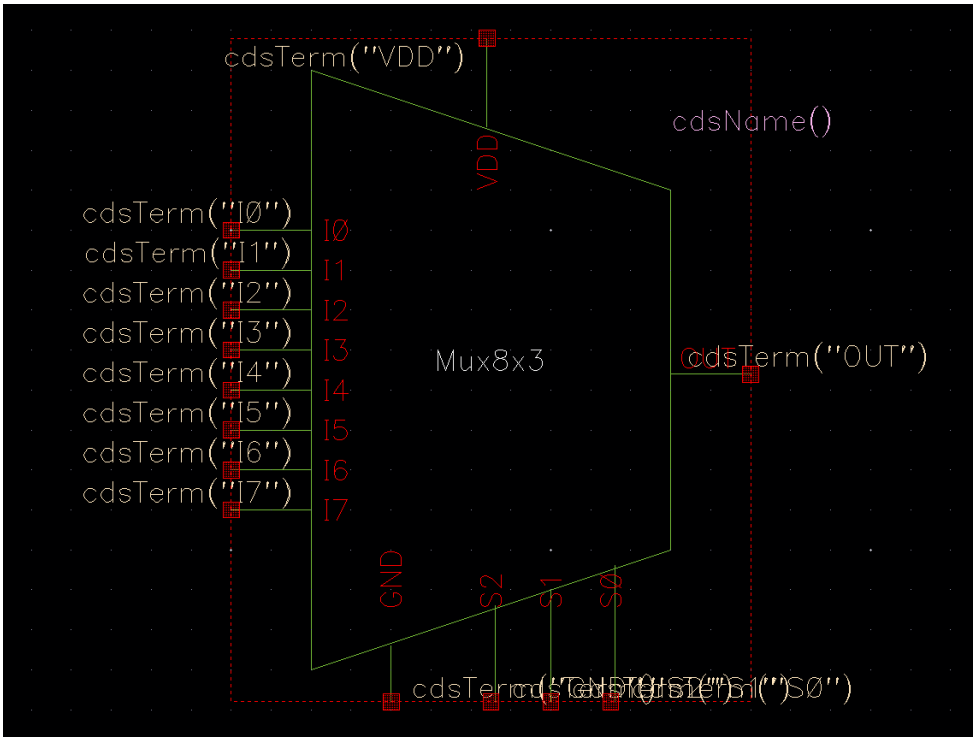
ניצור סימבול לרכיב:



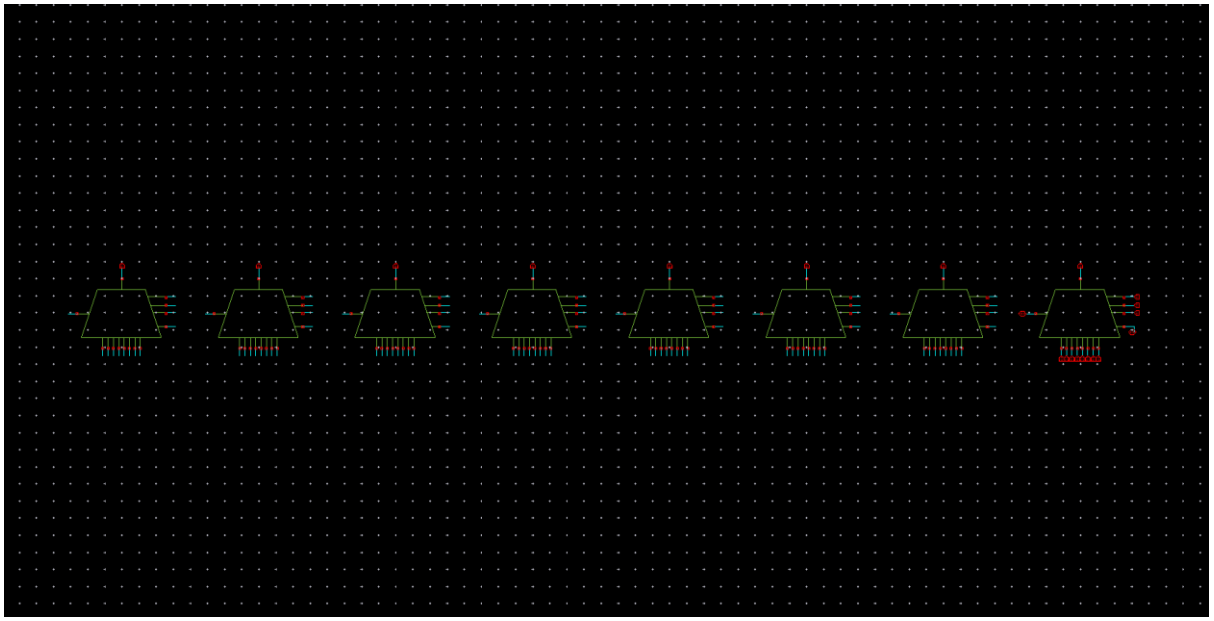
מימוש רכיב MUX_{8X3} מרכיבי MUX_{4X2} ו- MUX_{2X1}:



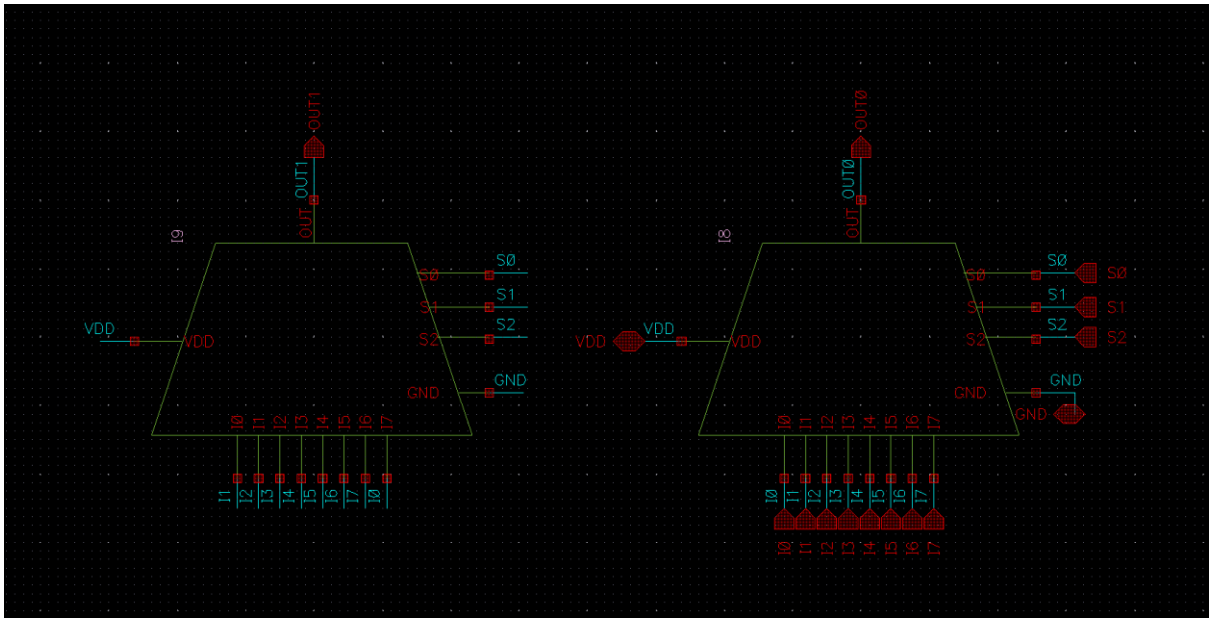
ניצור סימבול לרכיב:



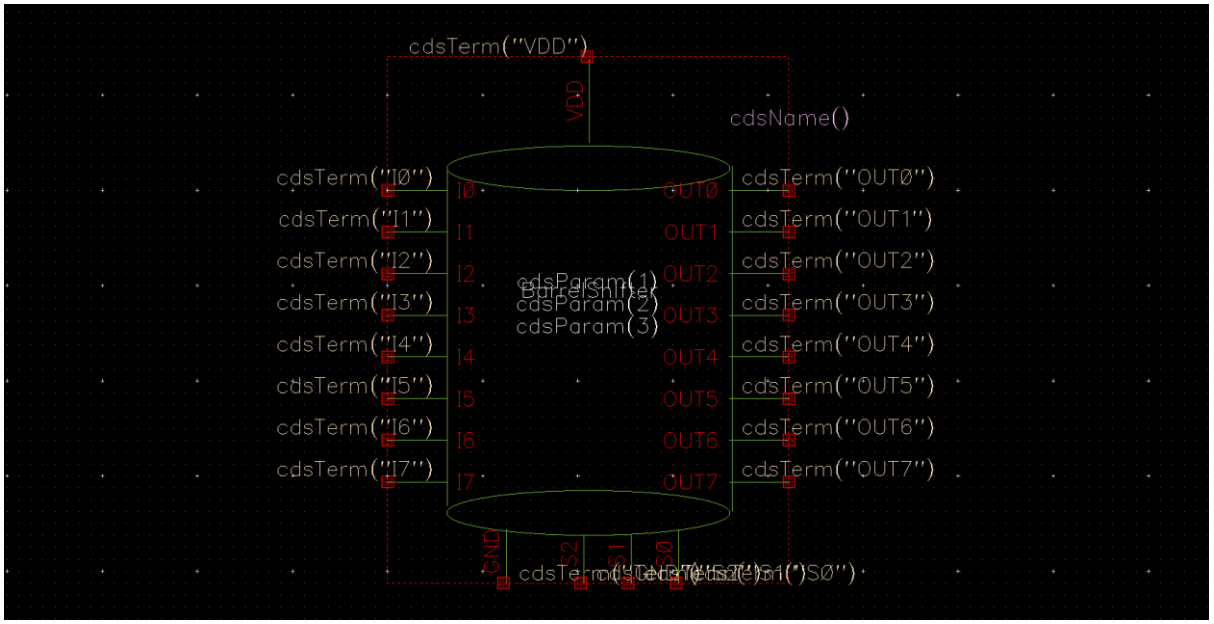
מימוש ה- Barrel Shifter:



תמונה מקרוב:



ניצור סימבול לרכיב:

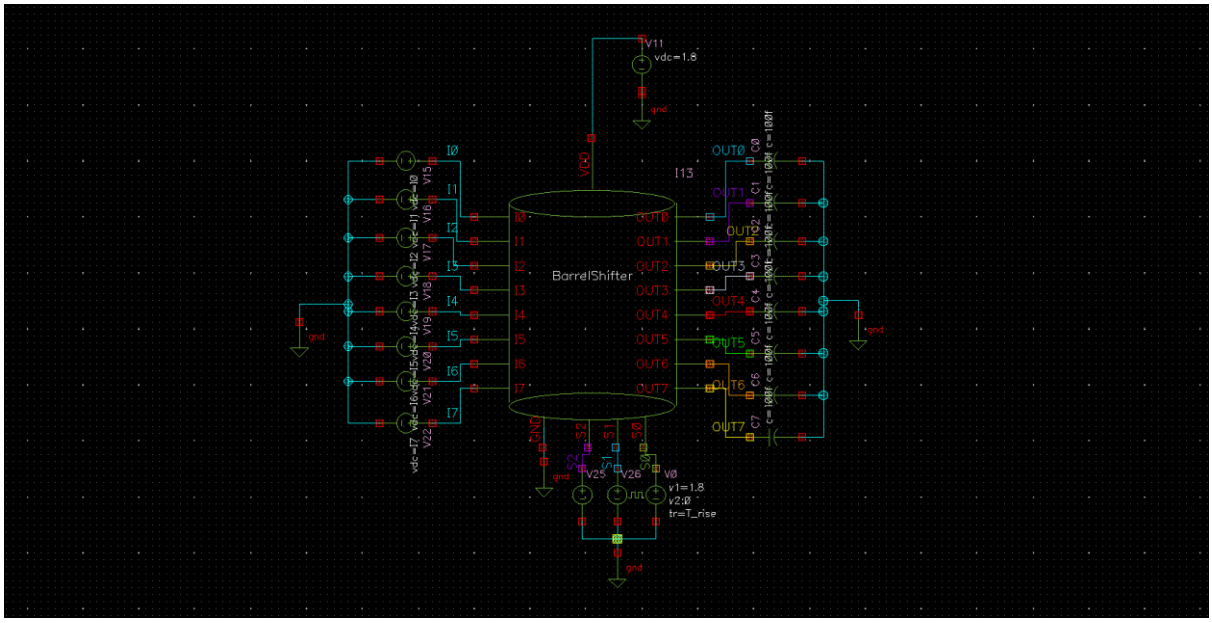


סעיף 2.2:

ניצור TB לרכיב שלנו, נחבר לכל מוצא קבל $100fF$ ולכניסות נכניס מתחים $0/1.8V$

לפי מס' הקבוצה שלנו – 27 כלומר $I = (0,0,0,1,1,0,1,1)$

סכמת ה- TB:



נבחר 3 צירופים אקראיים ל- S: $S^{(1)} = (0,0,0)$ $S^{(2)} = (0,0,1)$ $S^{(3)} = (1,1,0)$

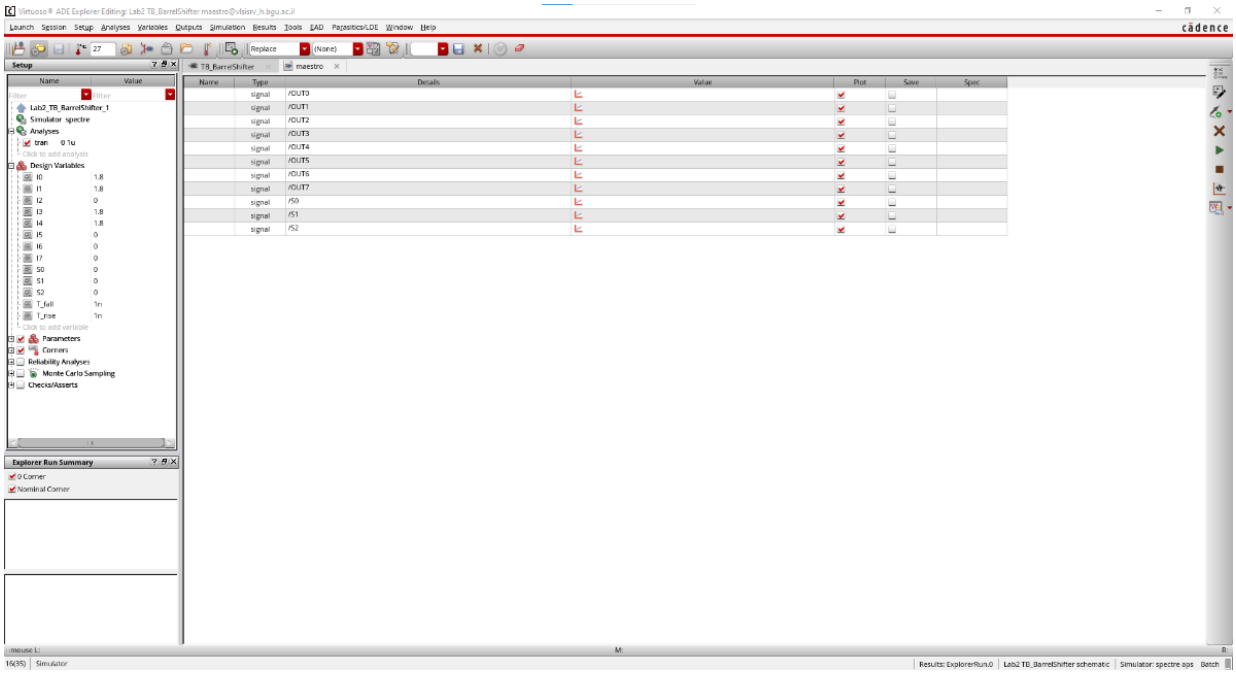
נצפה לקבל את התוצאות הבאות:

- עבור $S^{(1)} = (0,0,0)$ אין הזזה כלל ולכן נקבל את אותו וקטור שנכנס $OUT_1 = (0,0,0,1,1,0,1,1)$
- עבור $S^{(2)} = (0,0,1)$ נקבל שני הזזות ולכן נצפה לקבל $OUT_2 = (1,0,0,0,1,1,0,1)$
- עבור $S^{(3)} = (1,1,0)$ נקבל חמש הזזות ולכן נצפה לקבל $OUT_1 = (0,1,1,0,1,1,0,0)$

לסיכום:

רצף S	רצף כניסה	רצף מוצא
$(0,0,0)$	$(0,0,0,1,1,0,1,1)$	$(0,0,0,1,1,0,1,1)$
$(0,0,1)$	$(0,0,0,1,1,0,1,1)$	$(1,0,0,0,1,1,0,1)$
$(1,1,0)$	$(0,0,0,1,1,0,1,1)$	$(0,1,1,0,1,1,0,0)$

נעשה סימולציית DC Sweep על ה- S:



קפיצה (0,0,0) ל- (0,0,1) :

קפיצה מ- (0,0,0) ל- (1,1,0) :

סעיף 2.3:

בסעיף זה נרצה לחזור על הסעיף בשאלה קודמת ולמדוד t_{pd} ו- t_{cd} הכולל של ה- Barrel Shifter עבור $S = (0,0,0)$, $(1,1,1)$ נזכור כי הרכיב שלנו מורכב מ- 8

נחשב את $V_{OHmin}, V_{OLmax}, V_{IL}, V_{IH}$ ונזכיר כי:

- עבור $S_{0\to1}$:

$$t_{pd} = t_{V_{OLmax}} - t_{V_{IH}}$$
$$t_{cd} = t_{V_{OHmin}} - t_{V_{IL}}$$

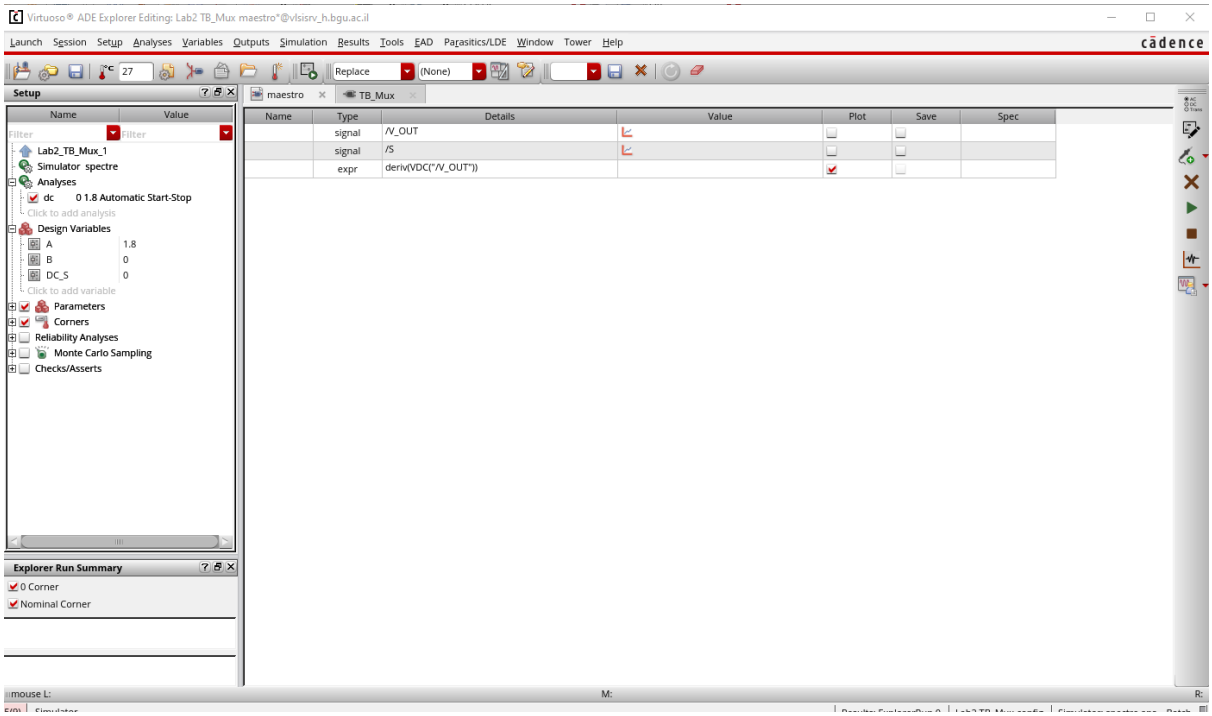
- עבור $S_{1\to0}$:

$$t_{pd} = t_{V_{OHmin}} - t_{V_{IL}}$$
$$t_{cd} = t_{V_{OLmax}} - t_{V_{IH}}$$

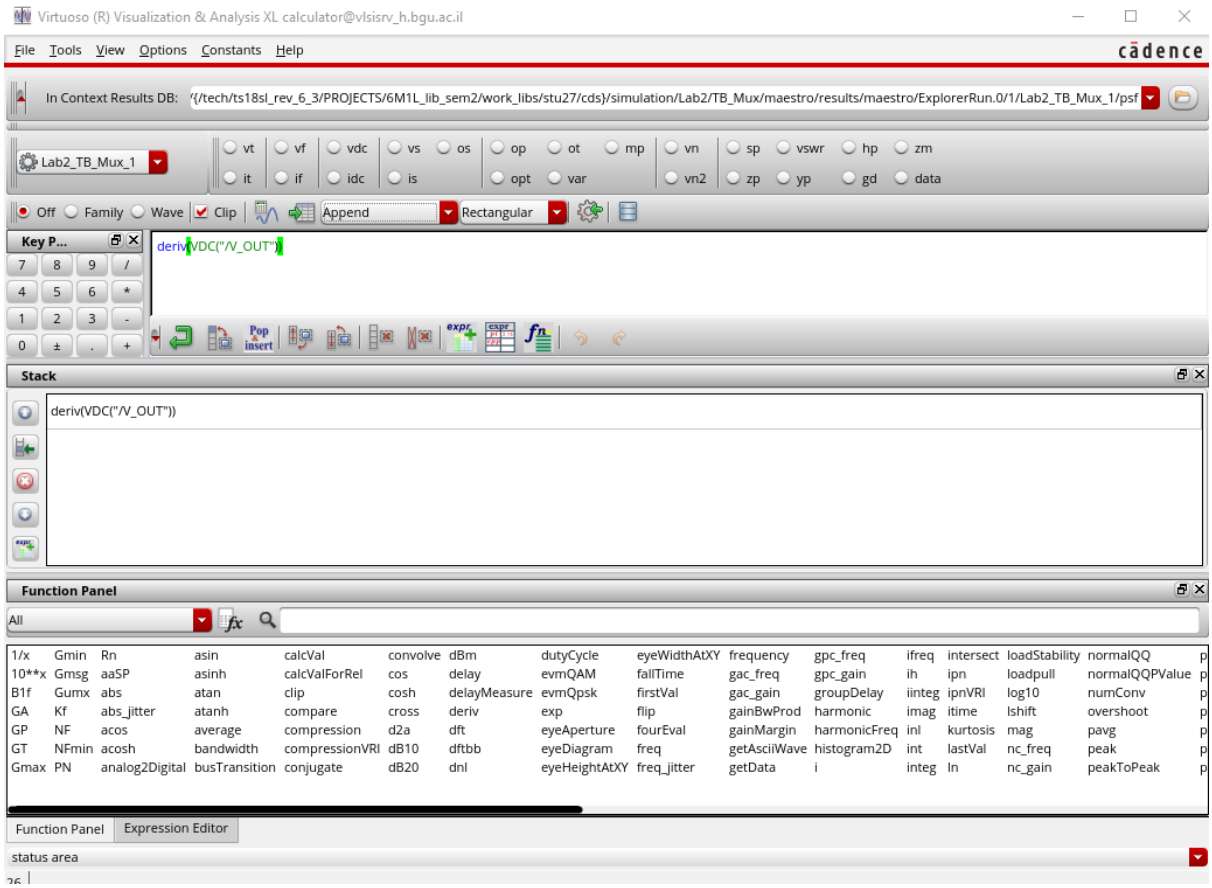
נחליף את מתח ה- S למתח V_{DC} רגיל ונבצע סימולציית *DCsweep* על S במטרה לקבל את ה- *VTC*.

נציג שני גרפים: גרף ראשון של ה- *VTC* שלנו וגרף שני- גרף הנגזרת של ה- *VTC* כדי למצוא את הנקודות שציינו בהתחלה.

ההגדרות ששמנו בכדי לקבל את הגרפים:

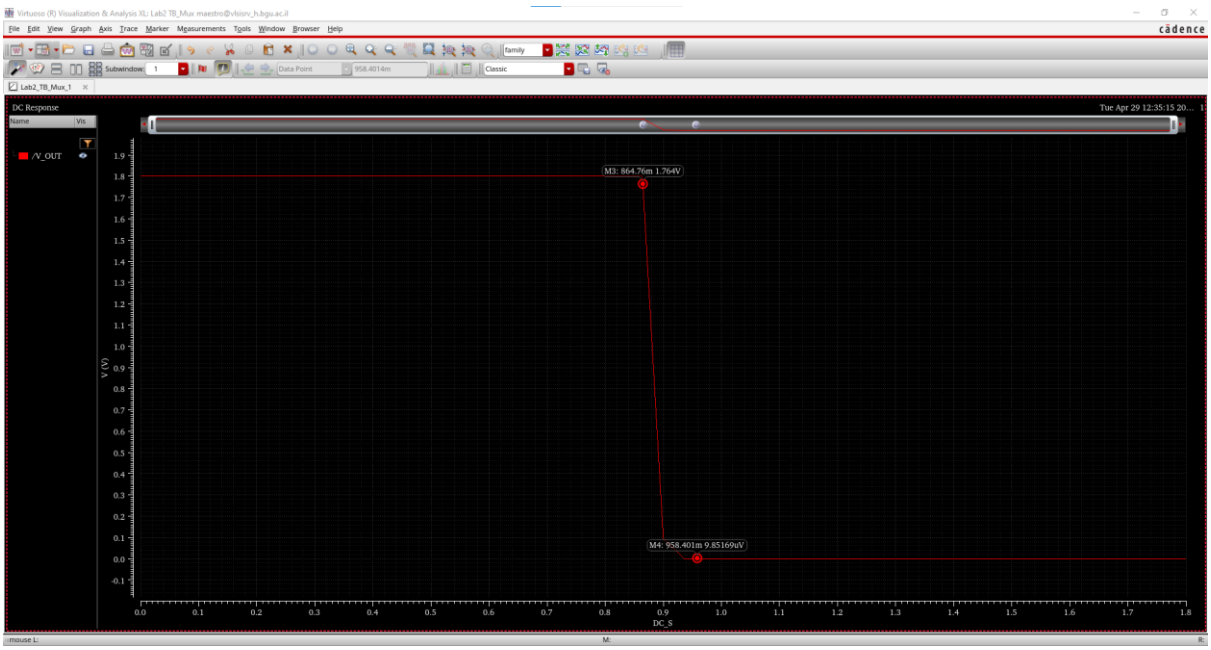


ההגדרות לחישוב הנגזרת:



גרף הנגזרת של ה- *VTC*:

גרף ה- *VTC* עם הסימונים כבר:



נסכם את הנקודות שקיבלנו:

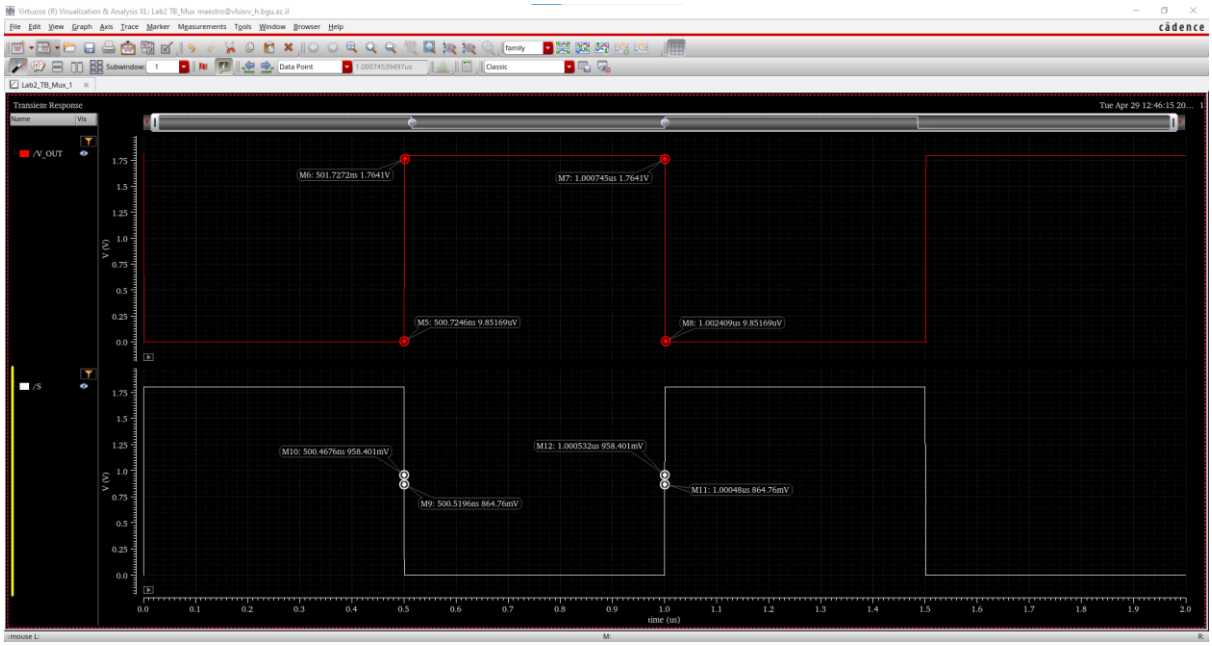
$V_{OHmin} = 1.7641V$

$V_{OLmax} = 9.85169\mu V$

$V_{IL} = 864.76mV$

$V_{IH} = 958.401mV$

נערוך סימולציה בזמן כדי לקבל את הזמנים עבור כל נקודה:



עבור $S_{1\to0}$:

$V_{OHmin} = 1.764V \implies t_{V_{OHmin}} = 501.7272nsec$

$V_{OLmax} = 9.85169\mu V \implies t_{V_{OLmax}} = 500.7246nsec$

$V_{IL} = 864.76mV \implies t_{V_{IL}} = 500.5196nsec$

$V_{IH} = 958.401mV \implies t_{V_{IH}} = 500.4676nsec$

עבור $S_{0\to1}$:

$V_{OHmin} = 1.764V \implies t_{V_{OHmin}} = 1.000745\mu sec$

$V_{OLmax} = 9.85169\mu V \implies t_{V_{OLmax}} = 1.002409\mu sec$

$V_{IL} = 864.76mV \implies t_{V_{IL}} = 1.00048\mu sec$

$V_{IH} = 958.401mV \implies t_{V_{IH}} = 1.000532\mu sec$

ולסיכום הזמנים שחיפשנו:

עבור $S_{1\to0}$:

$t_{cd} = t_{V_{OLmax}} - t_{V_{IH}} = 500.7246 - 500.4676 = 0.257nsec$

$t_{pd} = t_{V_{OHmin}} - t_{V_{IL}} = 501.7272 - 500.5196 = 1.2076nsec$

עבור $S_{0\to1}$:

$t_{cd} = t_{V_{OHmin}} - t_{V_{IL}} = 1.000745 - 1.00048 = 0.265nsec$

$t_{pd} = t_{V_{OLmax}} - t_{V_{IH}} = 1.002409 - 1.000532 = 1.877nsec$

עבור t_{pd} ניקח ערך מקסימלי ועבור t_{cd} נקח מינמלי:

t_{cd}	$0.265nsec$
t_{pd}	$1.2076nsec$

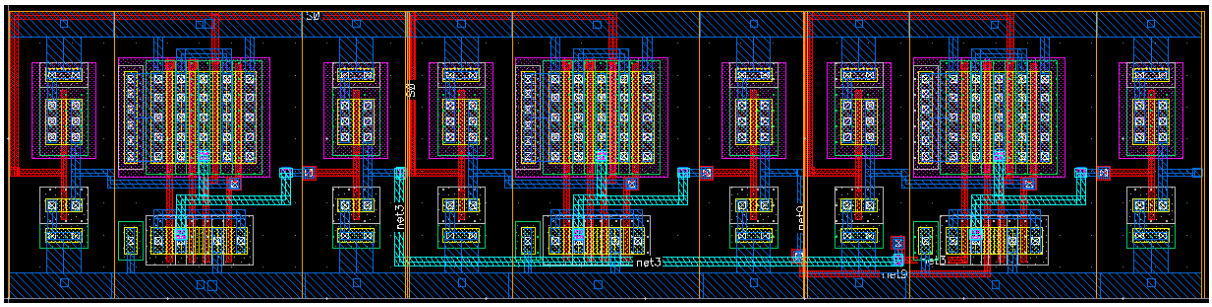
שאלה 3 - תכנון LAYOUT ובדיקתו

סעיף 3.1:

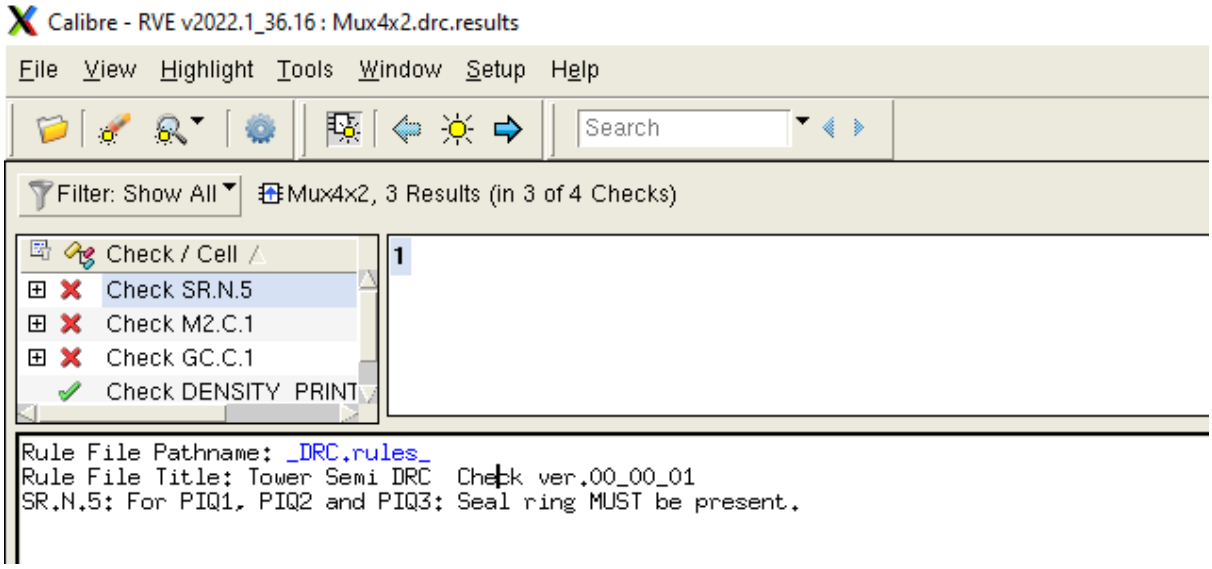
כעת נתכנן את ה- LAYOUT של הרכיב, בתחלה נשרטט LAYOUT עבור MUX_{4X2} ואז עבור MUX_{8X3} ואז עבור ה- Barrel shifter שלנו.

MUX_{4X2}:

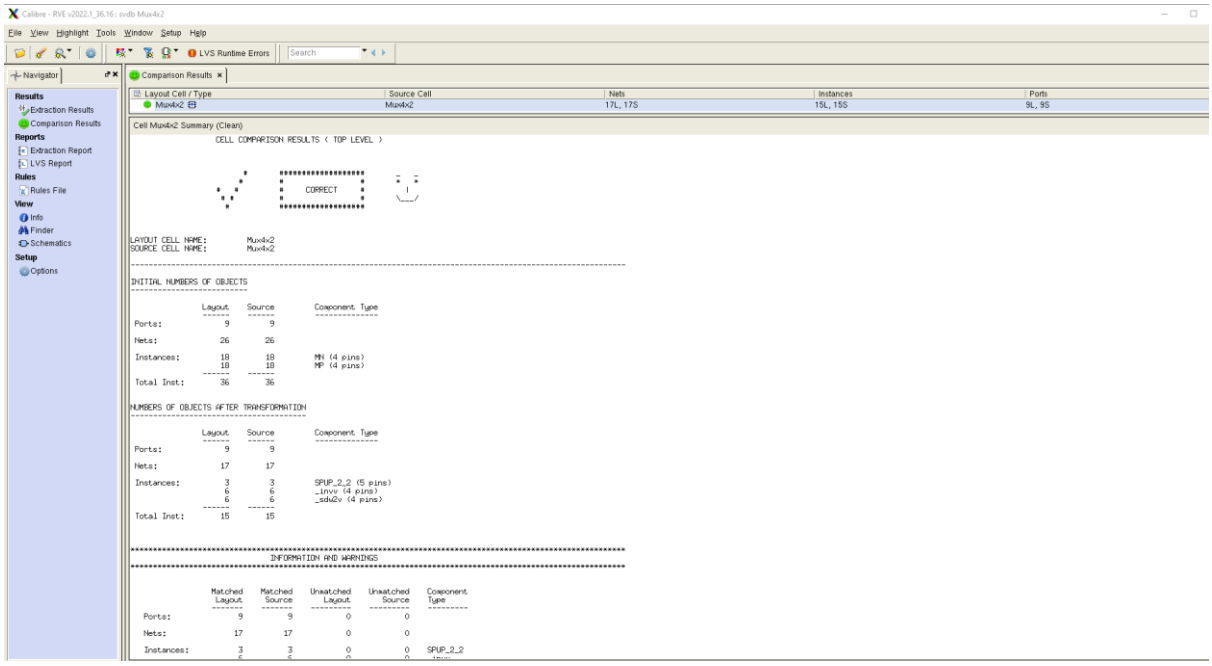
-LAYUOT



-DRC

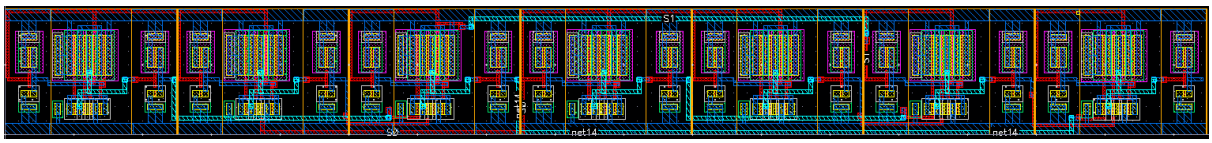


-LVS

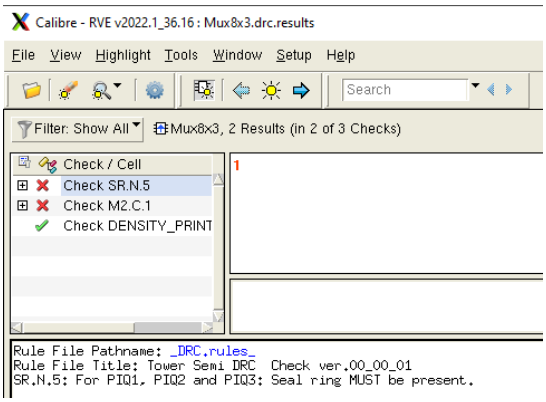


: $\boldsymbol{MUX_{8X3}}$

-LAYUOT



-DRC



-LVS

Calibre - RVE v2022.1_36.16 : svdb Mux8x3

File View Highlight Tools Window Setup Help

LVS Runtime Errors | Search

Navigator

Results
- Extraction Results
- Comparison Results

Reports
- Extraction Report
- LVS Report

Rules
- Rules File

View
- Info
- Finder
- Schematics

Setup
- Options

Comparison Results

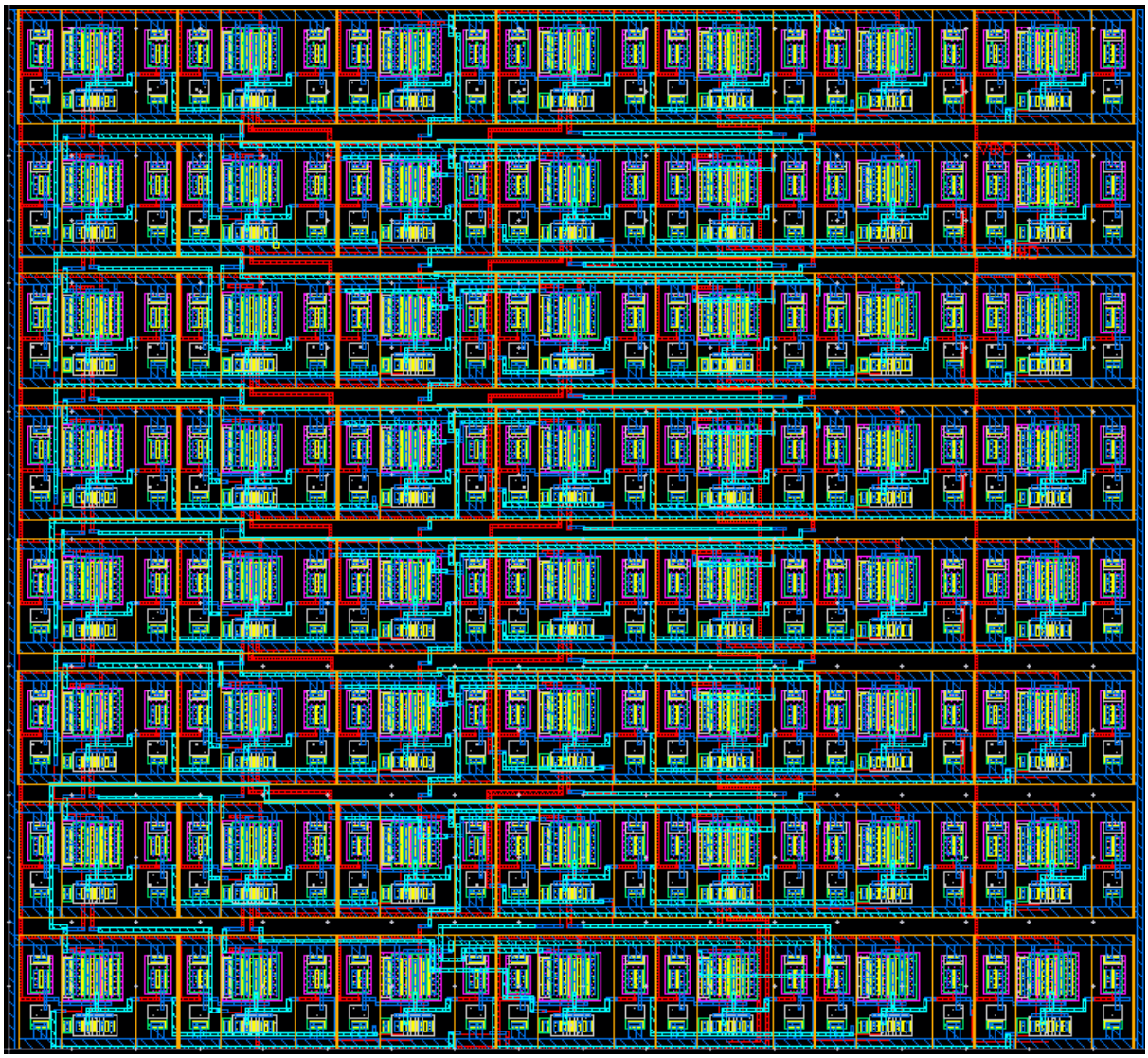
Layout Cell / Type	Source Cell	Nets	Instances	Ports
Mux8x3	Mux8x3	34L, 34S	35L, 35S	14L, 14S

Cell Mux8x3 Summary (Clean)

```
                    CELL COMPARISON RESULTS ( TOP LEVEL )


                         #      ##################      _   _
                        #       #                #      *   *
                     #   #      #     CORRECT    #       |  *
                      # #       #                #       \___/
                       #        ##################


LAYOUT CELL NAME:        Mux8x3
SOURCE CELL NAME:        Mux8x3
-------------------------------------------------------------------------------------------------------

INITIAL NUMBERS OF OBJECTS
--------------------------

                 Layout    Source        Component Type
                 ------    ------        --------------
 Ports:             14        14

 Nets:              55        55

 Instances:         42        42        MN (4 pins)
                    42        42        MP (4 pins)
                 ------    ------
 Total Inst:        84        84

NUMBERS OF OBJECTS AFTER TRANSFORMATION
---------------------------------------

                 Layout    Source        Component Type
                 ------    ------        --------------
 Ports:             14        14

 Nets:              34        34

 Instances:          7         7        SPUP_2_2 (5 pins)
                    14        14        _invv (4 pins)
                    14        14        _sdW2v (4 pins)
                 ------    ------
 Total Inst:        35        35


*******************************************************************************************************
                                   INFORMATION AND WARNINGS
*******************************************************************************************************


                 Matched    Matched    Unmatched    Unmatched    Component
                  Layout     Source      Layout       Source       Type
                  ------     ------     ---------    ---------    ---------
   Ports:             14         14            0            0
   Nets:              34         34            0            0
   Instances:          7          7            0            0    SPUP_2_2
                      14         14            0            0    _invv
```

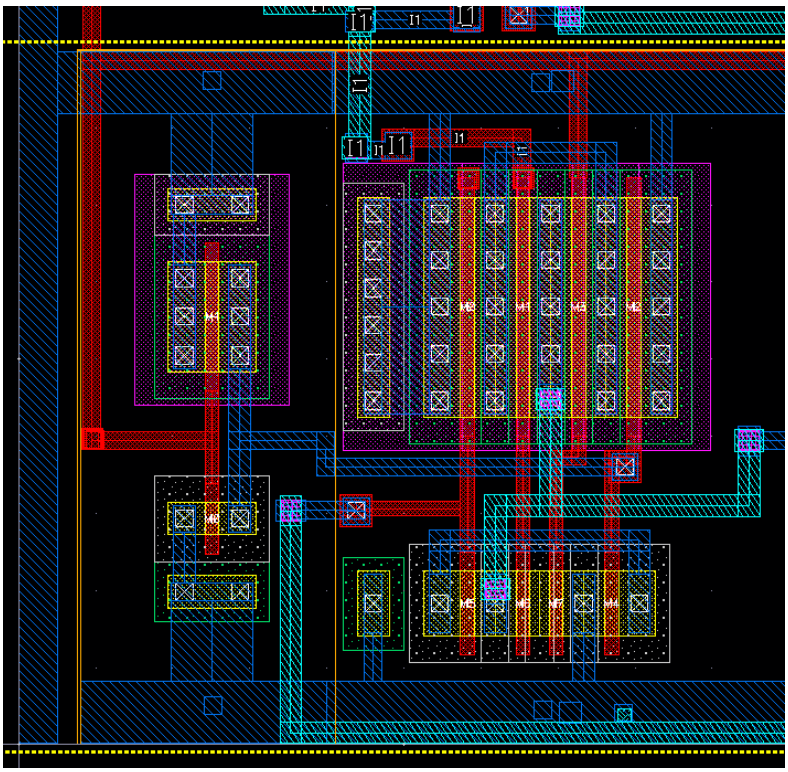
: ***Barrel shifter***

-LAYUOT

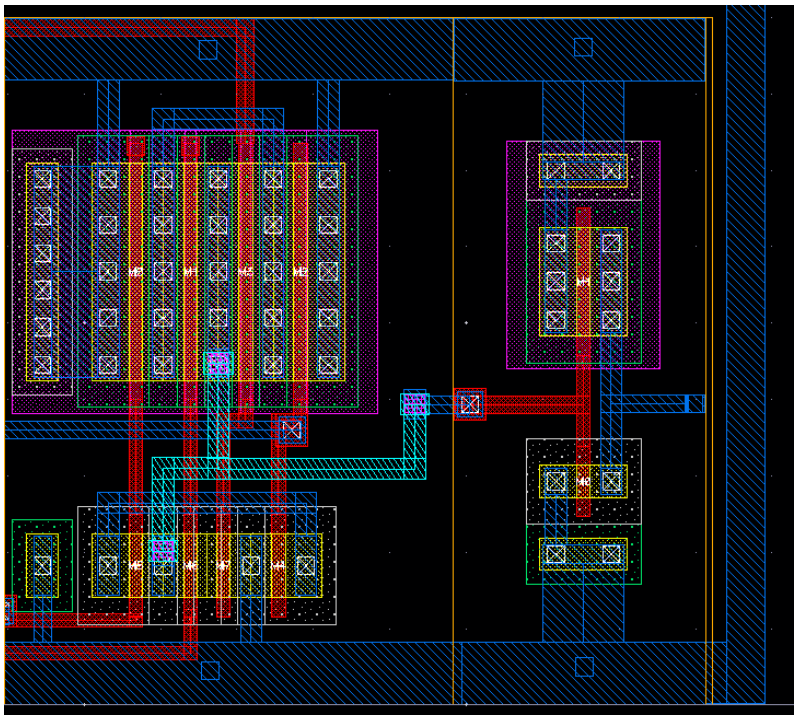


נציין כי בנינו שכבת M1 עבור מצד ימין עבור GND ושכבת M1 משמאל עבור VDD:

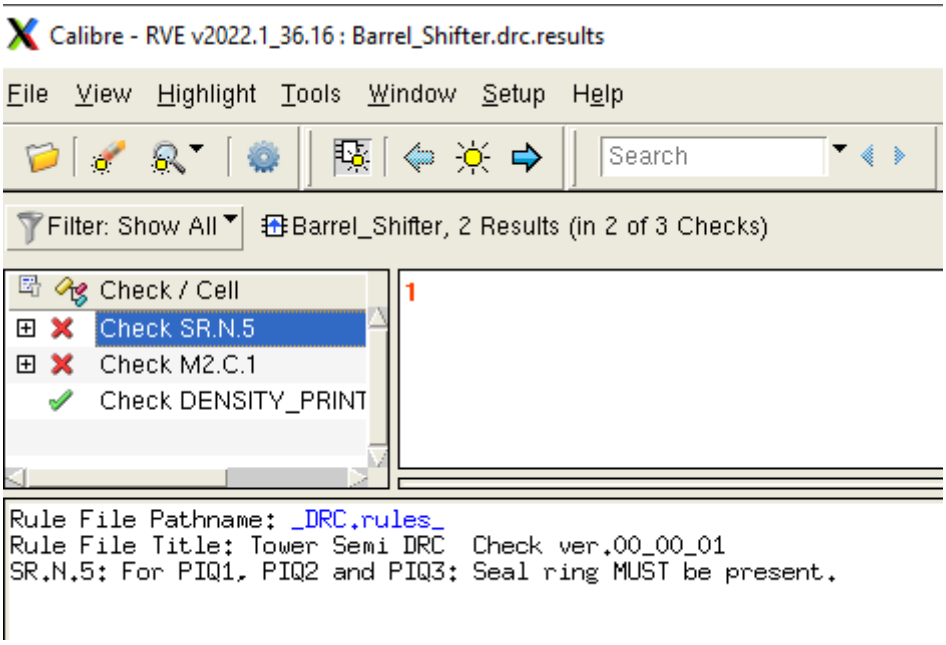
דוגמה לחיבור VDD:



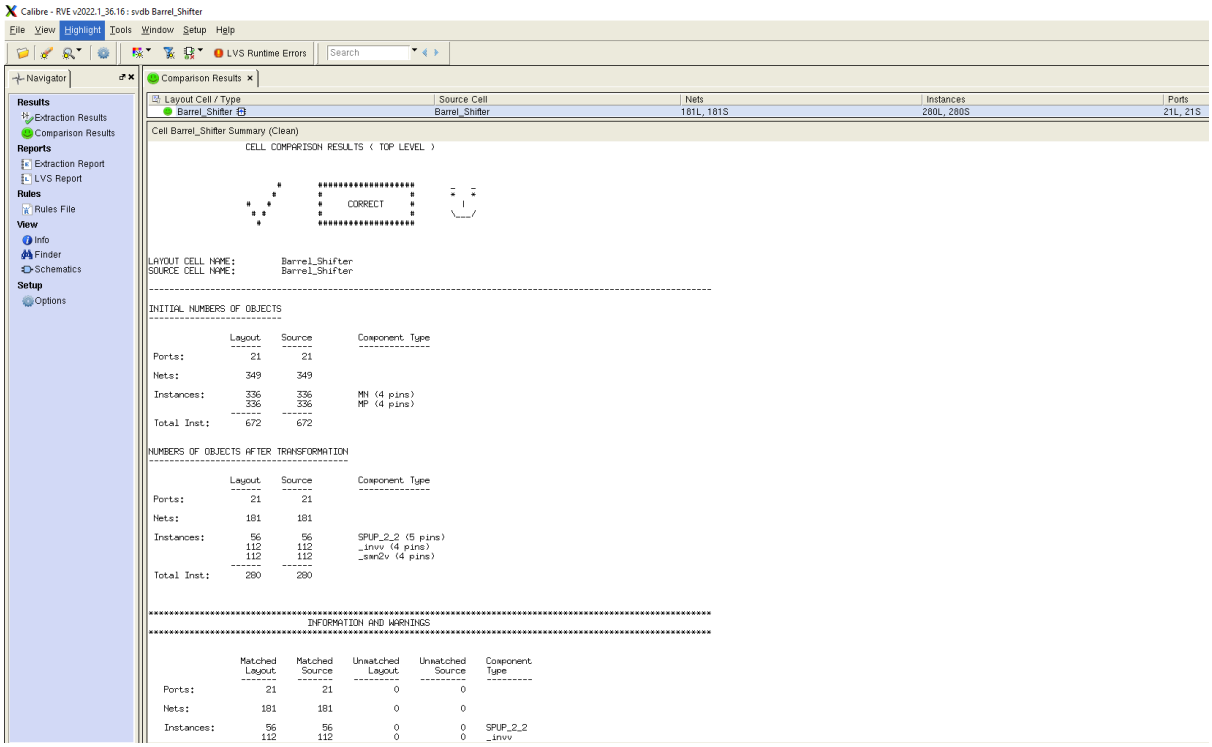
דוגמה לחיבור GND:



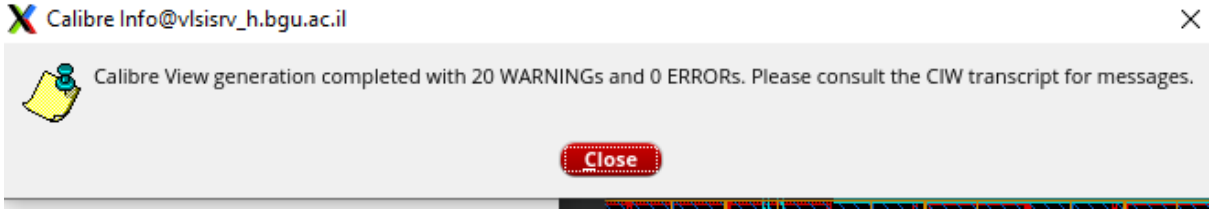
סעיף 3.2: בדיקת DRC

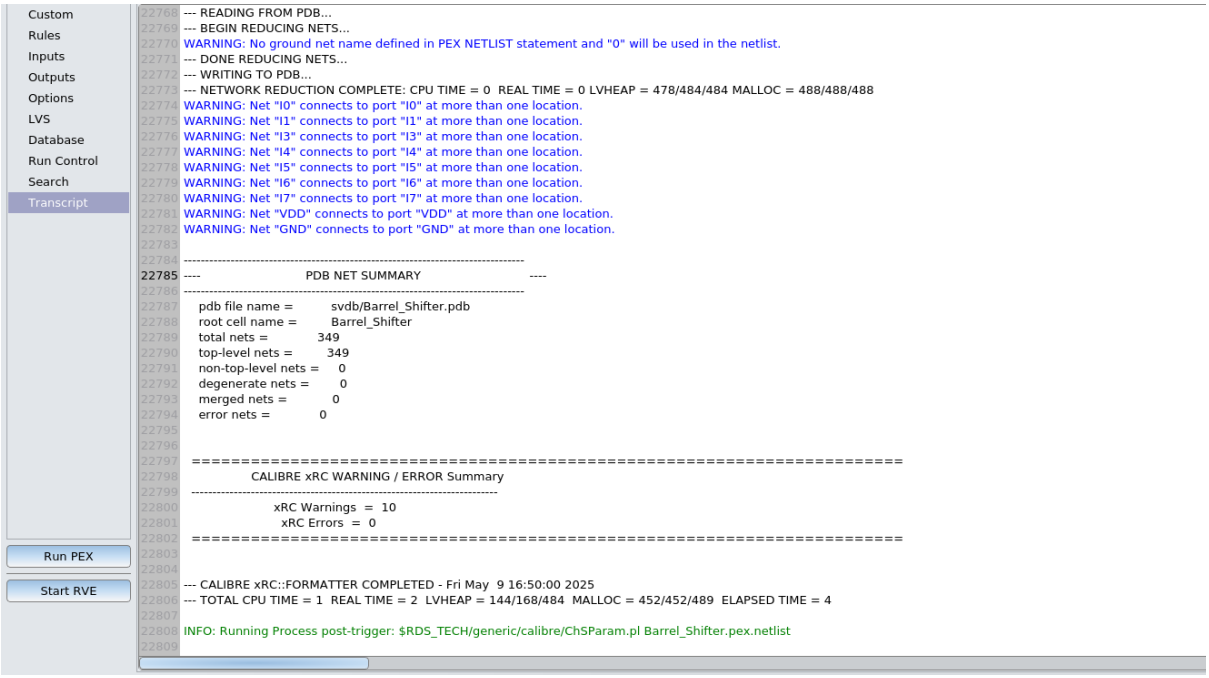


סעיף 3.3: בדיקת LVS

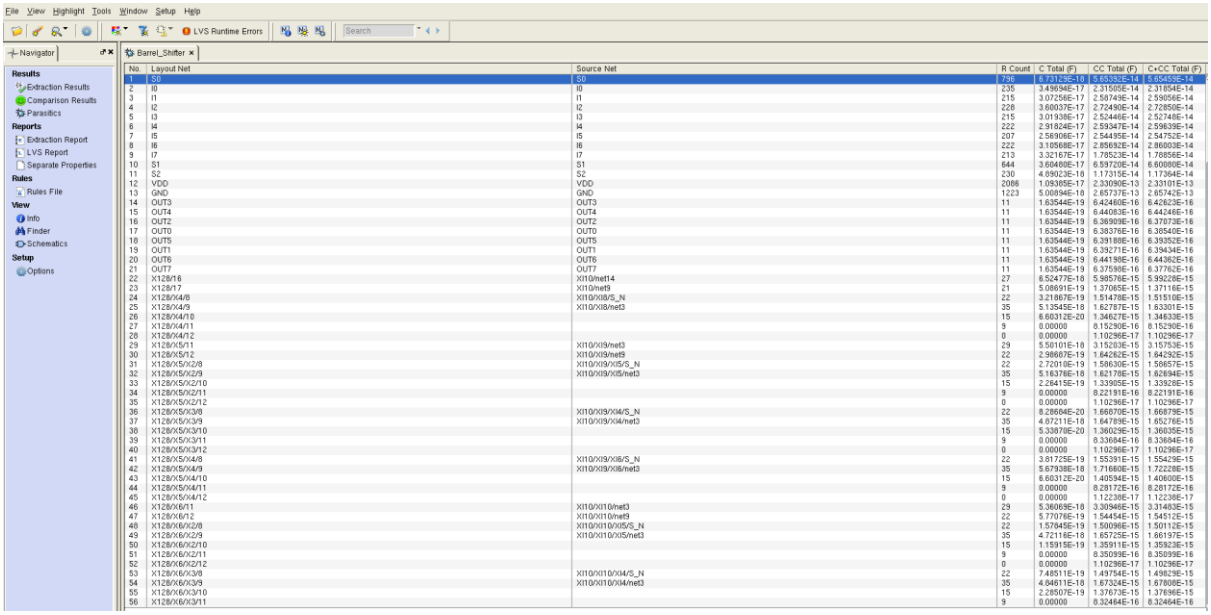


סעיף 3.4: בדיקת PEX ויצירת קובץ confing



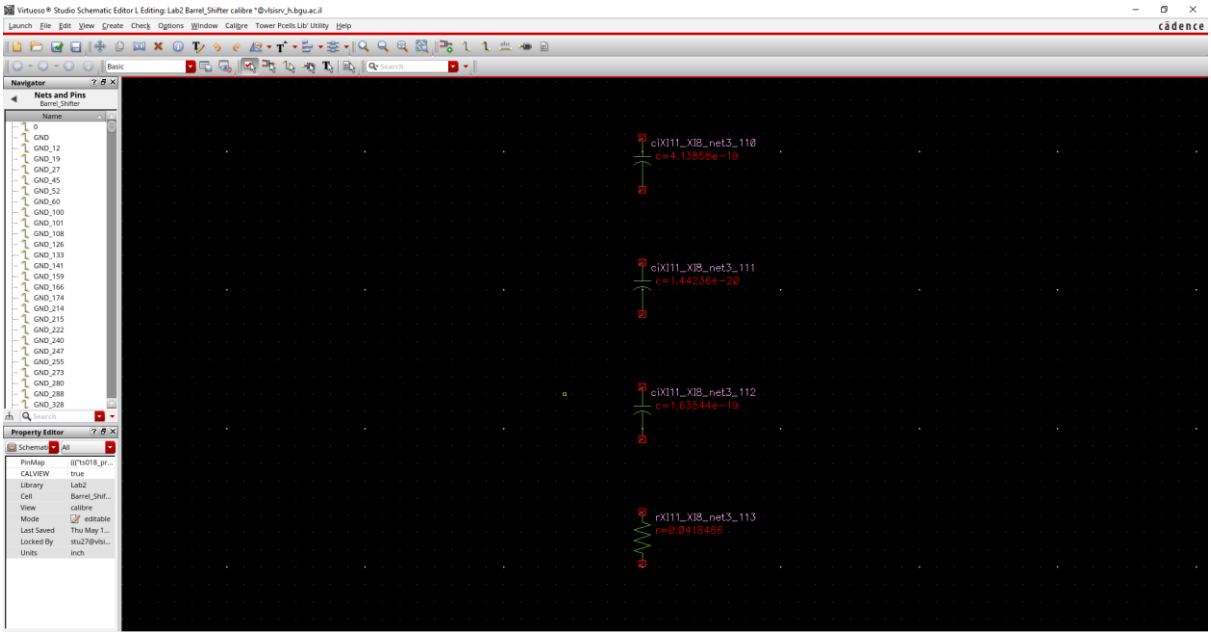


:RVE

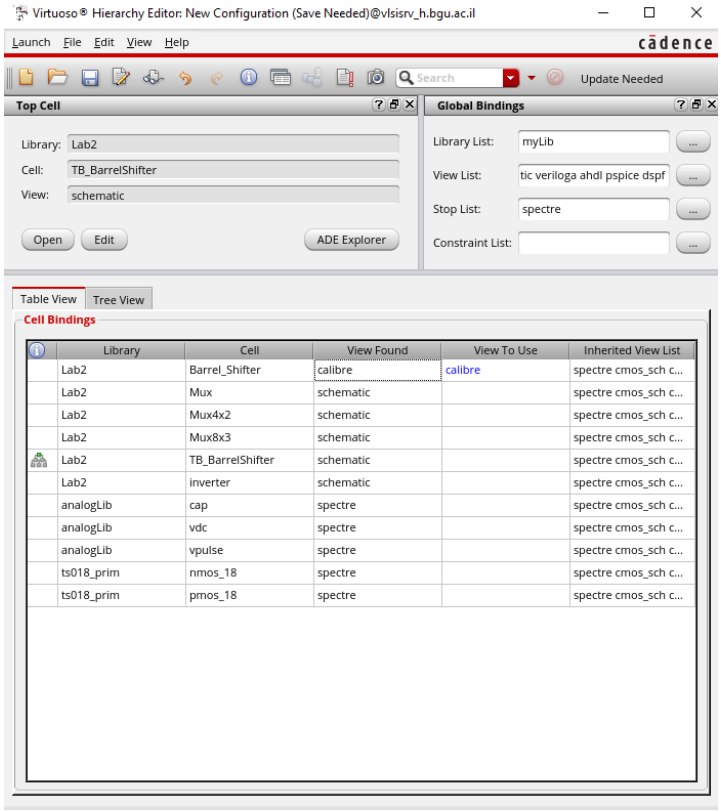


No.	Layout Net	Source Net	R Count	C Total (F)	CC Total (F)	C+CC Total (F)
1	S0	S0	796	5.73129E-18	5.65392E-14	5.65459E-14
2	I0	I0	235	3.49694E-17	2.31505E-14	2.31854E-14
3	I1	I1	215	3.07258E-17	2.58749E-14	2.59056E-14
4	I2	I2	228	3.60037E-17	2.72490E-14	2.72850E-14
5	I3	I3	215	3.01938E-17	2.52446E-14	2.52748E-14
6	I4	I4	222	2.91824E-17	2.59347E-14	2.59639E-14
7	I5	I5	207	2.56906E-17	2.54495E-14	2.54752E-14
8	I6	I6	222	3.10568E-17	2.85692E-14	2.86003E-14
9	I7	I7	213	3.32167E-17	1.78523E-14	1.78856E-14
10	S1	S1	644	3.60460E-17	6.59720E-14	6.60080E-14
11	S2	S2	230	4.09023E-18	1.17315E-14	1.17364E-14
12	VDD	VDD	2086	1.05385E-17	2.33090E-13	2.33101E-13
13	GND	GND	1223	5.00894E-18	2.65737E-13	2.65742E-13
14	OUT3	OUT3	11	1.63544E-19	6.42460E-16	6.42623E-16
15	OUT4	OUT4	11	1.63544E-19	6.44083E-16	6.44246E-16
16	OUT2	OUT2	11	1.63544E-19	6.36909E-16	6.37073E-16
17	OUT0	OUT0	11	1.63544E-19	6.38376E-16	6.38540E-16
18	OUT5	OUT5	11	1.63544E-19	6.39188E-16	6.39352E-16
19	OUT1	OUT1	11	1.63544E-19	6.39271E-16	6.39434E-16
20	OUT6	OUT6	11	1.63544E-19	6.44198E-16	6.44362E-16
21	OUT7	OUT7	11	1.63544E-19	6.37598E-16	6.37762E-16
22	X128/I6	XI10/net14	27	8.52477E-18	5.98576E-15	5.99428E-15
23	X128/I7	XI10/net9	21	5.08691E-19	1.37065E-15	1.37116E-15
24	X128/X4/8	XI10/XI8/S_N	22	3.21867E-19	1.51478E-15	1.51510E-15
25	X128/X4/9	XI10/XI8/net3	35	5.13545E-18	1.62787E-15	1.63301E-15
26	X128/X4/10		15	6.60312E-20	1.34627E-15	1.34633E-15
27	X128/X4/11		9	0.00000	8.15290E-16	8.15290E-16
28	X128/X4/12		0	0.00000	1.10296E-17	1.10296E-17
29	X128/X5/11	XI10/XI9/net3	29	5.50101E-18	3.15203E-15	3.15753E-15
30	X128/X5/12	XI10/XI9/net9	22	2.98687E-19	1.64262E-15	1.64292E-15
31	X128/X5/X2/8	XI10/XI9/XI5/S_N	22	2.72019E-19	1.58630E-15	1.58657E-15
32	X128/X5/X2/9	XI10/XI9/XI5/net3	35	5.16376E-18	1.62178E-15	1.62694E-15
33	X128/X5/X2/10		15	2.26415E-19	1.33905E-15	1.33928E-15
34	X128/X5/X2/11		9	0.00000	8.22191E-16	8.22191E-16
35	X128/X5/X2/12		0	0.00000	1.10296E-17	1.10296E-17
36	X128/X5/X3/8	XI10/XI9/XI4/S_N	22	8.28684E-20	1.66670E-15	1.66679E-15
37	X128/X5/X3/9	XI10/XI9/XI4/net3	35	4.87211E-18	1.64789E-15	1.65276E-15
38	X128/X5/X3/10		15	5.33976E-20	1.36029E-15	1.36035E-15
39	X128/X5/X3/11		9	0.00000	8.33684E-16	8.33684E-16
40	X128/X5/X3/12		0	0.00000	1.10296E-17	1.10296E-17
41	X128/X5/X4/8	XI10/XI9/XI6/S_N	22	3.81725E-19	1.55391E-15	1.55429E-15
42	X128/X5/X4/9	XI10/XI9/XI6/net3	35	5.67938E-18	1.71680E-15	1.72228E-15
43	X128/X5/X4/10		15	6.60312E-20	1.40594E-15	1.40600E-15
44	X128/X5/X4/11		9	0.00000	8.20172E-16	8.20172E-16
45	X128/X5/X4/12		0	0.00000	1.12238E-17	1.12238E-17
46	X128/X6/11	XI10/XI10/net3	29	5.36069E-18	3.30946E-15	3.31483E-15
47	X128/X6/12	XI10/XI10/net9	22	5.77076E-19	1.54454E-15	1.54512E-15
48	X128/X6/X2/8	XI10/XI10/XI5/S_N	22	1.57845E-19	1.50096E-15	1.50112E-15
49	X128/X6/X2/9	XI10/XI10/XI5/net3	35	4.72116E-18	1.65725E-15	1.66197E-15
50	X128/X6/X2/10		15	1.15915E-19	1.35911E-15	1.35923E-15
51	X128/X6/X2/11		9	0.00000	8.35099E-16	8.35099E-16
52	X128/X6/X2/12		0	0.00000	1.10296E-17	1.10296E-17
53	X128/X6/X3/8	XI10/XI10/XI4/S_N	22	7.48511E-19	1.49754E-15	1.49829E-15
54	X128/X6/X3/9	XI10/XI10/XI4/net3	35	4.84611E-18	1.67324E-15	1.67808E-15
55	X128/X6/X3/10		15	2.28507E-19	1.37673E-15	1.37696E-15
56	X128/X6/X3/11		9	0.00000	8.32484E-16	8.32484E-16

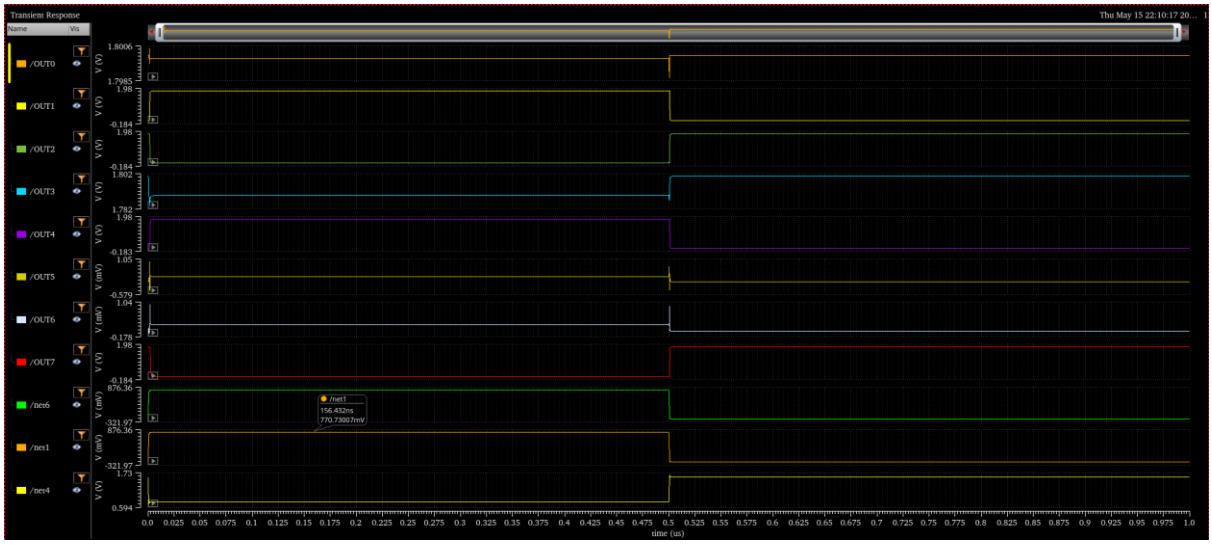
להלן חלק מהפרזיטיקות:



כעת נגדיר קובץ config ונגדיר את ה- Barrel Shifter על calibre:



נבצע סימולציה רק לצורך בדיקה שהכל עובד כהלכה:



סעיף 3.5:

בסעיף זה נבצע את הסימולציות שעשינו בשאלה קודמת בתוספת הפרזיטיקות.

שוב, נבחר 3 צירופים אקראיים ל- S: $S^{(1)} = (0,0,0)$ $S^{(2)} = (0,0,1)$ $S^{(3)} = (1,1,0)$

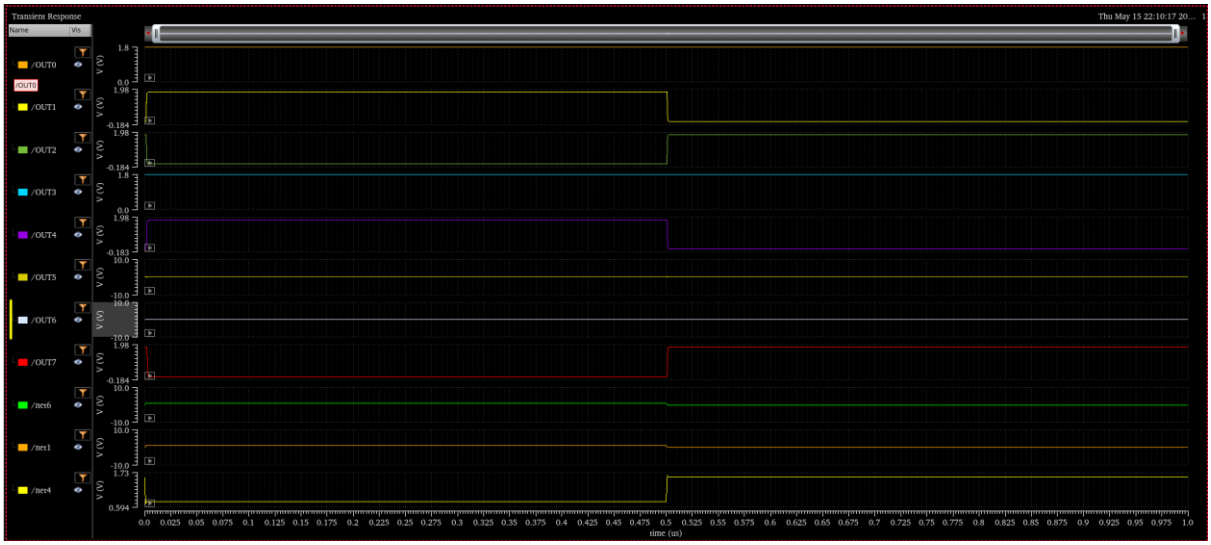
נצפה לקבל את התוצאות הבאות:

- עבור $S^{(1)} = (0,0,0)$ אין הזזה כלל ולכן נקבל את אותו וקטור שנכנס $OUT_1 = (0,0,0,1,1,0,1,1)$
- עבור $S^{(2)} = (0,0,1)$ נקבל שני הזזות ולכן נצפה לקבל $OUT_2 = (1,0,0,0,1,1,0,1)$
- עבור $S^{(3)} = (1,1,0)$ נקבל חמש הזזות ולכן נצפה לקבל $OUT_1 = (0,1,1,0,1,1,0,0)$

כלומר נרצה שוב לקבל:

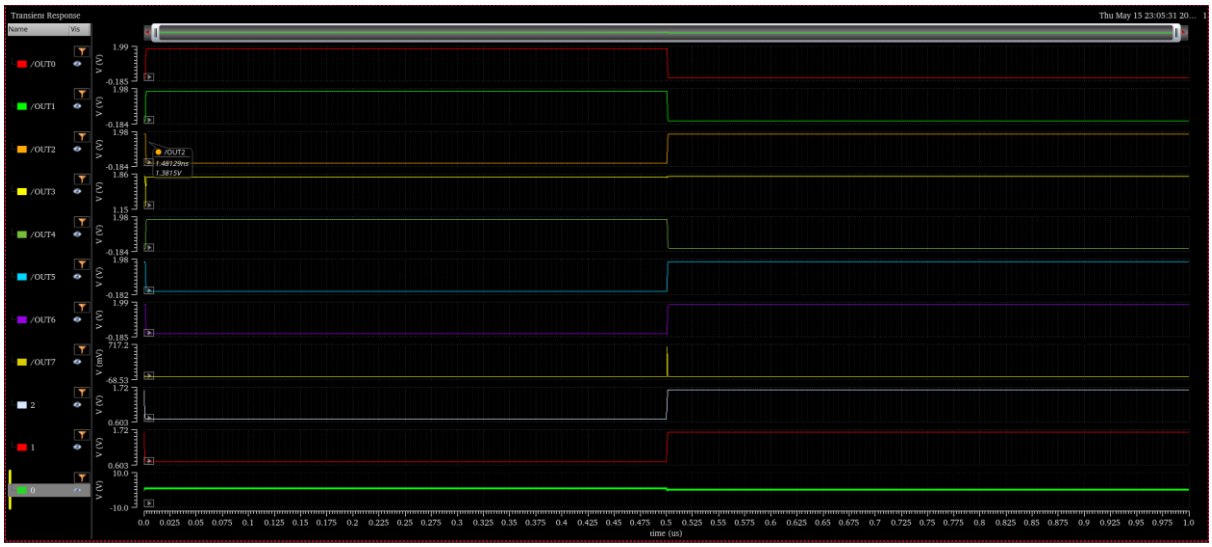
רצף S	רצף כניסה	רצף מוצא
(0,0,0)	(0,0,0,1,1,0,1,1)	(0,0,0,1,1,0,1,1)
(0,0,1)	(0,0,0,1,1,0,1,1)	(1,0,0,0,1,1,0,1)
(1,1,0)	(0,0,0,1,1,0,1,1)	(0,1,1,0,1,1,0,0)

קפיצה (0,0,0) ל- (0,0,1) :



נבחין כי ביט 0 נשאר קבוע על 1 לוגי, ביט 1 יורד, ביט 2 עולה, ביט 3 קבוע על 1, ביט 4 יורד, 5 קבוע על 0 לוגי, 6 קבוע על 0 לוגי, וביט 7 עולה כפי שציפינו שיקרה.

קפיצה מ- (0,0,0) ל- (1,1,0) :



והכל עובד כמו שצריך כאשר ביטים 0,1 יורדים ל0, ביט 2 עולה ל-1 לוגי, ביט 3 קבוע על 1 לוגי, 4 יורד, 5 ו-6 עולים, ו-7 נשאר קבוע על 0.