תכנון VLSI - עבודה 2

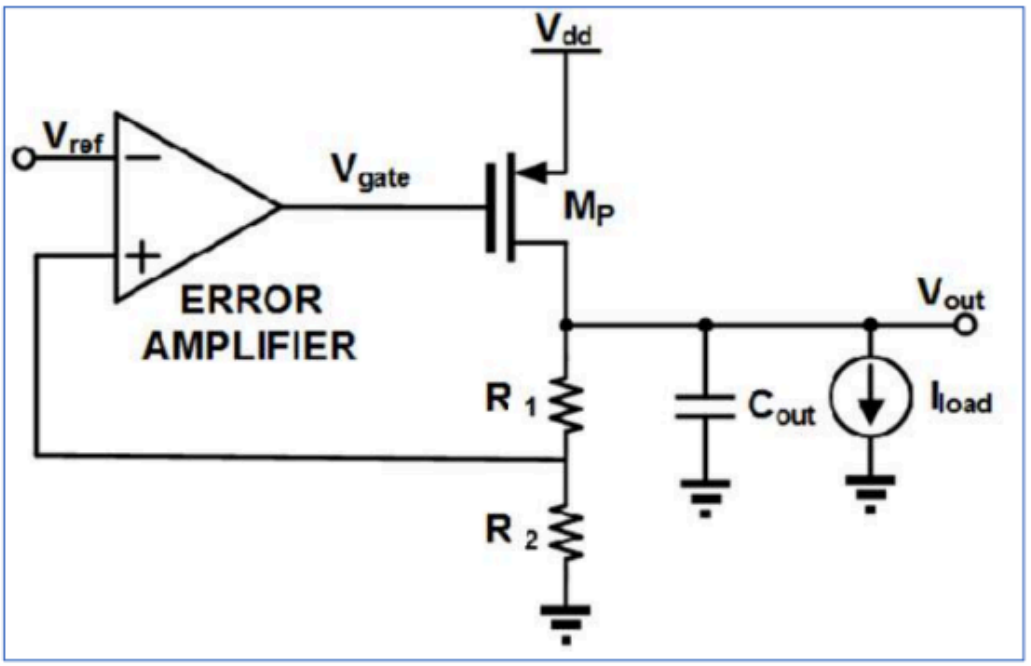
מגישים:

בנימין אומנסקי 322688946
גיל פרידמן 211862149

קבוצה מספר 9

תאריך הגשה - 21/12/25

בניית LDO



Specifications:

Parameter	Benchmark	Comments
Input Voltage Vin	3.3V	
Output Voltage Vout	3V	
Reference Voltage Vref	1.2V	
Maximal Load Current I_FL	15mA+5e-4*(last digit of id)	
Maximal Quiescent Current Iq	0.65mA	
Output Capacitance CL	1uF	
Minimal Line Regulation LIR	-40dB	
Minimal Phase Margin PM	60^0	
Maximal Load Regulation LOR	0.9%	
Maximal Response time τ_rA	1us	

<u>שלב 1</u> - מציאת $R_{1,2}, R_{esr}, A, Pass\ Gate\ W, m$

1. לפי הנוסחאות:

$$\frac{V_{out}}{V_{ref}} = 1 + \frac{R_2}{R_1},\ I_q = \frac{V_{out}}{R_1+R_2} + I_{cc\ amp}$$

כאשר $100\mu - 200\mu$ מהזרם הולך ל feedback והשאר לזרם המגבר.

מהנוסחה הראשונה: $R_1 = \frac{3}{2}R_2$, נציב בנוסחה השניה: $\frac{V_{out}}{\frac{3}{2}R_2+R_2} = 150\mu$ ונגיע ל:

$R_2 = 8k\,\Omega,\ R_1 = 12k\,\Omega$. כמובן שיוצא גם $I_{cc\ amp} = 0.65 - 0.15 = 0.5m\,A$.

2. נקבע את הזרם המקסימלי שיעבור דרך שער העומס: סך הזרמים דרכו הם $I_{FL} + I_{R_1,R_2}$ כאשר $I_{R_1,R_2} = \frac{V_{out}}{R_1+R_2} = \frac{3}{8K+12K} = 150\mu A$ וזרם העומס המקסימלי שלנו הוא:

$$I_{FL} = 15m + 5 \cdot 10^{-4} \cdot 9 = 19.5m\,A$$

לכן הזרם דרך שער העומס הוא $I_P = 19.5m + 0.15m = 19.65m\,A$.

נבחר גודל aspect ratio של השער להיות 4

נגדיר מתח רווית מהירות של המגבר העתידי $V_{dsat} = V_{sdsat} = 0.15\,V$

נבצע סימולציית DC Sweep על ה Multiplier ונקבל שהזרם מגיע למקסימום כאשר ה mult הוא קצת יותר מ 445 (כאשר הוא 445 אז הזרם יוצא 19.64m A בדיוק).
ניקח mult של 444 כי זה מתחלק ב 4 ויוצא זרם של 19.5958m A שזה זרם השווה ל- 99.724% מהדרוש.

קיבלנו $g_m = 19.4147m\,\frac{1}{\Omega}$, $r_{ds} = \frac{1}{g_{ds}} = \frac{1}{49.2794m} = 20.292\Omega$

נחשב את ההגבר המינימאלי A של המגבר:

$$LIR \geq \frac{g_m + \frac{1}{r_{ds}}}{g_m A \frac{R_2}{R_1+R_2}} \rightarrow 0.01 \geq \frac{19.4147m + 49.2794m}{19.4147m \cdot A \cdot 0.4}$$

$$A \geq 884.563$$

נחשב את ההתנגדות השקולה של ה LDO ונקבע גודל ל R_{esr}:

$$R_{eq} = \frac{LOR \cdot V_{out}}{100 \cdot I_{FL}} = \frac{9m \cdot 3}{100 \cdot 19.5m} = \frac{900}{650}\text{W}$$

$$R_L = \frac{V_{out}}{I_{FL}} = \frac{3}{19.5m} = \frac{2000}{13}$$

$$R_{eq} = \frac{LOR}{100} \cdot R_L$$

$$R_{out_loop} = \frac{R_1+R_2}{R_2} \frac{1}{g_m A} = 2.5 \cdot \frac{1}{19.4147m \cdot 885} = 145.5m\,\Omega$$

$$R_{esr} = R_{eq} - R_{out_loop} = \frac{900}{650} - 145.5m = 1.239\,\Omega$$

נעמוד את מהירות התגובה של החוג לעירעור מדרגת הזרם:

$$LG \approx \frac{R_2}{R_1+R_2} A g_m (r_{ds} || R_L || (R_1 + R_2)) = \frac{2}{5} \cdot 885 \cdot 19.4147m \left(\frac{1}{\frac{1}{20.292} + \frac{1}{\frac{2000}{13}} + \frac{1}{20k}}\right) =$$

$$\frac{2}{5} \cdot 885 \cdot 19.4147m \cdot 17.911 = 129.62$$

$$p_{0_full_load} \approx \frac{-1}{2\pi(R_L || r_{ds}) C_L} = \frac{-1}{2\pi\left(\frac{1}{\frac{13}{2000} + 49.2794m}\right) 1\mu} = -8,877\,HZ$$

$$GBW \approx LGp_{0_full_load} = 1.151M$$

$$\tau_{r_A} \geq \frac{1}{2GBW} = 434.542n\ s$$

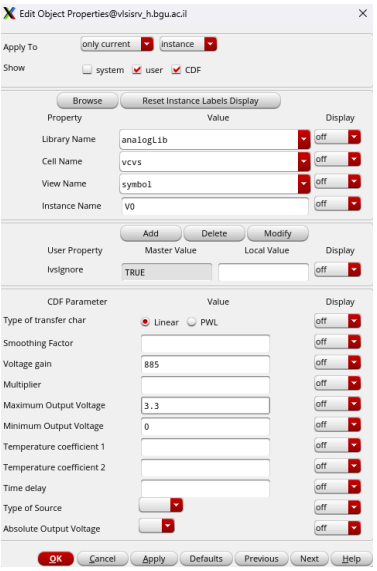
נעריך את התנגדות המוצא של המגבר העתידי R_{out_A}:

$$R_{out_A} \leq \frac{R_{esr}C_L}{C_{par}} = \frac{1.239 \cdot 1u}{1p} = 1.239M\ \Omega$$

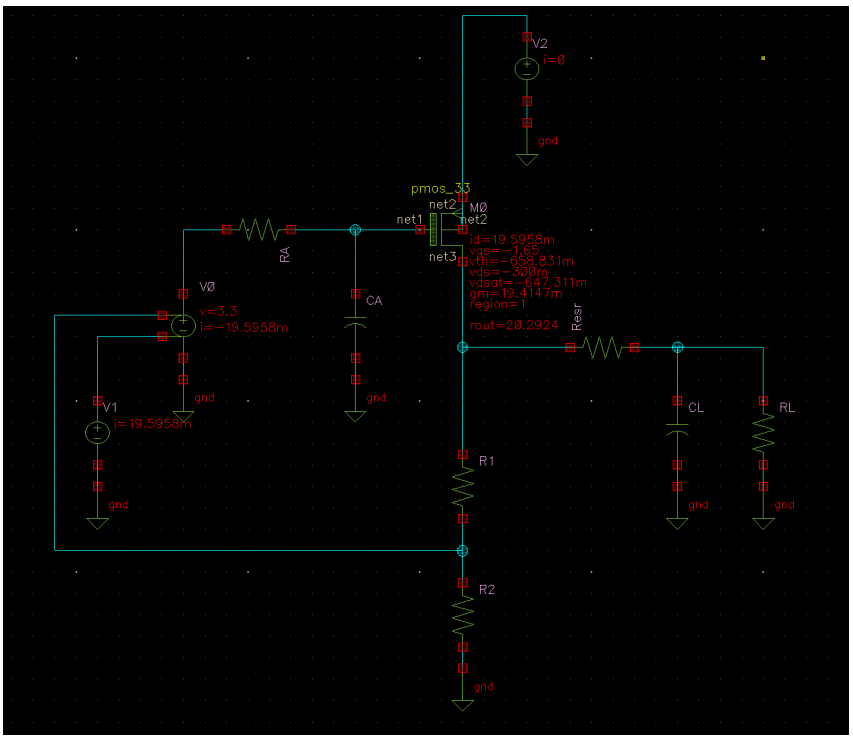
שלב 2 - ווידוא פשטני של היתכנות המערכת CDR0(Circuit Design Review (0

.1

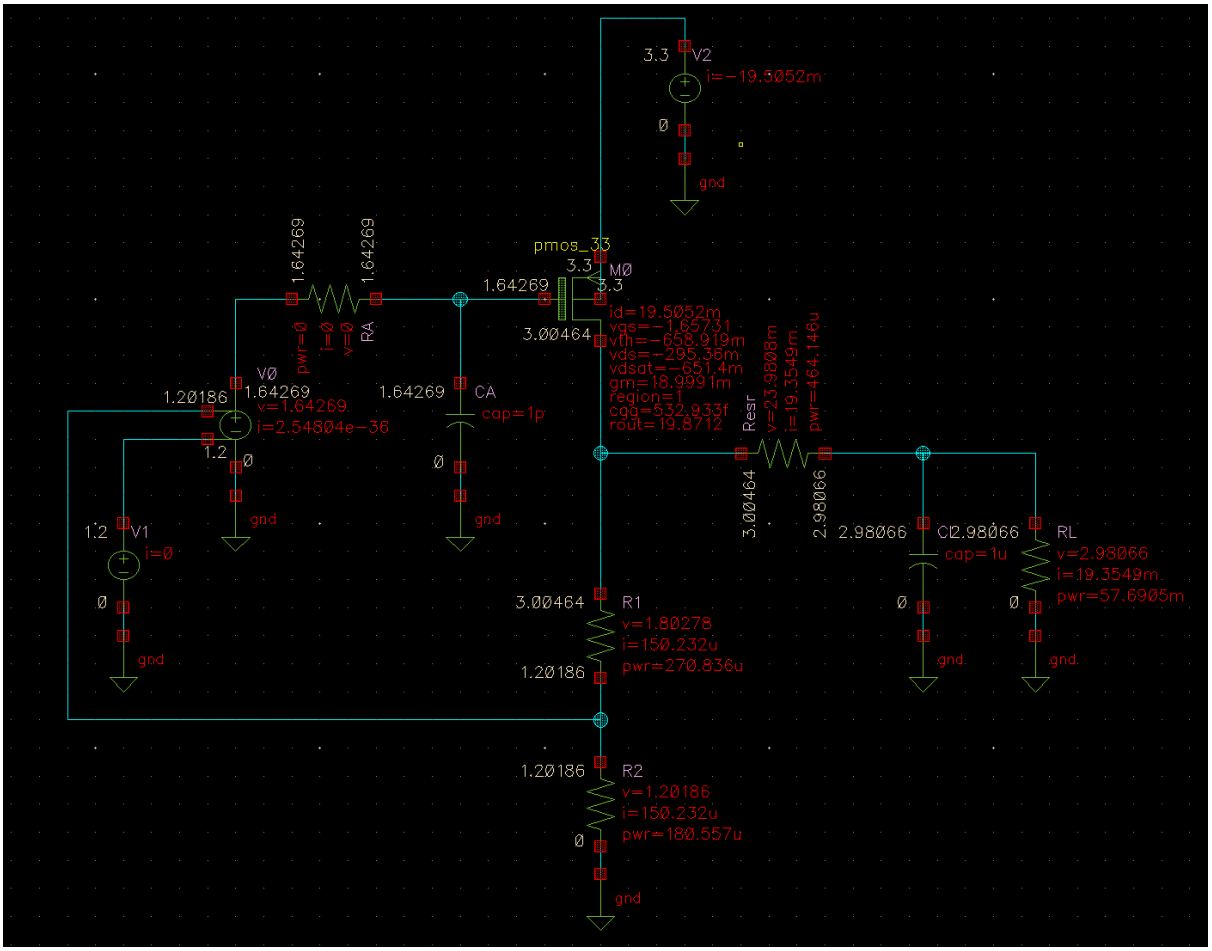
a. נגדיר את Vcvs ע"פ הדרוש:



ונקבל את המעגל הבא:



b. נריץ סימולציית DC ונקבל:

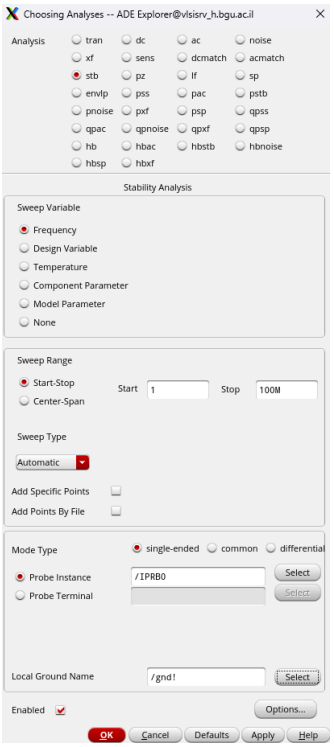


קיבלנו מתח מוצא של 2.98V שזה דיוק של 99.33%,

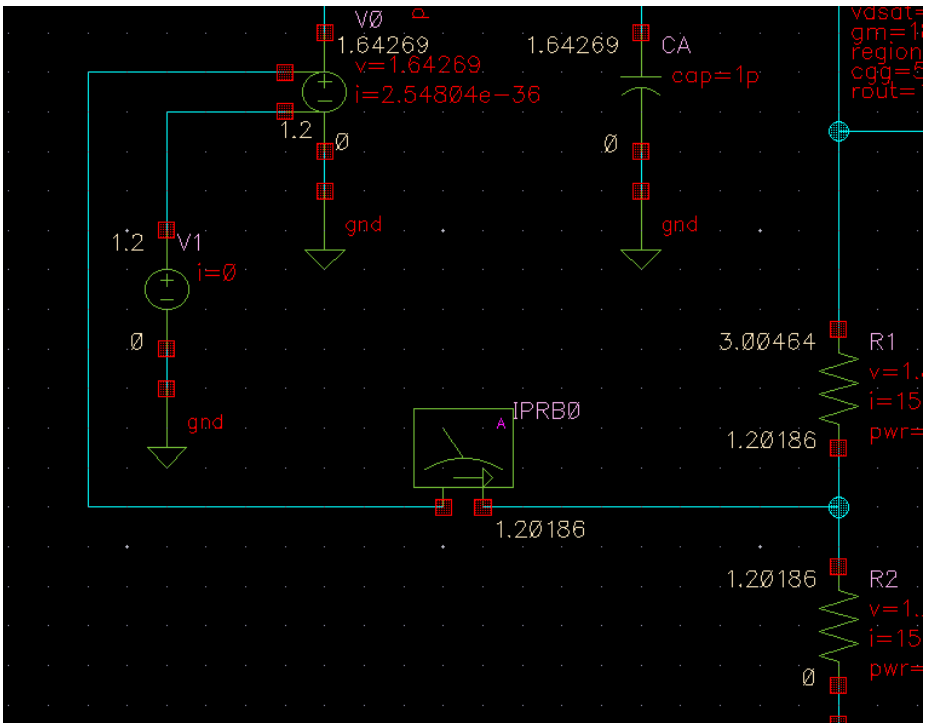
הזרם במוצא הוא 19.3549m ולעומת 19.65m זה דיוק של 98.49%.
נזכור כי נדרשנו ל-98% דיוק לכן עמדנו בדרישות.

c. נשתמש בכל הרכיבים שחישבנו בשלב הקודם או שהיו נתונים בטבלה.
d. סך הרכיבים הפרזיטיים הם בערך 1pF, לכן $C_a = 1p - C_{gg}$ כאשר
$C_{gg} = 532.932f$ לכן
$C_a = 467.068f$
e. נביא רכיב iprobe לביצוע אנאליזת stb.

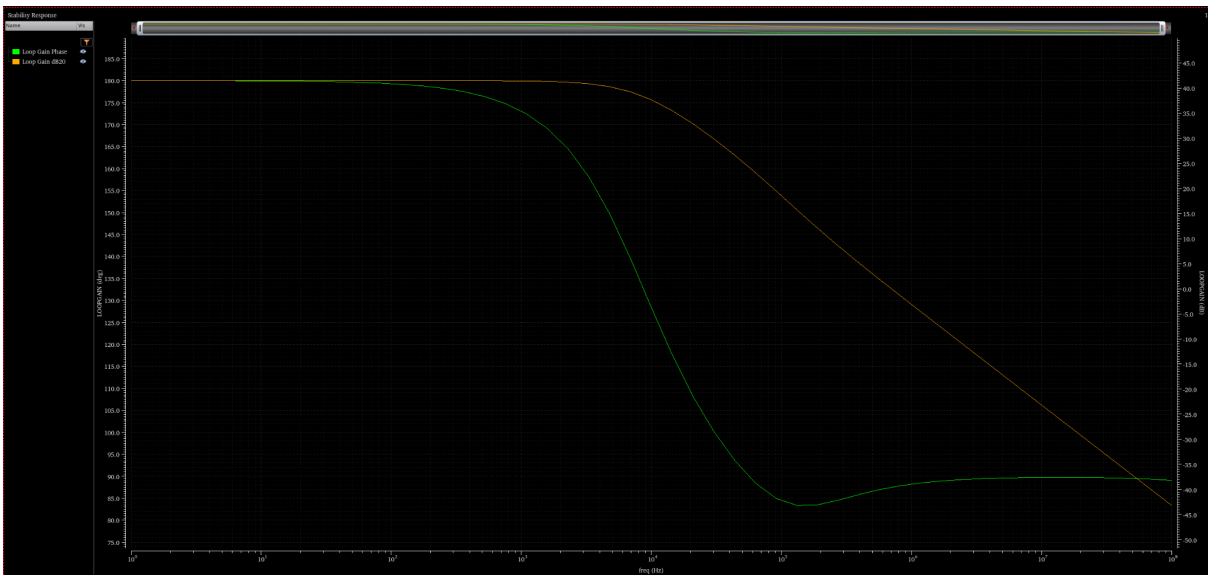
f. הגדרנו אנליזת stb :



g. וחיברנו את הרכיב באופן הבא:

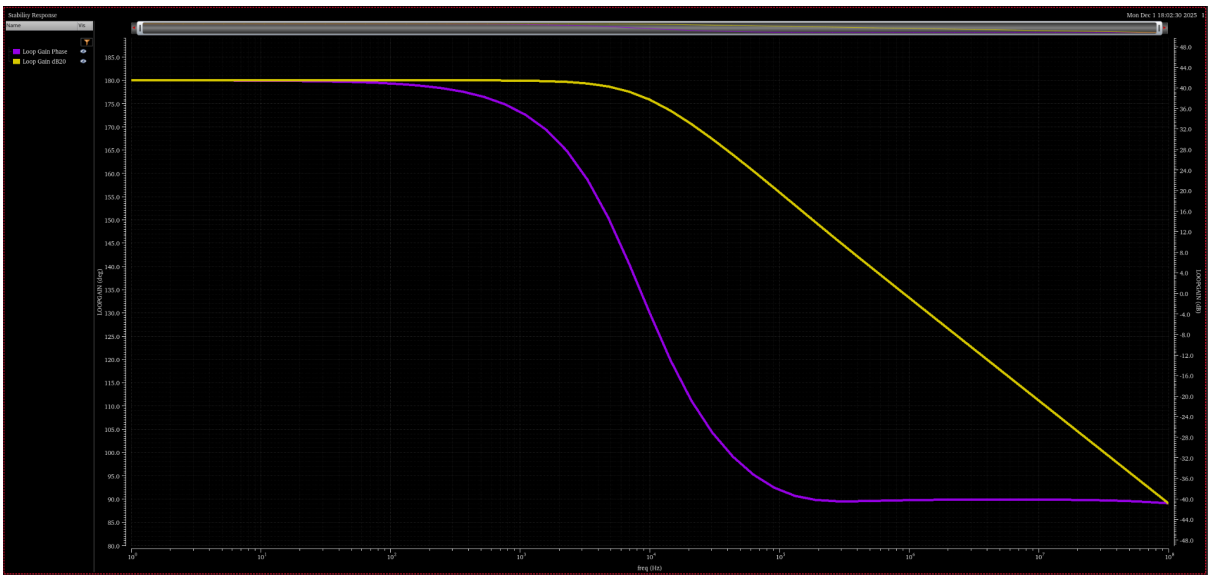


i. קיבלנו ירידה גדולה של הגבר בגלל שנגד המגבר גדול מדי.

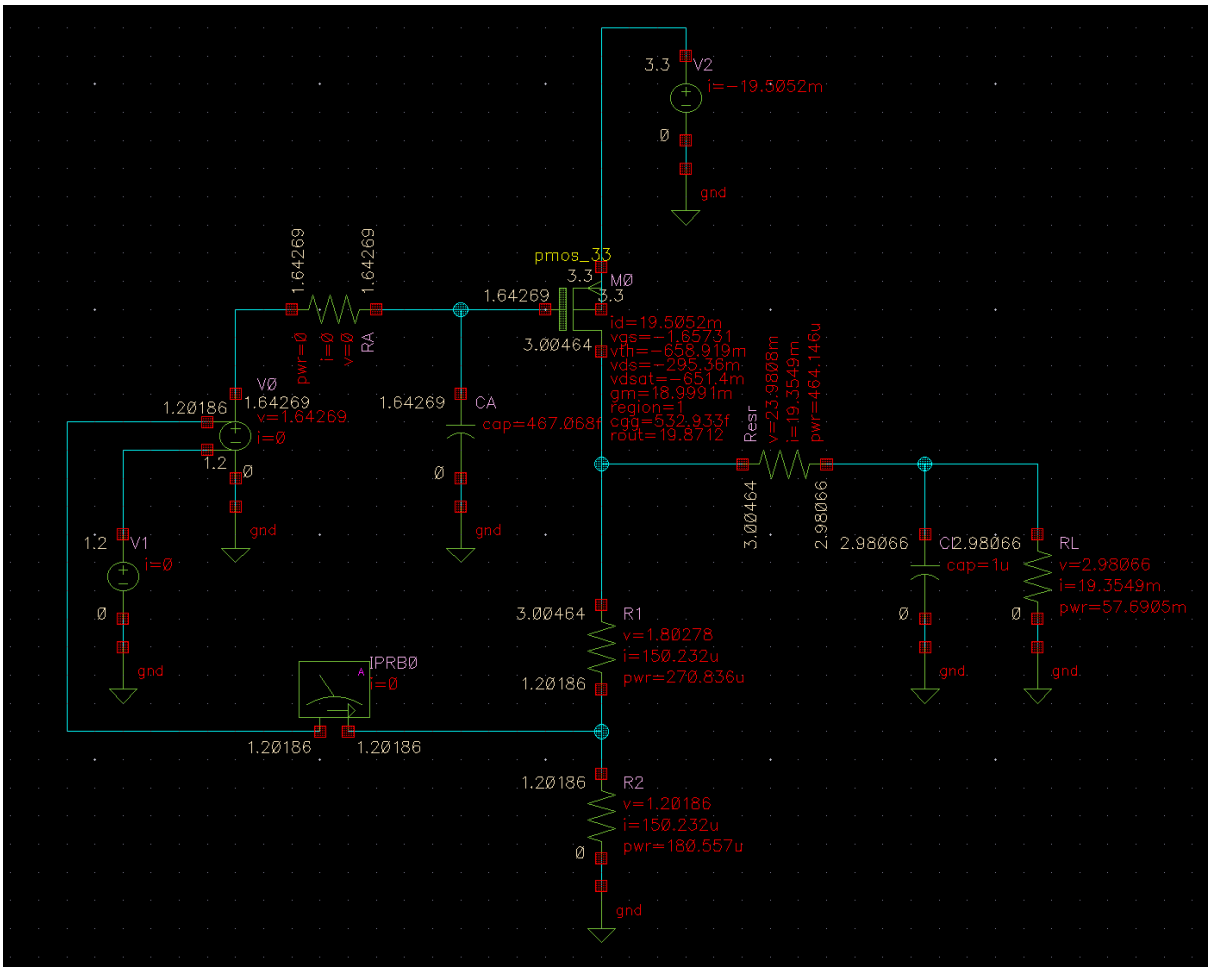


הנגד היה המקסימאלי $1.239M\ \Omega$

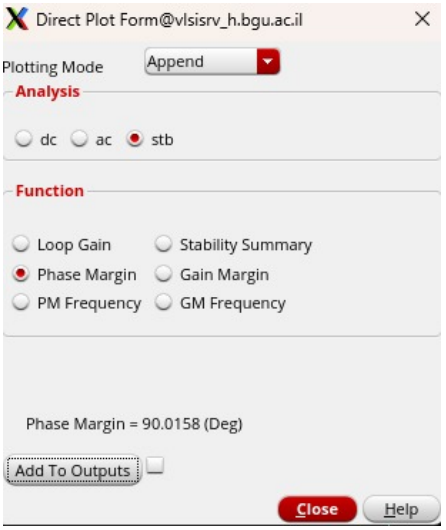
שינינו את ערך הנגד להיות $R_A = 950K\ \Omega$ וקיבלנו גרף מתאים:



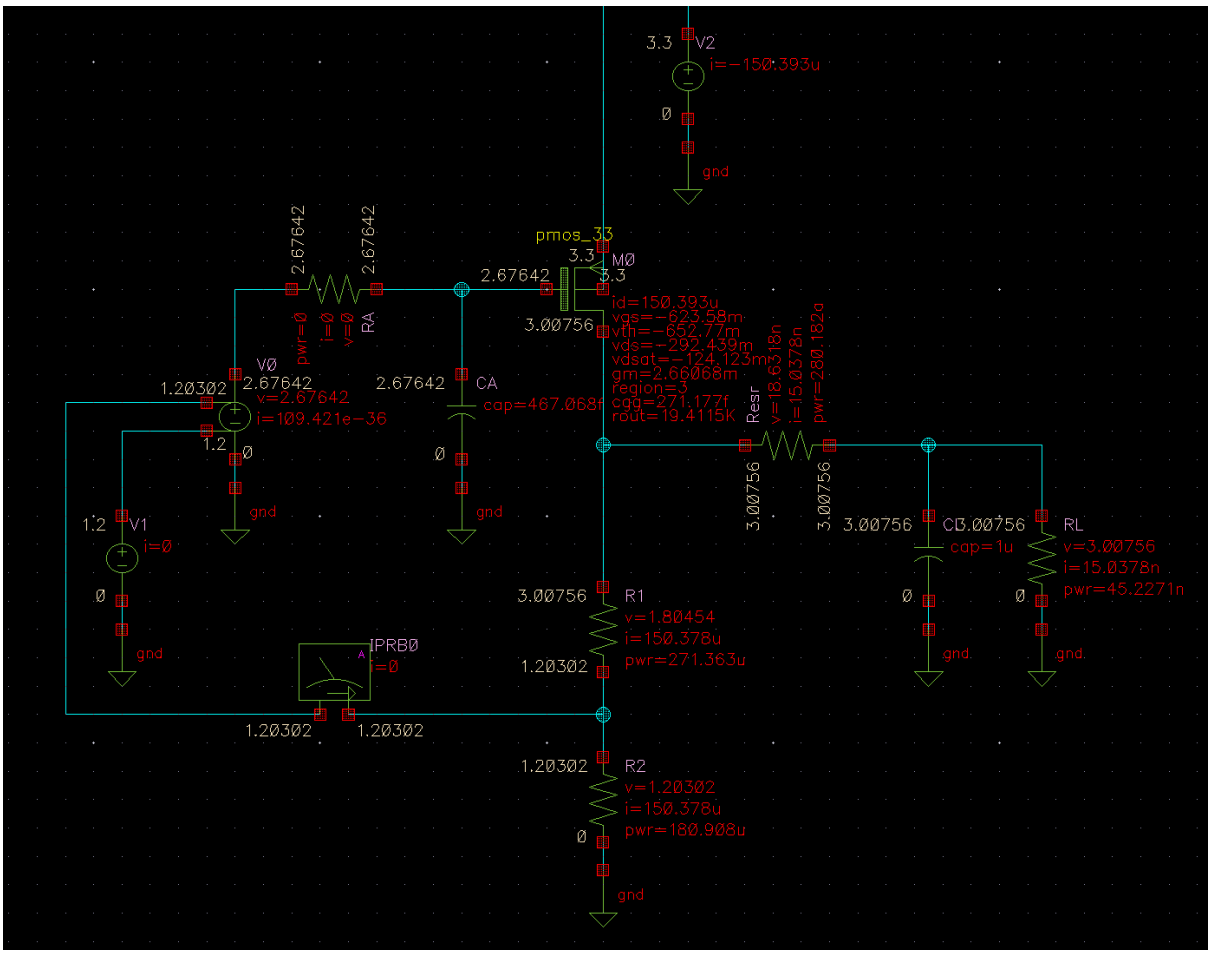
k. נק' עבודה עם עומס:



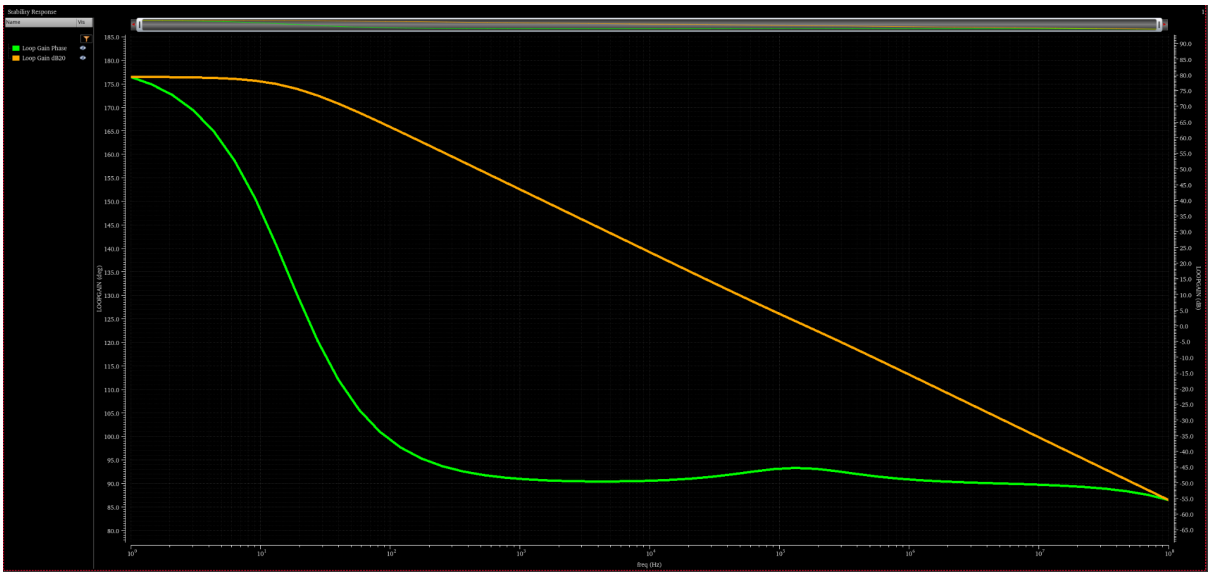
הגבר ופאזה בגרף בעמ' הקודם ושולי ההגבר הוא 90.0158 מעלות.



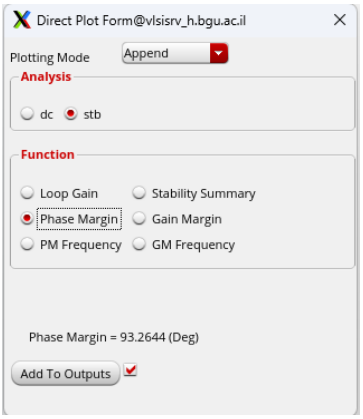
נק' עבודה ללא עומס (הצבנו נגד עומס של 200M):



גרף הגבר ופאזה:

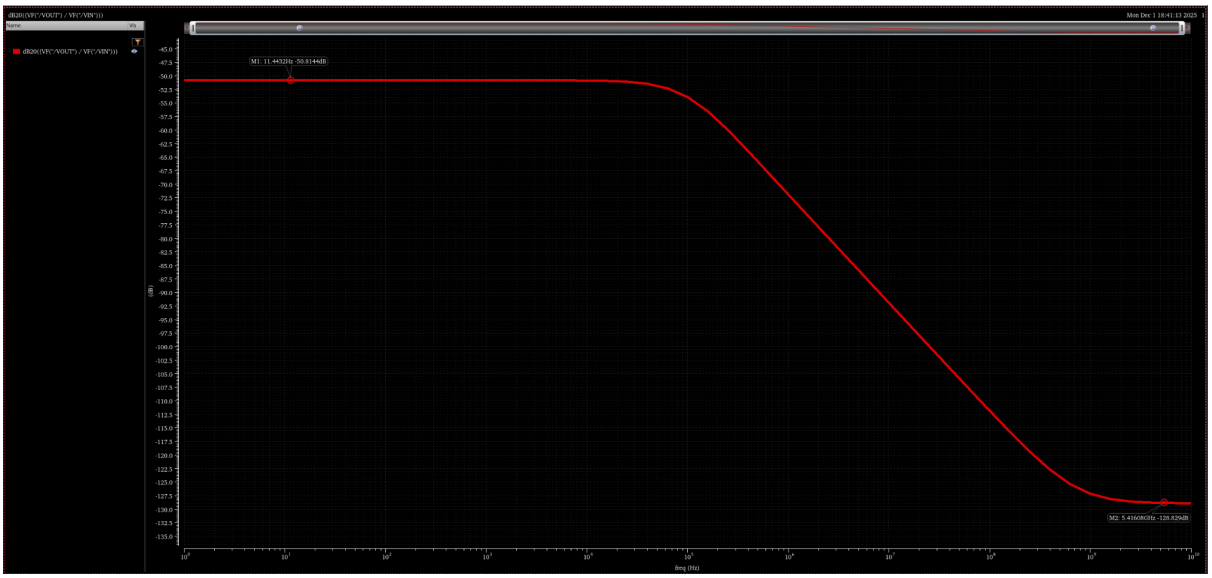


שולי ההגבר הוא 93.2644 מעלות:

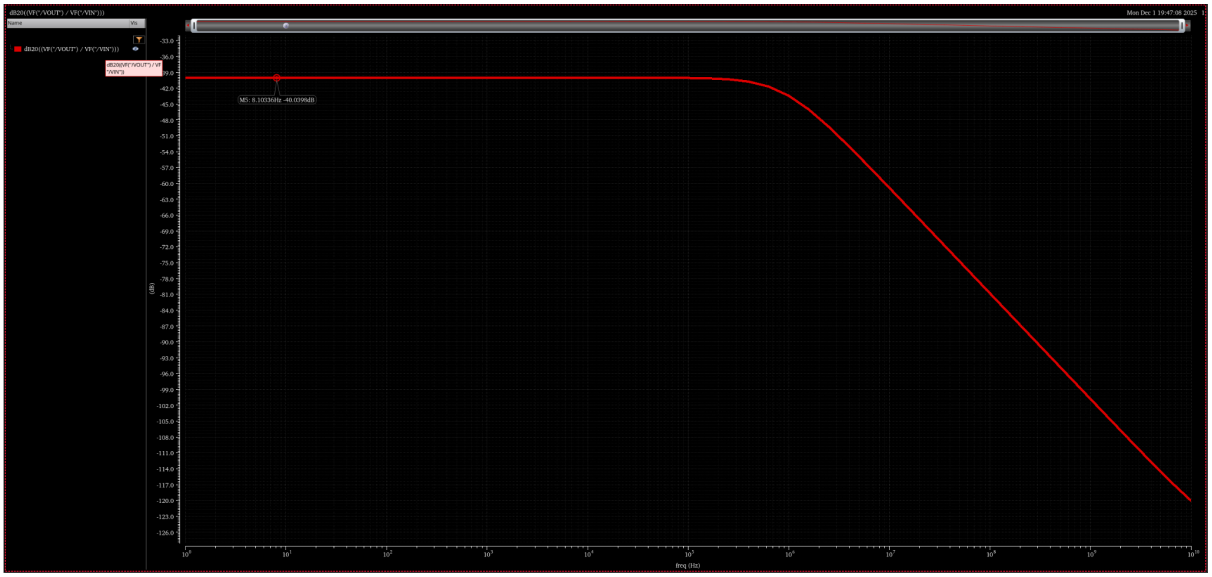


2. אנליזת AC - Line regulation

ללא עומס (200M במוצא) התמסורת שיצאה היא $-50dB$:

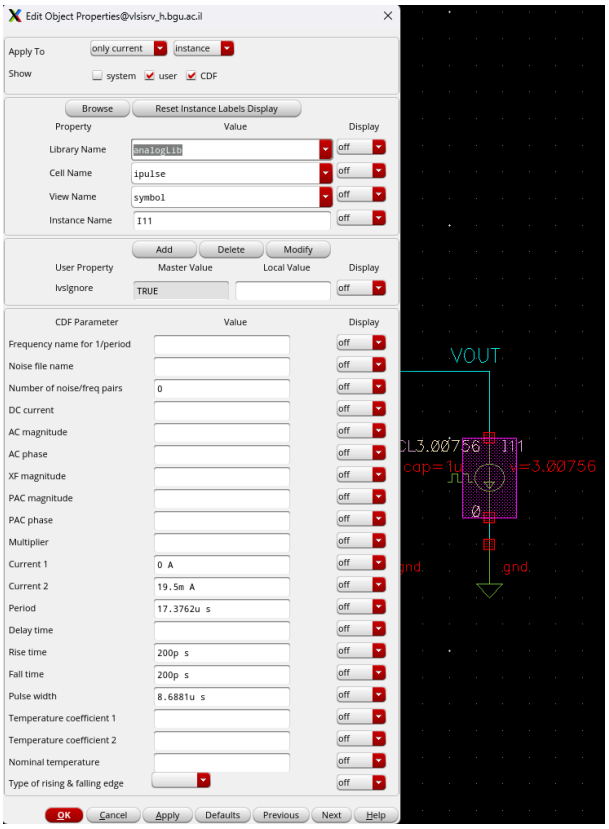


עם עומס מקסימלי של $153\ \Omega$ קיבלנו $-40.0398dB$ וזה עומד בדרישות.



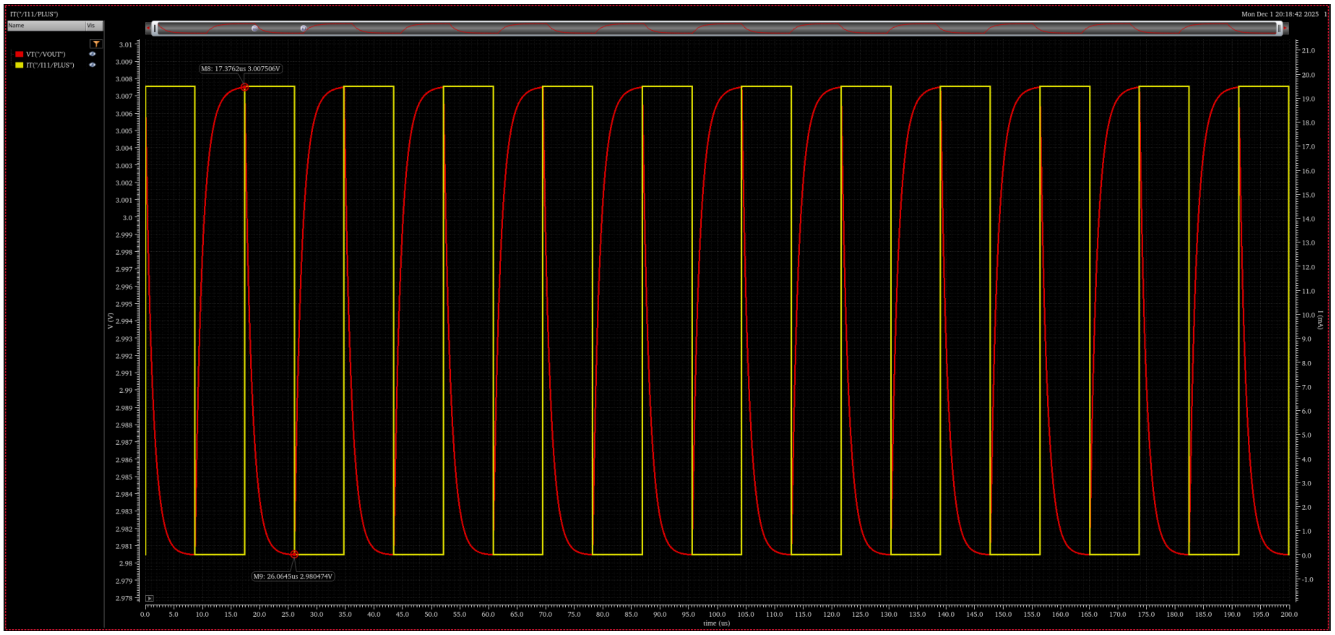
3. אנאליזת Load Regulation - Transient

נחליף את הנגד בIpulse עם ההגדרות ע"פ הדרישה:



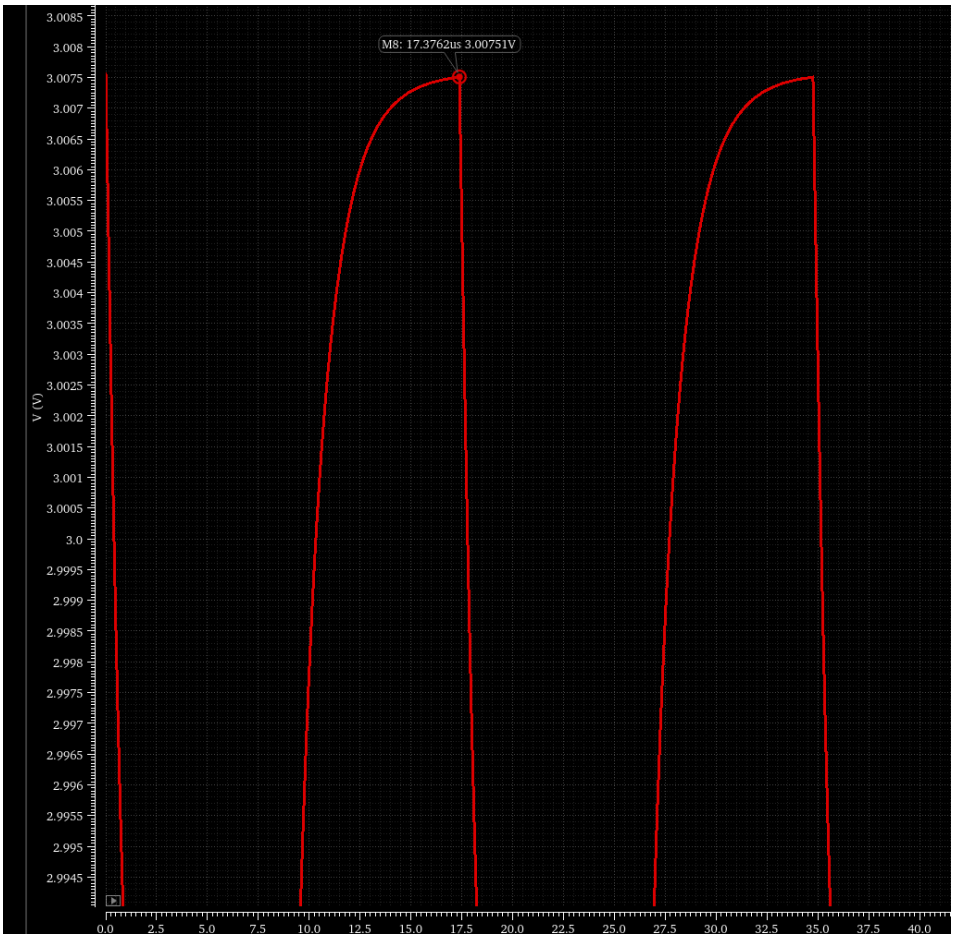
נבצע סימולציית ונבדוק שמתח המוצא לא חורג יותר מ-1%.

בנוסף הוספנו את הזרם של המוצא לגרף וסימנו את מפל המתח המירבי מהנומינאלי שהוא 2.98047V כפי שנתבקשנו בסעיף e.



c. קיבלנו ערך מקסימלי של 3.0075V וערך מינימלי של 2.98047V. מכאן ש- LOR = 0.009 שזה 0.9% וזו סטייה קטנה מ-1%.

f. נמדוד את ה- overshoot ביחס ל- 3V:



המתח המקסימלי הינו 3.00751V לכן ה- overshoot הינו 0.0025%

g. זה מסתדר מכיוון שה- Phase Margin שקיבלנו הוא יותר מ 90 מעלות.

Parameter	Benchmark	CDR0
Input Voltage Vin	3.3V	3.3V
Output Voltage Vout	3V	2.981V
Reference Voltage Vref	1.2V	1.2V
Maximal Load Current I_FL	15mA+5e-4*(last digit of id)	$19.5m$A
Maximal Quiescent Current Iq	0.65mA	0.15mA
Output Capacitance CL	1uF	1uF
Minimal Line Regulation LIR	-40dB	-40.398dB
Minimal Phase Margin PM	60	90.0158
Maximal Load Regulation LOR	0.9%	0.9%
Maximal Response time τ_rA	1us	3.305u

שלב 3 - תיכנון Folded Cascode

V_{DD}

ניקח אורך כפול מהמינימאלי $2L_{min} = 600nm$

b) $I_{sd0} = SR * C_L = 20\mu A$

$I_{ds3,4} = 1.25 I_{sd0} = 25\mu A$

$V_{dsat3,4} = V_{dsat5,6} = \frac{1}{2} V_{out_min} = \frac{1}{2} 0.3 = 0.15\, V$

$\frac{W}{L}_{3,4} = \frac{2I_{ds3,4}}{\mu_n C_{ox} V^2_{dsat4}} = \frac{2*20\mu}{150\mu \cdot 0.15^2} = 14.815$

$\frac{W}{L}_{5,6} = \frac{2I_{ds3,4}}{\mu_n C_{ox} V^2_{dsat6}} = \frac{2*20\mu}{150\mu \cdot 0.15^2} = 14.815$

$V_{N_1} = V_{dsat3} + V_{thn3} = 0.15 + 0.71 = 0.86\, V$

$V_{N_2} = V_{dsat5} + V_{thn5} + V_{dsat5} = 1.01\, V$

$V_{sdsat9} = V_{sdsat10} = \frac{1}{2}(V_{dd} = V_{out_max}) = \frac{1}{2}(3.3 - 3) = 0.15\, V$

$symmetrically\ we\ take\ V_{sdsat7} = 0.15V$

$I_{sd9} = I_{sd7} = I_{ds5} = I_{ds3} \rightarrow \frac{W}{L}_{7,9} = \frac{2I_{sd7,9}}{\mu C_{oxp} V^2_{sdsat7,9}} = \frac{2 \cdot 25\mu}{40\mu \cdot 0.15^2} = 55.55556$

$V_{P2} = V_{dd} - (|V_{thp9}| + V_{sdsat9} + V_{sdsat7}) = 3.3 - 0.71 - 2 \cdot 0.15 = 2.29\, V$

ניקח בהתחלה GBW מינימאלי של $5\ MHz$

$GBW = 5\ MHz$

$g_{m1} = 2\pi C_L GBW = 2\pi \cdot 1p \cdot 5M = 31.4159\ \mu S$

$\frac{W}{L}_{1,2} = \frac{g^2_{m1}}{\mu_p C_{oxp} I_{sd0}} = \frac{31.4159^2 \mu^2}{40\mu \cdot 20\mu} = 1.234$

$V_{sdsat0} = V_{dd} - (ICMR_+ + |V_{thp1}| + \sqrt{\frac{I_{sd0}}{\mu_p C_{oxp} \frac{W}{L}_1}}) =$

$= 3.3 - 1.8 - 0.71 - \sqrt{\frac{20\mu}{40\mu \cdot 1.234}} = 0.15346$

$V_{P1} = ICMR_+ + |V_{thp1}| + \sqrt{\frac{I_{sd0}}{\mu_p C_{oxp} \frac{W}{L}_1}} - |V_{thp0}| =$

$$= 1.8 + 0.71 + \sqrt{\frac{20\mu}{40\mu \cdot 1.234}} - 0.71 = 2.4366$$

$$\frac{W}{L}_0 = \frac{2I_{SD0}}{\mu_p C_{oxp} V^2_{sdsat0}} = \frac{40\mu}{40\mu \cdot 0.15346^2} = 42.463$$

נוודא את אי השוויון: $V_{dsat3} < ICMR_- + |V_{thp1}|$

$$0.15 < 0.71$$

$$r_{ds1} = \frac{V_{Ap}}{0.5I_{sd0}} = \frac{10}{0.5 \cdot 20\mu} = 1\ M\Omega$$

$$r_{ds3} = \frac{V_{Ap}}{1.25I_{sd0}} = \frac{10}{1.25 \cdot 20\mu} = 400\ K\Omega$$

$$g_{m5} = \sqrt{2 \cdot 0.75 \cdot \mu_n C_{oxn} \frac{W}{L}_5 I_{sd0}} = \sqrt{2 \cdot 0.75 \cdot 150\mu \cdot 14.815 \cdot 20\mu} =$$

$$= 258.2\ \mu S$$

$$r_{ds5} = \frac{V_{An}}{0.75I_{sd0}} = \frac{10}{0.75 \cdot 20\mu} = 666.667\ K\Omega$$

$$r_{ds7} = r_{ds9} = \frac{V_{Ap}}{0.5I_{sd0}} = \frac{10}{0.75 \cdot 20\mu} = 666.667\ K\Omega$$

$$g_{m7} = \sqrt{2 \cdot 0.75 \cdot \mu_p C_{oxp} \frac{W}{L}_7 I_{sd0}} = \sqrt{1.5 \cdot 40\mu \cdot 55\frac{5}{9} \cdot 20\mu} = 258.2\ \mu S$$

$$R_{outN} = g_{m5} r_{ds5} (r_{ds3} || r_{ds1}) = 258.2\mu \cdot 666.667K \left(\frac{1}{\frac{1}{400K} + \frac{1}{1M}}\right) =$$

$$= 258.2\mu \cdot 666.667K \cdot 285.7143K = 49.181\ M\Omega$$

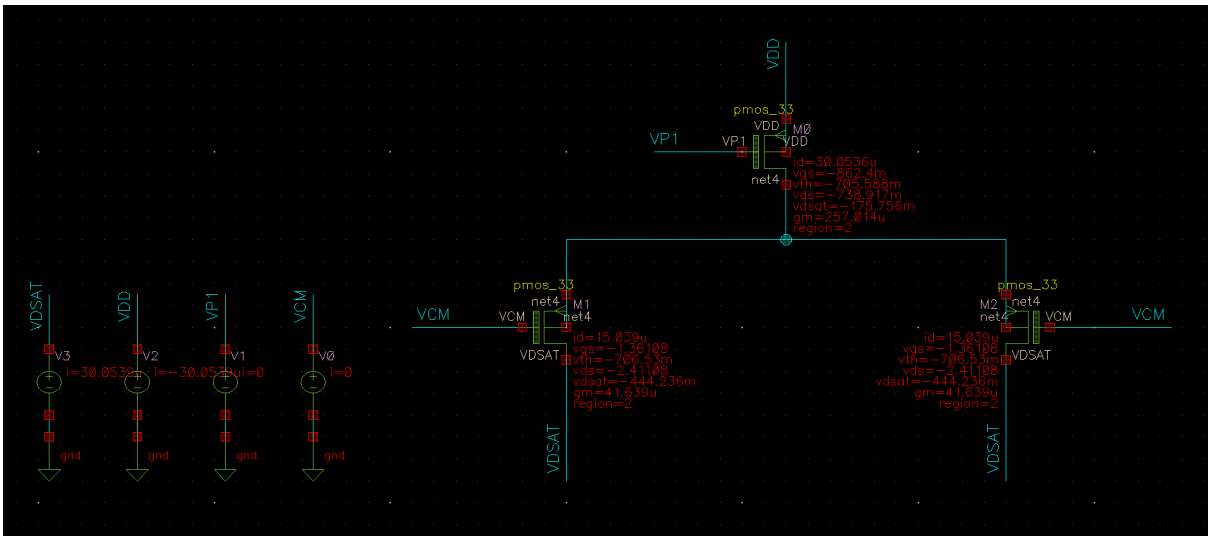
$$R_{outP} = g_{m7} r_{ds7} r_{ds9} = 258.2\mu \cdot (666.667K)^2 = 114.755\ M\Omega$$

נחשב את ההגבר הצפוי:

$$A_V = g_{m1} \cdot (R_{outN} || R_{outP}) = 31.4159\mu \cdot \left(\frac{1}{\frac{1}{49.181M} + \frac{1}{114.755M}}\right) = 1081.534$$

$$P_{diss} = 2.5 V_{DD} I_{sd0} = 2.5 \cdot 3.3 \cdot 20\mu = 165\mu\ W$$

שלב - 4 מימוש Cascode Folded



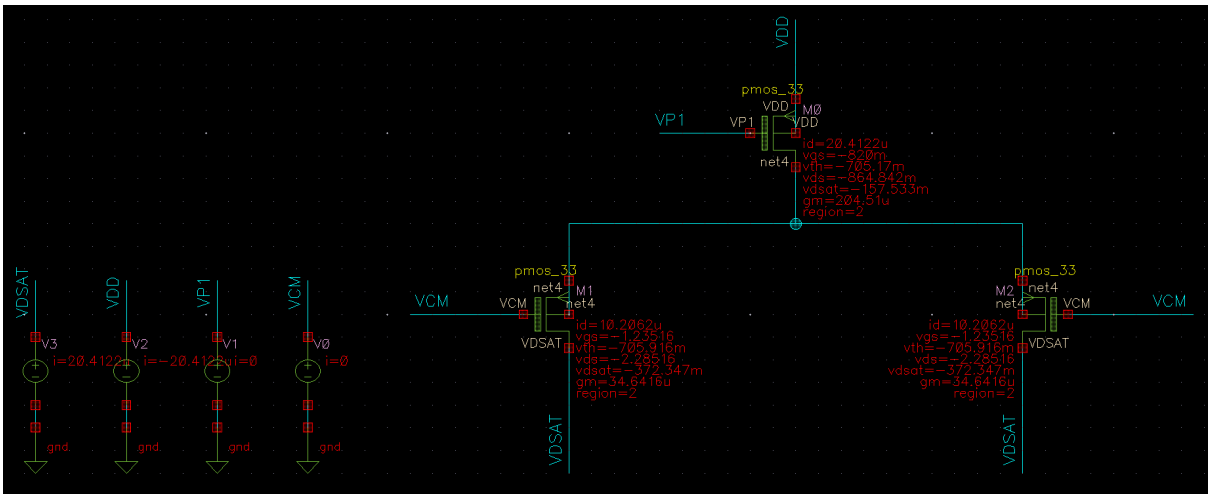
נקבע את גדלי הטרנזיסטורים: L=0.6um, W=0.6um.

m1 = 44, m2 = 2, m3 = 2

ובנוסף Vdsat = 0.15V.

1. נקבע Vcm=1.2V
2. נשנה את Vp1 כדי לקבל את I0 הרצוי השווה ל- 20uA.

נתחיל מהערך התיאורטי שהוא 2.4376V. בהתחלה קיבלנו 30uA לכן נגדיל את Vp1. הגדלנו עד Vp1 = 2.48V וקיבלנו זרם השווה ל- 20.412uA

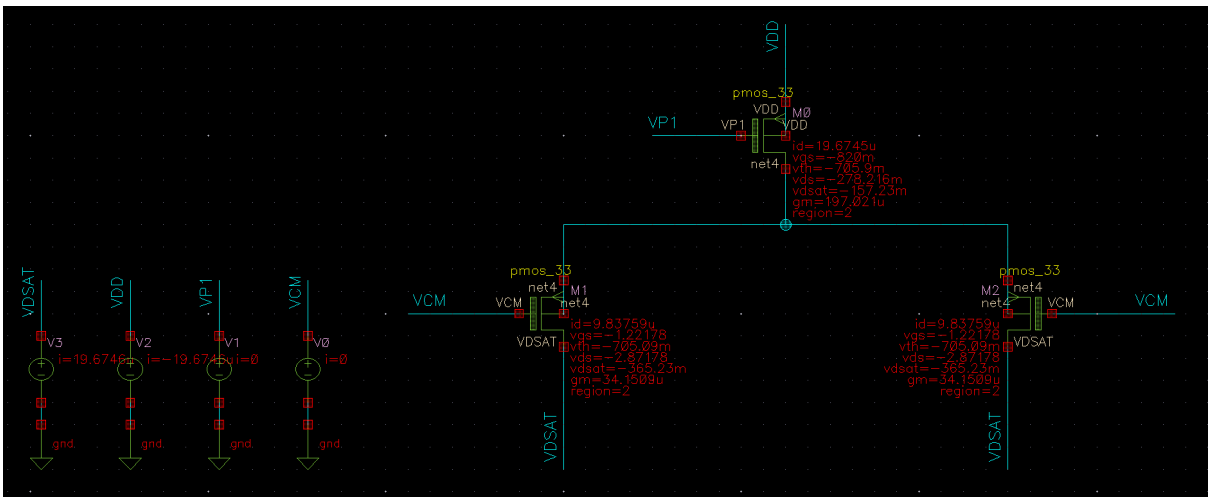


3. ה- gm1 שקיבלנו הוא 34.641u ונאמר לנו שהוא מספיק קרוב לרצוי שהוא 31.4u.

נבדוק את התנאי:

$$\frac{g_{m5_theoretical}}{C_{gg1}} \geq 4 \cdot 2\pi \cdot GBW_{Amplifier} \rightarrow \frac{258.2\mu}{2.482f} = 104.03G \geq 8\pi \cdot 5M = 125.66M$$

4. נגדיר + ICMR ונבדוק שהטרנזיסטורים עדיין ברוויה

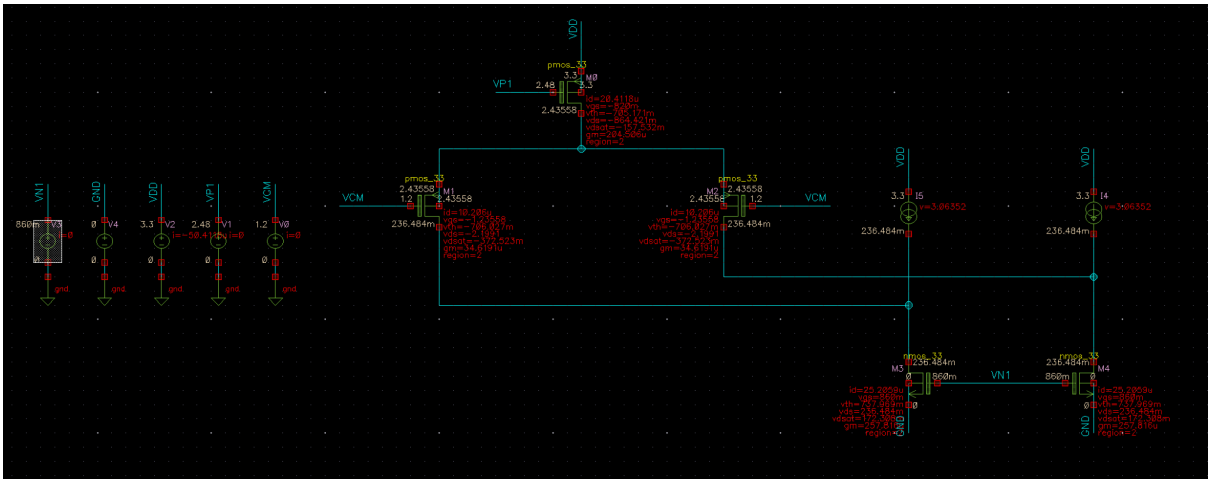


והם אכן ברוויה.

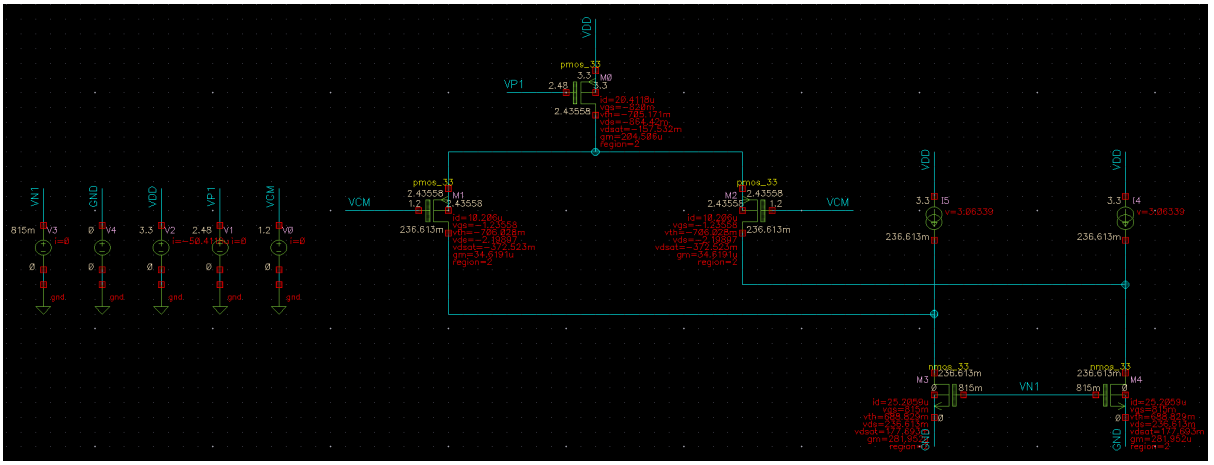
5. נגדיר מקורות זרם של 15uA.

נחבר את הטרנזיסטורים כך ש W = L = 0.35um עם m = 14.

נריץ סימולציית DC ונקבל:



6. הגדרנו בהתחלה VN1 = 0.86V אך קיבלנו Vds = 236.484mV בעוד שרצינו Vdssat + 50mV = 200mV לפחות ולכן זה עומד בדרישות.

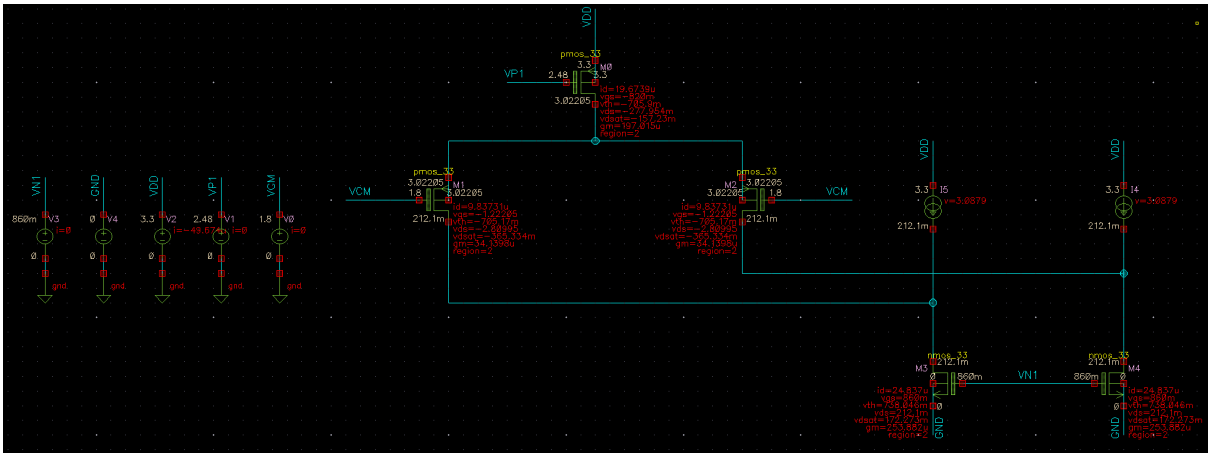


נבדוק את אי השוויון $\frac{g_{m7}}{2\pi(C_{gg1}+C_{gg3})} > 4 \cdot 2\pi \cdot GBW_{Amplifier}$ כאשר

$$\frac{258.2\mu}{2\pi(2.5227f+3.5984f)} = 6.7135G > 8\pi \cdot 5M = 125.66M$$

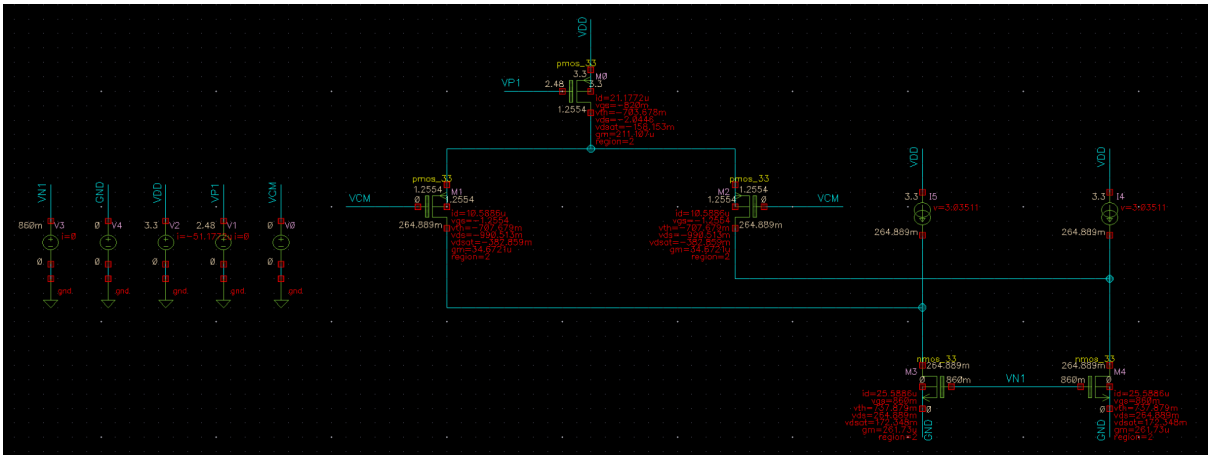
7. נבחין כי עבור VCM = 1.2V כולם ברוויה.

כעת נבדוק ב- + ICMR:



גם כאן כולם ברוויה.

כעת נבדוק ב- - ICMR:

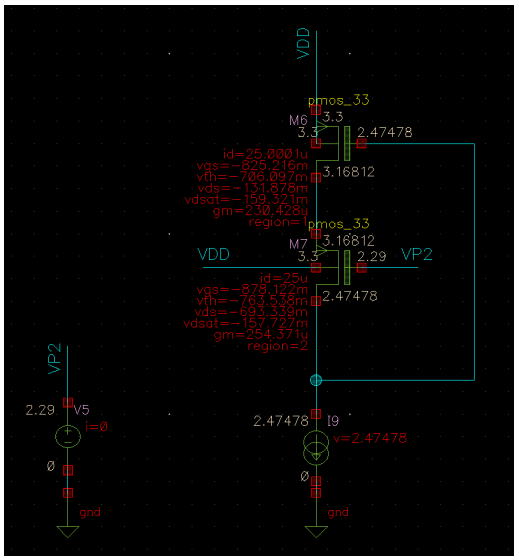


וקיבלנו שכולם ברוויה.

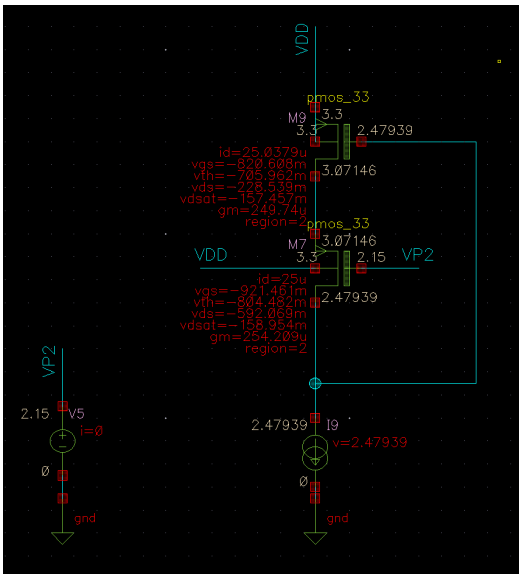
8. הגדרנו את מקור הזרם I3 כך שיהיה 1.25I0 כלומר I3=25uA

כערך התחלתי נגדיר את VP2=2.29V ונרצה שיצא $V_{ds9} \leq V_{dsat9} - 50mV$

עבור VP2 = 2.29V לא עמדנו בדרישה לכן נקטין את המתח.

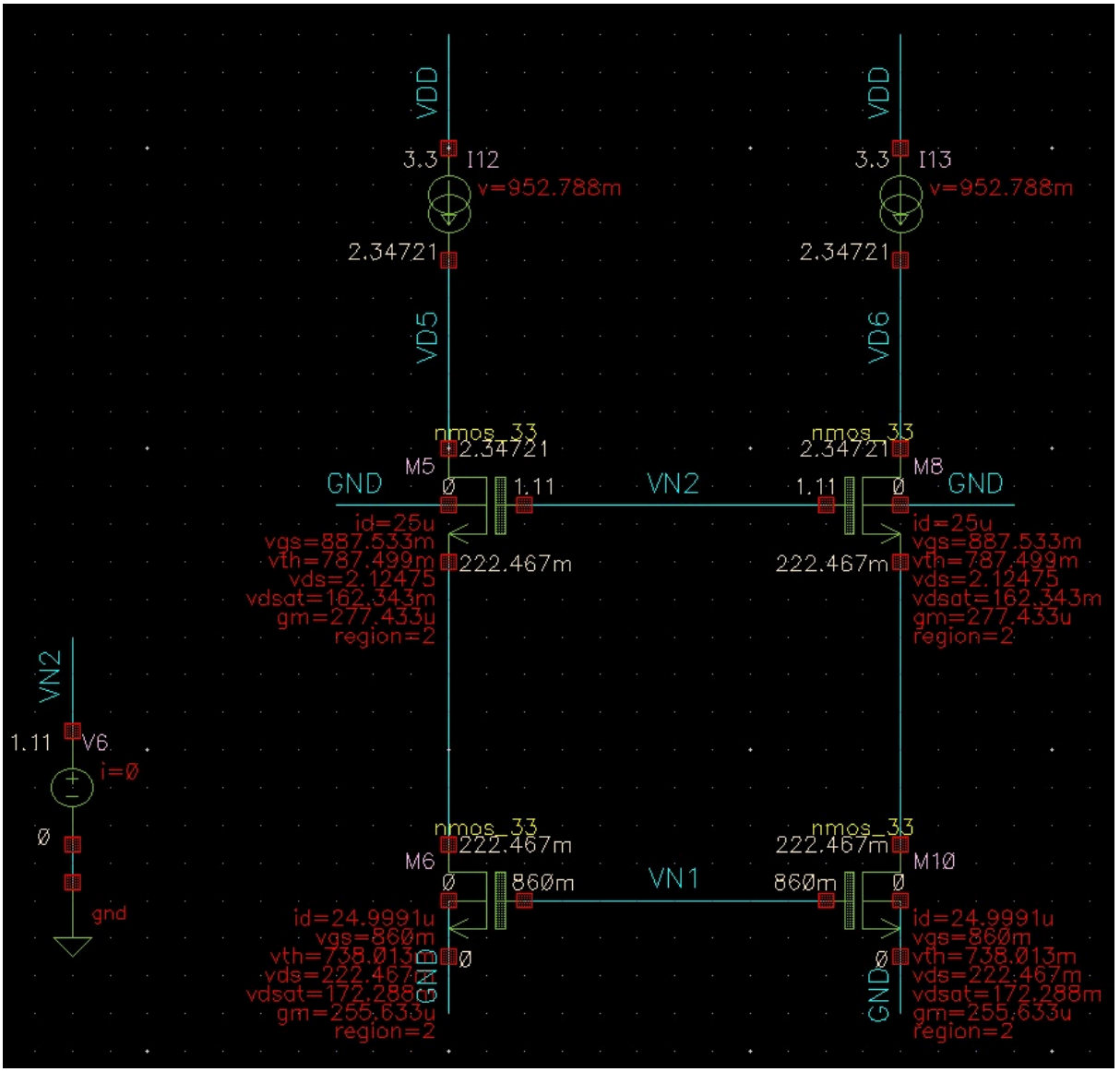


הורדנו את המתח VP2 וקיבלנו שבסביבות 2.15V מתקיים אי השוויון

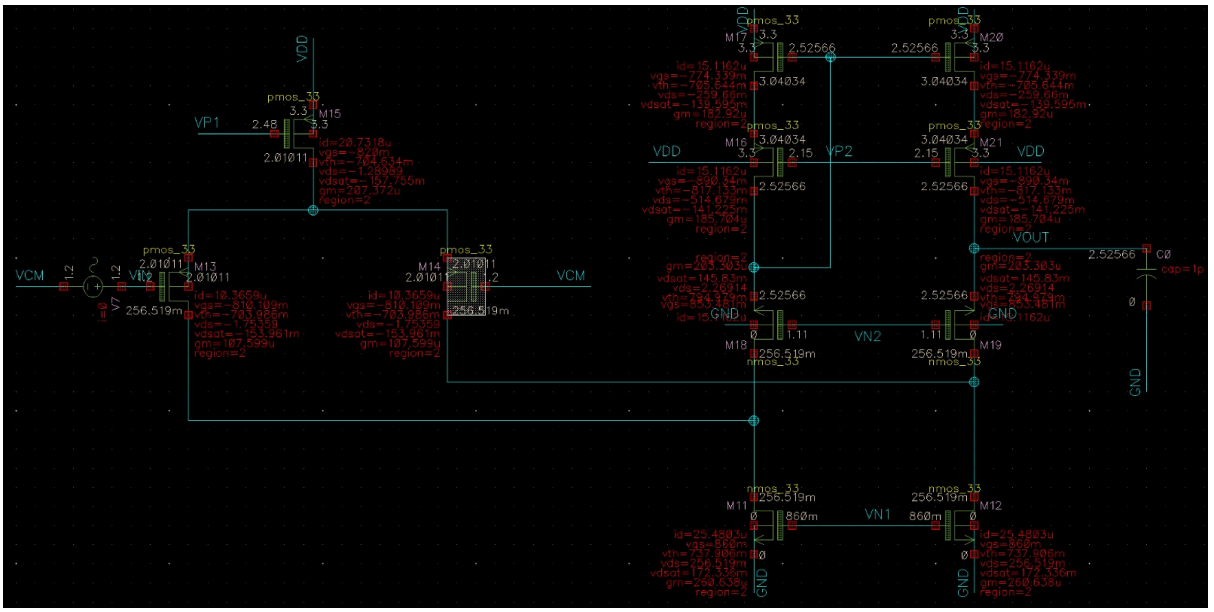


קיבלנו גם ש M7 נמצא ברוויה.

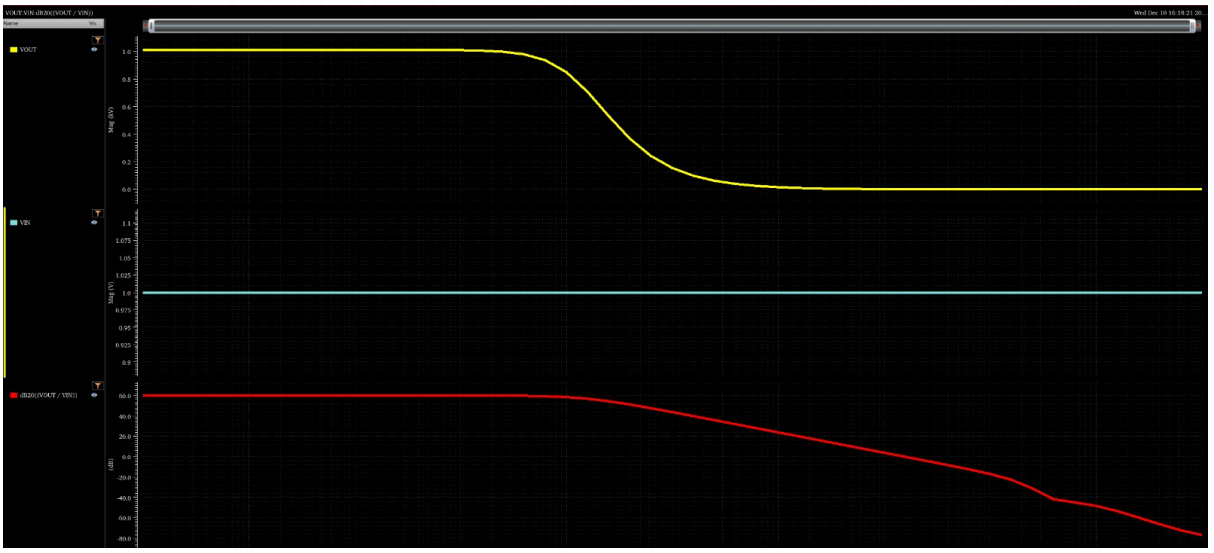
נתאים את $v_{ds3,4} \geq v_{dsat3,4} + 50m$ ונדאג ש $V_{D5,6} > 2\ V$ וקרובים ל Vd7.



נחבר את המעגל הכללי ונכניס אות AC.



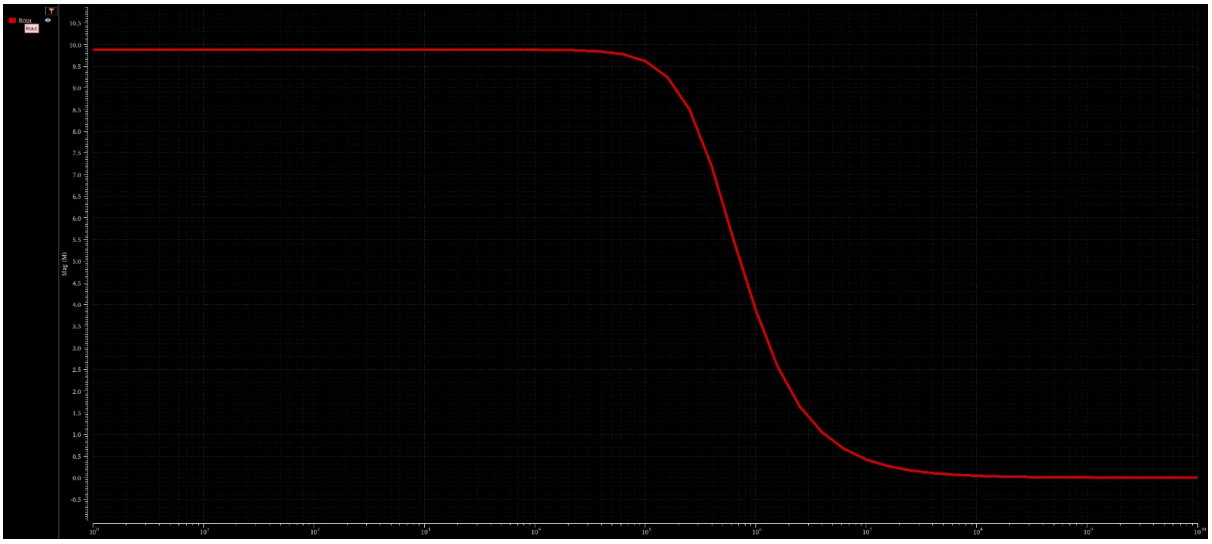
נעלה את m1,2 ל multiplier של 24 כדי להגיע להגבר הקרוב לתיאורטי של 1000, כלומר 60dB.



נכניס את המשתנה k ל multipliers של כולם.

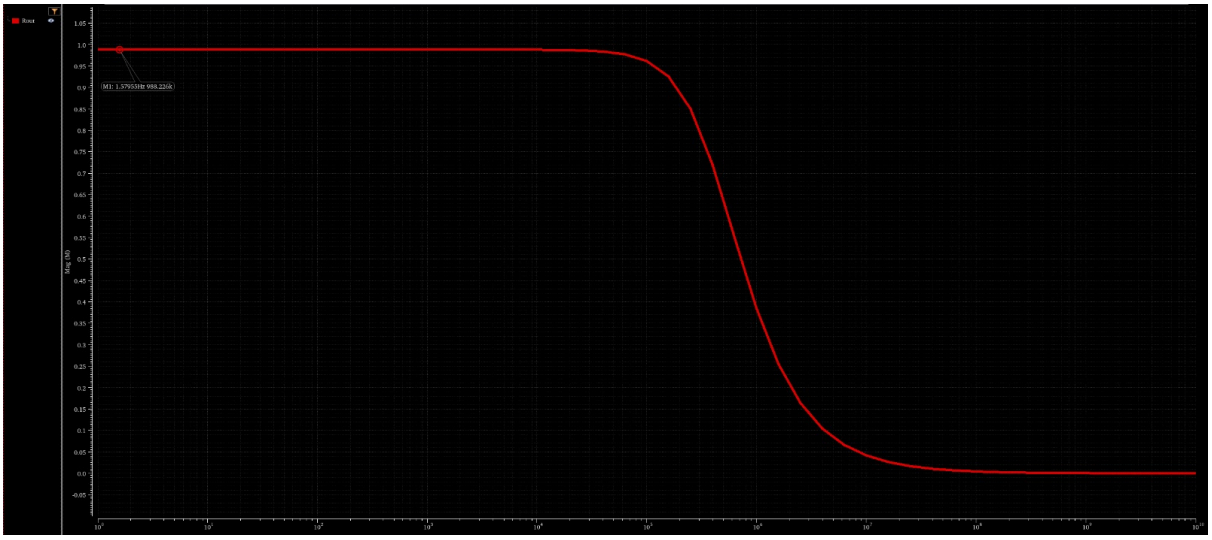
ניצור העתק של המעגל כמעגל הבודק את Rout.

נציג את $R_{out} = \frac{V_{test}}{I_{test}}$. (קצת פחות מ 10M)



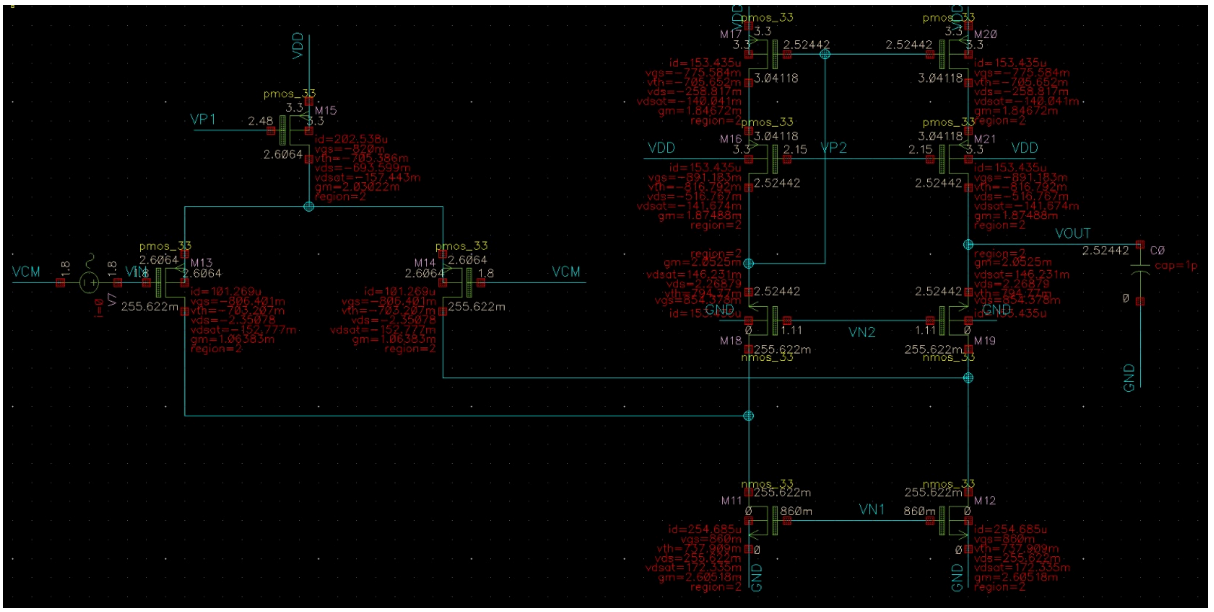
נעלה את K עד שנגיע ל 90% מ R_a שיצא לנו (950K).

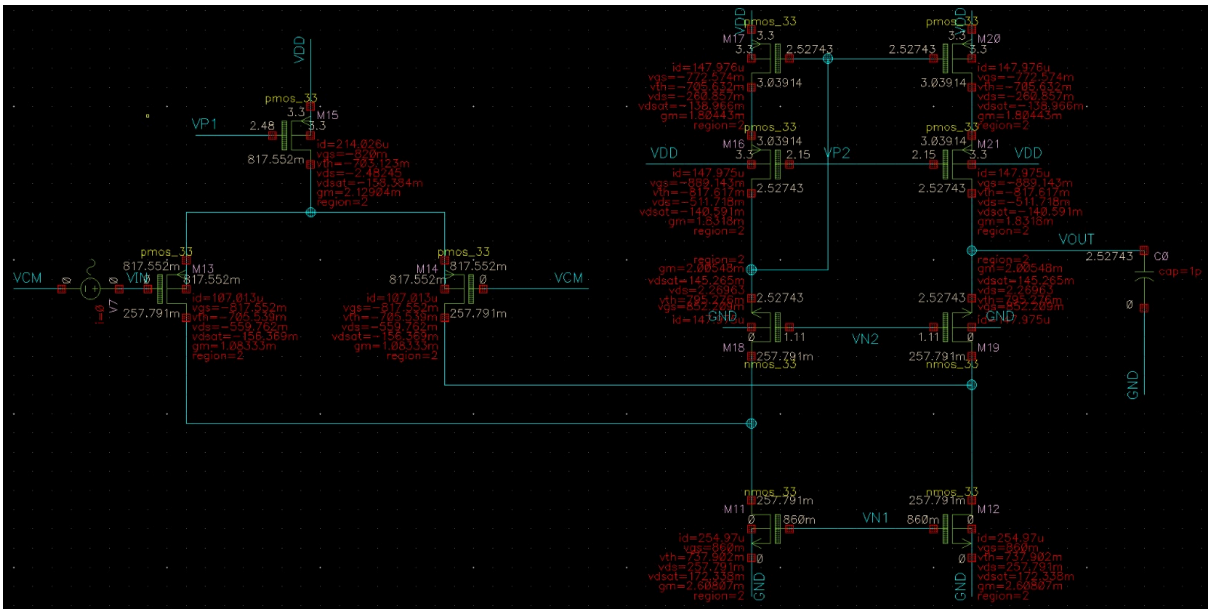
עבור k=10 נקבל את הערך $R_{out} = 988.226K\ \Omega$.



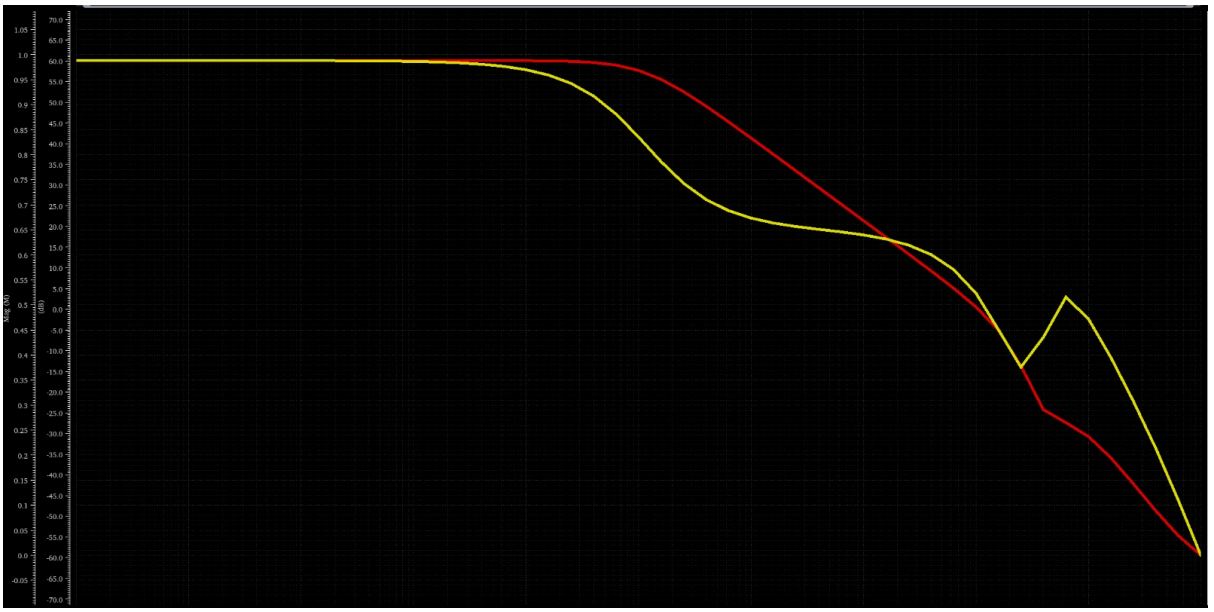
ההגבר עדיין בסדר, עם ערך של 60.0855dB.

נבדוק $ICMR$ $+-$:


VDD
VP1
VP2
VN1
VN2
VCM
VOUT
GND
M11
M12
M13
M14
M15
M16
M17
M18
M19
M20
M21
C0
cap=1p


VDD
VP1
VP2
VN1
VN2
VCM
VOUT
GND
M11
M12
M13
M14
M15
M16
M17
M18
M19
M20
M21
C0
cap=1p

הנה הגרפים של ההגבר והפאזה



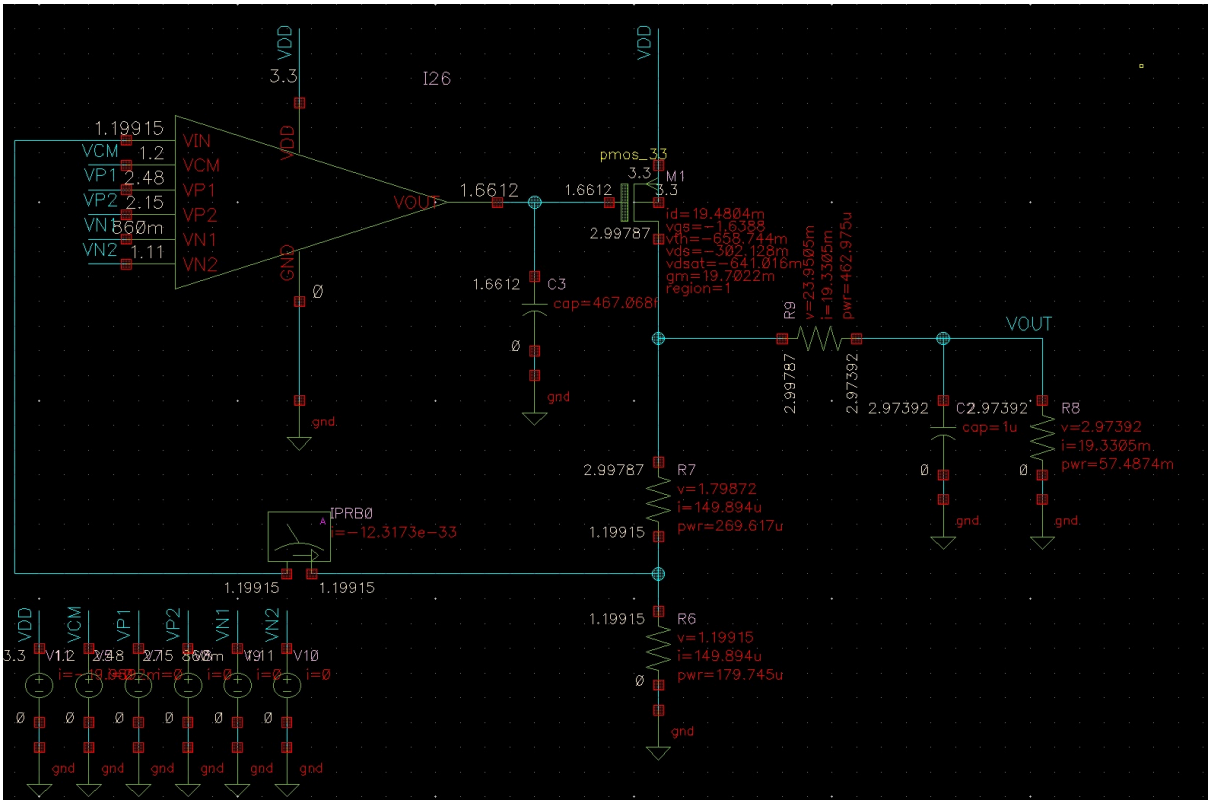
שלב 5- שימוש Folded Cascode והרכבת מערכת LDO הסופית CDR1

a. ניצור סימבול ל- Folded Cascode:

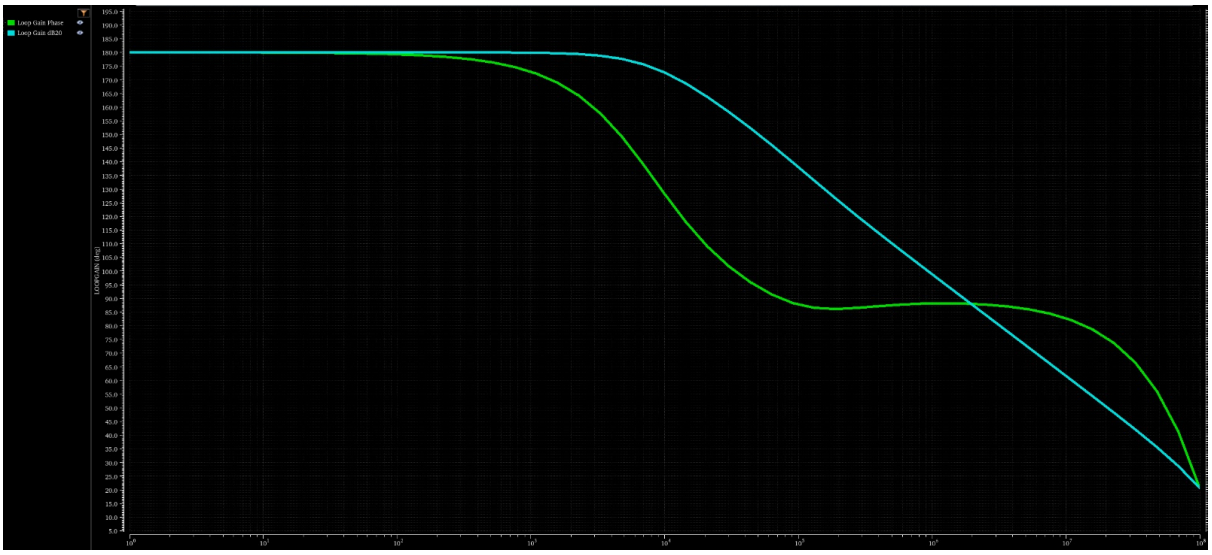
b. נחבר אותו במקום VCVC:

כעת נבצע את בדיקות: DC, Stability, LOR.

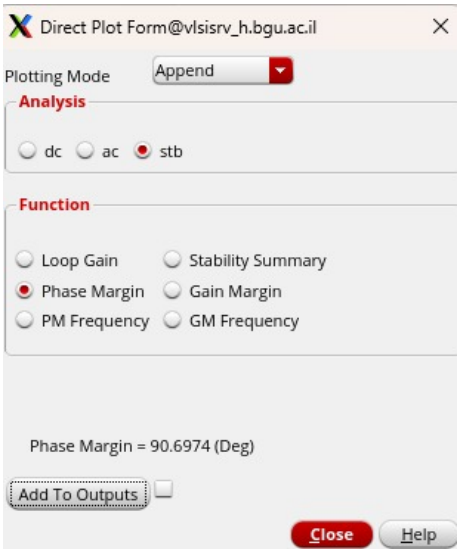
סימולציית DC:



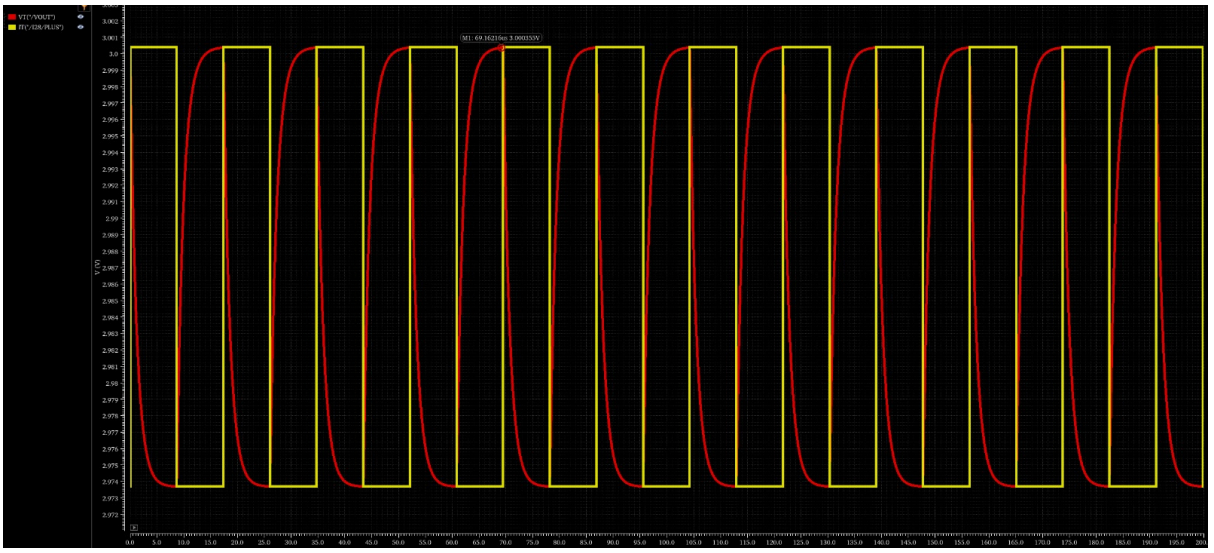
בדיקת Stability:



בדקנו גם את ה-Phase Margin וקיבלנו 90.6974 מעלות:



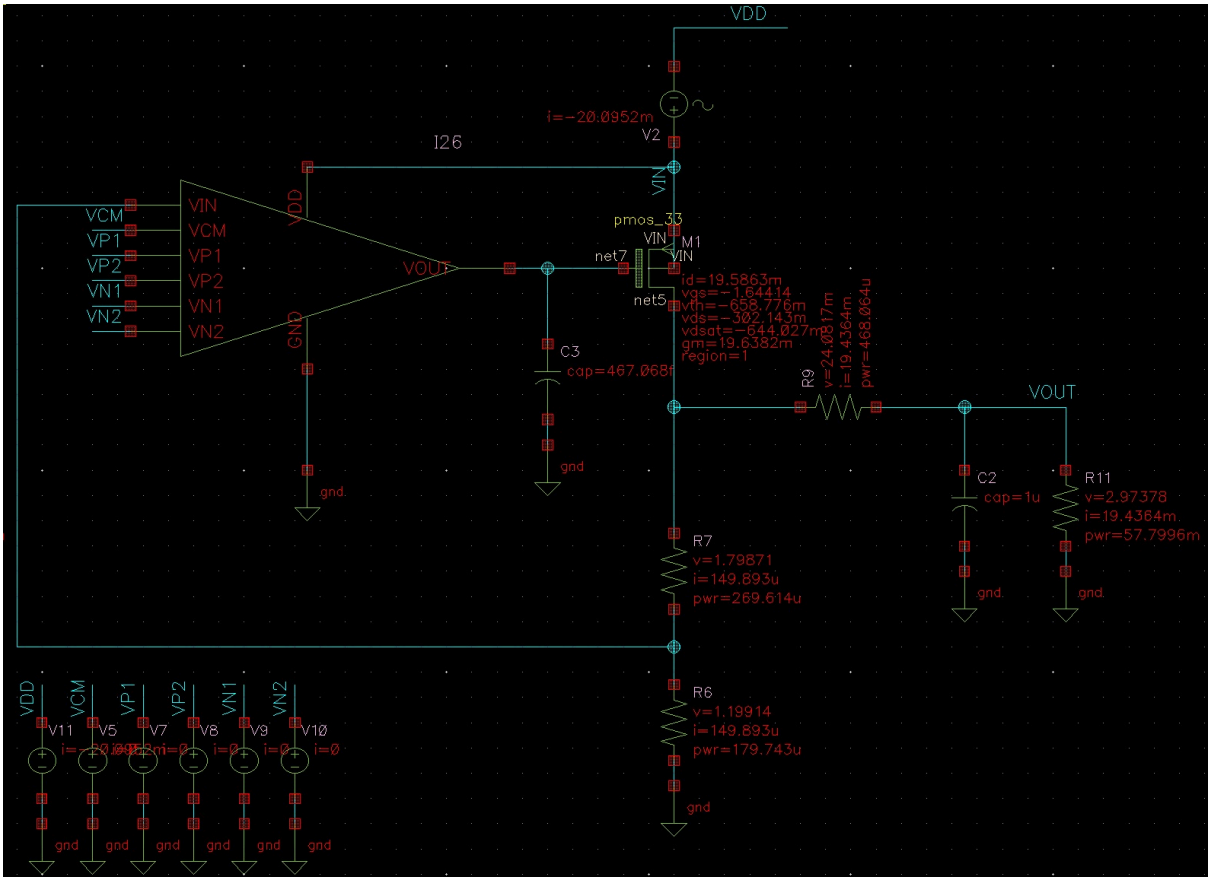
בדיקת LOR:



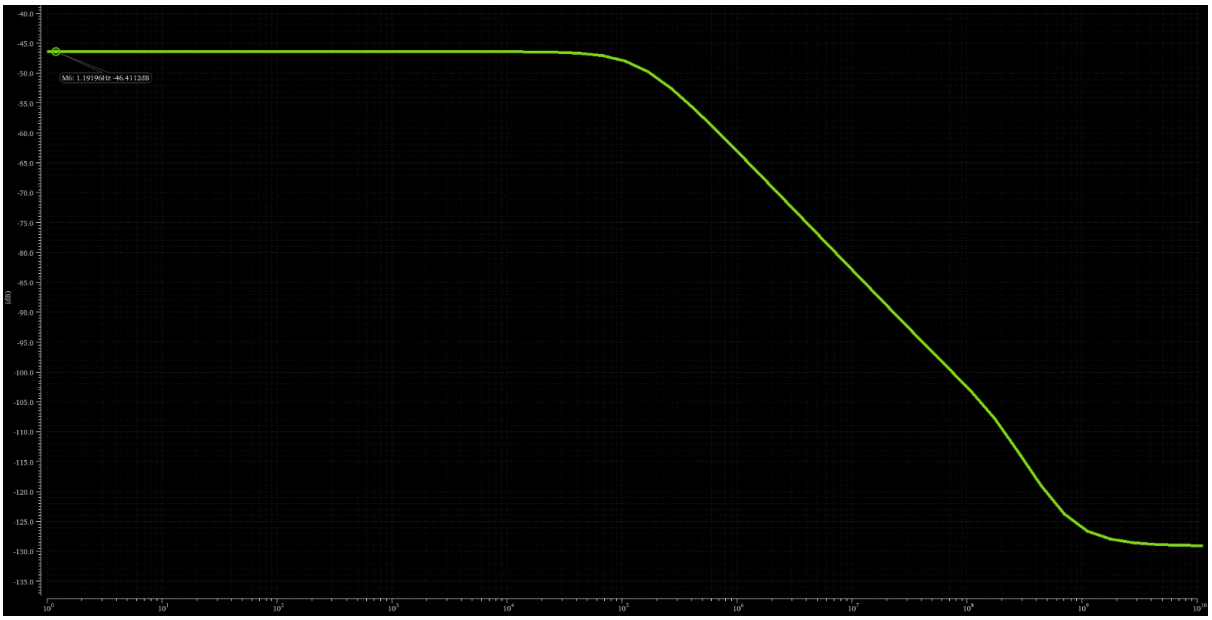
ב- load regulation, קיבלנו ערך מקסימלי של 3.000355V וערך מינימלי של 2.9737V. מכאן ש- LOR = 0.008885 שזה 0.885% וזו סטייה קטנה מ-1%.

בדיקת LIR:

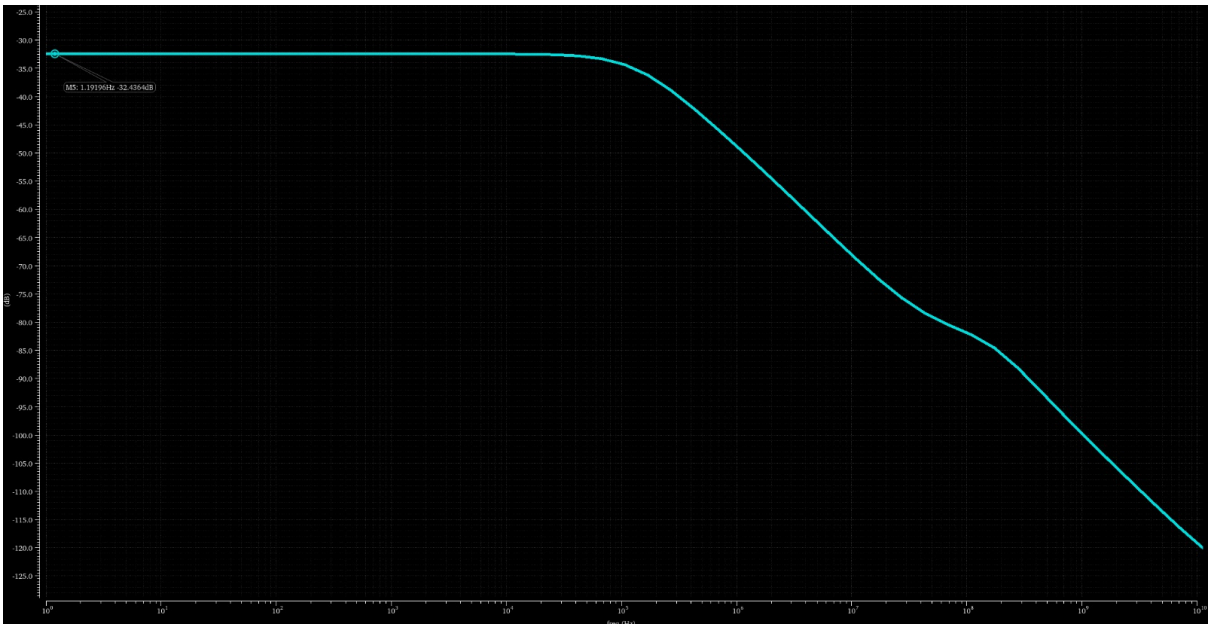
נחבר מקור סינוסי בטור לVDD, נדאג לחבר אותו גם למגבר.



בבדיקת LIR בלי התנגדות קיבלנו בסביבות ה 46.41dB:

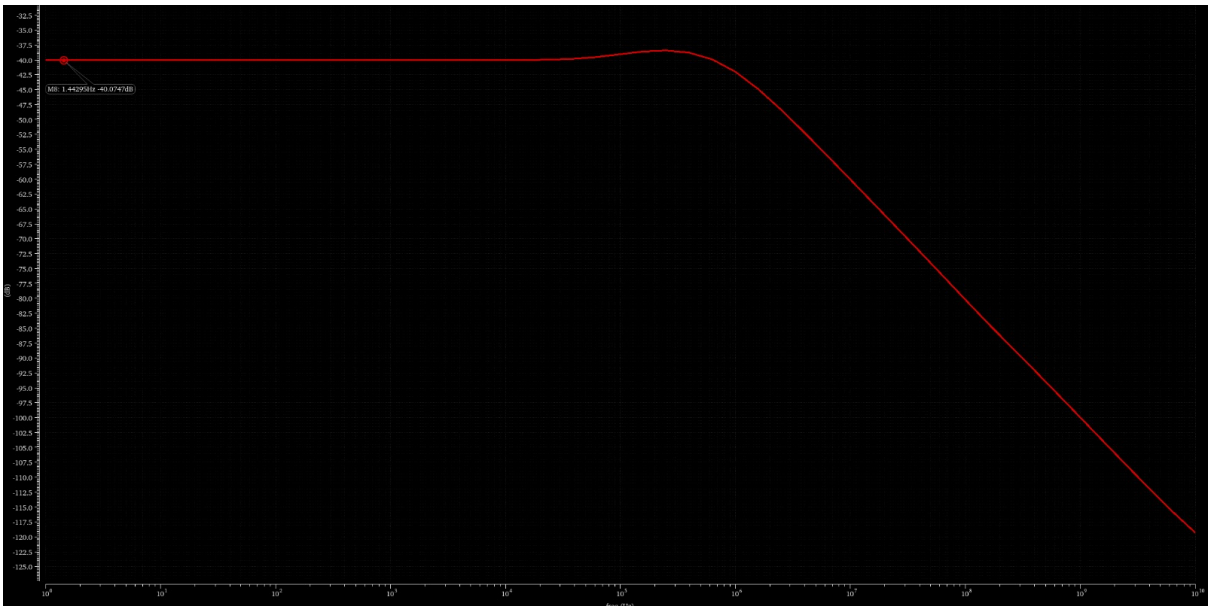


בבדיקת LIR עם התנגדות מקסימלית קיבלנו בסביבות ה 32.4dB:



שזה גרוע יותר ממה שהיה לנו בהתחלה לכן נתקן בעזרת שינוי של מתחי VP1 ו-VP2 כך שנתאים אותם לרעש.

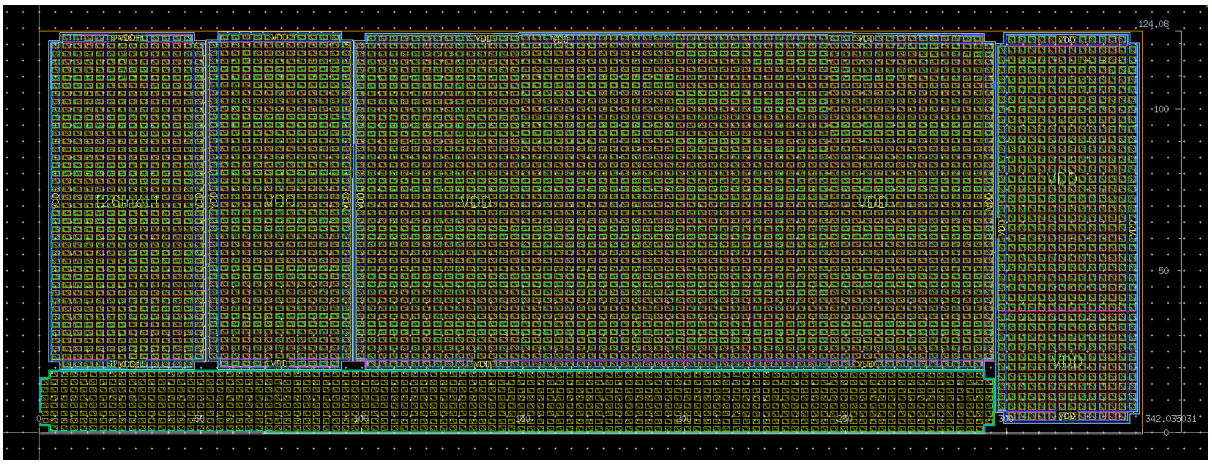
לאחר הוספת רעש זהה ל DC של האות הסינוסי נקבל 40.07dB:



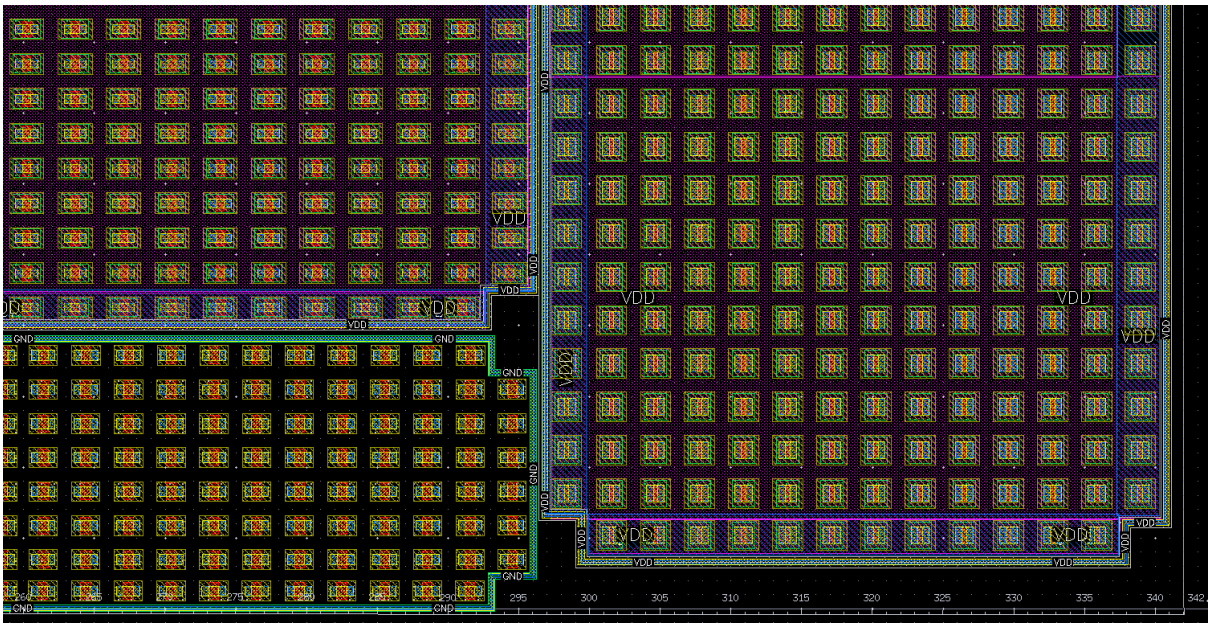
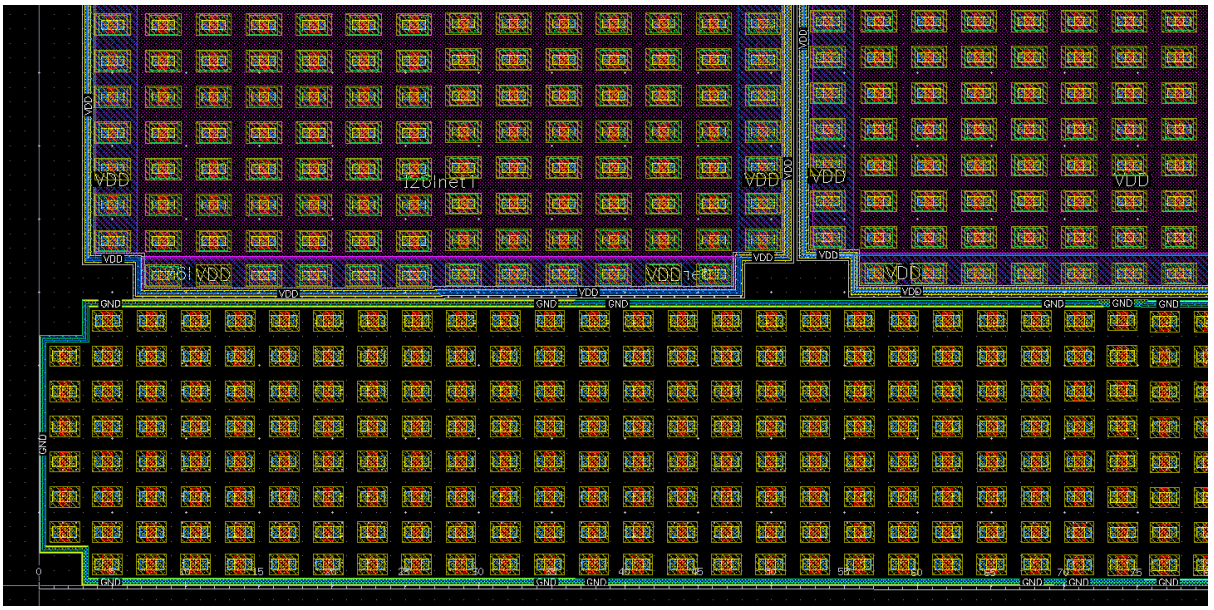
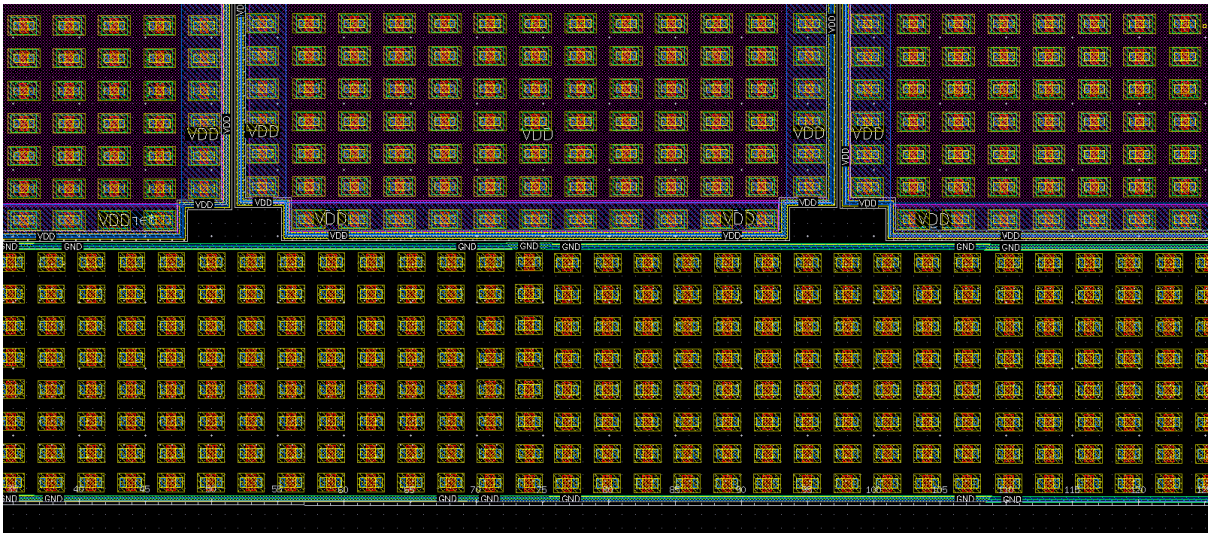
Parameter	Benchmark	CDR0	CDR1
Input Voltage Vin	3.3V	3.3V	3.3V
Output Voltage Vout	3V	2.981V	2.974V
Reference Voltage Vref	1.2V	1.2V	1.2V
Maximal Load Current I_FL	19.5mA	$19.5mA$	$19.3mA$
Maximal Quiescent Current Iq	0.65mA	0.15mA	0.15mA
Output Capacitance CL	1uF	1uF	1uF
Minimal Line Regulation LIR	-40dB	40.398dB-	-40.07dB
Minimal Phase Margin PM	60	90.0158	90.6974
Maximal Load Regulation LOR	0.9%	0.9%	0.9%
Maximal Response time τ_rA	1us	3.305u	0.719u

בניית Layout

נמקם את ה-Pass Gate בצד ימין, לאחר מכן את שאר ה-Pmos המתואמים עם Guard Ring מתאים לכל קבוצה מתואמת. נשים לב של-Pmos ה-Guard Ring הוא N Tap ול-Nmos יש להשתמש ב- P Tap Guard Ring.
לאחר מכן נוסיף N Well לכל טרנזיסטורי ה-Pmos.
מסביב לכל קבוצה מתואמת נוסיף Dummies ובנוסף נמקם Metal 1 על כל ה-Dummies.
מתחת לטרנזיסטורי ה-Pmos ומשמאל ל-Pass Gate נמקם את טרנזיסטורי ה-Nmos המתואמים.



כאן ניתן להבחין ב-Metal 1 על ה-Dummies:



כאן ניתן להבחין בתחתית בטרנזיסטורי ה-Nmos המתואמים: