

## 消除 Buck 转换器中的 EMI 问题

### 摘要

要想消除开关模式电源转换器中的 EMI 问题会是一个很大的挑战，因为其中含有很多高频成分。电子元件中的寄生成分常常扮演很重要的角色，所以其表现常常与预期的大相径庭。本文针对低压 Buck 转换器工作中的 EMI 问题进行很基础的分析，然后为这些问题的解决提供很实用的解决方案，非常具有参考价值。

### 目录

1. 概述 .....	2
2. 转换器中的 EMI 源头 .....	2
3. 转换器中的电流回路 .....	3
4. 输入和输出的滤波处理 .....	4
5. 降低转换器的开关切换速度 .....	5
6. 实战案例 .....	9
7. BUCK 转换器 PCB 布局设计要点 .....	19
8. 你可以自制的简易 EMI 问题探测工具 .....	21
9. 总结 .....	23

## 1. 概述

在设计开关模式转换器的时候，电磁兼容问题通常总是要在设计完成以后的测试阶段才会遇到。假如没有在设计的第一阶段就考虑到电磁兼容性问题，要在最后的环节再来降低其影响就会很困难，花费也会很高。所以，为了确保产品设计过程顺畅无阻，能够得到最优化的设计，最好的做法是在设计一开始的时候就考虑这个问题。在所有要考虑的因素中，元件选择和 PCB 布局设计是获得最佳 EMI 性能的关键。

## 2. 转换器中的 EMI 源头

造成 EMI 问题的辐射源有两类：交变电场（高阻），交变磁场（低阻）。非隔离的 DC/DC 转换器具有阻抗很低的节点和环路（远低于自由空间的阻抗  $377\Omega$ ，此值为真空磁导率  $\mu_0$  和真空中的光速  $C_0$  的乘积，也被称为自由空间的本质阻抗——译注），因而 Buck 架构 DC/DC 转换器中主要的辐射源通常是磁场。

磁场辐射是由小型电流环中的高频电流形成的。电流环所生成的高频磁场会在离开环路大约  $0.16\lambda$  以后逐渐转换为电磁场，由此形成的场强大约为：

$$E = \frac{13.2 \cdot 10^{-15} \cdot f^2 \cdot A \cdot I}{R}$$

其中， $f$  是信号的频率，单位为 Hz； $A$  是电流环路的面积，单位为  $m^2$ ； $I$  是电流环中的电流幅值，单位为 A； $R$  是测量点距离环路的距离，单位为 m。

举例而言，一个  $1cm^2$  的电流环，其中的电流为 1mA，电流变化频率为 100MHz，则距离此电流环 3m 处的场强为  $4.4\mu V/m$ ，或说是 12.9dB $\mu V$ 。

下图 1 显示了一个流过 1mA 电流的  $1cm^2$  电流环所形成的辐射强度与电流变化频率之间的关系，图中绿线是标准容许的 3m 距离上的辐射强度阈值。

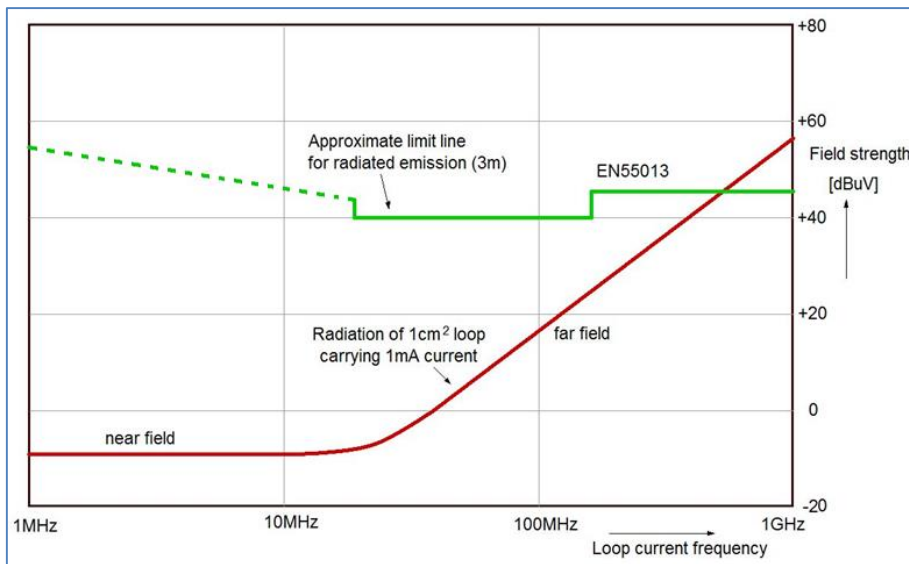


图 1

由图可见，由 1mA 电流在  $1cm^2$  环路中所形成的辐射并不容易超出规格的限制。现实中造成辐射超标的原因常常是应该极小化的环路变成了大的环路，或者是附加在线路上的导线形成了多余的辐射。这些大回路或导线所形成的天线效应将在总的辐射中发挥主要的作用。

### 3. 转换器中的电流回路

Buck 架构 DC/DC 转换器中存在两个电流发生剧烈变化的主回路：

当上桥 MOSFET Q1 导通的时候，电流从电源流出，经 Q1 和 L1 后进入输出电容和负载，再经地线回流至电源输入端。在此过程中，电流中的交变成分会流过输入电容和输出电容。这里所说的电流路径如图 2 中的红线所示，它被标注为  $I_1$ 。

当 Q1 截止以后，电感电流还会继续保持原方向流动，而同步整流开关 MOSFET Q2 将在此时导通，这时的电流经 Q2、L1、输出电容流动并经地线回流至 Q2，其回路如图 2 中蓝线所示，它被标注为  $I_2$ 。

电流  $I_1$  和  $I_2$  都是不连续的，这意味着它们在发生切换的时候都存在陡峭的上升沿和下降沿，这些陡峭的上升沿和下降沿具有极短的上升和下降时间，因而存在很高的电流变化速度  $di/dt$ ，其中就必然存在很多高频成分。

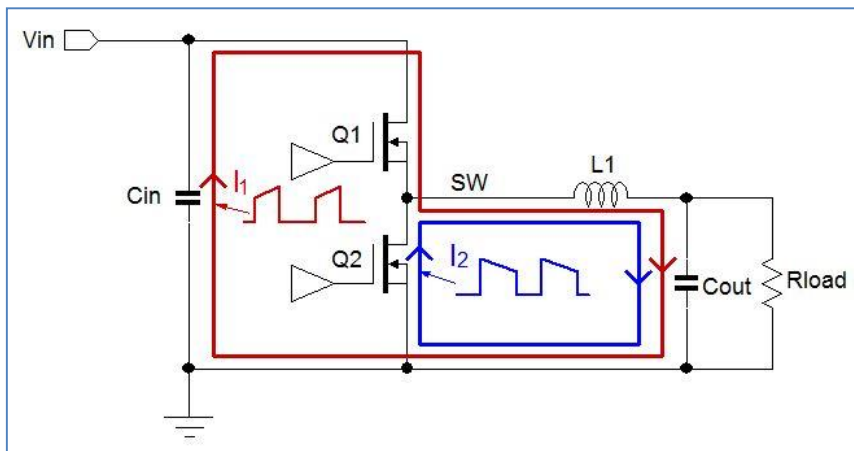


图 2: BUCK 转换器中的电流环

在上面所述的回路中，电流环  $I_1$  和  $I_2$  共同共享了自开关节点→电感→输出电容→地→Q2 的源极这一段路径。 $I_1$  和  $I_2$  合成起来后就形成了一个相对平缓、连续的锯齿状波形，由于其中不存在电流变化率  $di/dt$  极高的边沿，其包含的高频成分就要少一些。

从电磁辐射的角度来看，图 3 中存在阴影的  $A_1$  区域是存在高电流变化率  $di/dt$  的回路部分，这个回路将生成最多的高频成分，因而在 Buck 转换器的 EMI 设计中是需要被重点考虑的最关键部分。图中  $A_2$  区域的电流变化率  $di/dt$  就没有  $A_1$  区域的高，因而生成的高频噪声也就比较少。

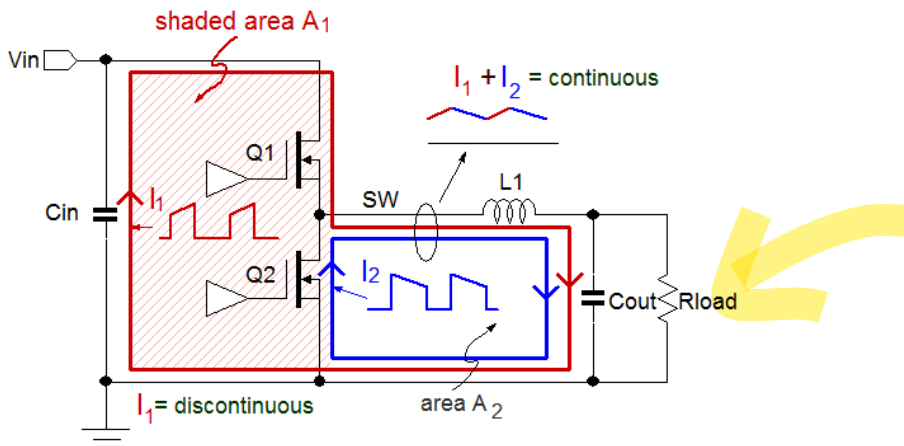


图 3

当进行 Buck 转换器的 PCB 布局设计时， $A_1$  区域的面积就应当被设计得尽可能地小。关于这一点，可以参考第 7 章的 PCB 布局设计实战要点。

#### 4. 输入和输出的滤波处理

在理想状况下，输入、输出电容对于 Buck 转换器的开关电流来说都具有极低的阻抗。但实际上，电容都存在 ESR 和 ESL，它们都增加了电容的阻抗，并且导致上面出现额外的高频电压跌落。这种电压跌落将在电源供应线路上和负载连接电路上形成相应的电流变化，见图 4。

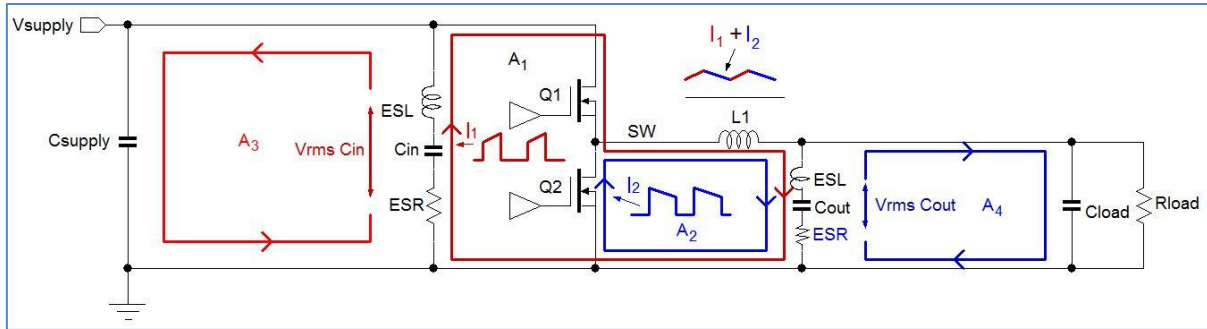


图 4

由于 Buck 转换器输入电流的不连续特性和实际为转换器供电的电源线通常都很长的缘故，输入回路 A3 所造成的辐射也可能是很可观的，并且可导致超出规格的传导辐射（在 150kHz~30MHz 频段），不能通过电磁兼容（EMC）的传导测试检验。

为了降低输入电容  $C_{IN}$  造成的电压跌落，可在靠近 Buck IC 的地方放置多种不同尺寸的低 ESR 的 MLCC 电容，例如可将 1206 封装的  $2 \times 10 \mu F$  和 0603 或 0402 封装的  $22 nF \sim 100 nF$  电容结合起来使用。为了降低输入回路的噪声，强烈建议在输入线上添加额外的 LC 滤波器。当使用纯电感作为 L2 时，就有必要添加电解电容 C3 以抑制电源输入端可能出现的振铃信号，确保输入电源的稳定。

为了对输出进行滤波，也要使用多种不同尺寸的 MLCC 电容作为输出电容  $C_{out}$ 。小尺寸的 0603 或 0402 的  $22 nF \sim 100 nF$  的电容可以很好地阻止源于开关切换节点的高频噪声经由电感 L1 的寄生电容耦合到输出端。额外增加的高频磁珠可防止输出回路变成有效的环形天线，但需要注意的是这方法可能使转换器的负载瞬态响应特性和负载调整特性变差。假如应用中的负载在这方面有严格要求，那就不要使用磁珠，可以直接将转换器尽可能地靠近负载，通过对铜箔的优化布置使环路的面积达到最小化。

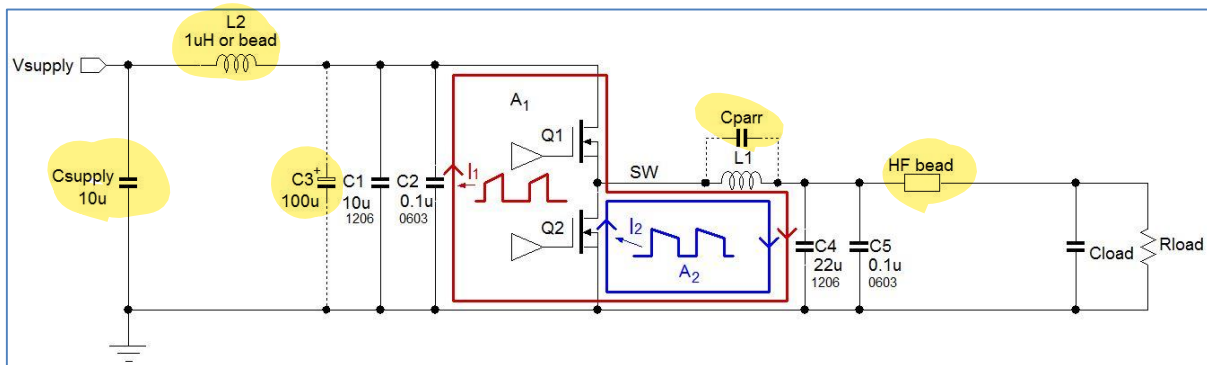


图 5: BUCK 转换器的输入、输出滤波处理

## 5. 降低转换器的开关切换速度

假如通过 PCB 布局 and 滤波设计的优化仍然不能让一个 Buck 转换电路的辐射水平低于需要的水平，那就只能在降低转换器的开关切换速度上想办法，这对降低其辐射水平是很有帮助的。

为了理解这能导致多大程度的改进，我们需要对不连续电流脉冲的高频成分进行一番探讨。图 6 左侧显示的是简化为梯形的电流波形，其周期为  $T_{PERIOD}$ ，脉冲宽度为  $T_W$ ，脉冲上升/下降时间为  $T_{RISE}$ 。从频域来看此信号，其中含有基频成分和很多高次谐波成分，通过傅里叶分析可以知道这些高频成分的幅度和脉冲宽度、上升/下降时间之间的关系，这种关系被表现在图 6 的右侧。

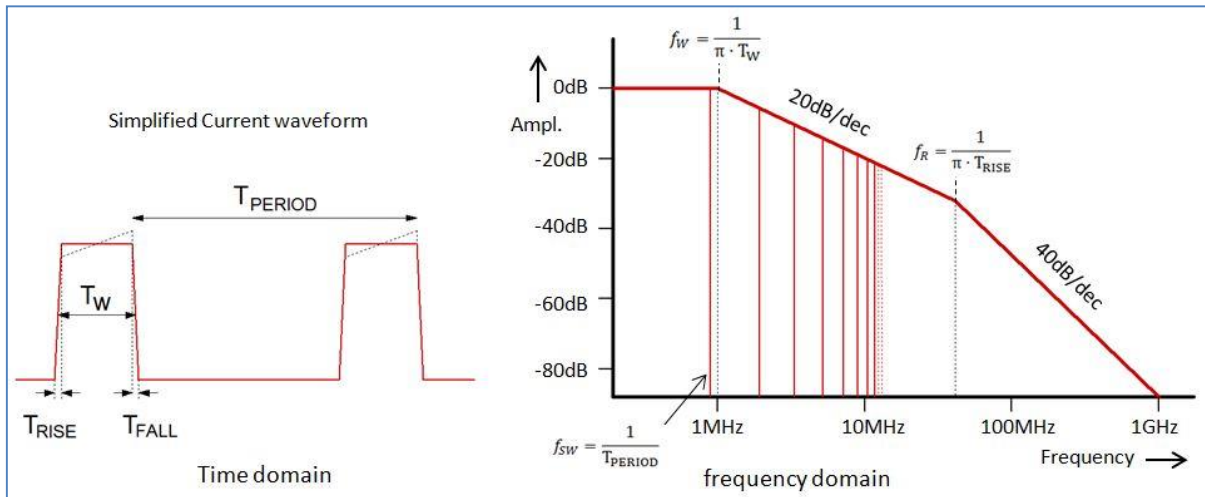


图 6：脉冲波形的谐波成分

图 6 中的频率值是基于一个具有 800kHz 频率的开关信号而得出的，该信号的脉冲宽度为 320ns，具有 10ns 的上升/下降时间。

EMI 辐射问题常常发生在 50MHz~300MHz 频段。通过增加上升和下降时间可将  $f_R$  的位置向低频方向移动，而更高频率信号的强度将以 40dB/dec 的速度快速降低，从而改善其辐射状况。在低频段，较低的上升和下降速度所导致的改善是很有限的。

### 在自举电路上增加串联电阻

开关切换波形的上升时间取决于上桥 MOSFET Q1 的导通速度。Q1 是受浮动驱动器驱动的，该驱动器的供电来自于自举电容  $C_{boot}$ 。在集成化的 Buck 转换器中， $C_{boot}$  由内部的稳压器进行供电，其电压通常为 4V~5V。见图 7 左侧。

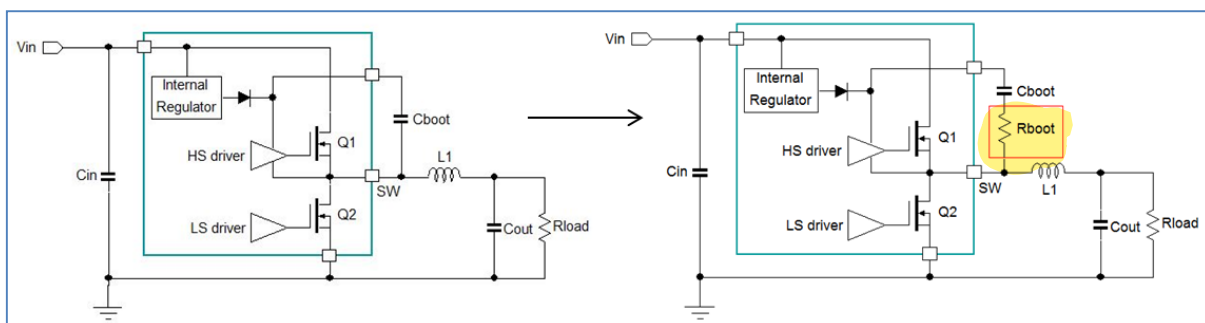


图 7：在自举电路上增加串联电阻



通过降低上桥 MOSFET 开关的导通速度可使 Buck 转换器开关波形和电流脉冲的上升时间增加，这可通过给 Cboot 增加一只串联电阻 Rboot 来实现，如图 7 所示。Rboot 的取值与上桥 MOSFET 的尺寸有关，对于大多数应用来说，5~10Ω 就足够了。对于较小的 MOSFET，它们具有较高的 Rdson，较大的 Rboot 值是容许的。在高占空比的应用中，太大的 Rboot 值可能导致 Cboot 充电不足，甚至可能导致电流检测电路的不稳定。另外，较低的 MOSFET 导通速度也将增加开关损耗，从而导致效率的下降。

在 MOSFET 外置的设计中，电阻可被串接到上桥 MOSFET 的栅极上，这就可以同时增加上桥的导通时间和截止时间。

当上桥 MOSFET Q1 被关断的时候，电感电流会对 Q1 的寄生输出电容进行充电，同时对 Q2 的寄生输出电容进行放电，直至开关切换节点电位变得低于地电位并使 Q2 的体二极管导通。因此，下降时间基本上是由电感峰值电流和开关节点上的总寄生电容所决定的。

图 8 显示出了一个常规设计中的 Buck 转换器 IC 中的寄生元件。

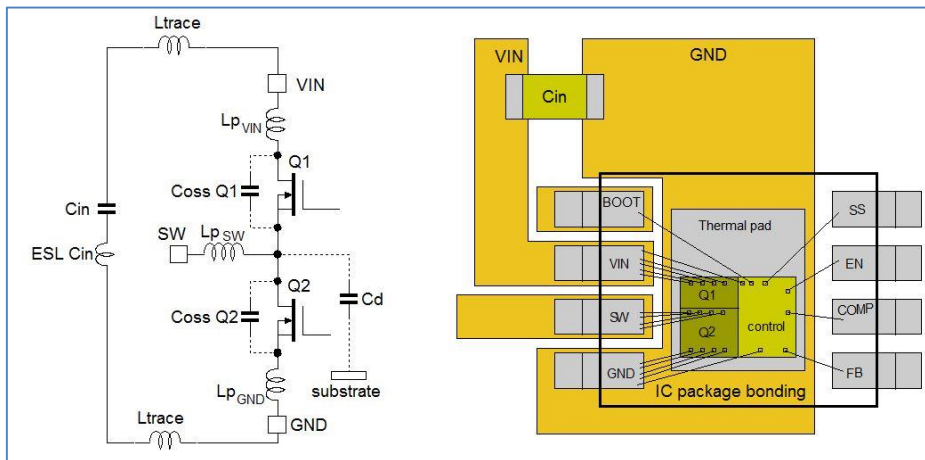


图 8

这些寄生电容是由 MOSFET 的 Coss 和相对于基底之间的电容共同构成的，另外还有寄生电感存在于从 IC 引脚到晶圆内核之间的连接线上，这些寄生元件和 PCB 布局所导致的寄生电感与输入滤波电容上的 ESL 一起将导致开关切换波形上的高频振铃信号。当 MOSFET Q1 导通时，开关节点信号上升沿的振铃信号主要就由 Q2 的 Coss 和 MOSFET 开关切换路径上的总寄生电感 ( $L_{pVIN} + L_{pGND} + L_{pLAYOUT} + ESL_{CIN}$ ) 导致。当 MOSFET Q1 截止时，开关节点信号下降沿的振铃信号主要由 Q1 的 Coss 和下桥 MOSFET 源极到地之间的寄生电感 ( $L_{pGND}$ ) 导致。

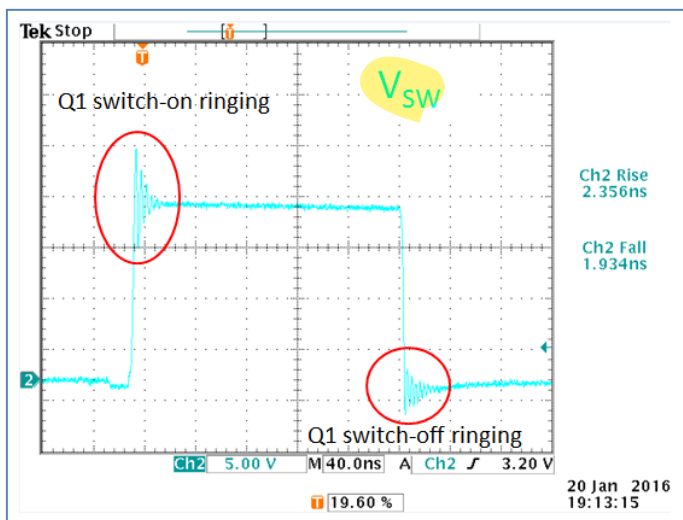


图 9

图 9 显示了一个具有快速上升时间和下降时间的开关节点波形，其上升沿和下降沿都存在振铃信号。由于寄生电感中的储能等于  $\frac{1}{2} \cdot I^2 \cdot L_p$ ，所以振铃信号的幅度将随负载电流的增加而增加。此信号的频率范围通常在 200~400MHz 之间，可导致高频 EMI 辐射。过度的振铃信号通常意味着较大的寄生电感，说明需要对 PCB 布局设计进行检查、修正，以便对环路较大或对 VIN 和/或地线路太窄的问题予以修正。元件的封装也会影响振铃状况，打线方式的封装会有比晶圆倒装方式的封装更大的寄生电感存在，因为邦定线的电感会大于焊点的电感，其表现就会更差一些。

## RC 缓冲抑制电路

添加 RC 缓冲电路可有效地抑制振铃现象，同时会造成开关切换损耗的增加。

RC 缓冲电路应当放置在紧靠开关节点和功率地处。在使用外部 MOSFET 开关的 Buck 转换器中，RC 缓冲电路应当直接跨下桥 MOSFET 的漏极和源极放置。图 10 示范了 RC 缓冲电路的放置位置。

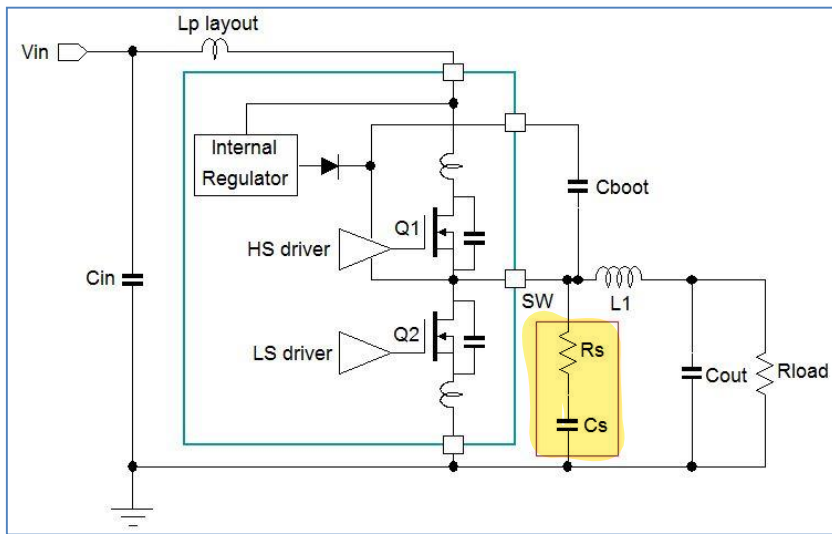


图 10

缓冲电阻  $R_s$  的作用是对寄生 LC 振荡电路的振荡过程施加足够的抑制能力，其取值取决于意欲施加的抑制强度和 L、C 寄生元件的参数，可由下式予以确定：

$$R_s = \frac{1}{2\xi} \sqrt{\frac{L_p}{C_p}}$$

其中， $\xi$  是抑制因子。通常， $\xi$  的取值在 0.5（轻微抑制）到 1（重度抑制）之间。寄生参数  $L_p$  和  $C_p$  的值通常是未知的，但可通过下述方法进行测量：

1. 在信号上升沿测量原始振铃信号的频率  $f_{RING}$ 。
2. 在开关节点和地之间增加一个小电容，这可让振铃信号的频率得到降低。持续增加电容，直至振铃信号的频率降低到原始振铃频率的 50%。
3. 降低到 50% 的振铃信号频率意味着总谐振电容的大小是原始电容量的 4 倍。因此，原始电容  $C_p$  的值便是新增电容量的 1/3。
4. 这样就能求得寄生电感  $L_p$  的值：
$$L_p = \frac{1}{C_p \cdot (2\pi f_{RING})^2}$$

RC 缓冲电路中的串联电容  $C_s$  需要足够大，以便让抑制电阻能在电路谐振期间表现出稳定的谐振抑制效果。如果这个电容的值太大，它在每个开关周期中的充电和放电过程就会导致过大的功率消耗。所以， $C_s$  的取值通常以电路寄生电容的值的 3~4 倍为宜。

除了可以对谐振产生抑制，RC 平滑抑制电路还可以轻微地降低开关切换波形上升和下降的速度。除此以外，对平滑抑制电容的充电和放电过程还会导致开关状态变换期间出现额外的开关切换电流尖峰，这可在低频区域引起新的 EMI 问题。

当使用了 RC 平滑抑制电路以后，应当确保要对电路的总功率损失进行检查。转换器的效率是必然会下降的，这在开关切换工作频率很高和输入电压很高的时候表现尤甚。

## RL 缓冲抑制电路

一种不容易想到的抑制开关回路振铃信号的方法是在谐振电路上增加一个串联的 RL 缓冲抑制电路，这种做法如图 11 所示。添加此电路的目的是要在谐振电路中引入少量的串联阻抗，但却足够提供部分抑制作用。基于开关切换电路的总阻抗总是很低的事实，抑制电阻  $R_s$  可以用得很小，大概是  $1\Omega$  或是更小的量级。电感  $L_s$  的选择依据是能在比谐振频率低的频段提供很低的阻抗，实际上就是要在低频段上对抑制电阻提供短路作用。由于振铃信号的频率通常总是很高，需要使用的电感也就可以很小，大概就是几个 nH 的量级，甚至可用几个 mm 长的 PCB 铜箔路径代替，这样做并不会导致明显增加的环路面积。也有可能用很小的磁珠来替代这个电感，让它和  $R_s$  并联在一起。当这么做的时候，这个磁珠应在低于谐振频率的低频上具有很低的阻抗，同时还要具有足够的电流负载能力，以便能够承载输入端的有效电流。

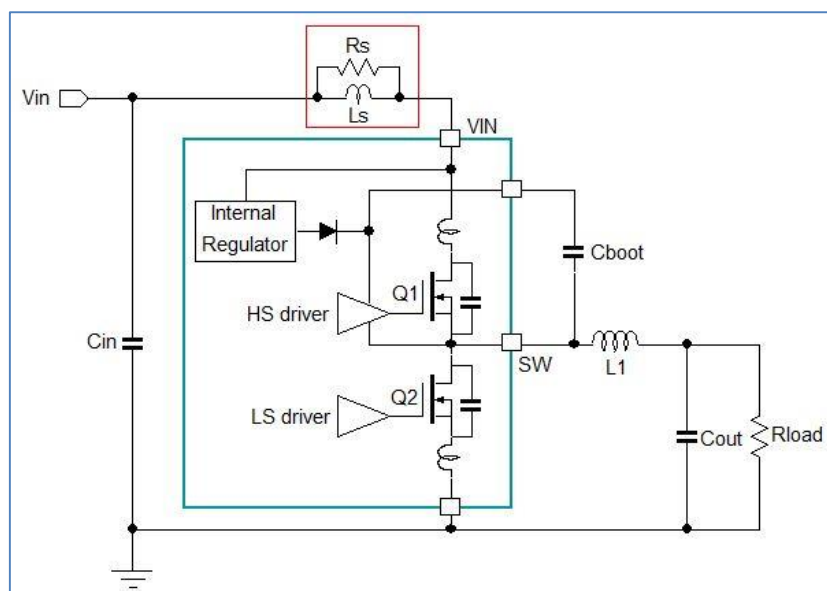


图 11

RL 缓冲抑制电路最好是被放置在紧靠功率级的输入节点上。RL 抑制电路带来的一个不足是它会在高频区域为开关回路引入一个阻抗，当开关状态发生快速变换的时候，切换中的电流脉冲会在电阻  $R_s$  上形成一个短时的电压毛刺，从而在功率级的输入节点上也出现一个小小的毛刺。假如输入端的电压毛刺使电压变得太高或太低，功率级的开关切换或 IC 的工作就会受到影响。因此，当加入了 RL 缓冲抑制电路的时候，一定要在最大负载状态下对输入节点上的电压毛刺情况进行检查，避免由此可能带来的问题发生。



## 6. 实战案例

本章将示范在 Buck 转换器的 EMI 设计中的不同方法所导致的影响。示范所使用的 IC 是 [RT7297CHZSP](#)，一款 800kHz 工作频率、3A 输出能力的电流模式 Buck 转换器，采用 PSOP-8 封装。测试中的电路工作在 12V 输入下，输出为 3.3V/3A，测试所用电路显示在图 12 中。

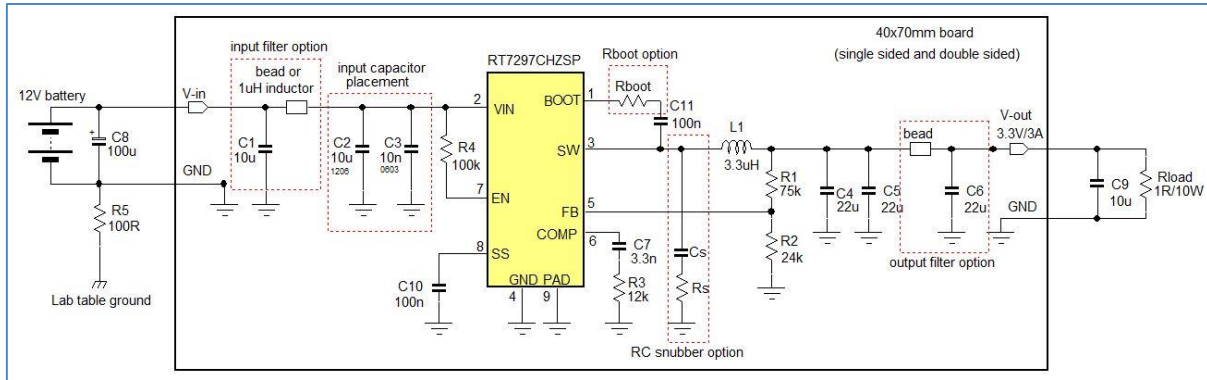


图 12

测试所用的板子有两个版本，一个具有完整的地铜箔层，一个没有。板上设置了多种可选配置，如 LC 输入滤波器，不同的输入电容放置位置，可选的 Rboot、RC 缓冲电路和输出端 LC 滤波器。具有这些不同选项的 PCB 设计显示在图 13 中。

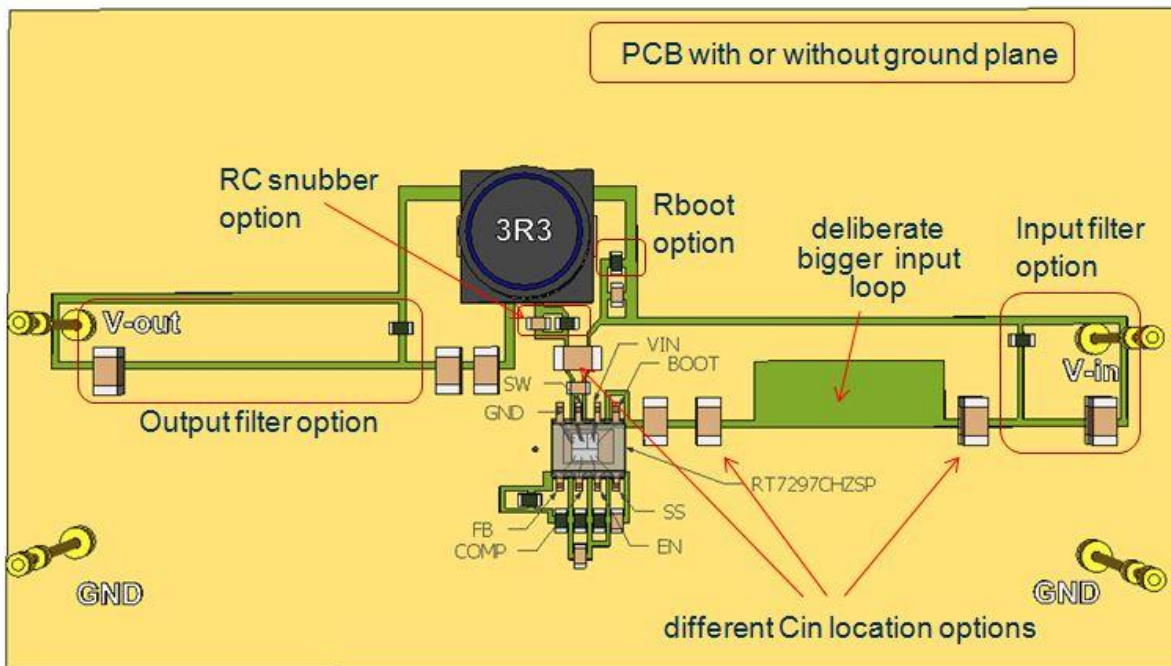


图 13: EMI 测试板

测试设备的配置如图 14 所示。

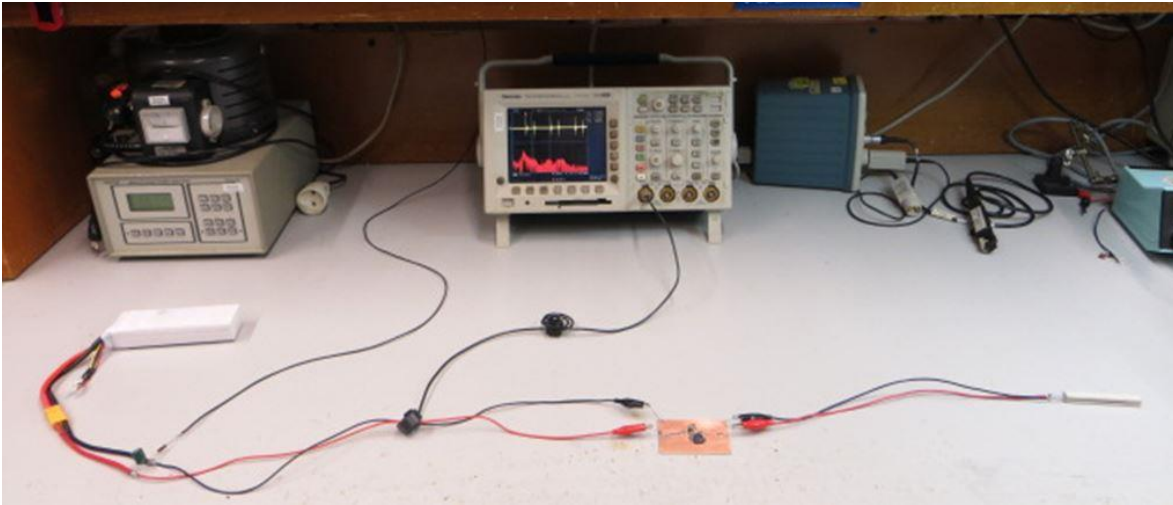


图 14

当被测对象被放在实验桌上时，其 PCB 上的电流回路和导线就会向周围环境辐射出高频能量，这些辐射信号又会自己找到路径返回到测试对象上，并以高频共模电流的形式出现在供电线上。这些供电线上的高频共模电流会和板上的电流结合在一起，可被用着辐射状况的指示信号。

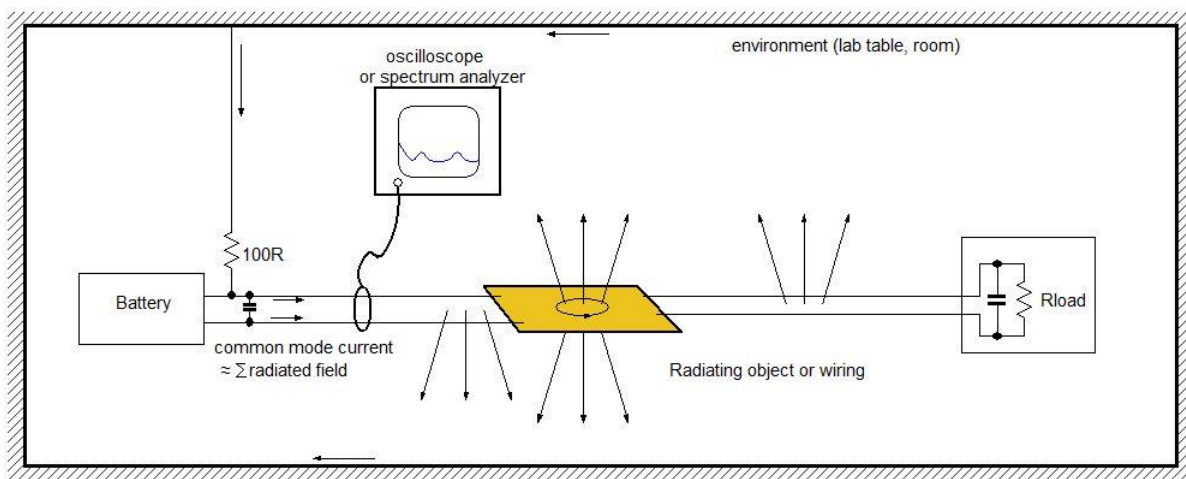


图 15：辐射场形成的共模电流

转换器的电源输入来自于三只串联的锂离子电池，电压大约为 12V，这就使它们和实验室里的其他设备没有了直接联系。一只电解电容跨接在电池的引线上，这可消除电池电感可能导致的谐振问题。转换器的负载是一只并联了 10μF MLCC 电容的 1Ω 电阻，这可为之提供 3A 的负载，同时对高频信号的阻抗又是极低的。

输入线靠电池一侧的接地端通过一只 100Ω 的电阻和实验台的地连接在一起，这就给整个电路提供了一个参考地，其阻抗很像 EMC 测试中的 LISN 网络。

自制的 EMI 电流测试工具（见第 8 章）可被安置在电源输入线和输出线上。在本文中，我们是用示波器来观看测量到的高频电流信号，它能显示出转换器开关切换期间的高频小信号。对于这种重复出现的开关切换信号而言，使用示波器的 FFT 功能进行计算并看到测量电流中的各种频率成分是不可能的。这种方法虽然不如频谱分析仪那么精确，但仍然不失为一种非常实用的工具，可在简单电路的分析中提供判断依据。

## 输入电容的放置

实验 1：将  $C_{in}$  放置在远离 IC 的地方。

图 16 中的 PCB 布局呈现了一种很差的输入电容放置方法，这将在切换回路中引入很大的寄生电感。（此布局中还有额外的间隙以增加回路的面积。）

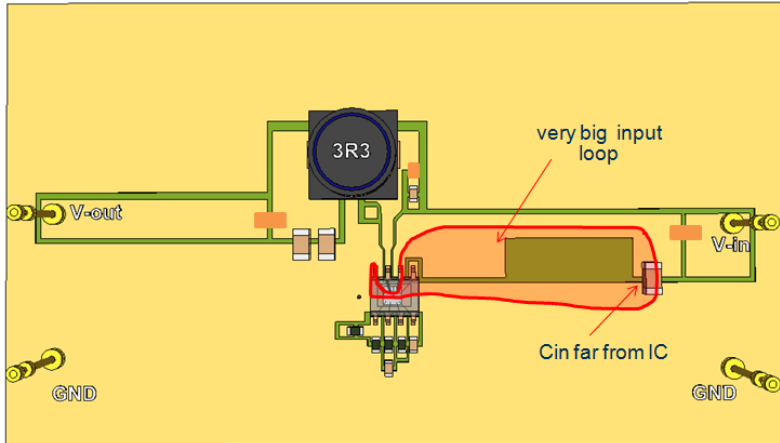


图 16

我们首先通过测量输入线上的共模电流来对辐射噪声做一次常规的检查。

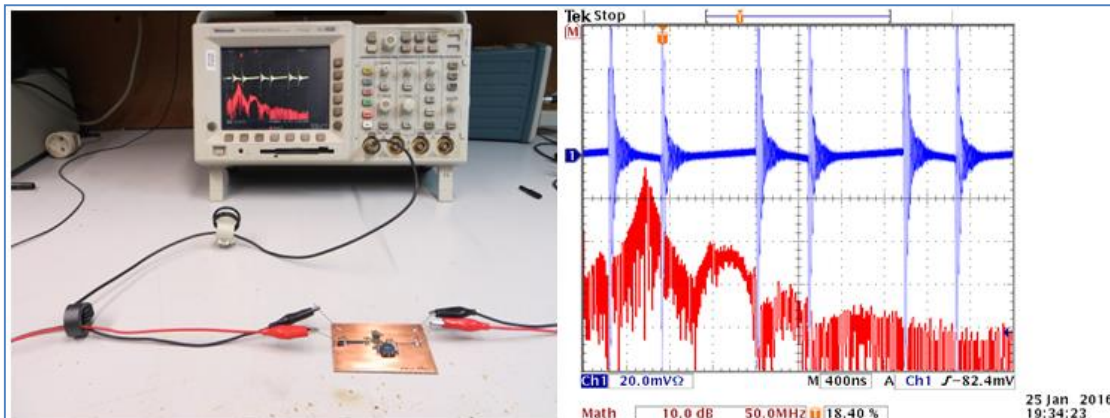


图 17：测量输入线上的共模电流

从图 17 右侧显示的波形可以看到，共模电流是出奇地大，而且在很宽的整个频段上都可看到。

我们可以用环形天线在 PCB 上方搜索辐射场以发现共模电流的源头所在。当环形天线移动到输入环路的上方时，示波器在低频至高达 200MHz 的频段上显示出巨大的辐射噪声，参见图 18。我们也同时看到开关切换波形上出现很高的过冲和振铃信号，这些信号实际上已经超过了 IC 的耐压规格。这些状况说明错误的输入电容放置位置可以导致很高的辐射和巨大的振铃信号。

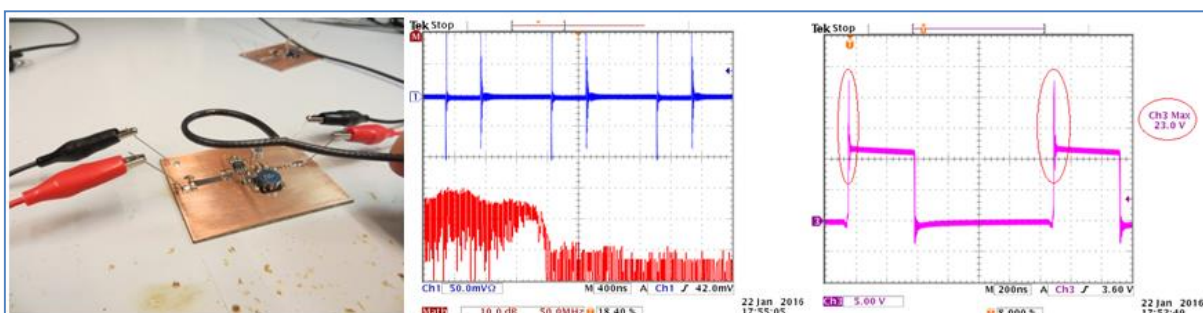


图 18：在单面 PCB 上测量大型  $C_{in}$  回路造成的辐射



假如将同样的测试在背面为地线层的板子上进行，我们将看到这种拥有地线层的大型  $C_{IN}$  回路带来的辐射要远低于单面板上的结果，开关切换所带来的振铃信号也要低一些。参见图 19。

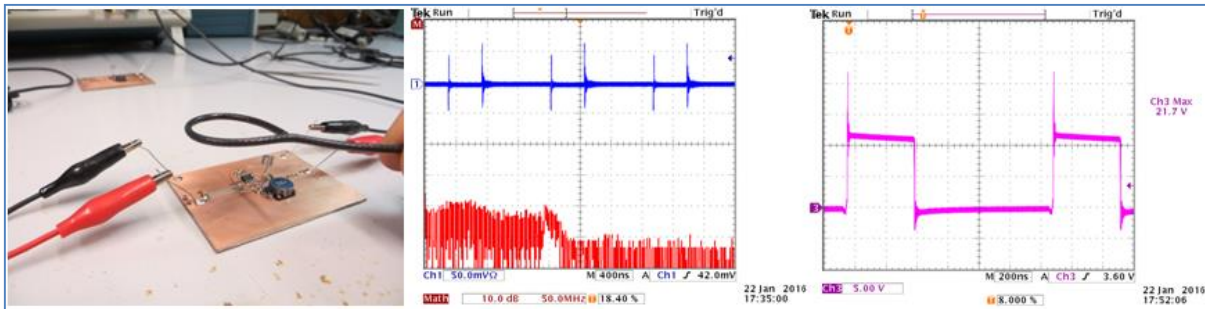


图 19：在有地线层的双面 PCB 上测量大型  $C_{IN}$  回路造成的辐射

大回路上的电流形成的高频磁场会在地线层里生成涡旋电流，由涡旋电流所形成的磁场与原磁场的方向是相反的，从而可以抵消一部分原磁场。地线层离回路越近，抵消的效果就越好。

### 实验 2：将 $C_{IN}$ 靠近 IC 放置

我们继续使用单面 PCB，并将  $C_{IN}$  放置到靠近 IC 的地方，这样就形成了比较小的  $C_{IN}$  回路。参见图 20。

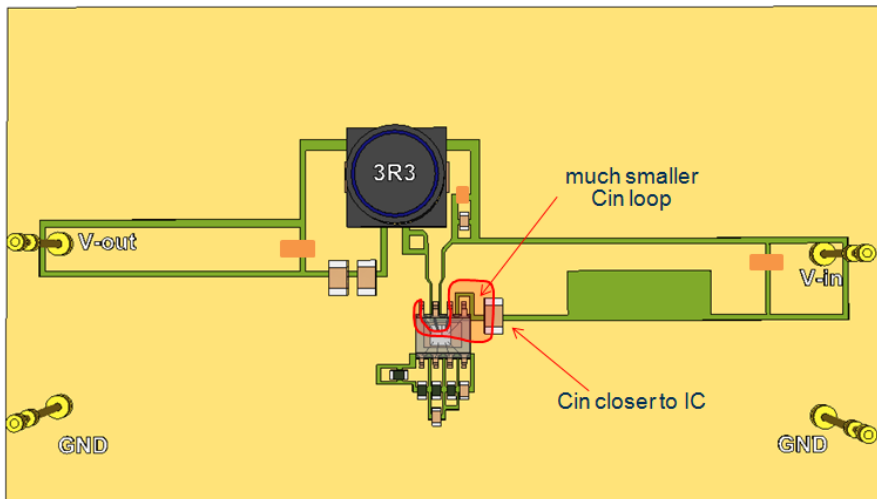


图 20：更好的放置  $C_{IN}$  的方法

开关切换过程中的过冲和振铃信号的幅度都降低了大约 50%，辐射的强度下降了大约 10dB，频带宽度扩展到了 300MHz。

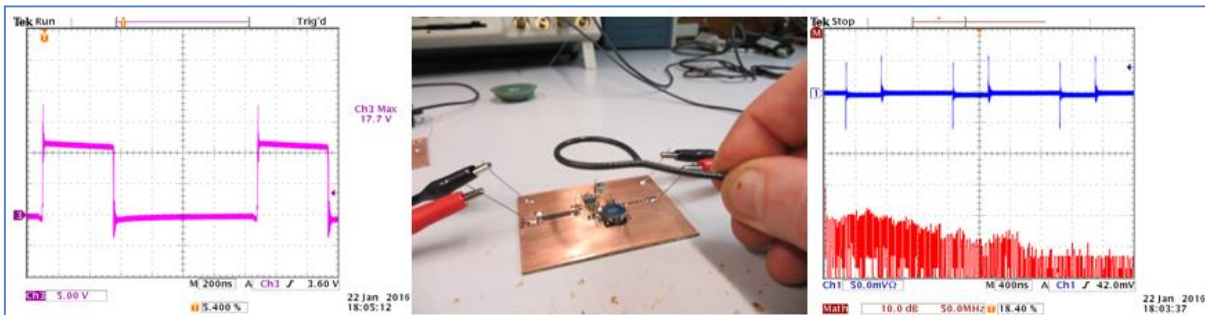
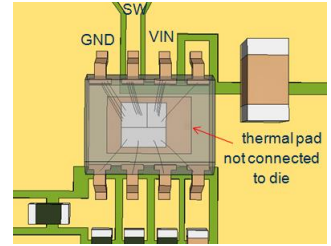


图 21

上述实验最重要的结论是确认了更好地放置  $C_{IN}$  可以改善开关切换波形上的过冲和振铃信号的幅度，还能降低高频辐射。

在 [RT7297CHZSP](#) 中，芯片底部的散热焊盘是没有和晶圆内核连接在一起的，所以在 PCB 布局中将铜箔和散热焊盘连接在一起并不能缩短  $C_{IN}$  回路。它的上桥 MOSFET 和下桥 MOSFET 通过多根邦定线连接到 VIN 和 GND 端子，因而可以通过这两个端子形成最短的回路。



实验 3：直接在 IC 的 VIN 端子和 GND 端子之间增加额外的 10nF 小电容

图 22 显示出了电容的放置方法，现在的  $C_{IN}$  回路就通过 IC 的引脚、内部的邦定线和 0603 规格的电容器形成了。

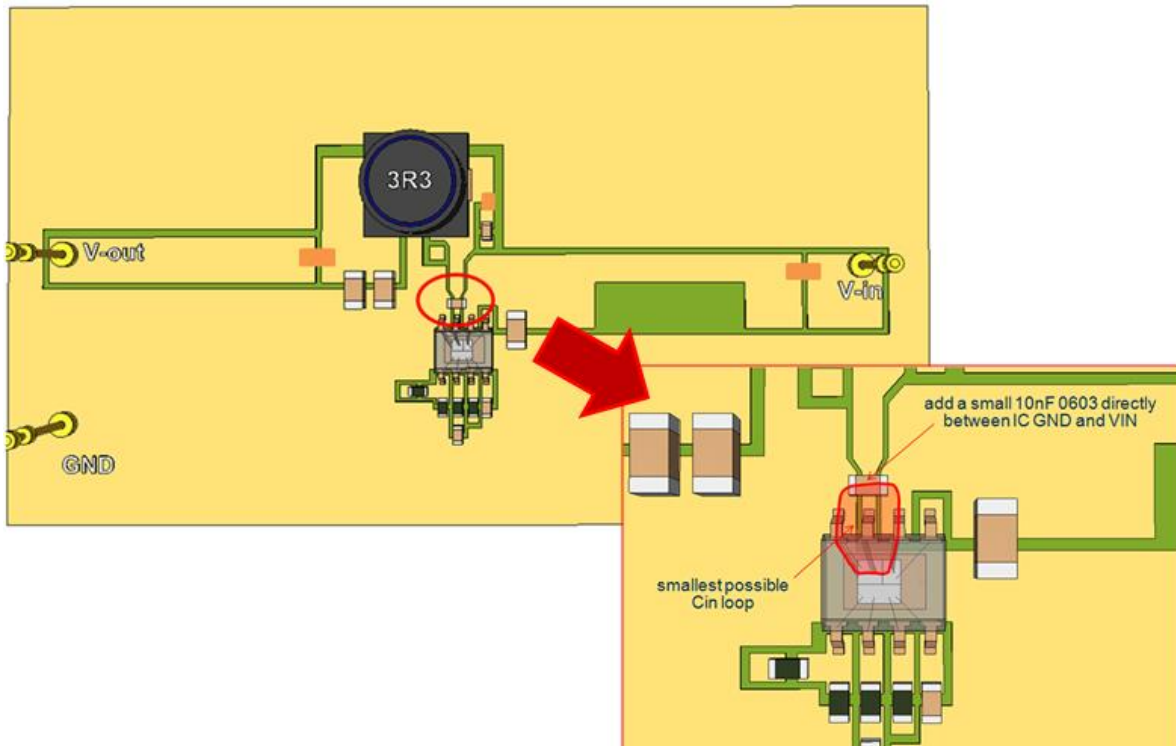


图 22

从实验结果来看，开关切换波形上的过冲实际上已经消失了，但还存在低频的振铃信号。

为了看清信号，测试天线也不得不再靠近 PCB 一些，其结果显示高频噪声已经消失，但在大约 25MHz 的地方出现了一个大的低频尖峰。



图 23：在 IC 的 GND 和 VIN 之间增加一只 0603 10nF 电容



这种低频谐振常因不同谐振回路中的两只电容因并联而发生谐振所导致，这种问题常常发生在 EMI 问题解决过程中，其回路和谐振都需要被定位才能排除。在此案例中，谐振发生在 10nF 电容和 4nH 的寄生电感上（大约 3mm 的导体长度），它们形成了大约 25MHz 的谐振信号。此谐振回路由 0603 电容、IC 引脚、邦定线和 PCB 铜箔路径构成，其长度大约为 3mm。

解决这个问题的办法是在 10nF 小电容的旁边并联一个具有稍高 ESR 的 22μF 1206 电容。

采用经过优化了的 C<sub>IN</sub> 放置方法的 PCB 布局设计如下图 24 所示。

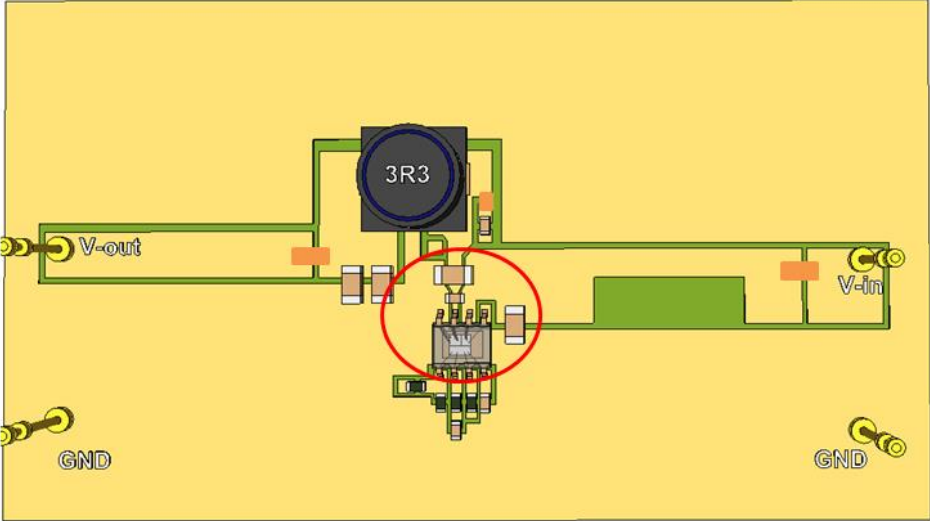


图 24

采用了上述的方案以后，单面板上的开关切换波形上的过冲已经完全消失，经环形天线检测到的辐射噪声也很低，它在经过 FFT 运算后得到的波形几乎都在本底噪声水平上。



图 25：使用最短化 C<sub>IN</sub> 回路的最后方案

假如我们在这个时候再用高频电流探头对输入线上的共模电流进行测量，我们将可看到共模噪声已经下降很多。与第一次测量的结果相比，某些频率上的差异多于 30dB，说明整个板子的辐射水平已经很低了。

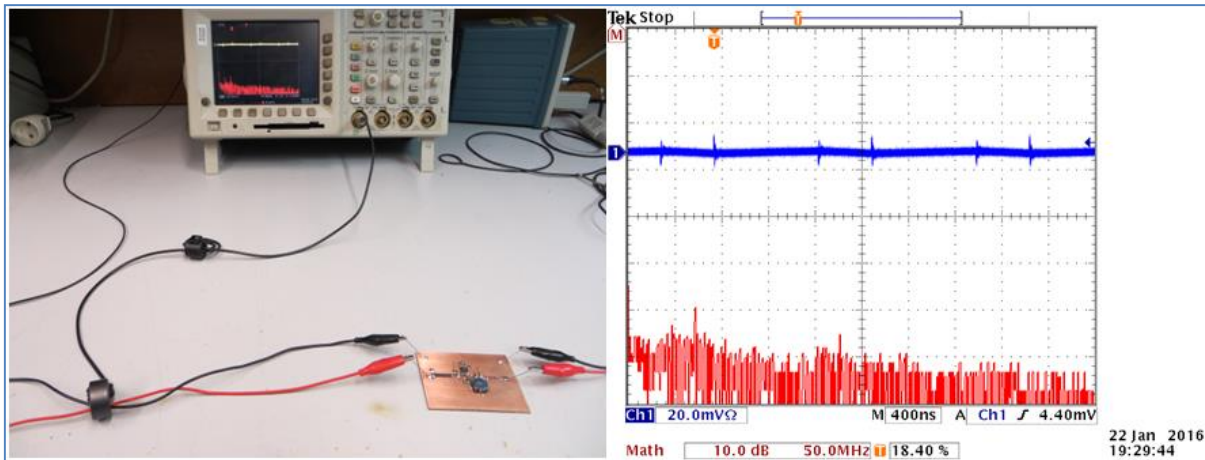


图 26：最终方案的共模信号测量结果

### 在电源输入线上滤波

电源输入线上的高频电流由差模电流和共模电流构成。对于共模电流，可以在 PCB 布局设计时将具有高电流变化率  $di/dt$  的电流环最小化予以消减。而差模电流则有不同的来源，我们可以如图 27 那样将正、负两条线以不同方向穿过自制的电流探头的磁芯来进行测量。

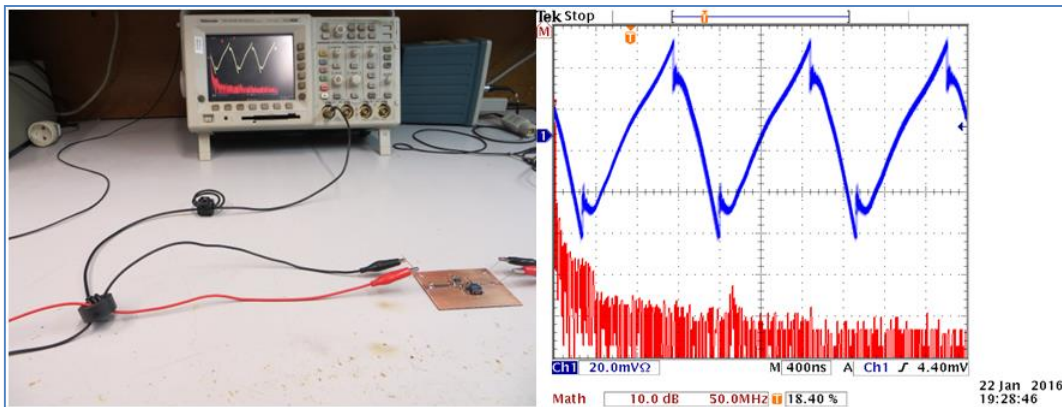


图 27：差模电流的测量

我们要测量的差模电流是由 Buck 转换器的脉冲状输入电流在经过输入电容的时候由其 ESR 和 PCB 布局形成的 ESL（假如存在的话）所导致的电压下沉出现在输入电容上而形成的，它最后呈现在电源输入线上成为差模电流。

通过增加输入电容可以降低差模电流，但更有效的做法是在输入线上加入一个小型的 LC 滤波器，如图 28 右侧所示的那样。

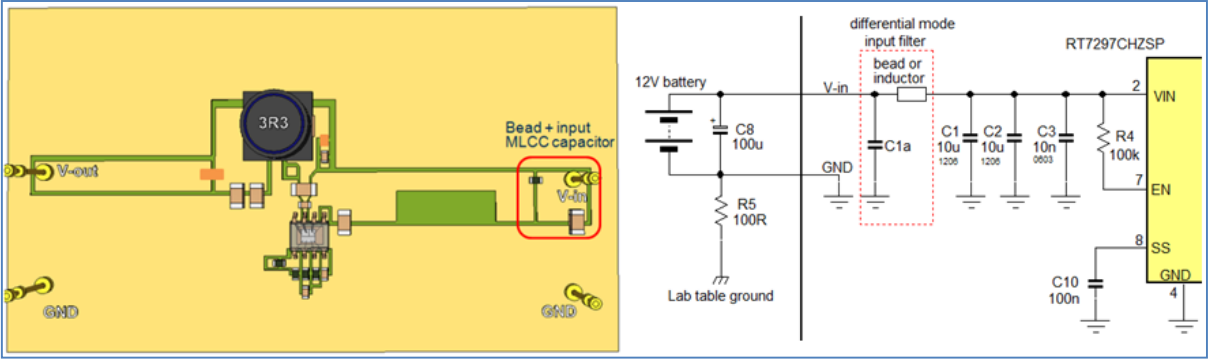
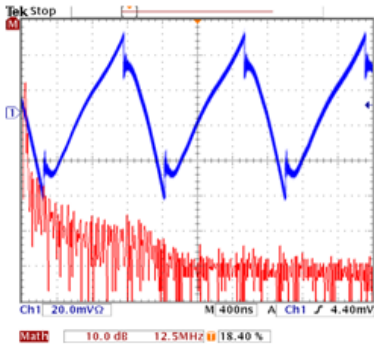
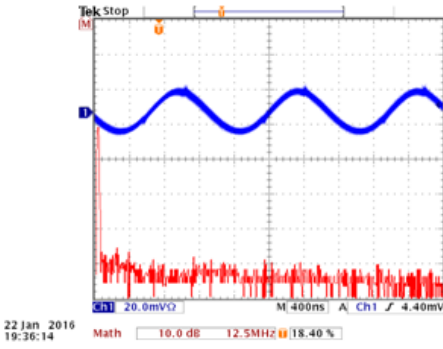


图 28：输入滤波器

没有输入滤波器



添加 10 $\mu$ F 1206 MLCC + 2A 0603 磁珠 (BLM18PG121SN1) 作为滤波器



添加 10 $\mu$ F 1206 MLCC + 1 $\mu$ H 1.5A 电感 (LQH3NPN1R0) 作为滤波器

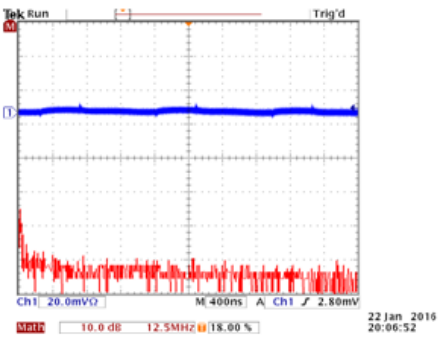


图 29

正如从图 29 中看到的那样，添加磁珠 + 电容构成的滤波器可滤除 800kHz 基波以外的所有高频成分，添加 1 $\mu$ H 电感 + 电容构成的滤波器可消除包含基波在内的所有差模噪声。

### 在输出线上滤波

当对输出端的差模信号进行测量时，我们能看到的成分会比较少，这是因为输出电流是连续的，电流变化率不高。然而，我们仍能在其中看到高达 30MHz 左右频率的低频噪声，这是由于转换器中电感上的电流纹波经过输出电容传递到了输出端成为输出端上的差模电流，毕竟这些电容也含有 ESR 和 ESL 嘛。通过在输出端添加额外的 LC 滤波器可以将大部分的差模信号滤除掉，这种滤波器可由磁珠和 MLCC 电容构成，其方法如图 30 所示。

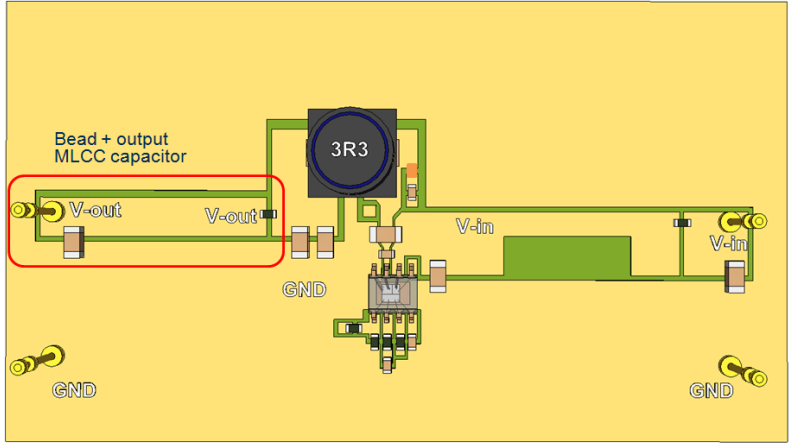


图 30：输出端的滤波处理

测量 3.3V 输出端差模信号的方法

没有滤波器时的输出

使用输出滤波器（22 $\mu$ F 1206 MLCC + 0603 4A 磁珠 BLM18SG700TN1）之后的结果

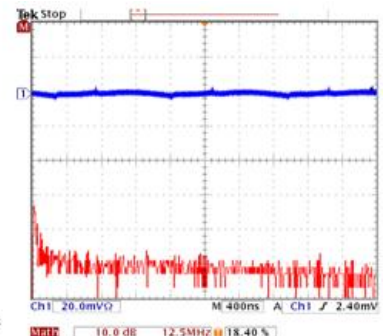
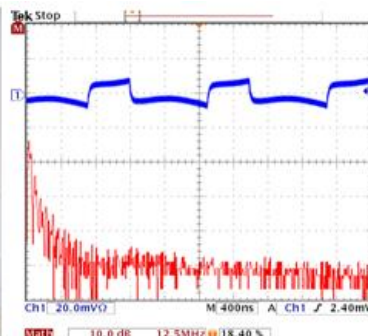
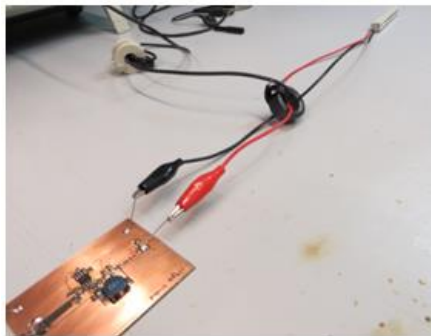


图 31

经常发生的一件事情是某些电感的漏磁会耦合到输出端的回路上，这也会造成输出端差模电流的出现。屏蔽电感的漏磁会比较低，其磁场信号不容易进入输出回路，但没有屏蔽或是半屏蔽的电感就完全不一样了。一旦遇到这样的状况，输出回路的面积就必须最小化以使其不容易将电感的漏磁耦合进去。

通过在自举电路中串联电阻和使用 RC 缓冲抑制电路消减振铃信号

在此实验中，我们使用双面 PCB，输入电容的放置位置如上面的实验 2 一样，这样的配置可以在输入回路中引入比较明显的辐射。

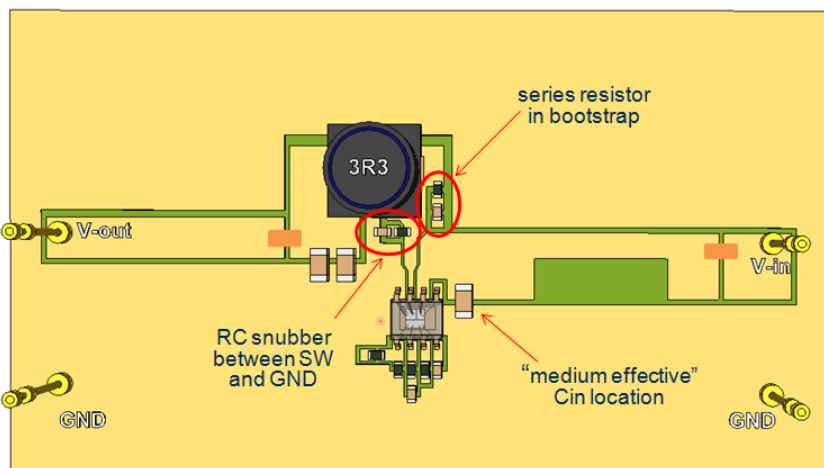


图 32

为了作为参照，首先在没有 Rboot 和 RC 缓冲抑制电路的情况下对输入线上的共模电流进行测试。开关切换波形显示出 5V 的过冲，过冲信号的振荡频率为 238MHz；输入线上的共模电流显示出明显的高频噪声。参考图 33。

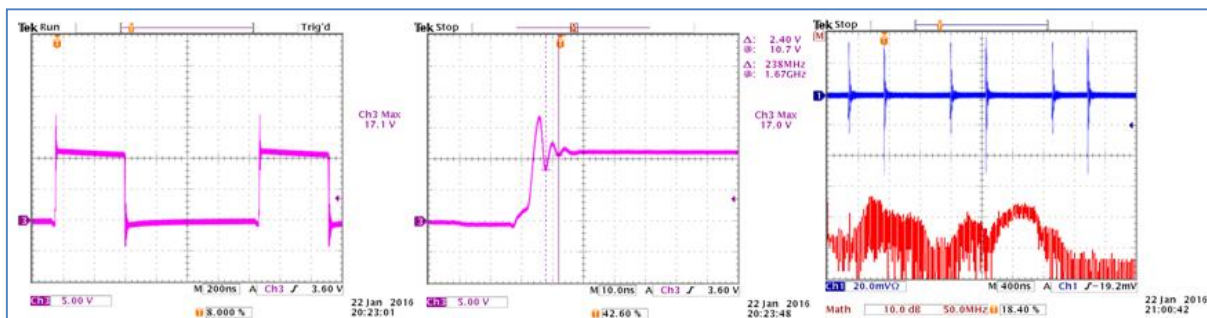


图 33：测量开关切换波形和共模电流作为参照



RT7297C 使用了相对较小的上桥 MOSFET (110mΩ)，因而通过给自举电路串联小电阻的方法带来的影响也很小。实验发现，即使将  $R_{boot}$  加到  $20\Omega$  也不能看到很明显的波形改变，下图所示的示波器图形将电阻为  $0\Omega$  时的波形（灰色）和添加了  $33\Omega$  串联电阻时的波形进行了对比，可以看出过冲信号幅度降到了 3V。这种改变对共模电流的影响也很小，在这种简易的测量中几乎看不出来。

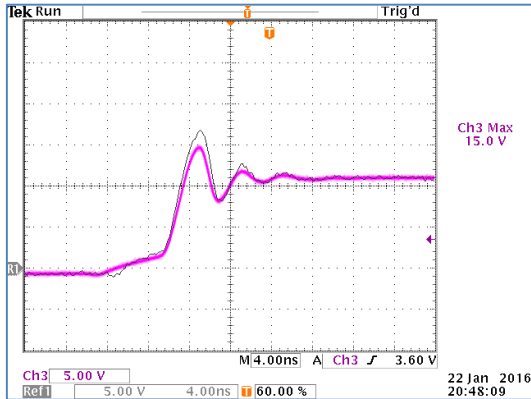


图 34：增加  $33\Omega$   $R_{BOOT}$  前后的振铃信号对比

为了确定 RC 缓冲抑制电路的值，我们使用在[第 5 章](#)描述过的方法。

振铃信号的原始频率  $f_{RING} = 238\text{MHz}$ ，添加  $220\text{pF}$  电容后， $f_{RING}$  变成  $114\text{MHz}$ ，所以  $C_P = 220\text{pF}/3 = 73\text{pF}$ 。

$L_P$  可由公式  $L_P = \frac{1}{C_P \cdot (2\pi f_{RING})^2}$  算得，其结果为  $L_P = 6.1\text{nH}$ 。

$R_S$  可由公式  $R_S = \frac{1}{2\xi} \sqrt{\frac{L_P}{C_P}}$  进行计算。我们选择  $\xi = 0.5$ ，于是  $R_S = 9.1\Omega$ ，我们选择其为  $8.2\Omega$ 。

$C_S$  应为  $4 \times C_P$ ，所以是  $330\text{pF}$ 。

没有 RC 缓冲抑制电路的波形

加入 RC 缓冲抑制电路后的波形

加入 RC 缓冲抑制电路后的共模电流

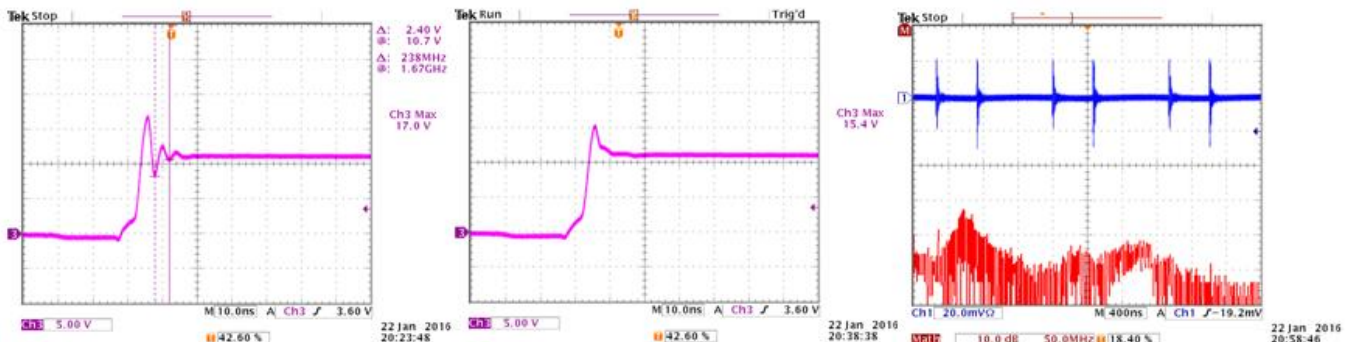


图 35：RC 缓冲抑制电路对开关切换波形和共模电流的影响

增加 RC 缓冲抑制电路在高频段可对共模电流带来下降 5dB 的影响。



上升沿干净无振铃

下降沿没有什么改变

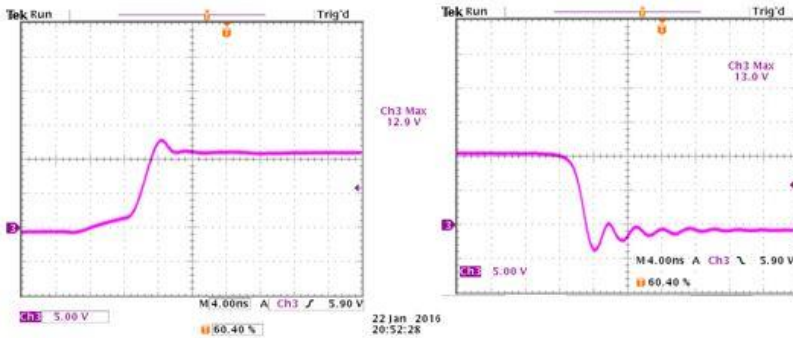


图 36：同时使用  $8.2\Omega$  &  $330\text{pF}$  RC 平滑抑制电路和  $33\Omega$   $R_{\text{BOOT}}$  电阻对开关切换波形的影响

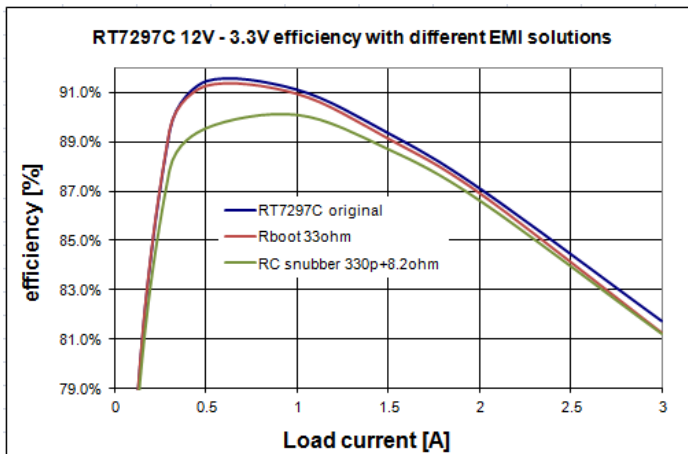


图 37：使用 RC 平滑抑制电路和  $R_{\text{BOOT}}$  电阻对效率的影响

由上图可见， $R_{\text{boot}}$  对效率的影响比较小，但在负载很重的时候其影响会加大。

RC 平滑抑制电路对效率的影响会比较大，特别是在轻载和中等负载的情况下，但最大也就 1~2%，处于可以接受的范围。需要特别注意的是，当 Buck 转换器的工作频率很高和输入电压很高的时候，RC 平滑抑制电路对效率的影响会很大。

## 7. BUCK 转换器 PCB 布局设计要点

做好 Buck 转换器 PCB 布局设计的关键是在一开始就要计划好关键元件的放置位置。

1. 在噪声敏感的应用中，最好是选择小型封装的、电感很低的晶圆倒装芯片。

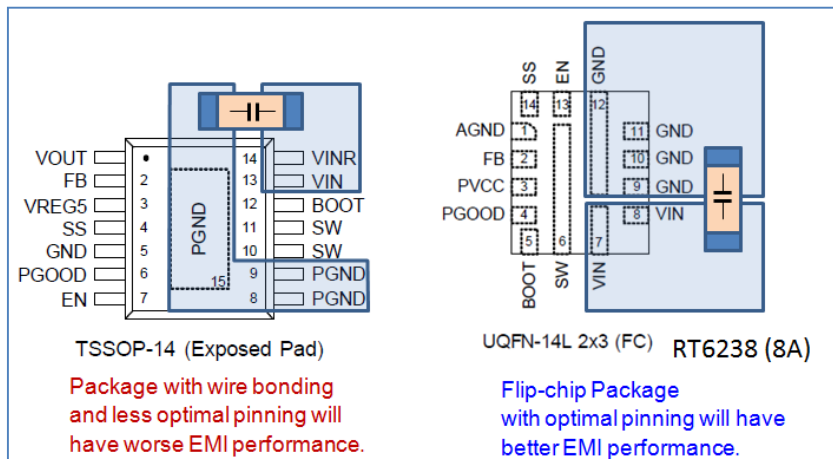


图 38：不同封装将给出不同的输入回路面积和寄生电感

2. 确定开关切换回路的  $V_{\text{IN}}$  和  $GND$  节点位置，将不同尺寸的输入电容尽可能靠近这些节点，最小的

电容靠节点的位置要最近。由于这个切换回路承载了很高的电流变化率  $di/dt$ ，因而需要尽可能地小。

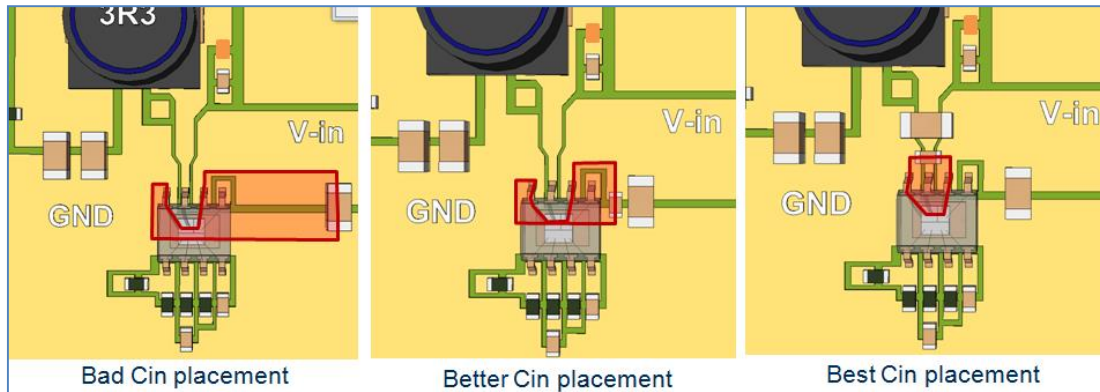


图 39：不同输入电容放置位置的布局样板

3. 将输出电容地放在不与输入电容切换路径发生重叠的地方，避免高频噪声串入输出电压中。

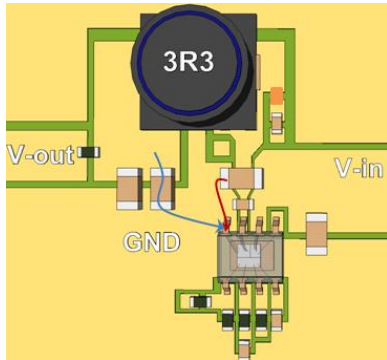


图 40

4. 开关切换节点和 BOOT 引脚含有很高的电压变化率  $dV/dt$ ，可导致严重的电场辐射，因而其铜箔面积应当保持最小化，还要避开其它敏感电路。
5. 转换器的小信号部分应当与大功率的开关切换部分分开，其地线应当位于干净无噪声的地方，千万不要将输入端的电流信号和输出端的纹波电流引入其中。

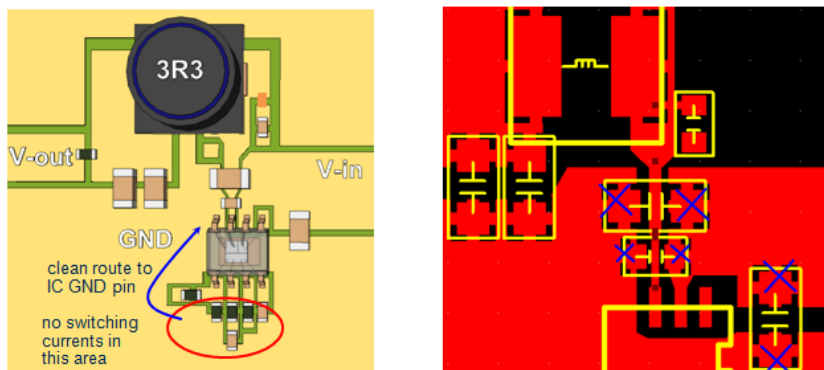


图 41

6. 不要在关键回路上使用热阻焊盘，它们会引入多余的电感特性。
7. 当使用地线层的时候，要尽力保持输入切换回路下面的地层的完整性。任何对这一区域地线层的切割都会降低地线层的有效性，即使是通过地线层的信号导通孔也会增加其阻抗。

- 导通孔可以被用于连接退藕电容和 IC 的地到地线层上，这可使回路最短化。但需要牢记的是导通孔的电感量大约在  $0.1\sim 0.5\text{nH}$  之间，这会根据导通孔厚度和长度的不同而不同，它们可增加总的回路电感量。对于低阻抗的连接来说，使用多个导通孔是应该的。

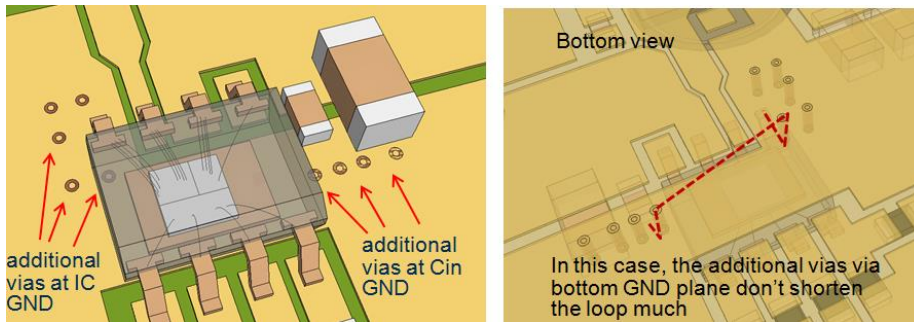


图 42

在上面的例子中，通到地线层的附加导通孔对缩减  $C_{IN}$  回路的长度没有帮助。但在另一个例子中，由于顶层的路径很长，通过导通孔来缩小回路面积就十分有效。

- 需要注意的是将地线层作为电流回流的路径会将大量噪声引入地线层，为此可将局部地线层独立出来，再通过一个噪声很低的点接入主地当中。
- 当地线层很靠近辐射回路的时候，其对回路的屏蔽效果会得到有效的加强。因此，在设计局多层 PCB 的时候，可将完整的地线层放在第二层，使其直接位于承载了大电流的顶层的下面。
- 非屏蔽电感会生成大量的漏磁，它们会进入其他回路和滤波元件之中。在噪声敏感的应用中应当使用半屏蔽或全屏蔽的电感，还要让敏感电路和回路远离电感。

## 8. 你可以自制的简易 EMI 问题探测工具

测量电磁兼容性问题通常意味着你得拿着自己的产品原型跑到电磁兼容实验室去进行测试，那里通常有 3m 的无回声房间，还备有特别的使用天线和接收机的测量设备，测量的数据可显示出整个系统的最后结果，但在这样的地方并不总是能够容易地找到造成特定辐射问题的根本原因。

其实我们是有可能在实验室环境下对产品原型进行一些基本的 EMI 测试的，还可对系统的各个模块分别进行。这样的测试通常属于近场环境（测量距离  $< 0.16\lambda$ ），因而在测试电流回路的辐射状况时需要使用小型的环形天线来对高频磁场进行测量。你可以使用一段  $50\Omega$  的同轴电缆自己制作小型的拥有电屏蔽的环形天线，这看起来并不是一件很难的事情，可参考图 43 的示意进行。

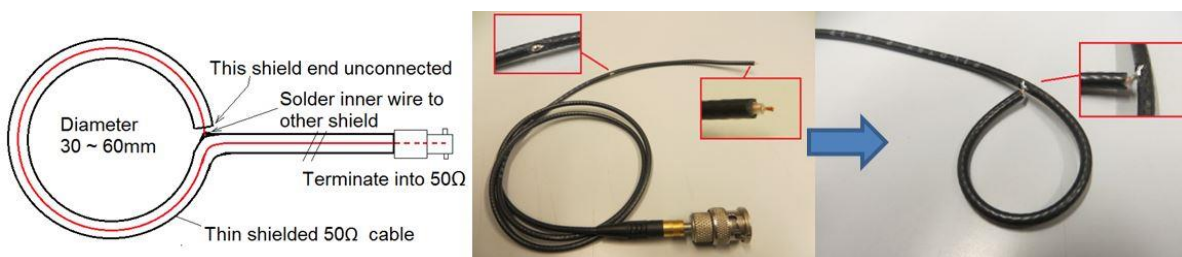


图 43：环型天线的做法

这种环形天线可以被连接到频谱分析仪上，当你使它在 PCB 上方移动时，你就可以看到哪里会有比较强的高频磁场。你也可以把它连接到一台示波器上（使用  $50\Omega$  的端子），示波器上就可以显示出相应区域的切换噪声水平。保持天线环和板子之间的相对位置和距离不变，对电路、PCB 上的回路做出某些改变，你就可以知道噪声水平在增加或是减少。

由于电源线的辐射对 EMI 水平的影响很大，你也可以测量这些线上的高频电流。不是所有的电流探头都有足够的带宽可以凸显 EMI 问题，这可通过将几匝线圈穿过一个 EMI 铁芯以形成一个高频电流变压器的方法来解决。其做法与环型天线的做法差不多，但需要将环形线圈 3 次穿过铁芯。参见图 44。

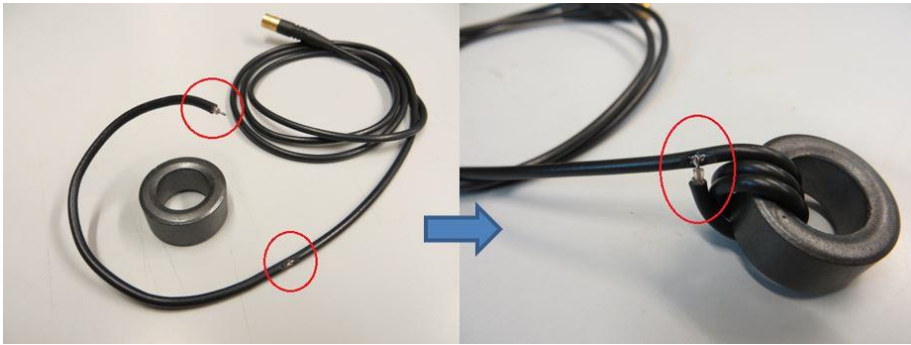


图 44：高频电流探头的做法

现在将电缆穿过铁芯就可以对其中的高频电流进行测量了，电流变压器的输出可以接入频谱仪或是示波器（使用  $50\Omega$  端口）。

为了将测试工具和测试对象隔离开，最好是在电缆上加一个共模线圈，这可通过将引入分析装置的电缆多次穿过一个扣合式的 EMI 铁芯来实现。

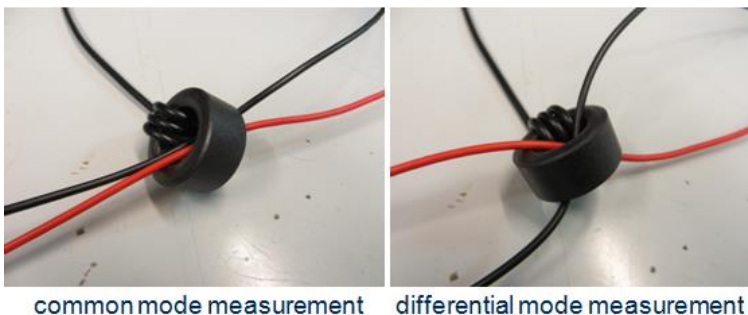


图 45

将电源线的正、负两条线以同一个方向穿过铁芯可测量其中的共模电流，颠倒其中一条线的方向则可测量差模电流。参见图 45。

另外一种手持式的工具是电流探测器，这是一种使用开放式铁芯的小型化电流变压器，参见图 46。这种工具可用于测量铜箔路径或元件引脚上的高频电流。

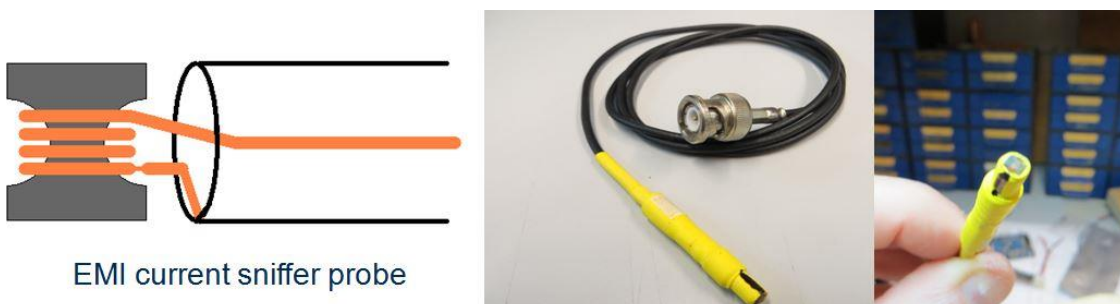


图 46：电流探测器的做法



这个工具在制作上会有一定的难度，你可以用一个有两个孔的铁氧体磁珠经过打磨以后得到开放式的铁芯，再加上 4~5 匝线圈，然后再将其连接到同轴电缆即可。最好是将此铁芯放在带有开口的屏蔽罩里。当使用此工具的时候，你应当知道它也会检测到一些电场信号。为了分辨你测得的结果是来自于磁场还是电场，你可以在路径的上方将工具转动 90°。如果测量的结果来自于磁场，其结果就会变为 0。如果信号来自于电场，其结果就不会有什么改变。

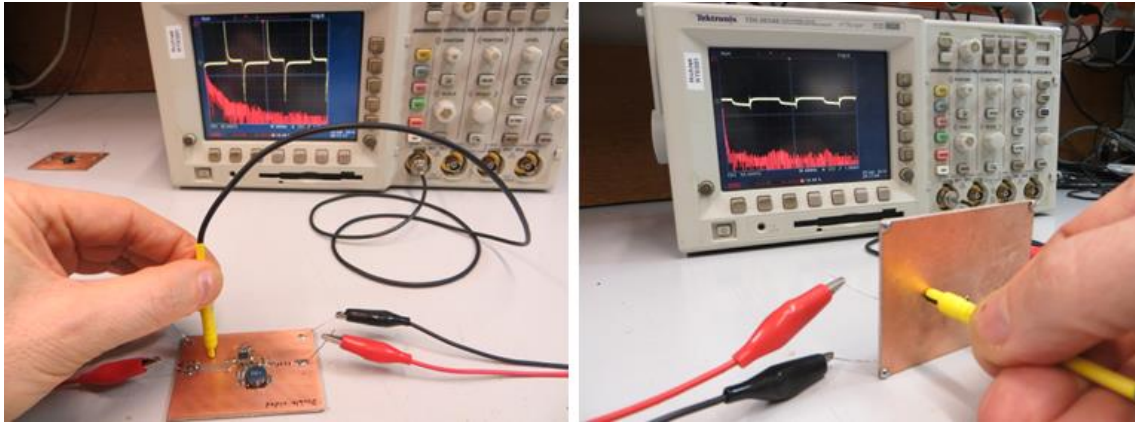


图 47：电流探测器的使用

电流探测器可让你知道变化中的高频电流在板上和元件上是如何流动的，甚至可以显示出电流在铜箔上是如何流动的：你将发现高频电流在铜箔上总是从最短的路径上经过。实际上，即使是地线层上的涡流也可以被测量出来。

本文中的所有测试都是使用这里描述的工具进行的。

## 9. 总结

解决 EMI 问题可能是一件很复杂的事情，尤其是在面对完整的系统，同时又不知道辐射源所在的时候。有了关于高频信号和开关切换式转换器中的电流回路的基础知识，再加上对元器件和 PCB 布局在高频情况下的表现的了解，结合某些简单自制工具的使用，要想找出辐射源和降低辐射的低成本解决方案，从而轻松的解决 EMI 问题是有可能的。

Buck 转换器中的主要辐射源是转换器的输入切换回路，它是我们考虑问题的重点。采用不同封装的开关切换式转换器在获得最佳元件布局方案以得到 EMI 辐射最低的解决方案方面有可能扮演非常重要的角色。降低转换器的开关切换速度可对降低 EMI 有帮助，但这通常不是最优的选择。通过地线层进行屏蔽是一种很有效的做法，它们应该尽可能地长大、完整，还要尽可能靠近有辐射的环路。对输入和输出线进行滤波可以很有效地降低传导辐射水平。

参考资料：

[电磁兼容基础，第二版，B.Danker 著](#)



相关资源

立錡科技电子报

[订阅立錡科技电子报](#)

**Richtek Technology Corporation**

14F, No. 8, Tai Yuen 1st Street, Chupei City

Hsinchu, Taiwan, R.O.C.

Tel: 886-3-5526789

Richtek products are sold by description only. Richtek reserves the right to change the circuitry and/or specifications without notice at any time. Customers should obtain the latest relevant information and data sheets before placing orders and should verify that such information is current and complete. Richtek cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Richtek product. Information furnished by Richtek is believed to be accurate and reliable. However, no responsibility is assumed by Richtek or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Richtek or its subsidiaries.